

采用 8 引脚 MSOP 封装的 双通道 16/14/12 位轨至轨 DAC

特点

- 尺寸最小的引脚兼容型双通道 DAC
 - LTC2602 : 16 位
 - LTC2612 : 14 位
 - LTC2622 : 12 位
- 在整个工作温度范围内保证 16 位单调特性
- 2.5V 至 5.5V 宽电源电压范围
- 低功耗操作：在 3V 工作电压下每个 DAC 的消耗电流为 300 μ A
- 在断电模式下单个通道的消耗电流降至 1 μ A (最大值)
- DAC 之间的串扰极低 (30 μ V)
- 高轨至轨输出驱动电流 (± 15 mA)
- 双缓冲数据锁存器
- 引脚兼容型 10 位器件版本 (LTC1661)
- 纤巧型 8 引脚 MSOP 封装

应用

- 移动通信
- 过程控制和工业自动化
- 仪表
- 自动测试设备

描述

LTC[®]2602/LTC2612/LTC2622 是采用纤巧 8 引脚 MSOP 封装的双通道 16、14 和 12 位、2.5V 至 5.5V 轨至轨电压输出 DAC。它们内置高性能输出缓冲器，并被保证具有单调特性。

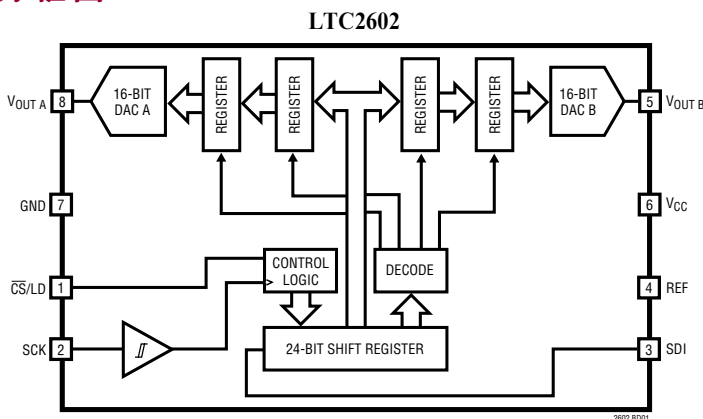
这些器件建立了用于单电源、多路电压输出应用中的输出驱动、串扰和负载调节的高性能标准。

这三款器件采用了一个简单的 SPI/MICROWIRE[™] 兼容型三线式串行接口，可在高达 50MHz 的时钟频率条件下工作。

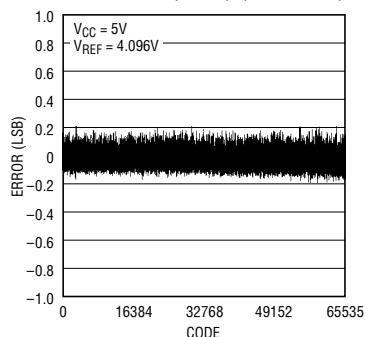
LTC2602/LTC2612/LTC2622 采用了一个加电复位电路。在上电期间，电压输出升高不足在零标度以上 10mV；在上电之后，电压输出维持在零标度，直到出现一个有效的写和更新操作。

⚡、LTC 和 LT 是凌特公司的注册商标。
所有其他商标均为其他各自拥有者的产权。

方框图



差分非线性 (DNL) (LTC2602)



LTC2602/LTC2612/LTC2622

绝对最大额定值 (注1)

任何引脚至地	-0.3V 至 6V
任何引脚至 V_{CC}	-6V 至 0.3V
最大结温	125°C
工作温度范围	
LTC2602C/LTC2612C/LTC2622C	0°C 至 70°C
LTC2602I/LTC2612I/LTC2622I	-40°C 至 85°C
贮存温度范围	-65°C 至 150°C
引脚温度 (焊接时间 10 秒)	300°C

封装/订购信息

TOP VIEW MS8 PACKAGE 8-LEAD PLASTIC MSOP $T_{JMAX} = 125^{\circ}\text{C}$, $\theta_{JA} = 300^{\circ}\text{C/W}$	
产品型号	MS8 器件标记
LTC2602CMS8	LTACX
LTC2602IMS8	LTACY
LTC2612CMS8	LTACZ
LTC2612IMS8	LTADA
LTC2622CMS8	LTADB
LTC2622IMS8	LTADC
订购选项 卷带：加 #TR 无铅型：加 #PBF 无铅型卷带：加 #TRPBF 无铅型器件标记： http://www.linear.com/leadfree/	

对于规定工作温度范围更宽的器件，请咨询凌特公司。

电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^{\circ}\text{C}$ 。 $V_{CC} = 2.5\text{V}$ 至 5.5V ， $V_{REF} \leq V_{CC}$ ， V_{OUT} 无负载，除非特别注明。

符号	参数	条件	LTC2622			LTC2612			LTC2602			单位
			最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值	
DC 特性												
	分辨率		●	12		14			16			位
	单调性	V _{CC} = 5V，V _{REF} = 4.096V (注 2)	●	12		14			16			位
DNL	差分非线性	V _{CC} = 5V，V _{REF} = 4.096V (注 2)	●		±0.5		±1			±1		LSB
INL	积分非线性	V _{CC} = 5V，V _{REF} = 4.096V (注 2)	●		±0.75 ±4		±3 ±16			±12 ±64		LSB
	负载调节	V _{REF} = V _{CC} = 5V，中间标度	●									
		I _{OUT} = 0mA 至 15mA 供电电流	●	0.025	0.125	0.1	0.5	0.4	2	LSB/mA		
		I _{OUT} = 0mA 至 15mA 吸收电流	●	0.05	0.125	0.2	0.5	0.65	2	LSB/mA		
		V _{REF} = V _{CC} = 2.5V，中间标度	●									
		I _{OUT} = 0mA 至 7.5mA 供电电流	●	0.05	0.25	0.2	1	0.9	4	LSB/mA		
		I _{OUT} = 0mA 至 7.5mA 吸收电流	●	0.1	0.25	0.4	1	1.3	4	LSB/mA		
ZSE	零标度误差	V _{CC} = 5V，V _{REF} = 4.096V 代码 = 0	●	1	9	1	9	1	9			mV
V _{OS}	偏移误差	V _{CC} = 5V，V _{REF} = 4.096V，(注 7)	●	±1	±9	±1	±9	±1	±9			mV
	V _{OS} 温度系数			±5		±5		±5				μV/°C
GE	增益误差	V _{CC} = 5V，V _{REF} = 4.096V	●	±0.1	±0.7	±0.1	±0.7	±0.1	±0.7			%FSR
	增益温度系数			±3		±3		±3				ppm/°C

电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。 $V_{CC} = 2.5\text{V}$ 至 5.5V ， $V_{REF} \leq V_{CC}$ ， V_{OUT} 无负载，除非特别注明。

符号	参数	条件	LTC2602/LTC2612/LTC2622			单位
			最小值	典型值	最大值	
PSRR	电源抑制比	$V_{CC} = 5\text{V} \pm 10\%$		-80		dB
R_{OUT}	DC 输出阻抗	$V_{REF} = V_{CC} = 5\text{V}$ ，中间标度； $-15\text{mA} \leq I_{OUT} \leq 15\text{mA}$	●	0.05	0.15	Ω
		$V_{REF} = V_{CC} = 2.5\text{V}$ ，中间标度； $-7.5\text{mA} \leq I_{OUT} \leq 7.5\text{mA}$	●	0.05	0.15	Ω
I_{SC}	DC 串扰 (注 4)	由全标度输出变化引起 (注 5)		± 30		μV
		由负载电流变化引起		± 16		$\mu\text{V}/\text{mA}$
		由断电引起 (每个通道)		± 4		μV
	短路输出电流	$V_{CC} = 5.5\text{V}$ ， $V_{REF} = 5.5\text{V}$				
		代码：零标度；强制输出至 V_{CC}	●	15	34	60
		代码：全标度；强制输出至 GND	●	15	38	60
		$V_{CC} = 2.5\text{V}$ ， $V_{REF} = 2.5\text{V}$				
		代码：零标度；强制输出至 V_{CC}	●	7.5	20	50
		代码：全标度；强制输出至 GND	●	7.5	28	50

基准输入

	输入电压范围		●	0	V_{CC}	V
	电阻	标准模式	●	44	64	80
	电容				23	pF
I_{REF}	基准电流，断电模式	所有的 DAC 均被断电	●	0.001	1	μA

电源

V_{CC}	正电源电压	对于规定的性能	●	2.5	5.5	V
I_{CC}	供电电流	$V_{CC} = 5\text{V}$ (注 3)	●	0.7	1.3	mA
		$V_{CC} = 3\text{V}$ (注 3)	●	0.6	1	mA
		所有的 DAC 均被断电 (注 3) $V_{CC} = 5\text{V}$	●	0.35	1	μA
		所有的 DAC 均被断电 (注 3) $V_{CC} = 3\text{V}$	●	0.10	1	μA

数字 I/O

V_{IH}	数字输入高电压值	$V_{CC} = 2.5\text{V}$ 至 5.5V	●	2.4		V
		$V_{CC} = 2.5\text{V}$ 至 3.6V	●	2.0		V
V_{IL}	数字输入低电压值	$V_{CC} = 4.5\text{V}$ 至 5.5V	●		0.8	V
		$V_{CC} = 2.7\text{V}$ 至 5.5V	●		0.6	V
		$V_{CC} = 2.5\text{V}$ 至 5.5V	●		0.5	V
I_{LK}	数字输入漏电流	$V_{IN} = \text{GND}$ 至 V_{CC}	●		± 1	μA
C_{IN}	数字输入电容	(注 6)	●		8	pF

符号	参数	条件	LTC2622			LTC2612			LTC2602			单位
			最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值	
t_s	稳定时间 (注 8)	$\pm 0.024\%$ ($\pm 1\text{LSB}/12$ 位)		7		7			7			μs
		$\pm 0.006\%$ ($\pm 1\text{LSB}/14$ 位)				9			9			μs
		$\pm 0.0015\%$ ($\pm 1\text{LSB}/16$ 位)							10			μs
	1LSB 阶跃时的 稳定时间 (注 9)	$\pm 0.024\%$ ($\pm 1\text{LSB}/12$ 位)		2.7		2.7			2.7			μs
		$\pm 0.006\%$ ($\pm 1\text{LSB}/14$ 位)				4.8			4.8			μs
		$\pm 0.0015\%$ ($\pm 1\text{LSB}/16$ 位)							5.2			μs
	电压输出转换速率			0.80		0.80			0.80			V/ μs
	容性负载驱动			1000		1000			1000			pF
	干扰脉冲	在中间标度瞬变条件下		12		12			12			nV $\cdot$ s
	复用带宽			180		180			180			kHz
e_n	输出电压噪声密度	$f = 1\text{kHz}$		120		120			120			nV/ $\sqrt{\text{Hz}}$
		$f = 10\text{kHz}$		100		100			100			nV/ $\sqrt{\text{Hz}}$
	输出电压噪声	0.1Hz 至 10Hz		15		15			15			μV_{P-P}

LTC2602/LTC2612/LTC2622

定时特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。(见图1)(注6)

符号	参数	条件	LTC2622/LTC2612/LTC2622			单位
			最小值	典型值	最大值	
V _{CC} = 2.5V 至 5.5V						
t ₁	SDI 有效至 SCK 建立		●	4		ns
t ₂	SDI 有效至 SCK 保持		●	4		ns
t ₃	SCK 高电平时间		●	9		ns
t ₄	SCK 低电平时间		●	9		ns
t ₅	$\overline{\text{CS}}$ /LD 脉冲宽度		●	10		ns
t ₆	LSB SCK 高电平至 $\overline{\text{CS}}$ /LD 高电平		●	7		ns
t ₇	$\overline{\text{CS}}$ /LD 低电平至 SCK 高电平		●	7		ns
t ₁₀	$\overline{\text{CS}}$ /LD 高电平至 SCK 正脉冲沿		●	7		ns
	SCK 频率	50% 占空比	●		50	MHz

注1：绝对最大额定值是指超出该值则器件的使用寿命可能会受损。

注2：线性和单调性是在代码 k_L 至代码 $2^N - 1$ 的范围内定义的，其中， N 代表分辨率， k_L 由 $k_L = 0.016 (2^N/V_{REF})$ 求出，并被化整到最接近的整数代码。当 $V_{REF} = 4.096\text{V}$ 且 $N = 16$ 时， $k_L = 256$ ，线性的定义范围在代码 256 至代码 65,535 之间。

注3：0V 或 V_{CC} 条件下的数字输入。

注4：DC 串扰是在 $V_{CC} = 5\text{V}$ 、 $V_{REF} = 4.096\text{V}$ 且被测 DAC 位于中间标度的条件下测量的，除非特别注明。

注5：在未被测试的 DAC 的输出端， $R_L = 2\text{k}\Omega$ 至 GND 或 V_{CC} 。

注6：由设计提供保证，未经生产测试。

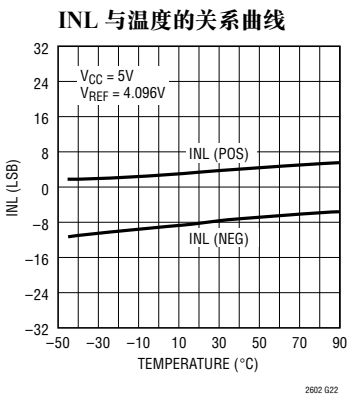
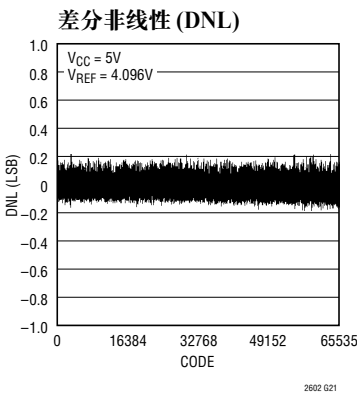
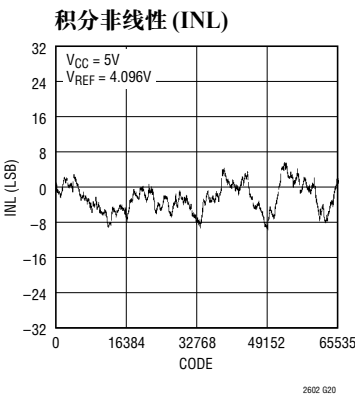
注7：由代码 256 (LTC2602)、代码 64 (LTC2612) 或代码 16 (LTC2622) 条件下的测量结果而导出 (在全标度条件下)。

注8： $V_{CC} = 5\text{V}$ 、 $V_{REF} = 4.096\text{V}$ 。DAC 从 1/4 标度阶跃至 3/4 标度并从 3/4 标度阶跃至 1/4 标度。负载是与 200pF 接地电容器并联的 2k 电阻器。

注9： $V_{CC} = 5\text{V}$ 、 $V_{REF} = 4.096\text{V}$ 。DAC 在半标度至半标度 - 1 的范围内发生幅度为 $\pm\text{LSB}$ 的阶跃变化。负载是与 200pF 接地电容器并联的 2k 电阻器。

典型性能特征

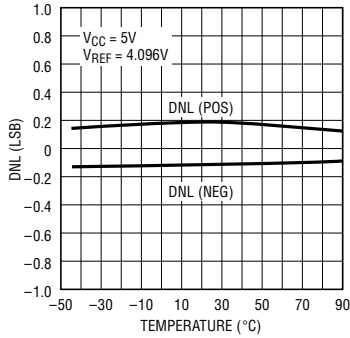
(LTC2602)



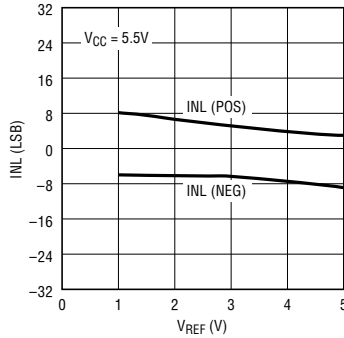
典型性能特征

(LTC2602)

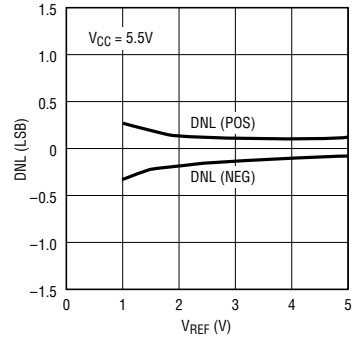
DNL 与温度的关系曲线



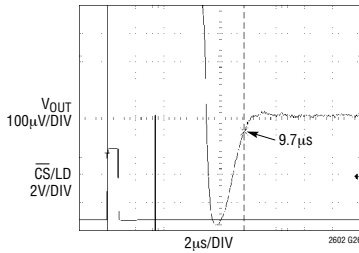
2602 G23

INL 与 V_{REF} 的关系曲线

2602 G24

DNL 与 V_{REF} 的关系曲线

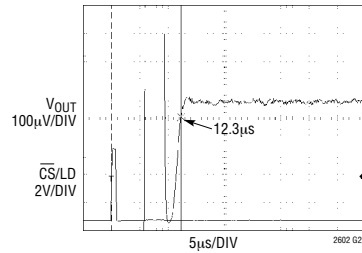
2602 G25

稳定至 $\pm 1LSB$ 

2602 G26

$V_{CC} = 5V$, $V_{REF} = 4.096V$
1/4-SCALE TO 3/4-SCALE STEP
 $R_L = 2k$, $C_L = 200pF$
AVERAGE OF 2048 EVENTS

全标度阶跃的稳定

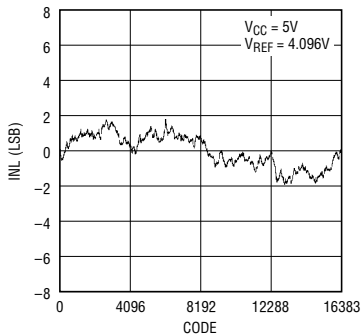


2602 G27

$V_{CC} = 5V$, $V_{REF} = 4.096V$
CODE 512 TO 65535 STEP
AVERAGE OF 2048 EVENTS
SETTLING TO $\pm 1LSB$

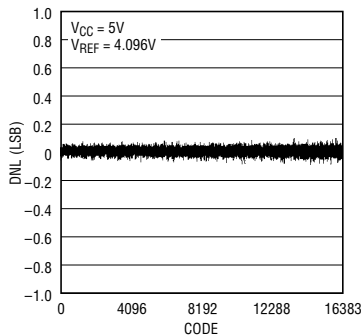
(LTC2612)

积分非线性 (INL)

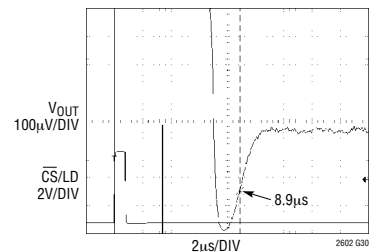


2602 G28

差分非线性 (DNL)



2602 G29

稳定至 $\pm 1LSB$ 

2602 G30

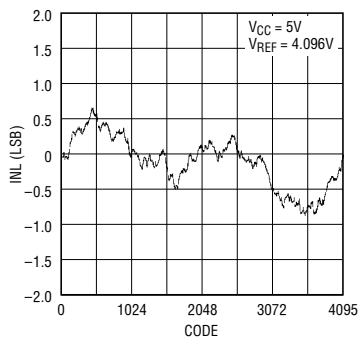
$V_{CC} = 5V$, $V_{REF} = 4.096V$
1/4-SCALE TO 3/4-SCALE STEP
 $R_L = 2k$, $C_L = 200pF$
AVERAGE OF 2048 EVENTS

LTC2602/LTC2612/LTC2622

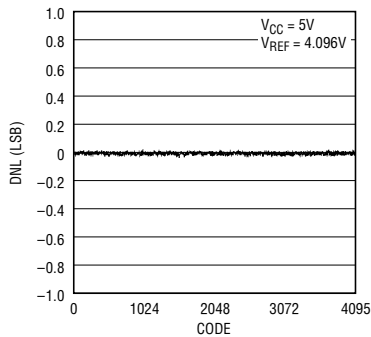
典型性能特征

(LTC2622)

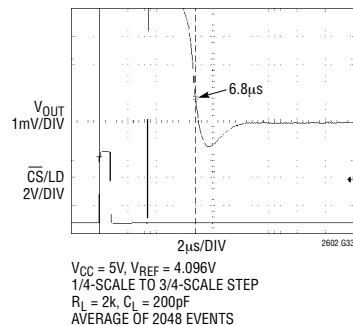
积分非线性 (INL)



差分非线性 (DNL)

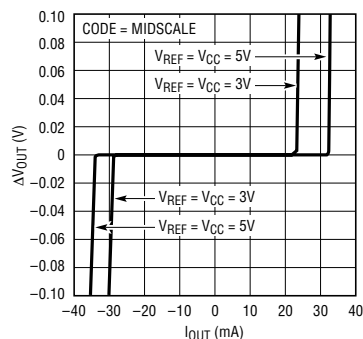


稳定至 $\pm 1LSB$

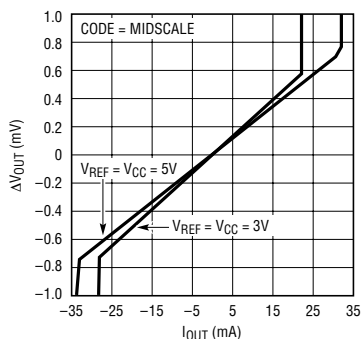


(LTC2602/LTC2612/LTC2622)

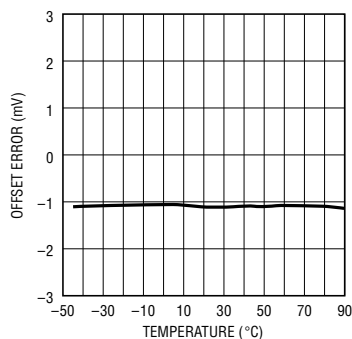
电流限值



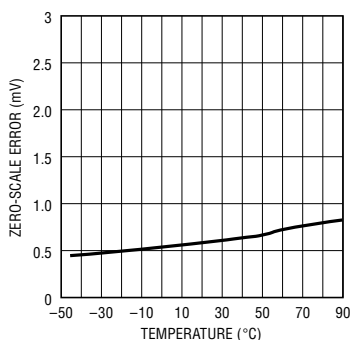
负载调节



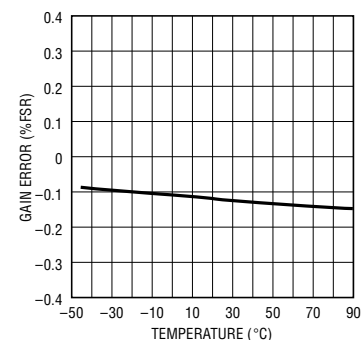
偏移误差与温度的关系曲线



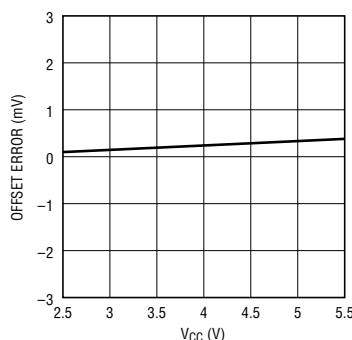
零标度误差与温度的关系曲线



增益误差与温度的关系曲线

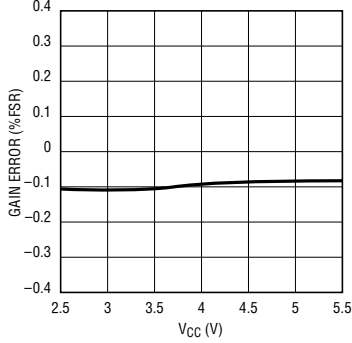


偏移误差与 V_{CC} 的关系曲线

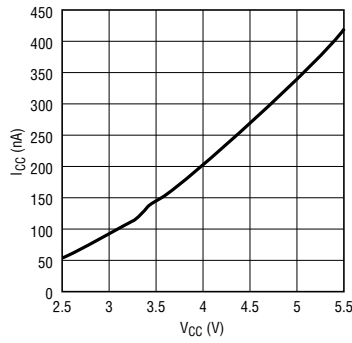


简化方框图

(LTC2602/LTC2612/LTC2622)

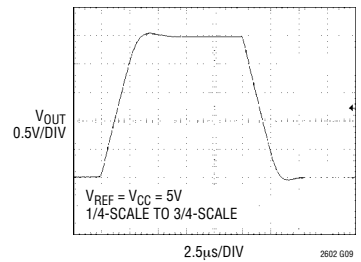
增益误差与 V_{CC} 的关系曲线

2602 G07

 I_{CC} 关断与 V_{CC} 的关系曲线

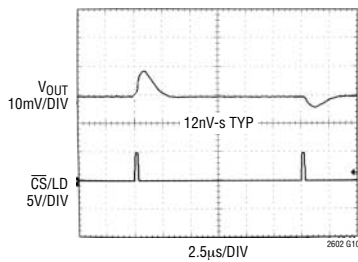
2602 G08

大信号稳定



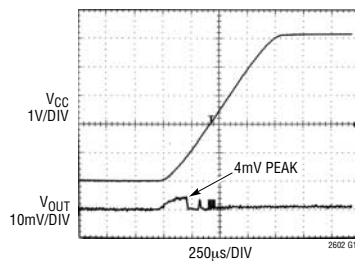
2602 G09

中间标度干扰脉冲



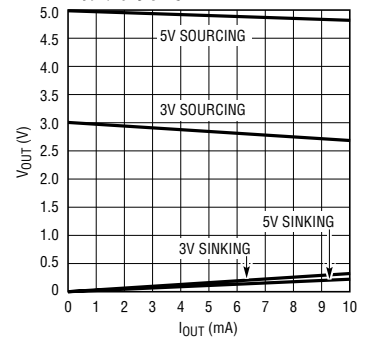
2602 G10

加电复位干扰



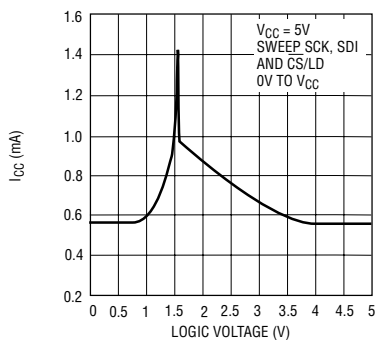
2602 G11

电源轨上的空间与输出电流的关系曲线



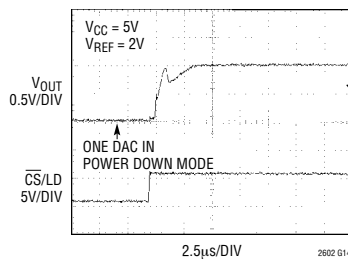
2602 G12

电源电流与逻辑电压的关系曲线



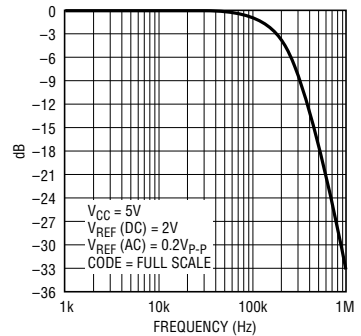
2602 G13

从断电方式退出至中间标度



2602 G14

倍增频响

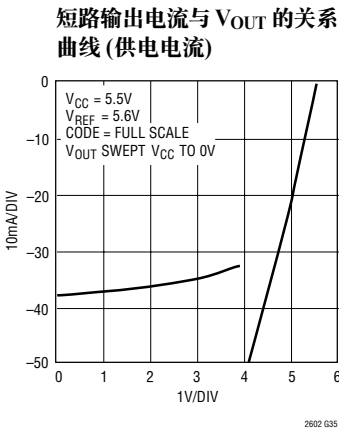
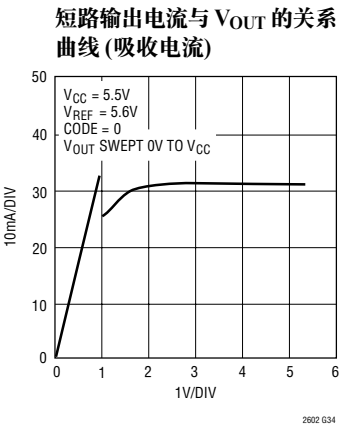
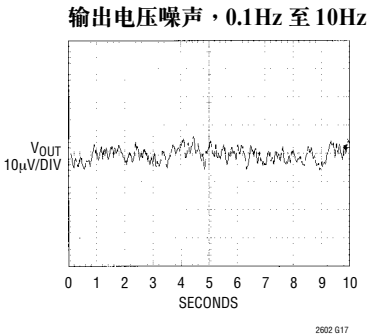


2602 G15

LTC2602/LTC2612/LTC2622

典型性能特征

(LTC2602/LTC2612/LTC2622)



引脚功能

$\overline{\text{CS/LD}}$ (引脚 1) : 串行接口片选/负载输入。当 $\overline{\text{CS/LD}}$ 为低电平时, SCK 被使能, 以便把 SDI 上的数据转移到寄存器中。当 $\overline{\text{CS/LD}}$ 升至高电平时, 使 SCK 失效, 执行规定的命令 (见表 1)。

SCK (引脚 2) : 串行接口时钟输入。与 CMOS 和 TTL 兼容。

SDI (引脚 3) : 串行接口数据输入。数据被加在 SDI 上, 以便在 SCK 的上升沿转移至器件。LTC2602/

LTC2612/LTC2622 可接受 24 位或 32 位的输入字长。

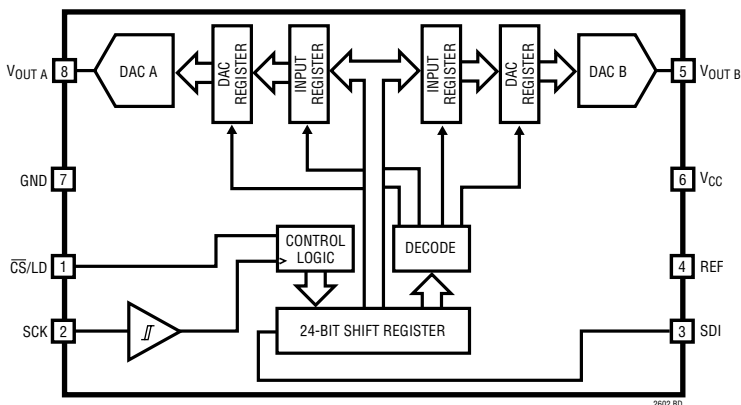
REF (引脚 4) : 基准电压输入。 $0\text{V} \leq V_{\text{REF}} \leq V_{\text{CC}}$ 。

$V_{\text{OUT B}}$ 和 $V_{\text{OUT A}}$ (引脚 5 和引脚 8) : DAC 模拟电压输出。输出范围为 0 至 V_{REF} 。

V_{CC} (引脚 6) : 电源电压输入。 $2.5\text{V} \leq V_{\text{CC}} \leq 5.5\text{V}$ 。

GND (引脚 7) : 模拟地。

方框图



时序图

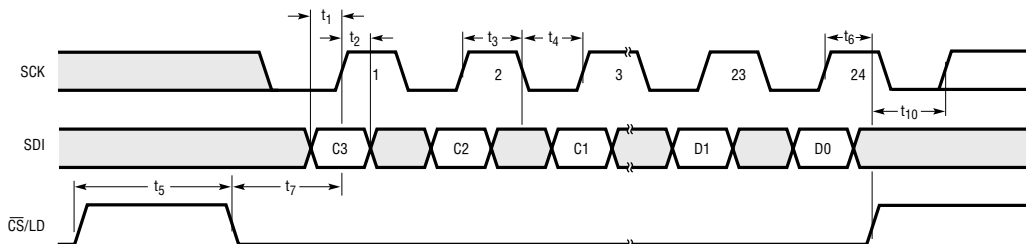


图 1

工作原理

加电复位

当首次施加电源时，LTC2602/LTC2612/LTC2622 将输出电压置于零标度，从而使得系统的初始化具有一致性和可重复性。

对于某些应用，在 DAC 上电期间，下行电路处于工作状态，并在这段时间有可能容易受到来自 DAC 的非零输出的影响。LTC2602/LTC2612/LTC2622 包含用于减轻加电干扰的电路；而且，可通过降低电源电压的上升速率来减小干扰脉冲的幅度。例如，如果电源电压在 1ms 的时间里上升至 5V，则在加电期间，模拟输出电压在地电位以上的上升幅度将小于 10mV(典型值)。请参阅“典型性能特征”部分中的“加电复位干扰”曲线。

电源定序

REF(引脚 4) 上的电压应保持在 $-0.3V \leq V_{REF} \leq V_{CC} + 0.3V$ 的范围内(见“绝对最大额定值”部分)。当 V_{CC} (引脚 6) 上的电压处于转换状态时，在电源接通和关断时序中应特别注意遵守这些极限值要求。

传递函数

数模传递函数为：

$$V_{OUT(IDEAL)} = \left(\frac{k}{2^N}\right)V_{REF}$$

其中，k 为二进制 DAC 输入代码的十进制等效值，N 为分辨率， V_{REF} 是 REF(引脚 4) 上的电压。

表 1

命令*				
C3	C2	C1	C0	
0	0	0	0	写至输入寄存器 n
0	0	0	1	更新(上电) DAC 寄存器 n
0	0	1	0	写至输入寄存器 n，更新(上电) 所有寄存器 n
0	0	1	1	写至并更新(上电) 寄存器 n
0	1	0	0	使寄存器 n 断电
1	1	1	1	无操作
地址 (n)*				
A3	A2	A1	A0	
0	0	0	0	DAC A
0	0	0	1	DAC B
1	1	1	1	所有的 DAC

* 未示出的命令和地址代码是保留的，不得使用。

串行接口

$\overline{CS}/LD$ 是电平触发的。当该输入为低电平时，它起一个片选信号的作用，给 SDI 和 SCK 缓冲器加电，并使能输入移位寄存器。数据(SDI 输入)在随后的 24 个 SCK 脉冲上升沿被转移。首先装入的是 4 位命令字(C3 至 C0)；然后是 4 位 DAC 地址(A3 至 A0)；最后是 16 位数据字。数据字由 16、14 或 12 位输入代码组成，按 MSB 至 LSB 的顺序排列，之后是 0、2 或 4 个无关位(分别对应于 LTC2602、LTC2612 和 LTC2622)。数据只有在 $\overline{CS}/LD$ 信号为低电平时才能被转移至器件。 $\overline{CS}/LD$ 的上升沿结束数据转移，并使器件执行 24 位输入字中规定的动作。图 2a 示出了完整的序列；

命令(C3至C0)和地址(A3至A0)分配列于表 1。表中，首 4 个命令由写操作和更新操作所组成。一个写操作将一个 16 位数据字从 32 位移位寄存器装入所选 DAC 的输入寄存器 n。一个更新操作将数据字从输入寄存器复制到 DAC 寄存器。数据字一旦被复制到 DAC 寄存器中即变成有效的 16、14 或 12 位输入代码，并在 DAC 的输出端被转换成一个模拟电压。如果所选的 DAC 之前一直处于断电模式，则更新操作还将对其加电。数据通路和寄存器示于方框图中。

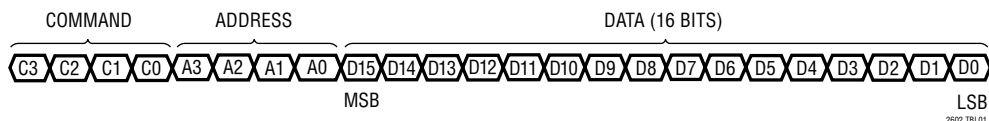
虽然最小输入字为 24 位，但也可选择将其扩展至 32 位以适应最小字宽为 16 位(2 字节)的微处理器。为了使用 32 位字宽，首先将 8 个无关位转移至器件，随后是 24 位输入字，正如刚刚说明的那样。图 2b 示出了 32 位序列。

断电模式

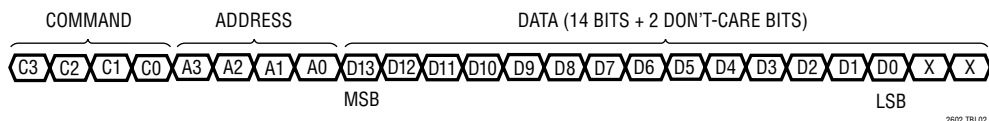
对于功率受限型应用，只要所需的输出少于两个，就可以采用断电模式来减小电源电流。当处于断电模式时，缓冲放大器、偏置电路和基准输入失效，此时的吸收电流基本为零。DAC 输出被置于一个高阻抗状态，而且，输出引脚通过单独的 90kΩ 电阻器被无源拉至地电位。在断电期间，输入寄存器

工作原理

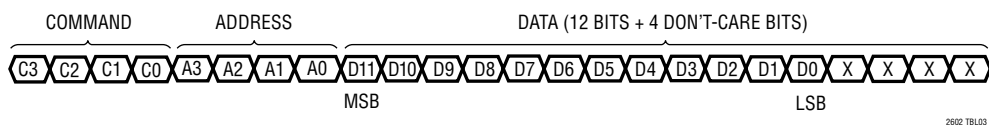
输入字 (LTC2602)



输入字 (LTC2612)



输入字 (LTC2622)



和 DAC 寄存器的内容不受干扰。

可通过采用 0100_b 命令和合适的 DAC 地址 (n) 来把一个或两个通道置于断电模式。16 位数据字被忽略。对于每个被断电的 DAC，电源电流和基准电流被减小了约 50%；REF (引脚 4) 上的有效电阻相应增加并在两个 DAC 均被断电时变成一个高阻抗输入 (通常大于 1GΩ)。

如表 1 所示，可通过执行任何一个包括 DAC 更新的命令来恢复正常操作。所选 DAC 将随其电压输出被更新而被加电。当一个处于断电状态的 DAC 被加电和更新时，正常稳定被延迟。如果在接收到更新命令之前两个 DAC 中有一个处于断电状态，则上电延迟为 5μs。而如果两个 DAC 均处于断电状态，则除了单独的 DAC 放大器和基准输入之外，主偏置发生电路单元也已经被自动关闭。在这种场合，上电延迟时间为 12μs (当 V_{CC} = 5V 时) 或 30μs (当 V_{CC} = 3V 时)。

电压输出

在 5V 电压条件下进行高达 15mA (在 3V 电压条

件下的电流为 7.5mA) 的电流供电或电流吸收时，这些器件中所包含的 2 个轨至轨放大器均能够对负载调节提供保证。

负载调节是衡量放大器在一个宽范围的负载条件下保持额定电压准确度能力的尺度。测得的对应每毫安强制负载电流变化的输出电压变化以 LSB/mA 为单位来表示。

DC 输出阻抗等效于负载调节，并可简单地通过把变化量的单位由 LSB/mA 换算为 Ω 来推导。当驱动一个远离电源轨的负载时，放大器的 DC 输出阻抗为 0.050Ω。

当从任一电源轨吸收负载电流时，相对于该电源轨的输出电压空间将受到输出器件的 25Ω 典型通道电阻的限制；例如，当吸收 1mA 电流时，最小输出电压 = 25Ω • 1mA = 25mV。请参见“典型性能特征”部分中的“电源轨上的空间与输出电流的关系曲线”图。

放大器可在驱动高达 1000pF 的容性负载的条件下保持其稳定性。

工作原理

电路板布局

在内部将“信号地”与“电源地”分开，并减小内部共用电阻，就能够部分实现这些器件所具有的卓越的负载调节和 DC 串扰特性。

GND 引脚具有两项功能，它既是基准和输出电压的参考节点，同时也是器件中电源电流的一条返回路径。因此，应精心设计接地方案和电路板布局，以确保额定性能。

电路的数字部分和模拟部分在电路板上应该是分开的。这样做能够使数字信号远离敏感的模拟信号，且便于使用分离的数字和模拟接地平面，此时它们彼此间的容性和阻性干扰最小。

数字和模拟接地平面应只在一点相连，从而形成一个尽可能接近器件接地引脚的系统星形地。理想的做法是将模拟接地平面设置于电路板的元件面上，并应允许它在器件的下方运行，以实现噪声屏蔽。模拟接地平面应是连续且不间断的（必要的引脚焊盘和通孔除外），并将信号走线置于另一层上。

器件的 GND 引脚应与模拟地相连。从 GND 引脚至系统星形地的电阻应尽可能小。这里的电阻将

直接加到器件的有效 DC 输出阻抗（典型值为 0.050Ω ）上，并使 DC 串扰特性发生劣化。请注意 LTC2602/LTC2612/LTC2622 对这些影响的敏感程度并不比同类型的其他器件高；相反，它们能够通过精心的电路板布局来实现器件性能的改善，而不是采用过大的内部电阻来使可达到的器件性能受到限制。

轨至轨输出的考虑

在任何的轨至轨电压输出器件中，输出都被限制在电源电压范围内的电压值上。

如图 3b 所示，由于器件的模拟输出不可能降至地电位以下，因此，它们有可能为最低位代码所限制。同样地，当 REF 引脚被连接至 V_{CC} 时，会在全标度附近发生输出受限。如图 3c 所示，如果 $V_{REF} = V_{CC}$ 且 DAC 全标度误差 (FSE) 为正值，则相对于最高位代码的输出被限制在 V_{CC} 。如果 V_{REF} 低于 $V_{CC} - FSE$ ，则不会发生全标度输出受限。

偏移和线性是在 DAC 传递函数区域内定义和测试的，这样不会发生输出受限的情况。

工作原理

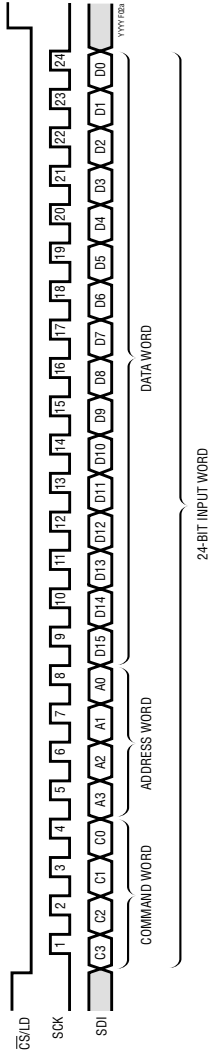


图 2a : LTC2602 24 位装入序列 (最小输入字)

LTC2612 SDI 数据字: 14 位输入代码 + 2 个无关位

LTC2622 SDI 数据字: 12 位输入代码 + 4 个无关位

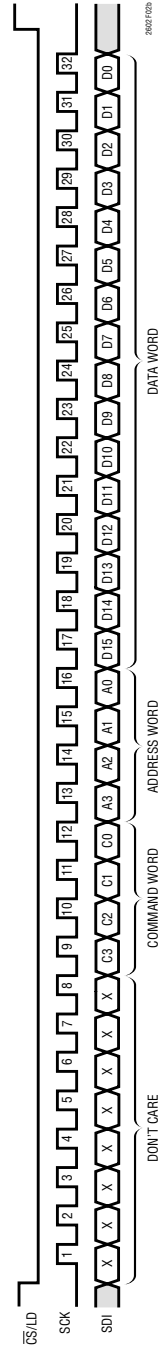


图 2b : LTC2602 32 位装入序列

LTC2612 SDI 数据字: 14 位输入代码 + 2 个无关位

LTC2622 SDI 数据字: 12 位输入代码 + 4 个无关位

工作原理

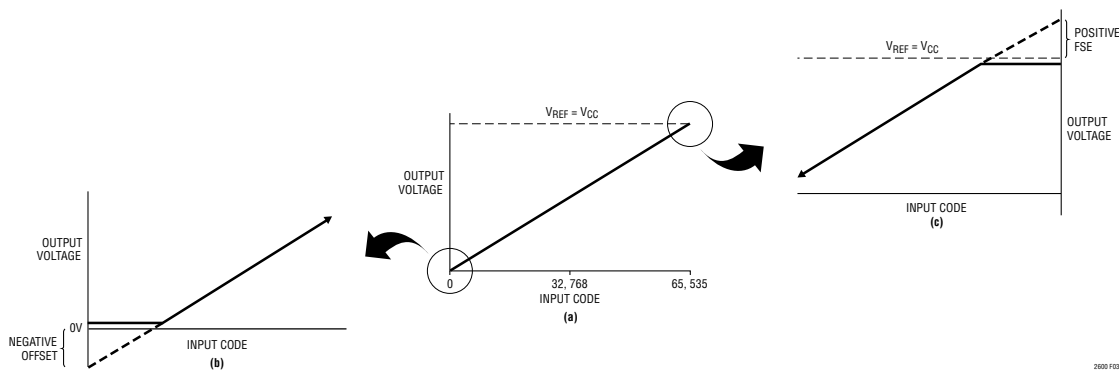


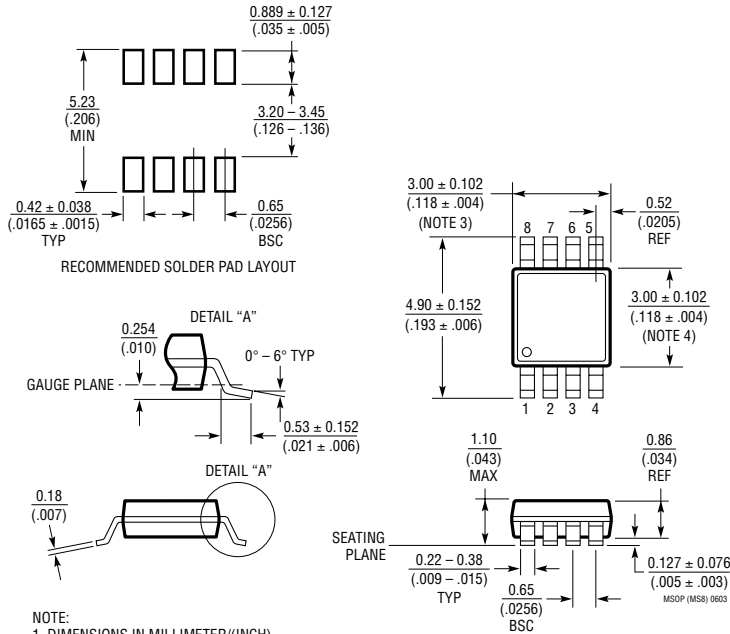
图 3：轨至轨操作对一个 DAC 转移函数曲线的影响。(a) 总转移函数 (b) 负偏移的影响 (对于靠近零标度的代码) (c) 正全标度误差的影响 (对于靠近全标度的代码)

封装描述

MS8 封装

8 引脚塑料 MSOP 封装

(参考 LTC DWG # 05-08-1660)



NOTE:

1. DIMENSIONS IN MILLIMETER/(INCH)
2. DRAWING NOT TO SCALE
3. DIMENSION DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS.
MOLD FLASH, PROTRUSIONS OR GATE BURRS SHALL NOT EXCEED 0.152mm (.006") PER SIDE
4. DIMENSION DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSIONS.
INTERLEAD FLASH OR PROTRUSIONS SHALL NOT EXCEED 0.152mm (.006") PER SIDE
5. LEAD COPLANARITY (BOTTOM OF LEADS AFTER FORMING) SHALL BE 0.102mm (.004") MAX

LTC2602/LTC2612/LTC2622

相关器件

器件型号	描述	备注
LTC1458/LTC1458	具附加功能的四通道 12 位轨至轨输出 DAC	LTC1458 : $V_{CC} = 4.5V$ 至 $5.5V$, $V_{OUT} = 0V$ 至 $4.096V$ LTC1458L : $V_{CC} = 2.7V$ 至 $5.5V$, $V_{OUT} = 0V$ 至 $2.5V$
LTC1654	双通道 14 位轨至轨 V_{OUT} DAC	可设置速度/功率, $3.5\mu s/750\mu A$, $8\mu s/450\mu A$
LTC1655/LTC1655L	采用 SO-8 封装并具串行接口的单通道 16 位 V_{OUT} DAC	$V_{CC} = 5V(3V)$, 低功耗, 去干扰处理
LTC1657/LTC1657	并行 5V/3V 16 位 V_{OUT} DAC	低功耗, 去干扰, 轨至轨 V_{OUT}
LTC1660/LTC1665	采用 16 引脚窄式 SSOP 封装的八通道 10/8 位 V_{OUT} DAC	$V_{CC} = 2.7V$ 至 $5.5V$, 微功率, 轨至轨输出
LTC1661	采用 8 引脚 MSOP 封装的双通道 10 位 V_{OUT} DAC	$V_{CC} = 2.7V$ 至 $5.5V$, 每个 DAC 的消耗电流为 $60\mu A$, 轨至轨输出
LTC1821	并行 16 位电压输出 DAC	可在 $2\mu s$ 内完成精准 16 位调整 (步进为 10V)
LTC2600/LTC2610/ LTC2620	采用 16 引脚 SSOP 封装的八通道 16/14/12 位轨至轨 DAC	每个 DAC 的消耗电流为 $250\mu A$, $2.5V$ 至 $5.5V$ 电源电压范围, 轨至轨输出