

主要特性

3 A连续输出电流

集成75 mΩ和40 mΩ FET

± 1.5%输出精度

输入电压范围：2.3 V至5.5 V

输出电压从0.6 V至 V_{IN}

600 kHz或1.2 MHz固定开关频率

可在600 kHz与1.4 MHz之间同步

可选同步相移：0度或180度

可选PWM或PFM工作模式

电流模式结构

精密使能输入

电源良好输出

电压跟踪输入

集成软启动

内部补偿

启动进入预充电输出

欠压闭锁、过压保护、过流保护和热关断

16引脚4mm × 4mm LFCSP_WQ封装

应用

点负载转换

通信及网络设备

工业和仪器仪表

消费类电子设备

医疗器械

概述

ADP2118是一款低静态电流、同步、降压DC-DC调节器，采用4mm × 4mm、紧凑型LFCSP_WQ封装。它使用电流模式、恒频脉冲宽度调制(PWM)控制方案，具备出色的稳定性和瞬态响应。在轻负载时，ADP2118可配置为以脉冲频率调制(PFM)模式工作，以减少开关频率，节省功耗。

ADP2118采用2.3 V至5.5 V输入电压工作。ADP2118ACPZ - R7的输出电压可在0.6 V至输入电压(V_{IN})的范围内调整，ADP2118ACPZ-x.x-R7则提供多种预设输出电压选项：3.3 V、2.5 V、1.8 V、1.5 V、1.2 V和1.0 V。ADP2118只需极少的外部元件，并提供集成功率开关、同步整流器和内部补偿的高效率解决方案。这款IC在禁用时从输入源汲取的电流不到3 μA。其它主要特性包括欠压闭锁(UVLO)、用于限制启动时浪涌电流的集成软启动、过压保护(OVP)，过流保护(OCP)和热关断(TSD)。

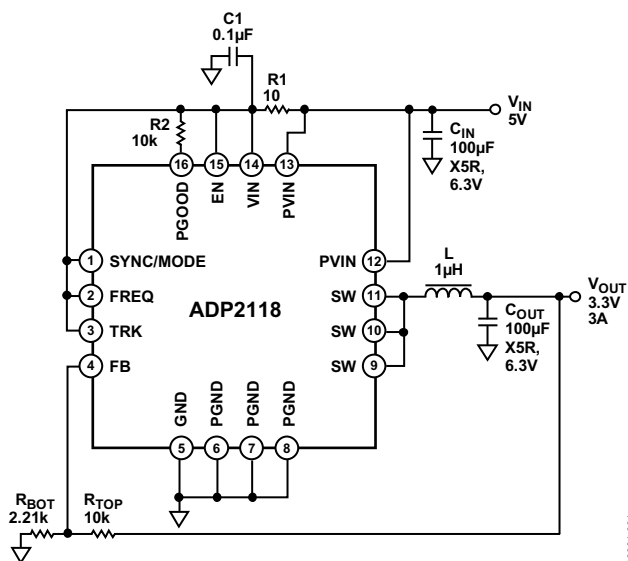


图1. 典型应用电路

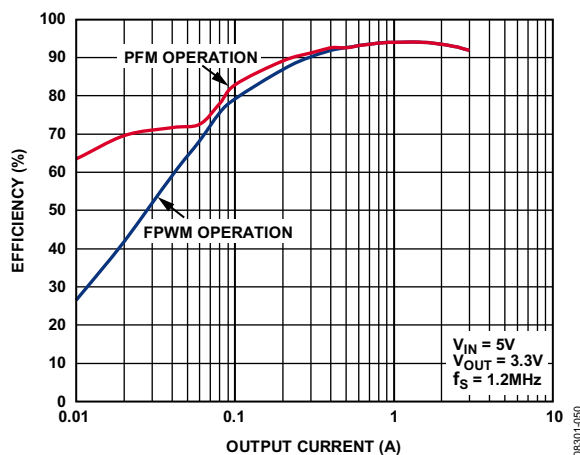


图2. 效率与输出电流的关系

Rev. A

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

ADI中文数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700
Fax: 781.461.3113
www.analog.com

©2009 Analog Devices, Inc. All rights reserved.

目录

主要特性	1	集成软启动	14
应用	1	跟踪	14
概述	1	振荡器和同步	15
修订历史	2	电流限制和短路保护	15
技术规格	3	过压保护(OVP)	15
绝对最大额定值	5	欠压闭锁(UVLO)	15
热阻	5	热关断	15
ESD警告	5	电源正常	15
引脚配置和功能描述	6	应用信息	16
典型工作特性	7	输出电压选择	16
功能框图	13	电感选择	16
工作原理	14	输出电容选择	16
控制方案	14	输入电容选择	17
PWM 模式	14	电压跟踪	17
PFM工作模式	14	典型应用电路	18
斜率补偿	14	外形尺寸	21
使能/关断	14	订购指南	21

修订历史

2009年10月—版本0至版本A

转换器改为调节器(通篇)	1
更改应用部分	1

2009年7月—版本0:初始版

技术规格

除非另有说明，VIN = PVIN = 3.3 V，EN = VIN，SYNC/MODE = 高，T_j = -40°C至+125°C。典型值为T_j = 25°C下。

表1

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
VIN和PVIN						
VIN电压范围	VIN		2.3		5.5	V
PVIN电压范围	PVIN		2.3		5.5	V
静态电流	I _{VIN}	无开关切换，SYNC/MODE = GND		100	150	μA
		开关切换，空载，SYNC/MODE = 高		680	900	μA
关断电流	I _{SHDN}	VIN = PVIN = 5.5 V, EN = GND		0.3	3	μA
VIN欠压闭锁阈值	UVLO	VIN上升		2.2	2.3	V
		VIN下降	2	2.1		V
输出特性						
负载调整率 ¹		I _o = 0 A至3 A		0.08		%/A
输入电压调整率 ¹		I _o = 1.5 A		0.05		%/V
FB						
FB调节电压	V _{FB}	VIN = 2.3 V至5.5 V	0.591	0.6	0.609	V
FB偏置电流	I _{FB}			0.01	0.1	μA
SW						
高端导通电阻 ²		VIN = PVIN = 3.3 V, I _{SW} = 500 mA		75	110	mΩ
低端导通电阻 ²		VIN = PVIN = 3.3 V, I _{SW} = 500 mA		40	60	mΩ
SW峰值电流限值		高端开关，VIN = PVIN = 3.3 V	4	5.2	6.4	A
SW最大占空比		VIN = PVIN = 5.5 V，全频率			100	%
SW最小导通时间 ³		VIN = PVIN = 5.5 V，全频率		100		ns
TRK						
TRK输入电压范围			0		600	mV
TRK至FB失调电压		TRK = 0 mV至500 mV	-10		+10	mV
TRK输入偏置电流					100	nA
频率						
振荡器频率		FREQ = VIN	1.0	1.2	1.4	MHz
		FREQ = GND	500	600	700	kHz
FREQ输入高电压			1.2			V
FREQ输入低电压					0.4	V
SYNC/MODE						
同步范围			0.6		1.4	MHz
SYNC最小脉冲宽度			100			ns
SYNC最小关断时间			100			ns
SYNC输入高电压			1.2			V
SYNC输入低电压					0.4	V
集成软启动						
软启动时间		所有开关频率		2048		时钟周期
PGOOD						
电源良好指示范围		FB上升阈值	105	110	115	%
		FB上升迟滞		2.5		%
		FB下降阈值	85	90	94	%
		FB下降迟滞		2.5		%
电源良好指示防抖时间		从FB到PGOOD		16		时钟周期
PGOOD漏电流		V _{PGOOD} = 5 V		0.1	1	μA
PGOOD输出低电压		I _{PGOOD} = 1 mA		140	200	mV

ADP2118

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
EN						
EN输入上升阈值		VIN = 2.3 V至5.5 V	1.12	1.2	1.28	V
EN输入迟滞		VIN = 2.3 V至5.5 V		100		mV
EN下拉电阻				1		MΩ
热						
热关断阈值				140		°C
热关断迟滞				15		°C

¹ 由图45所示的电路规定。

² 引脚对引脚测量。

³ 通过设计保证。

绝对最大额定值

表2

参数	额定值
VIN, PVIN	-0.3 V至+6 V
SW	-0.3 V至+6 V
FB, SYNC/MODE, EN, TRK, FREQ, PGOOD	-0.3 V至+6 V
PGND至GND	-0.3 V至+0.3 V
工作结温范围	-40°C至+125°C
存储温度范围	-65°C至+150°C
焊接条件	JEDEC J-STD-020

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定应力值，不表示在这些条件下或者在任何其它超出本技术规格操作部分所示规格的条件下，器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

热阻

θ_{JA} 针对最差条件，即器件焊接在电路板上以实现表贴封装。

表3. 热阻

封装类型	θ_{JA}	单位
16引脚LFCSP_WQ	38.3	°C/W

边界条件

θ_{JA} 通过JEDEC 4层电路板自然对流方式来测量，裸露焊盘通过散热通孔焊接在印刷电路板上。

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

ADP2118

引脚配置和功能描述

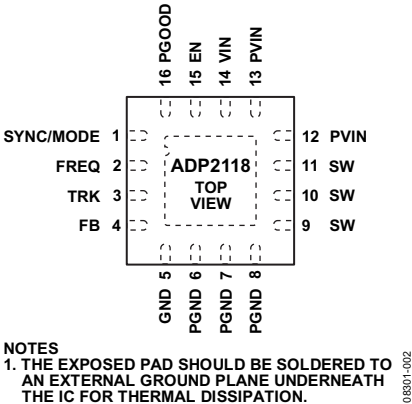


图3.引脚配置

表4. 引脚功能描述

引脚编号	引脚名称	描述
1	SYNC/MODE	同步输入(SYNC)。在此引脚连接600KHz至1.4MHz之间的外部时钟，将开关频率同步至外部时钟(详细信息参见振荡器和同步部分)。 CCM/PFM选择(MODE)。此引脚与VIN相连时，PFM模式禁用，ADP2118仅工作在电流连续导通模式(CCM)。当此引脚接地，PFM模式使能并在轻载时有效。
2	FREQ	频率选择。连接至GND可选择600Hz，连接至VIN可选择1.2MHz。
3	TRK	跟踪输入。要跟踪主电压，从主电压的分压器引出电压来驱动TRK。如果不使用跟踪功能，将TRK连接到VIN。
4	FB	反馈电压检测输入。连接到V _{OUT} 的电阻分压器上。对于固定输出版本，直接连接到V _{OUT} 。
5	GND	模拟地。连接到接地层。
6, 7, 8	PGND	电源地。连接到接地层和输出电容的输出返回侧。
9, 10, 11	SW	开关节点输出。连接到输出电感上。
12, 13	PVIN	电源输入引脚。将此引脚连接到输入电源。在此引脚和PGND之间接入旁路电容。
14	VIN	偏置电压输入引脚。在此引脚和GND之间接入一个旁路电容，并通过一个小阻值电阻(10 Ω)将此引脚连接到PVIN上。
15	EN	精密使能引脚。可使用外部电阻分压器来设定启动阈值。要自动使能器件，连接EN引脚到VIN上。此引脚具有对地的1 MΩ下拉电阻。
16	PGOOD	电源良好输出(开漏)。通过一个电阻连接到任何<5.5V的上拉电压上。
17 (EPAD)	裸露焊盘	裸露焊盘必须焊接到下方的外部接地层上以增强散热。

典型工作特性

除非另有说明, $T_A = 25^\circ\text{C}$, $V_{IN} = 5\text{ V}$, $V_{OUT} = 1.2\text{ V}$, $L = 1\text{ }\mu\text{H}$, $C_{IN} = 100\text{ }\mu\text{F}$, $C_{OUT} = 100\text{ }\mu\text{F}$ 。

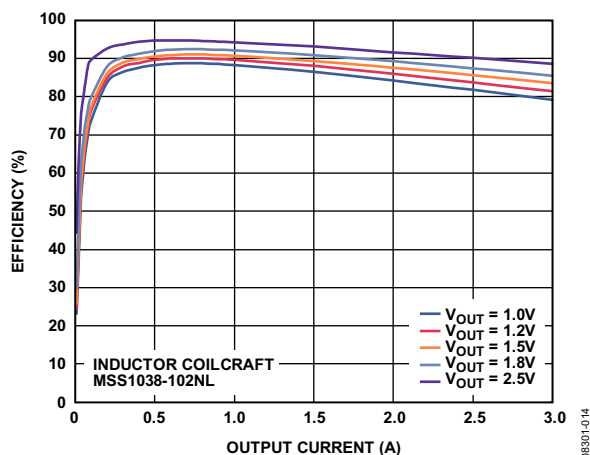


图4. 效率(1.2 MHz, $V_{in} = 3.3\text{ V}$, FPWM)对输出电流的关系

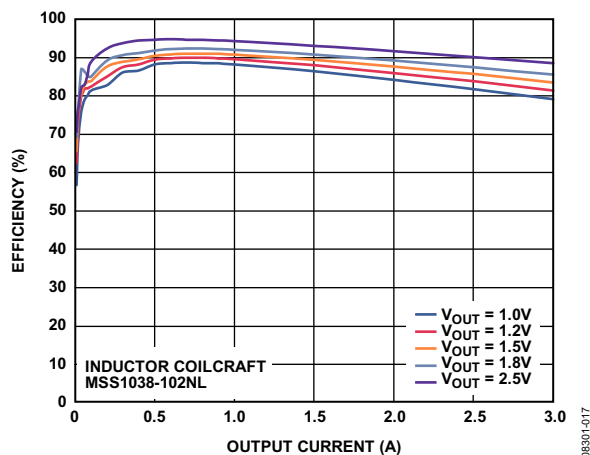


图7. 效率(1.2 MHz, $V_{in} = 3.3\text{ V}$, PFM)对输出电流的关系

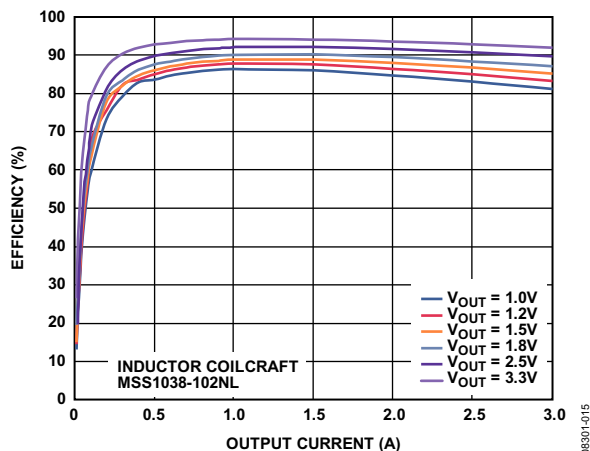


图5. 效率(1.2 MHz, $V_{in} = 5\text{ V}$, FPWM)对输出电流的关系

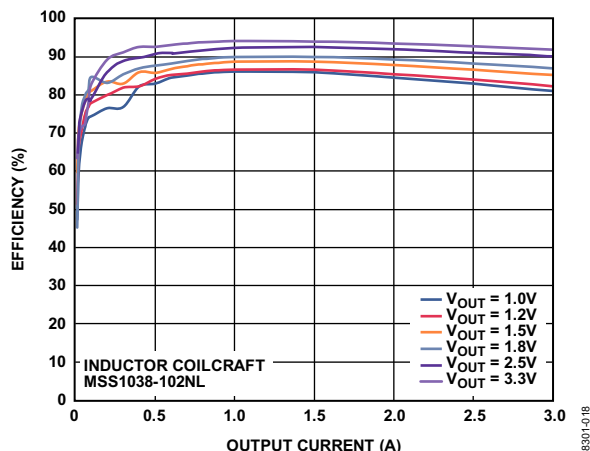


图8. 效率(1.2 MHz, $V_{in} = 5\text{ V}$, PFM)对输出电流的关系

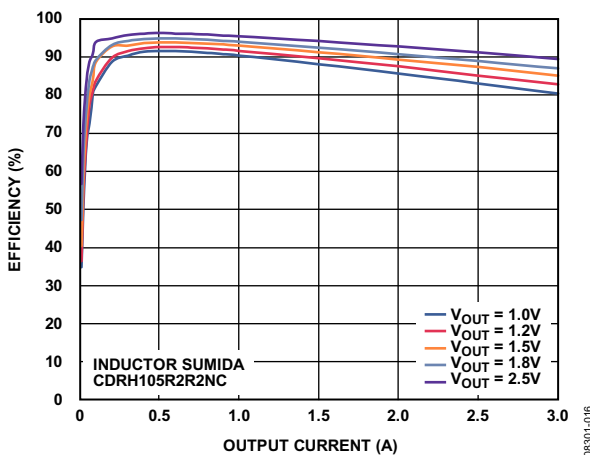


图6. 效率(600 kHz, $V_{in} = 3.3\text{ V}$, FPWM)对输出电流的关系

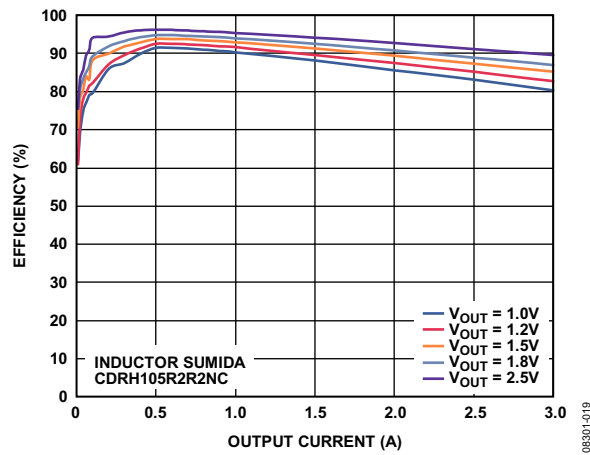


图9. 效率(600 kHz, $V_{in} = 3.3\text{ V}$, PFM)对输出电流的关系

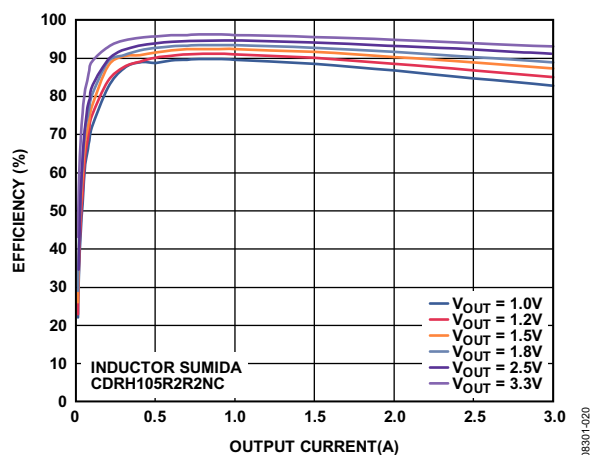


图10. 效率(600 kHz, $V_{IN} = 5\text{ V}$, FPWM)对输出电流的关系

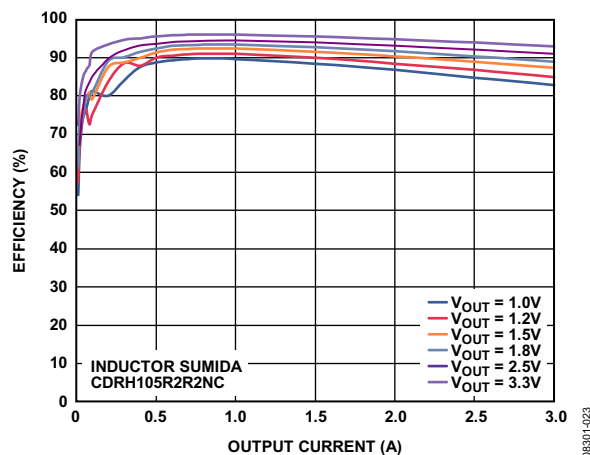


图13. 效率(600 kHz, $V_{IN} = 5\text{ V}$, PFM)对输出电流的关系

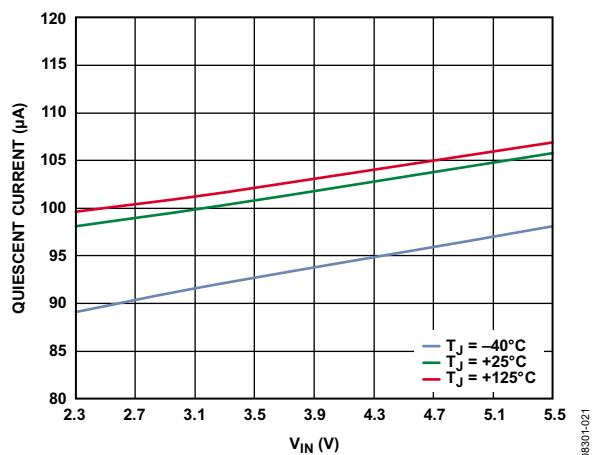


图11. 静态电流对 V_{IN} (无开关切换)的关系

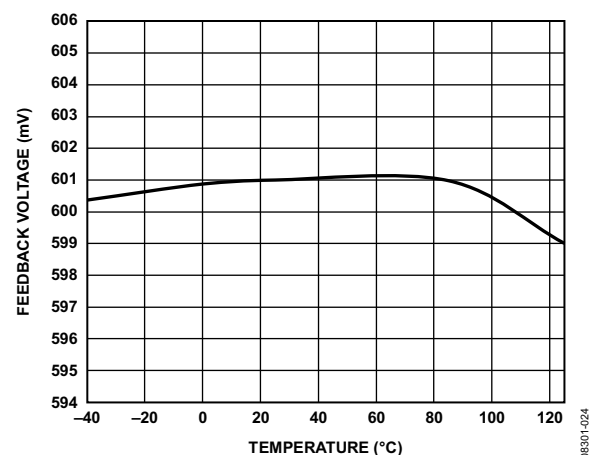


图14. 反馈电压对温度($V_{IN} = 3.3\text{ V}$)的关系

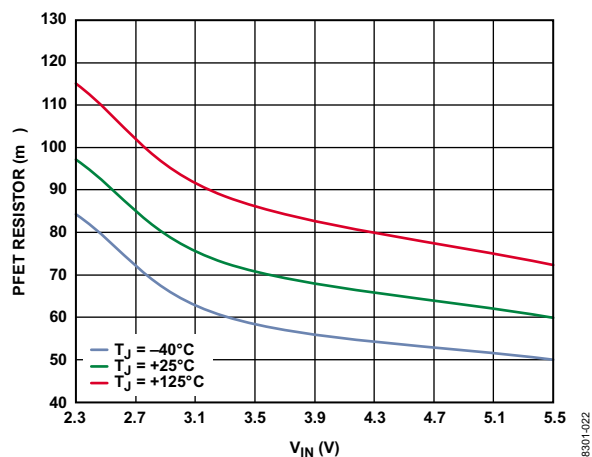


图12. PFET电阻对 V_{IN} (引脚对引脚测量)的关系

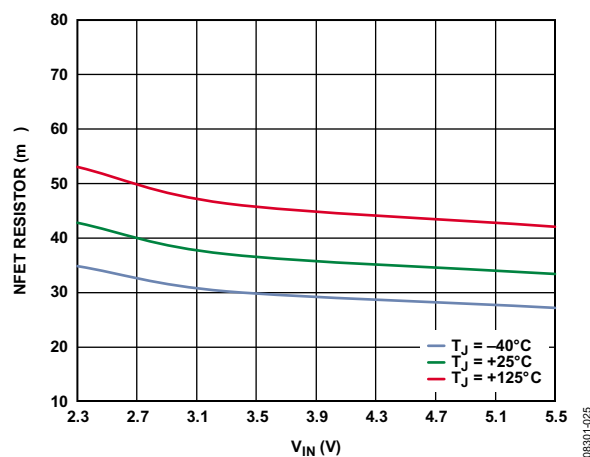


图15. NFET电阻对 V_{IN} (引脚对引脚测量)的关系

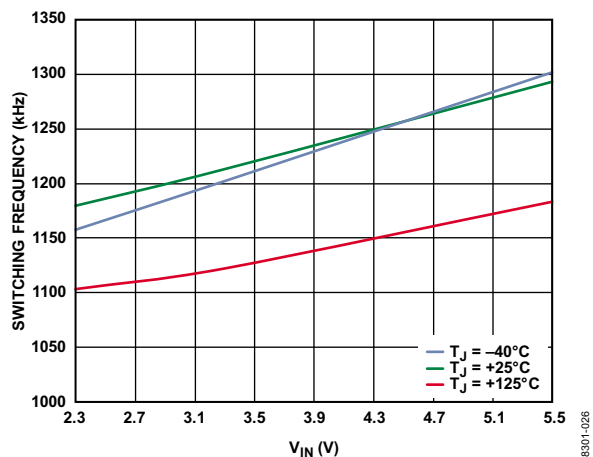
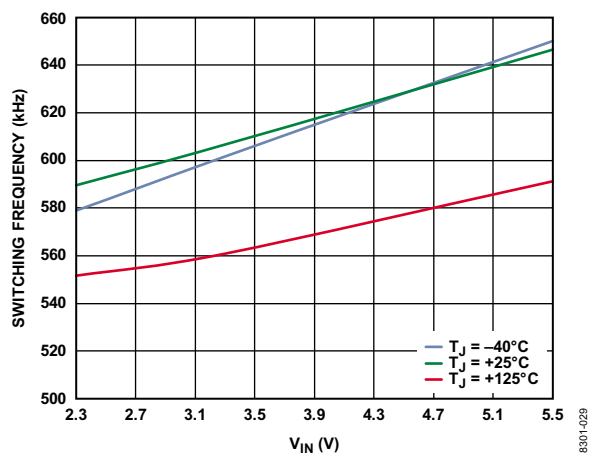
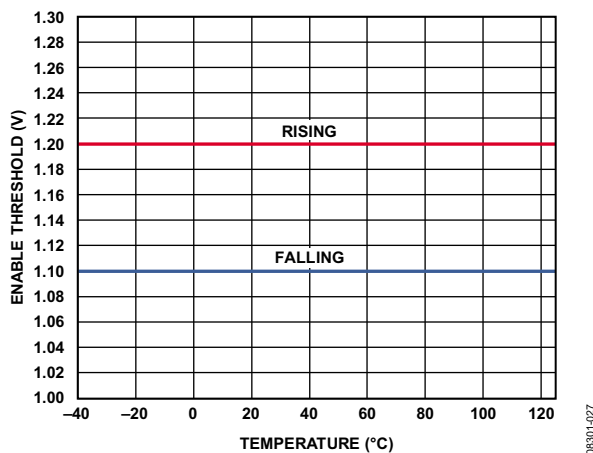
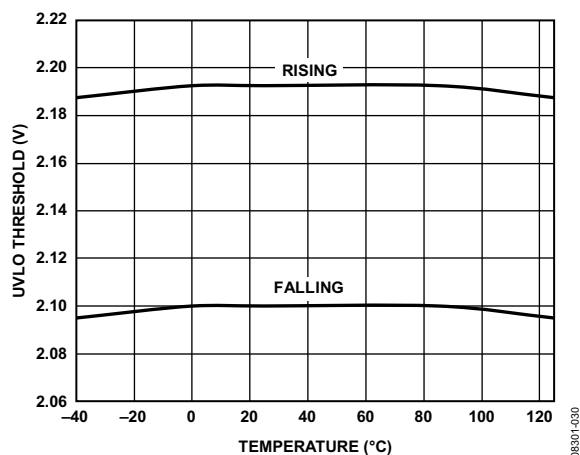
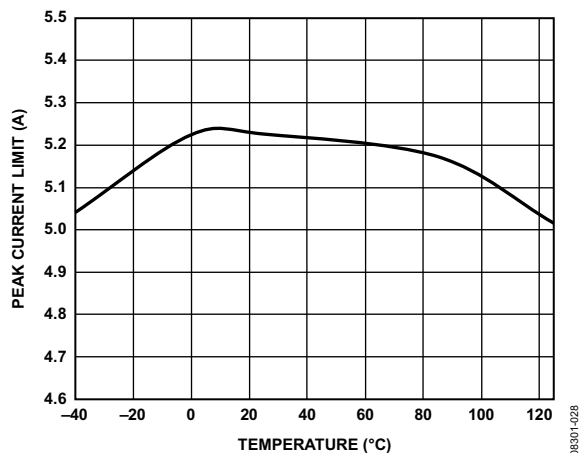
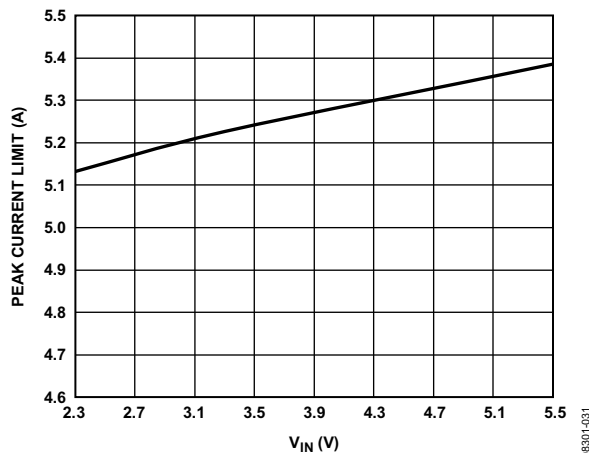
图16. 1.2 MHz下开关频率对 V_{IN} 的关系图19. 600 kHz下开关频率对 V_{IN} 的关系

图17. EN阈值对温度的关系

图20. 欠压闭锁阈值对温度($V_{IN} = 3.3$ V)的关系图18. 峰值电流限值对温度($V_{IN} = 3.3$ V)的关系图21. 峰值电流限值对 V_{IN} 的关系($T_J = 25^\circ\text{C}$)

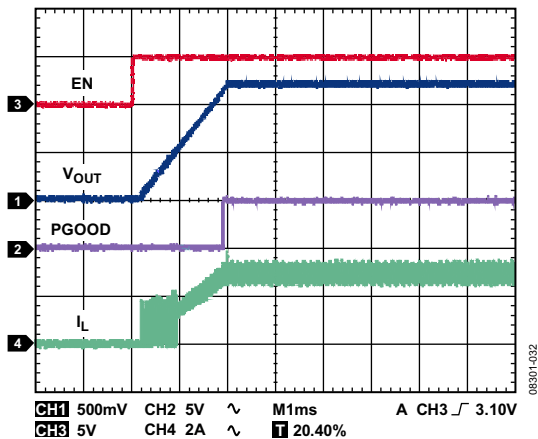


图22. 满载软启动(1.2 MHz, $V_{IN} = 5\text{ V}$)

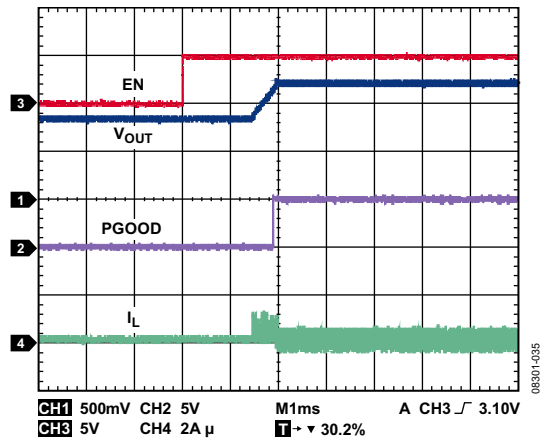


图25. 带预充电的软启动(1.2 MHz, $V_{IN} = 5\text{ V}$)

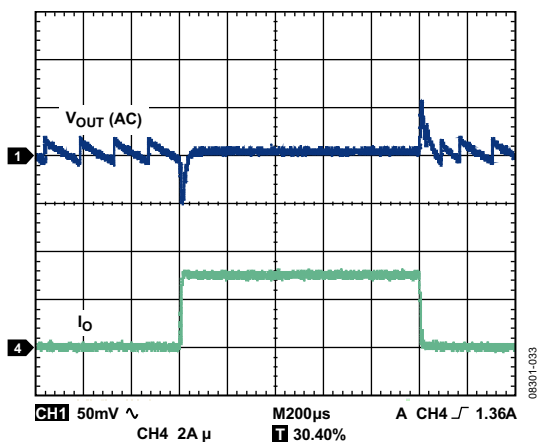


图23. 负载瞬态(1.2 MHz, PFM, $V_{IN} = 5\text{ V}$)

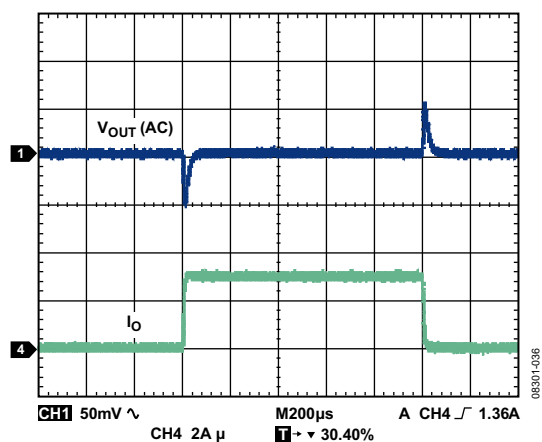


图26. 负载瞬态(1.2 MHz, FPWM, $V_{IN} = 5\text{ V}$)

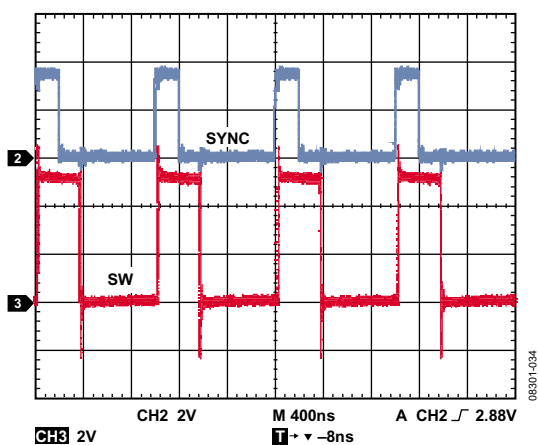


图24. 同步至1 MHz同相

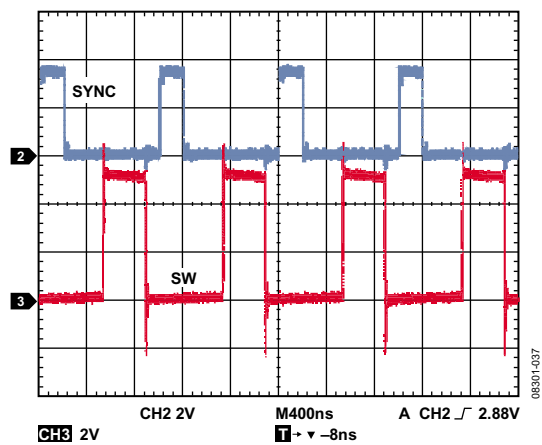


图27. 同步至1 MHz 180°错相

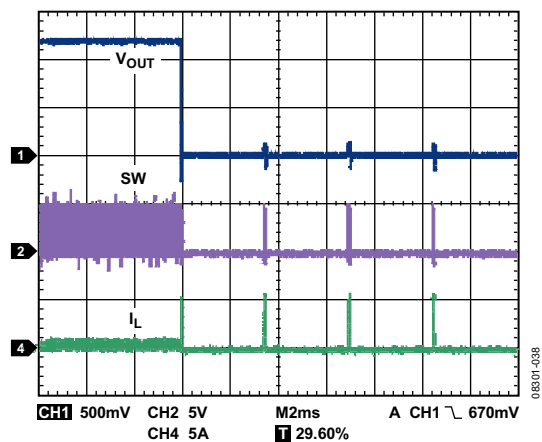


图28. 输出短路

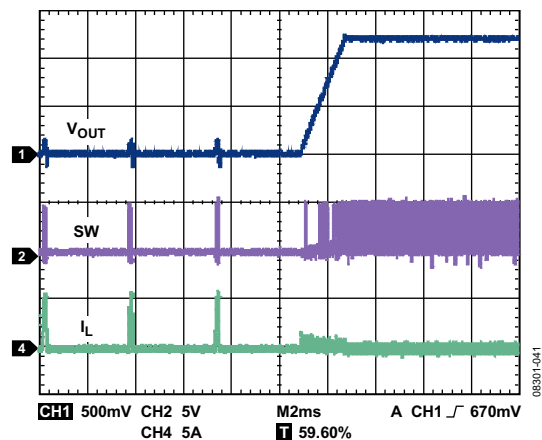


图31. 输出短路恢复

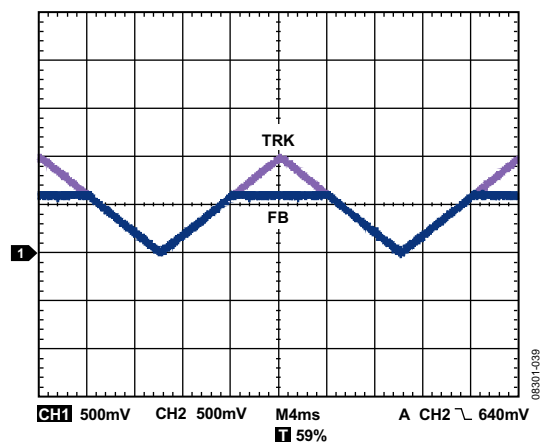


图29. 跟踪功能

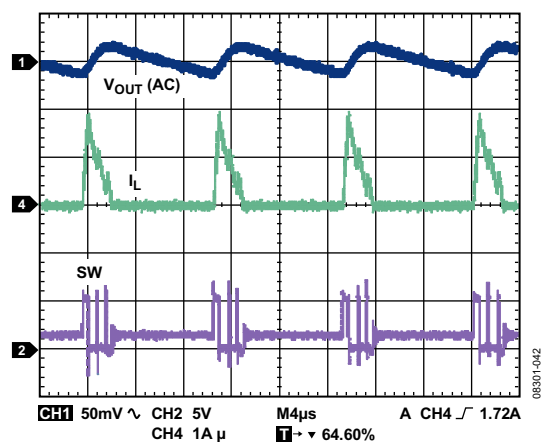


图32. PFM模式

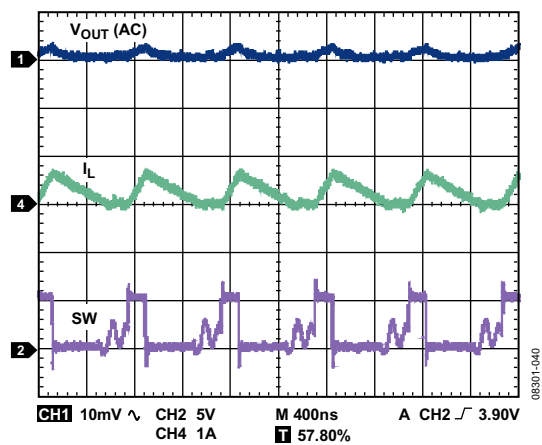


图30. 断续导通模式(DCM)

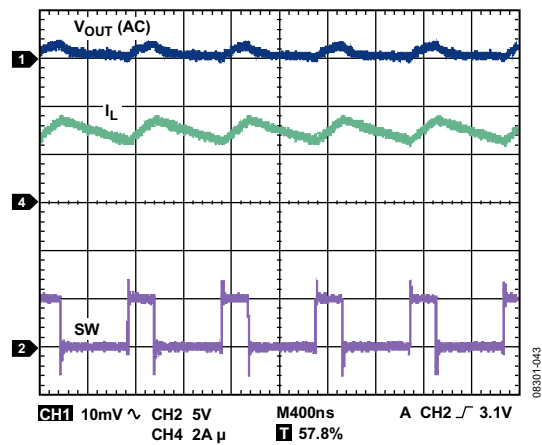


图33. 连续导通模式(CCM)

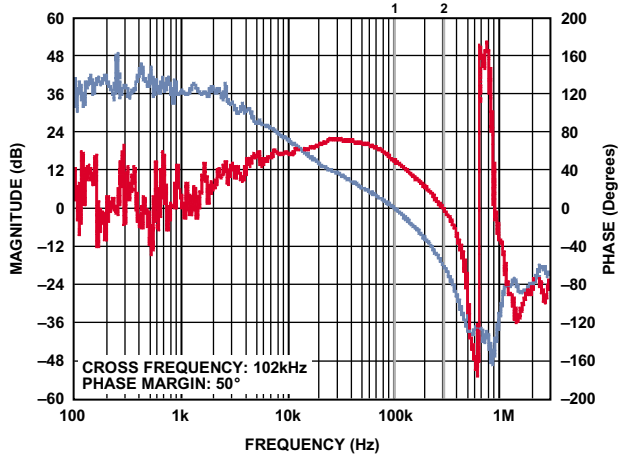


图34. $V_{IN} = 5V$, $V_{OUT} = 1.0V$, $I_O = 3A$, $f_s = 1.2MHz$ 下的波特图

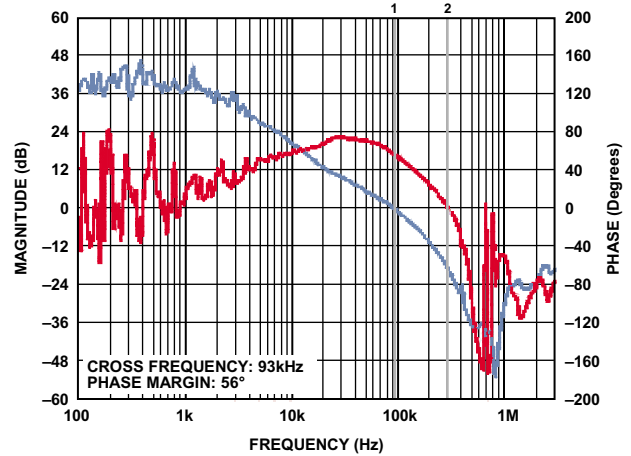


图37 $V_{IN} = 5V$, $V_{OUT} = 1.2V$, $I_O = 3A$, $f_s = 1.2MHz$ 下的波特图

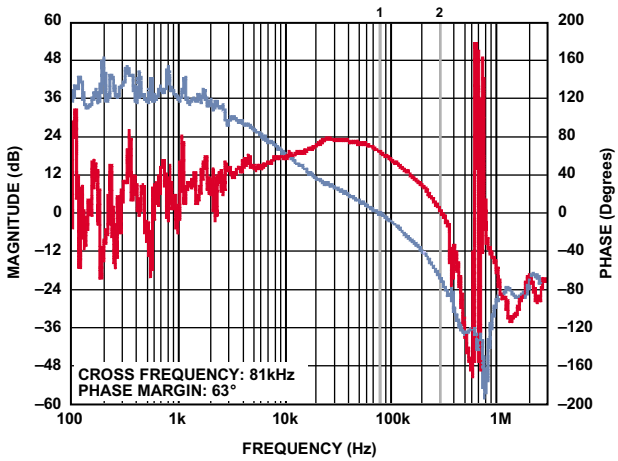


图35. $V_{IN} = 5V$, $V_{OUT} = 1.5V$, $I_O = 3A$, $f_s = 1.2MHz$ 下的波特图

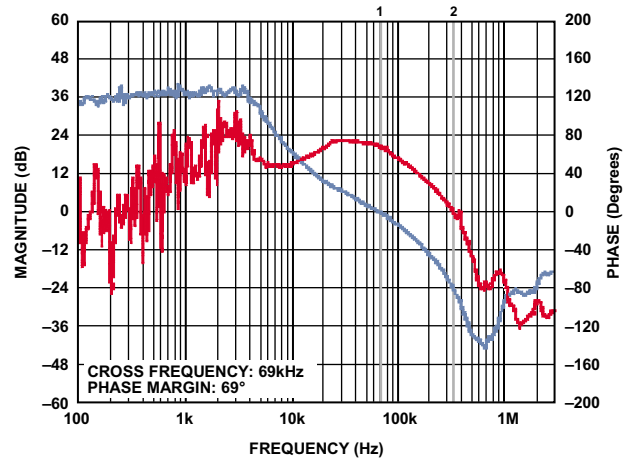


图38 $V_{IN} = 5V$, $V_{OUT} = 1.8V$, $I_O = 3A$, $f_s = 1.2MHz$ 下的波特图

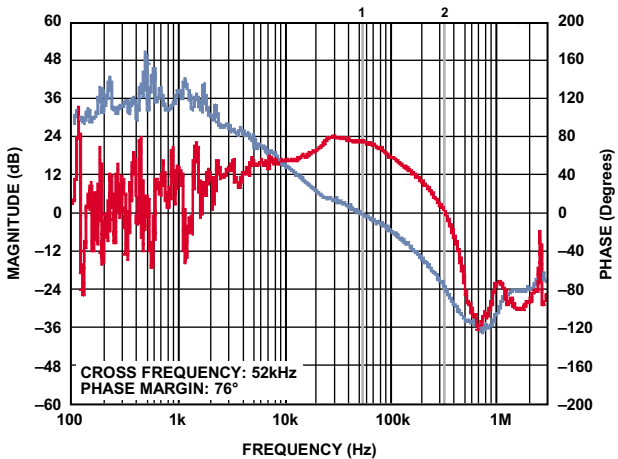


图36 $V_{IN} = 5V$, $V_{OUT} = 2.5V$, $I_O = 3A$, $f_s = 1.2MHz$ 下的波特图

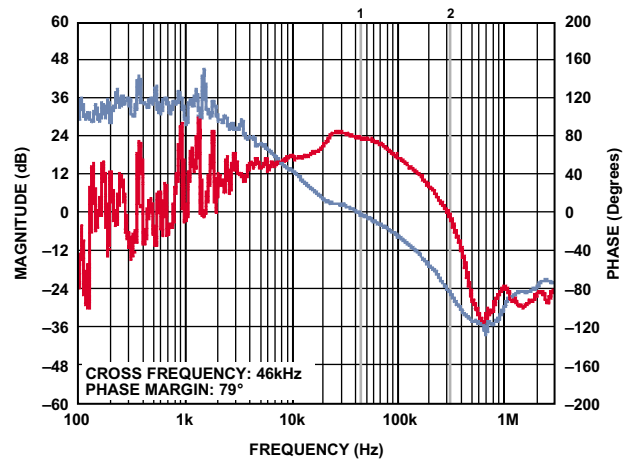


图39 $V_{IN} = 5V$, $V_{OUT} = 3.3V$, $I_O = 3A$, $f_s = 1.2MHz$ 下的波特图

功能框图

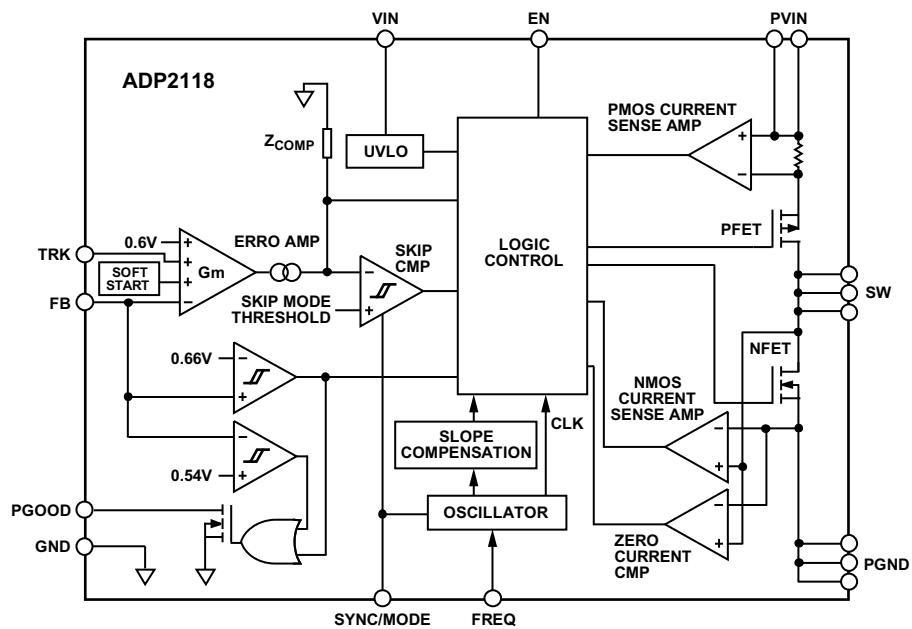


图40. 功能框图

08S101-003

工作原理

ADP2118是降压DC-DC调节器，采用固定频率、峰值电流模式结构并集成高端开关和低端同步整流器。高开关频率和16引脚、4mm × 4mm小型LFCSP_WQ封装允许使用小型降压DC-DC调节器解决方案。集成的高端开关(P沟道MOSFET)和同步整流器(N沟道MOSFET)在中载至满载时产生高效率，轻载效率则通过PFM模式来改善。

ADP2118可采用2.3 V至5.5 V的输入电压工作，输出电压最低调至0.6 V。ADP2118具有多种预置输出电压选项：3.3 V、2.5 V、1.8 V、1.5 V、1.2 V和1.0 V。

控制方案

ADP2118采用固定频率、峰值电流模式PWM控制结构，在中载至满载时以PWM模式工作，轻载时切换到PFM模式(如果使能)以保持高效率。以固定频率PWM模式工作时，通过调节集成开关的占空比来调节输出电压。轻载下工作在PFM模式，通过调节开关频率来调节输出电压。

当负载电流大于脉冲跳跃阈值电流时，ADP2118以PWM模式工作。负载电流低于此值时，调节器平滑地转换到PFM工作模式。

PWM工作模式

PWM模式下，ADP2118以FREQ引脚设定的固定频率工作。每个振荡器周期开始时，P沟道MOSFET开关打开，给电感两端施加一个正向电压。电感电流上升，直到电流检测信号超过峰值电感电流水平，然后关断P沟道MOSFET开关并打开N沟道MOSFET同步整流器。这使得电感两端产生一个负向电压，使电感电流下降。同步整流器保持导通，直到此周期结束或电感电流达到零，这时过零比较器会关断N沟道MOSFET。

电感电流的峰值水平是由 V_{COMP} 设置的。 V_{COMP} 是一个跨导误差放大器的输出，跨导误差放大器比较反馈电压和内部0.6 V基准电压。

PFM工作模式

PFM模式使能后，当负载电流降低到低于脉冲跳跃阈值电流时，ADP2118平滑转换到可变频率PFM工作模式，仅在必要时进行开关切换，以将输出电压保持在规定范围内。当输出电压跌至规定值以下时，ADP2118进入PWM模式并持续数个振荡器周期，使输出电压升至规定值。在突发脉冲之间的等待时间内，功率开关和同步整流开关均关断，由

输出电容提供所有负载电流。由于输出电压会不定期地骤降和恢复，因此这种模式下的输出电压纹波大于PWM工作模式下的纹波。

斜率补偿

当接近和超过50%占空比时，斜率补偿用来稳定ADP2118内部电流控制环路，以防止次谐波振荡。在P沟道MOSFET开关导通时，通过在电流检测信号上叠加一个假电压斜坡来实现斜率补偿。这个电压斜坡取决于输出电压。在高输出电压工作时，需要更多的斜率补偿。斜率补偿斜坡值确定了可用于防止次谐波振荡的最小电感。

使能/关断

EN脚是精密模拟输入，当电压超过1.2 V(典型值)时使能器件，并具有100 mV迟滞。当使能电压低于1.1 V(典型值)时，器件关断。为强制ADP2118在施加输入电压时自动启动，可将EN引脚连接至VIN。

当ADP2118关断时，软启动电容放电。这样，当器件再使能时，将启动一个新的软启动周期。

内部下拉电阻(1 M Ω)可防止EN悬空时的意外使能。

集成软启动

ADP2118集成了软启动电路，用于限制输出电压上升时间并减少启动时的浪涌电流。软启动时间固定为2048个时钟周期。

如果输出电压在开启前已预充电，ADP2118可在软启动电压超过FB引脚电压之前防止反向电感电流(该电流会导致输出电容放电)。

跟踪

ADP2118具有跟踪输入TRK，使输出电压能够跟踪另一个电压(主电压)。该功能在FPGA、DSP和ASIC内核和I/O电压跟踪中尤其有用。

内部误差放大器包括三个正向输入：内部基准电压、软启动电压和TRK电压。误差放大器将FB电压调节到三个电压中最低的一个。要跟踪主电压，将TRK引脚接到主电压的电阻分压器上即可。

如果不使用TRK功能，将TRK引脚连接至VIN。

振荡器和同步

ADP2118的内部振荡器可设置为600 kHz或1.2 MHz。FREQ引脚拉低为600 kHz，拉高为1.2 MHz。

要同步ADP2118，需要在SYNC/MODE引脚连接一个外部时钟。外部时钟频率范围为600 kHz~1.4 MHz。同步过程中，调节器只能在CCM模式下工作。

如果FREQ引脚为低，开关频率是与外部时钟同相；若FREQ引脚为高，开关频率与外部时钟为180度错相。

电流限制和短路保护

ADP2118内置峰值电流限制保护电路，可防止电流失控。峰值电流限制在5.2 A。当电感峰值电流达到电流限值时，在进入下一周期之前，高端MOSFET关闭，低端MOSFET导通，同时过流计数器递增计数。如果过流计数器计数值超过10，器件将进入“打嗝”模式，高端FET和低端FET同时关断。器件在4096个时钟周期内保持这一模式，然后尝试通过软启动重启。如果电流故障已清除，器件将恢复正常工作。否则，电流限值达到10次后，器件再次进入打嗝模式。

过压保护(OVP)

比较器通过FB引脚对输出电压持续监测，正常工作时，FB引脚为0.6 V(典型值)。当FB电压超过0.66 V(典型值)时，该比较器激活，从而表明输出电压过压。如果输出电压在16个时钟周期内一直高于该阈值，高端MOSFET将关断，低

端MOSFET将导通，直到流过的电流达到限值(强制连续模式为-0.9 A，PFM模式为0 A)。此后，两个MOSFET均关断，直到FB低于0.54 V(典型值)，然后器件重新启动。关于此情形下PGOOD的表现，请参见“电源正常”部分。

欠压闭锁(UVLO)

ADP2118集成有欠压闭锁电路。如果输入电压降低到2.1 V，ADP2118将关断，功率开关管和同步整流器也将同时关断。当电压再次升到2.2 V以上时，开始软启动并使能器件。

热关断

当ADP2118的结温升高到140 °C以上时，热关断电路将关闭调节器。极端的结温可能由工作电流高、电路板设计欠佳和/或环境温度高等原因引起。热关断有15 °C的迟滞，因此当热关断发生时，片内温度必须低于125 °C，ADP2118才会恢复工作。退出热关断后，开始软启动。

电源正常

PGOOD为高电平有效、开漏输出，需要通过一个电阻拉高到某个电压。高电平表明FB引脚电压(和输出电压)在预期值的± 10%范围内。此引脚上的低电平则说明FB引脚电压不在预期电压的± 10%范围内。检测出FB引脚超出范围后，会有一个16个周期的等待期。如果FB返回到± 10%范围内，PGOOD电路会忽略此引脚状态。

应用信息

本节介绍ADP2118的外接元件选择。典型应用电路如图41所示

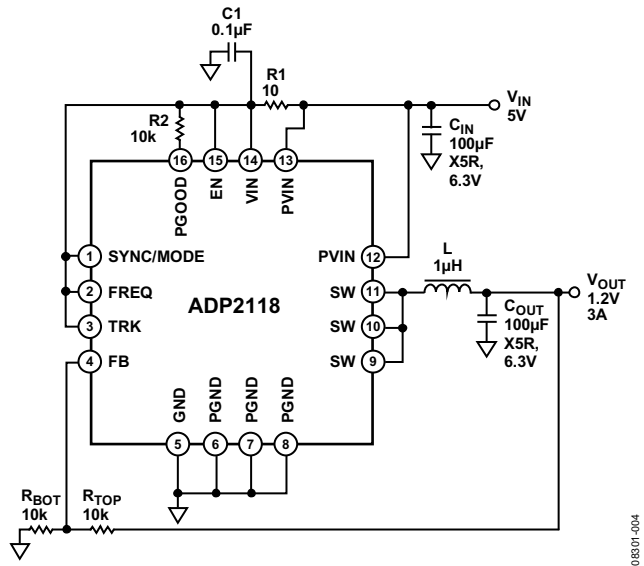


图41. 应用电路

输出电压选择

ADP2118输出可调版本的输出电压可通过一个外接电阻分压器设置，使用下列公式来计算输出电压：

V_{OUT} = 0.6 \times \left(1 + \frac{R_{TOP}}{R_{BOT}} \right)

FB偏置电流(最大0.1 μA)会引起输出电压精度降低。若要将偏置电流引起的输出电压精度限制在0.5%(最大值)以内，应确保R_{BOT}小于30 kΩ。

电感选择

电感值取决于工作频率、输入电压、输出电压和纹波电流。使用小电感会产生较大的电感电流纹波，带来快速瞬态响应，但会降低效率；而使用大电感可获得小电流纹波和良好的效率，但瞬态响应慢。电感电流纹波(ΔI_L)通常可以设置为最大负载电流的1/3，以平衡瞬态响应和效率。电感计算公式如下：

L = \frac{(V_{IN} - V_{OUT}) \times D}{\Delta I_L \times f_s}

其中：

V_{IN}为输入电压。

V_{OUT}为输出电压。

ΔI_L为电感电流纹波。

D为占空比。

D = \frac{V_{OUT}}{V_{IN}}

ADP2118在电流环路中使用斜率补偿，以防止当占空比大于50%时产生次谐波振荡。内部斜率补偿限制了最小电感值。

负电流限值(-0.9 A)也对最小电感值起到限制作用。选定电感的电感电流纹波(ΔI_L)不应超过1.8A。

峰值电感电流应低于峰值电流限制阈值，计算如下：

I_{PEAK} = I_O + \frac{\Delta I_L}{2}

确保所选电感的均方根电流大于最大负载电流，饱和电流大于调节器的峰值电流限值。

输出电容选择

输出电压纹波、负载阶跃瞬态和环路稳定性决定了输出电容的选择。

输出纹波由有效串联电阻和电容决定：

\Delta V_{OUT} = \Delta I_L \times \left(ESR + \frac{I}{8 \times C_{OUT} \times f_s} \right)

负载瞬态响应取决于电感、输出电容以及控制环路。

为简化电源设计，ADP2118集成了环路补偿。表5和表6列出了ADP2118中建议的典型电感和电容值。强烈建议使用X5R或X7R陶瓷电容。

表5. f_s = 1.2 MHz时推荐的L和C_{OUT}值

V _{IN} (V)	V _{OUT} (V)	L (μH)	C _{OUT} (μF)
3.3	1.0	1	100 + 47
3.3	1.2	1	100
3.3	1.5	1	100
3.3	1.8	1	100
3.3	2.5	1	100
5	1.0	1	100 + 47
5	1.2	1	100
5	1.5	1	100
5	1.8	1	100
5	2.5	1	100
5	3.3	1	100

表6. $f_s = 600$ kHz时推荐的L和 C_{OUT} 值

V_{IN} (V)	V_{OUT} (V)	L (μ H)	C_{OUT} (μ F)
3.3	1.0	1.5	100 + 47
3.3	1.2	1.5	100
3.3	1.5	1.5	100
3.3	1.8	1.5	100
3.3	2.5	1.5	100
5	1.0	1.5	100 + 47
5	1.2	1.5	100
5	1.5	2.2	100
5	1.8	2.2	100
5	2.5	2.2	100
5	3.3	2.2	100

ADP2118可使用较高或较低的电感和输出电容，但需要确认系统稳定性和负载瞬态性能。

最小输出电容可为47 μ F。如果 $f_s = 1.2$ MHz，电感值范围为0.8 μ H至3.3 μ H。如果 $f_s = 600$ kHz，电感值范围为1.5 μ H至3.3 μ H。

表7. 推荐的电感

制造厂商	产品型号
Coilcraft	MSS1038, MSS1048, MSS1260
Sumida	CDRH103R, CDRH104R, CDRH105R

表8. 推荐的电容

制造厂商	产品型号	描述
Murata	GRM32ER60J107ME20	100 μ F, 6.3 V, X5R, 1210
Murata	GRM32ER60J476ME20	47 μ F, 6.3 V, X5R, 1210
TDK	C3225X5R0J107M	100 μ F, 6.3 V, X5R, 1210
TDK	C3225X5R0J476M	47 μ F, 6.3 V, X5R, 1210

输入电容选择

输入电容用于降低PVIN上因开关电流引起的输入电压纹波。尽可能靠近PVIN引脚放置输入电容。推荐使用22 μ F或47 μ F的陶瓷电容。输入电容的均方根电流额定值应大于下式所列：

$$I_{RMS} = I_O \times \sqrt{D \times (1 - D)}$$

电压跟踪

ADP2118包含跟踪特性，允许将ADP2118输出(从电压)配置为跟踪外部电压(主电压)，如图42所示。

常见应用之一是同步跟踪，如图43所示。同步跟踪功能在从输出电压达到规定值之前，使从输出电压与主电压相等。将TRK引脚连至主电压的电阻分压器上。要实现同步跟踪，设置 $R_{TRKT} = R_{TOP}$ 和 $R_{TRKB} = R_{BOT}$ 。

图44显示了比例跟踪。按主电压比例设置从输出电压。在此应用中，从电压和主电压同时达到最终值。从电压与主电压之比取决于两个分压器。

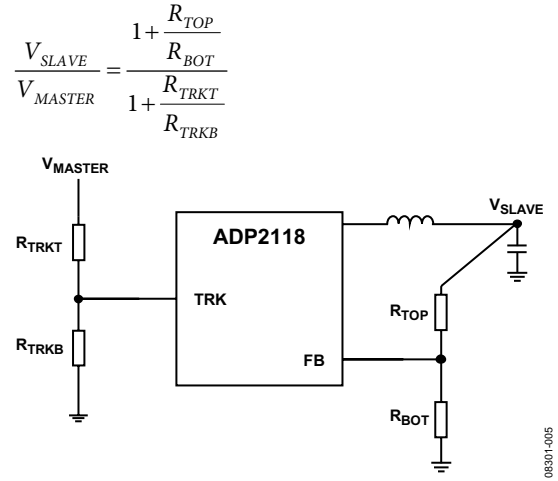


图42. 电压跟踪

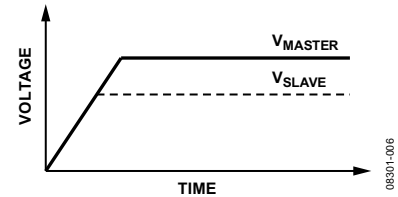


图43. 同步跟踪

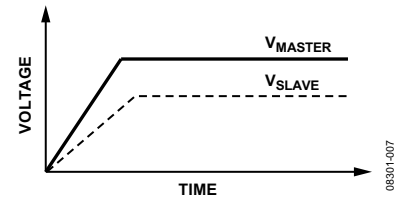


图44. 比例跟踪

典型应用电路

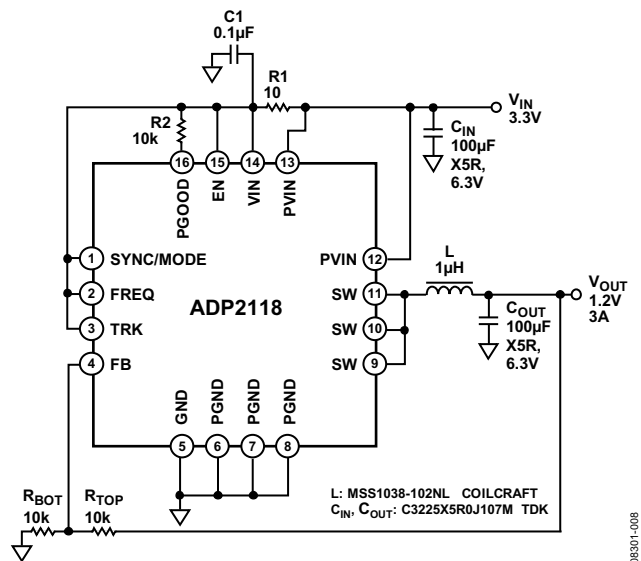


图45. 1.2 V、3 A、1.2 MHz降压调节器，强制连续导通模式

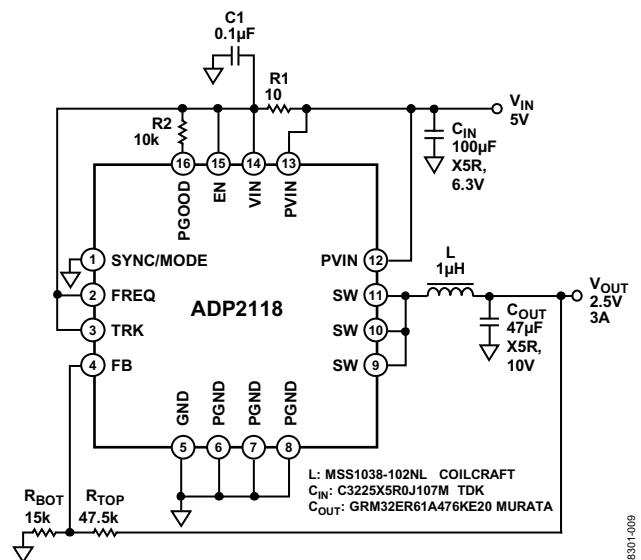


图46. 2.5 V、3 A、1.2 MHz降压调节器，使能PFM模式

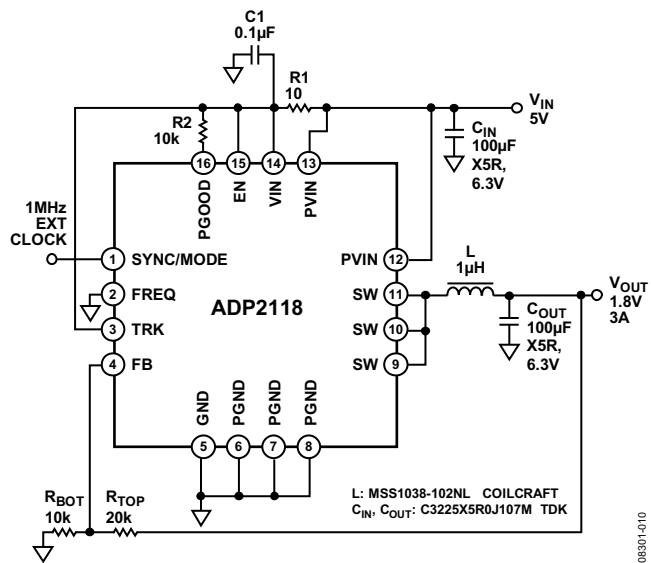


图47. 1.8 V、3 A降压调节器，同步到1 MHz，与外部时钟同相

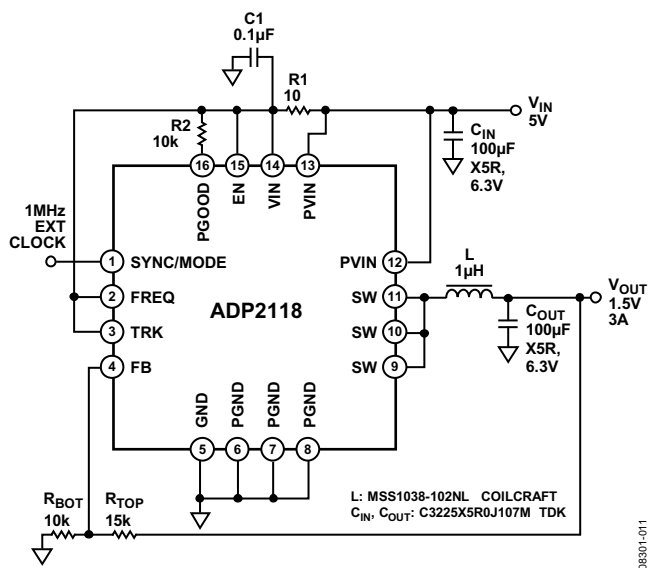


图48. 1.5 V、3 A降压调节器，同步到1 MHz，与外部时钟180°错相

ADP2118



图49.3.3 V、3 A、1.2 MHz降压调节器，跟踪模式

外形尺寸

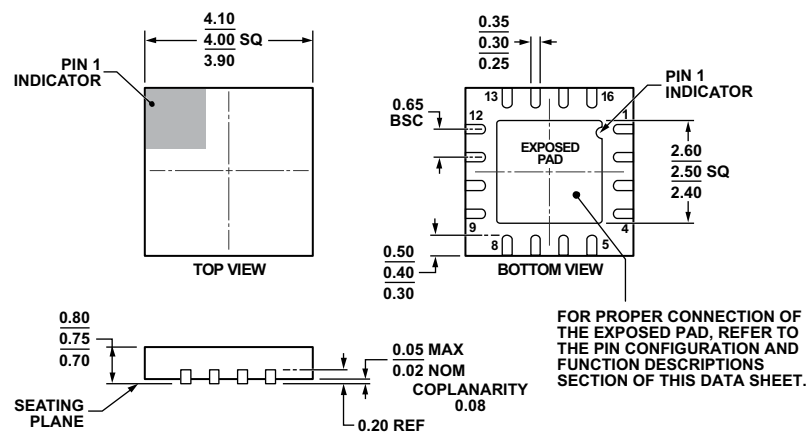


图50. 16引脚LFCSP_WQ封装,
4 mm x 4 mm,
超薄体(CP-16-26)

订购指南

型号	温度范围	输出电压	封装描述	封装选项
ADP2118ACPZ-R7 ¹	-40°C至+125°C	可调	引脚LFCSP_WQ	CP-16-26
ADP2118ACPZ-1.0-R7 ¹	-40°C至+125°C	1.0 V	引脚LFCSP_WQ	CP-16-26
ADP2118ACPZ-1.2-R7 ¹	-40°C至+125°C	1.2 V	引脚LFCSP_WQ	CP-16-26
ADP2118ACPZ-1.5-R7 ¹	-40°C至+125°C	1.5 V	引脚LFCSP_WQ	CP-16-26
ADP2118ACPZ-1.8-R7 ¹	-40°C至+125°C	1.8 V	引脚LFCSP_WQ	CP-16-26
ADP2118ACPZ-2.5-R7 ¹	-40°C至+125°C	2.5 V	引脚LFCSP_WQ	CP-16-26
ADP2118ACPZ-3.3-R7 ¹	-40°C至+125°C	3.3 V	引脚LFCSP_WQ	CP-16-26
ADP2118-EVALZ			评估板	

¹ Z = 符合RoHS标准的兼容器件

注释

注释

注释