

特点

- 精密基准电压源 10ppm/°C (最大值)
- 可独立编程的输出范围: 0V 至 5V, 0V 至 10V、 $\pm 2.5V$ 、 $\pm 5V$ 、 $\pm 10V$
- 所有范围内均提供 16/12 位全分辨率
- 最大 INL 误差: $\pm 4LSB$ (16 位)
- 通过软件或专用引脚实现 A/B 反转
- 16:1 模拟多路复用器
- 在整个温度范围内保证工作单调性
- 内部或外部基准电压源
- 保证输出驱动 $\pm 10mA$
- 1.8V 至 5V SPI 串行接口
- 6mm $\times$ 6mm 40 引脚 QFN 封装

应用

- 光网络
- 仪器仪表
- 数据采集
- 自动测试设备
- 过程控制和工业自动化

说明

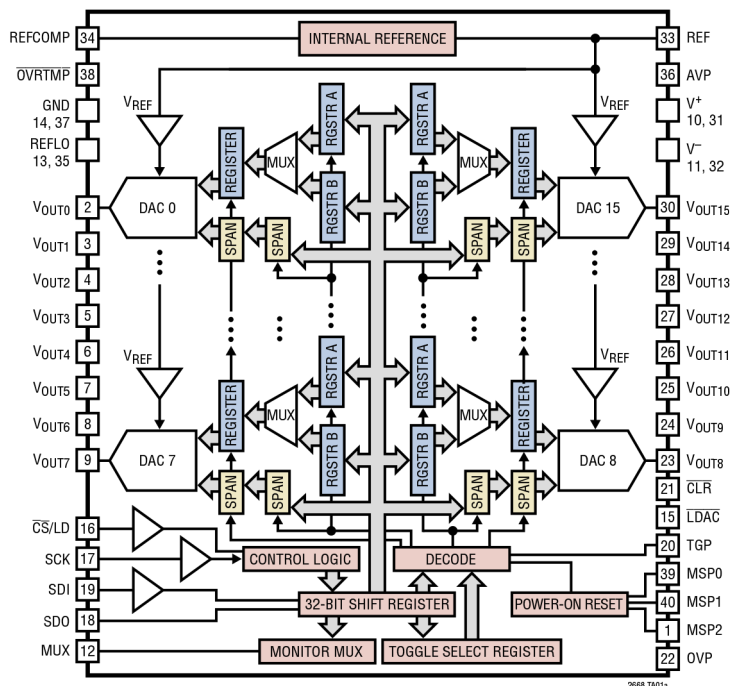
LTC[®]2668 是 16 通道、16/12 位、 $\pm 10V$ 数模转换器系列, 内置集成精密基准电压源。这些器件保证工作单调性, 并具有内置的轨到轨输出缓冲器。这些 SoftSpan[™] DAC 提供了五种输出范围, 最高达 $\pm 10V$ 。每个通道的范围可独立编程, 或者也可以针对某个固定范围内的操作对器件进行硬件配置。

内置 2.5V 基准电压源被单独缓冲到每个通道; 外部基准电压源可用于提供额外的范围选项。另外, LTC2668 还具备通过一个专用引脚或软件反转命令实现的 A/B 反转能力。

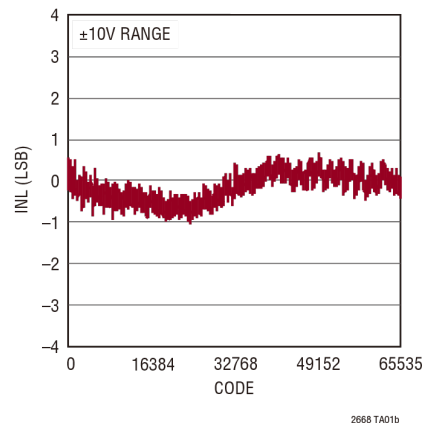
SPI/Microwire 兼容的 3 线串行接口可在低至 1.71V 的逻辑电平下工作, 最高时钟速率可达 50MHz。

LT、LT、LTC、LTM、Linear Technology 和 Linear 徽标是凌力尔特公司的注册商标, SoftSpan 是其商标。所有其他商标均属各自所有人所有。

框图



积分非线性 (LTC2668-16)

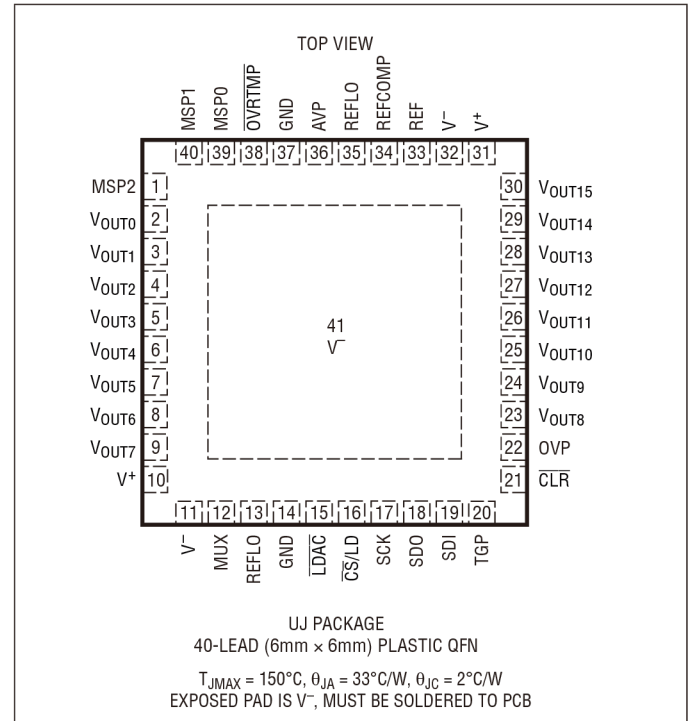


绝对最大额定值

(注释 1、2)

模拟电源电压 (AVP)	-0.3V 至 6V
数字 I/O 电压 (OVP)	-0.3V 至 6V
REFLO	-0.3V 至 0.3V
V ⁺	-0.3V 至 16.5V
V ⁻	-16.5V 至 0.3V
CS/LD、SCK、SDI、LDAC、 CLR、TGP	-0.3V 至 6V
MSP0、MSP1、 MSP2	-0.3V 至 Min (AVP + 0.3V, 6V)
V _{OUT0} 至 V _{OUT15} 、 MUX	V ⁻ - 0.3V 至 V ⁺ + 0.3V (Max ±16.5V)
REF、 REFCOMP	-0.3V 至 Min (AVP + 0.3V, 6V)
SDO	-0.3V 至 Min (OVP + 0.3V, 6V)
OVRTMP	-0.3V 至 6V
工作温度范围	
LTC2668C	0°C 至 70°C
LTC2668L	-40°C 至 85°C
LTC2668H	-40°C 至 125°C
最高结温	150°C
存储温度范围	-65°C 至 150°C

引脚配置



订购信息

LTC2668	C	UJ	16	#TR	PBF	
						LEAD FREE DESIGNATOR PBF = Lead Free
						TAPE AND REEL TR = 2000-Piece Tape and Reel
						RESOLUTION 16 = 16-Bit 12 = 12-Bit
						PACKAGE TYPE UJ = 40-Lead QFN
						TEMPERATURE GRADE C = Commercial Temperature Range (0°C to 70°C) I = Industrial Temperature Range (-40°C to 85°C) H = Automotive Temperature Range (-40°C to 125°C)
						PRODUCT PART NUMBER

有关非标准铅基表面处理器件的信息，请咨询 LTC 市场部门。

有关无铅器件标识的更多信息，请访问：<http://www.analog.com/cn/leadfree/>

有关卷带和卷盘规格的更多信息，请访问：<http://www.analog.com/cn/tapeandreel/>

产品选型指南

无铅表面处理	卷带和卷盘	器件标识	封装说明	温度范围
LTC2668CUJ-16#PBF	LTC2668CUJ-16#TRPBF	LTC2668UJ-16	40 引脚 (6mm x 6mm) QFN	0°C 至 70°C
LTC2668IUJ-16#PBF	LTC2668IUJ-16#TRPBF	LTC2668UJ-16	40 引脚 (6mm x 6mm) QFN	-40°C 至 85°C
LTC2668HUJ-16#PBF	LTC2668HUJ-16#TRPBF	LTC2668UJ-16	40 引脚 (6mm x 6mm) QFN	-40°C 至 125°C
LTC2668CUJ-12#PBF	LTC2668CUJ-12#TRPBF	LTC2668UJ-12	40 引脚 (6mm x 6mm) QFN	0°C 至 70°C
LTC2668IUJ-12#PBF	LTC2668IUJ-12#TRPBF	LTC2668UJ-12	40 引脚 (6mm x 6mm) QFN	-40°C 至 85°C
LTC2668HUJ-12#PBF	LTC2668HUJ-12#TRPBF	LTC2668UJ-12	40 引脚 (6mm x 6mm) QFN	-40°C 至 125°C

电气特性 • 表示规格适用于全部工作温度范围，其他规格的适用温度为 $T_A = 25^\circ\text{C}$ 。除非另有说明， $AVP = 5V$ ， $OVP = 5V$ ， $V^+ = 15V$ ， $V^- = -15V$ ， $V_{REF} = 2.5V$ ， V_{OUT} 空载。

LTC2668-16/LTC2668-12

符号	参数	条件	LTC2668-12			LTC2668-16			单位
			最小值	典型值	最大值	最小值	典型值	最大值	
直流性能									
	分辨率		●	12		16			位
	单调性	所有范围 (注释 3)	●	12		16			位
DNL	差分非线性	所有范围 (注释 3)	●	±0.05	±0.5	±0.2	±1		LSB
INL	积分非线性 所有范围 (注释 3)	V ⁺ /V ⁻ = ±15V	●	±0.2	±1	±2.2	±4		LSB
		V ⁻ = GND (注释 3)							
		C 级、I 级	●	±0.2	±1	±2.2	±4		LSB
		H 级	●	±0.2	±1	±2.2	±5		LSB
V _{OS}	单极性失调误差	0V 至 5V 范围	●	±1	±2	±1	±2		mV
		0V 至 10V 范围	●	±2	±4	±2	±4		mV
	V _{OS} 温度系数	所有单极性范围		1		1			ppm/°C
ZSE	单电源零电平误差	所有单极性范围， V ⁻ = GND	●	2	4	2	4		mV
BZE	双极性零电平误差	所有双极性范围	●	±0.02	±0.08	±0.02	±0.08		%FSR
	BZE 温度系数	所有双极性范围		1		1			ppm/°C
GE	增益误差	所有范围，外部基准电压源	●	±0.02	±0.08	±0.02	±0.08		%FSR
	增益温度系数			2		2			ppm/°C
PSR	电源抑制 所有范围	AVP = 5V, ±10%		0.1		1			LSB/V
		V ⁺ /V ⁻ = ±15V, ±5%		0.001		0.01			LSB/V

符号	参数	条件	最小值	典型值	最大值	单位
V_{OUT}	输出电压摆幅	至 V^- (空载, $V^- = GND$)		$V^- + 0.004$		V
		至 V^+ (空载, $V^+ = 5V$)		$V^+ - 0.004$		V
		至 $V^- (-10mA \leq I_{OUT} \leq 10mA)$	●		$V^- + 1.4$	V
		至 $V^+ (-10mA \leq I_{OUT} \leq 10mA)$	●	$V^+ - 1.4$		V
	负载调整率	$-10mA \leq I_{OUT} \leq 10mA$ (注释 4)	●	78	150	$\mu\text{V}/mA$
R_{OUT}	直流输出阻抗	$-10mA \leq I_{OUT} \leq 10mA$ (注释 4)	●	0.078	0.15	Ω
	直流串扰 (注释 5) 0V 至 5V 范围	由满量程输出变化引起 由负载电流变化引起 由关断引起 (每通道)		± 1 ± 2 ± 4		μV $\mu\text{V}/mA$ μV
I_{SC}	V^+/V^- 短路输出电流 (注释 6)	$AVP = 5.5V, V^+/V^- = \pm 15.75V, V_{REF} = 2.5V,$ $\pm 10V$ 输出范围				
		代码: 零电平; 强制输出至 GND	●	16	42	mA
		代码: 满量程; 强制输出至 GND	●	-40	-14.5	mA

基准电压源

	基准输出电压		2.495	2.5	2.505	V
	基准电压源温度系数	(注释 7)		± 2	± 10	ppm/ $^\circ\text{C}$
	基准电压源电压调整率	$AVP \pm 10\%$		50		$\mu\text{V}/V$
	基准电压源短路电流	$AVP = 5.5V$, 强制输出至 GND	●		5	mA

电气特性 • 表示规格适用于全部工作温度范围，其他规格的适用温度为 $T_A = 25^\circ\text{C}$ 。除非另有说明， $AVP = 5V$ ， $OVP = 5V$ ， $V^+ = 15V$ ， $V^- = -15V$ ， $V_{REF} = 2.5V$ ， V_{OUT} 空载。

符号	参数	条件	最小值	典型值	最大值	单位
	REFCOMP 引脚短路电流	$AVP = 5.5V$ ，强制输出至 GND	●		200	μA
	基准电压源负载调整率	$AVP = 5V \pm 10\%$ ， $I_{OUT} = 100\mu\text{A}$ 拉电流		140		mV/mA
	基准电压源输出电压噪声密度	$C_{REFCOMP} = C_{REF} = 0.1\mu\text{F}$ ， $f = 10\text{kHz}$		32		$\text{nV}/\sqrt{\text{Hz}}$
	基准电压源输入范围	外部基准电压源模式 (注释 8)	●	0.5	$AVP - 1.75$	V
	基准电压源输入电流	外部基准电压源	●	0.001	1	μA
	基准电压源输入电容 (注释 9)		●	40		pF

电源

AVP	模拟电源电压		●	4.5	5.5	V
V^+	模拟正电源		●	4.5	15.75	V
V^-	模拟负电源	V^- 未连接至 GND	●	-15.75	-4.5	V
		V^- 连接至 GND		0		V
OVP	数字 I/O 电源电压		●	1.71	$AVP + 0.3$	V
I_{AVP}	电源电流 AVP	$AVP = 5V$ ，单极性范围 (注释 10)	●	5.4	6.5	mA
		$AVP = 5V$ ，双极性范围 (注释 10)	●	9.4	12	mA
I_S	电源电流 V^+/V^-	单极性范围 (代码 = 0)	●	4.6	6.5	mA
		双极性范围 (注释 11)	●	8	9.5	mA
I_{OVP}	电源电流 OVP (注释 12)	$OVP = 5V$	●	0.02	1	μA
	AVP 关断电源电流	$OVP = AVP = 5V$ ， $V^+/V^- = \pm 15V$	●	1	3	μA
	V^+ 关断电源电流	$OVP = AVP = 5V$ ， $V^+/V^- = \pm 15V$	●	35	70	μA
	V^- 关断电源电流	$OVP = AVP = 5V$ ， $V^+/V^- = \pm 15V$	●	-60	-27	μA

监控多路复用器

	监控多路复用器直流输出阻抗			2.2		$\text{k}\Omega$
	监控多路复用器漏电流	监视多路复用器禁用 (高阻抗)	●	0.02	1	μA
	监控多路复用器输出电压范围	选定监控多路复用器至 DAC 通道	●	V^-	$V^+ - 1.4$	V
	监控多路复用器连续电流 (注释 9)		●		± 1	mA

交流性能

t_{SET}	建立时间 (注释 9、13)	$\pm 0.024\%$ ($\pm 1\text{LSB}$ ，12 位)		4.5		μs
	0V 至 5V 或 $\pm 2.5V$ 范围， $\pm 5V$ 阶跃	$\pm 0.0015\%$ ($\pm 1\text{LSB}$ ，16 位)		9		μs
	建立时间 (注释 9、13)	$\pm 0.024\%$ ($\pm 1\text{LSB}$ ，12 位)		8		μs
	0V 至 10V 或 $\pm 5V$ 范围， $\pm 10V$ 阶跃	$\pm 0.0015\%$ ($\pm 1\text{LSB}$ ，16 位)		9		μs
	建立时间 (注释 9、13)	$\pm 0.024\%$ ($\pm 1\text{LSB}$ ，12 位)		15.5		μs
	$\pm 10V$ 范围， $\pm 20V$ 阶跃	$\pm 0.0015\%$ ($\pm 1\text{LSB}$ ，16 位)		20.5		μs
SR	电压输出压摆率			5		$\text{V}/\mu\text{s}$
	容性负载驱动			1000		pF
	毛刺脉冲 (注释 14)	中量程跃迁，0V 至 5V 范围		8		$\text{nV} \cdot \text{s}$
	DAC 间串扰 (注释 15)	由满量程输出变化引起		6		$\text{nV} \cdot \text{s}$
e_n	输出电压噪声	$f = 1\text{kHz}$ 时的密度		90		$\text{nV}/\sqrt{\text{Hz}}$
	0V 至 5V 输出范围，	$f = 10\text{kHz}$ 时的密度		80		$\text{nV}/\sqrt{\text{Hz}}$
	内部基准电压源	0.1Hz 至 10Hz，内部基准电压源		1.7		μV_{RMS}
		0.1Hz 至 200kHz，内部基准电压源		55		μV_{RMS}

电气特性 • 表示规格适用于全部工作温度范围，其他规格的适用温度为 $T_A = 25^{\circ}\text{C}$ 。除非另有说明， $AVP = 5\text{V}$ ， $OVP = 5\text{V}$ ， $V^+ = 15\text{V}$ ， $V^- = -15\text{V}$ ， $V_{\text{REF}} = 2.5\text{V}$ ， V_{OUT} 空载。

符号	参数	条件		最小值	典型值	最大值	单位
数字 I/O							
V _{OH}	数字输出高电压	SDO 引脚。负载电流 = -100μA	●	OVP - 0.2			V
V _{OL}	数字输出低电压	SDO 引脚。负载电流 = 100μA	●	0.2			V
		OVRTMP引脚。负载电流 = 100μA	●	0.2			V
I _{OZ}	数字高阻抗输出漏电流	SDO 引脚漏电流 (CS/LD 高电平)	●	±1			μA
		OVRTMP 引脚漏电流 (未置位)	●	1			μA
I _{LK}	数字输入漏电流	V _{IN} = GND 至 OVP	●	±1			μA
C _{IN}	数字输入电容 (注释 9)		●	8			pF
OVP = 2.7V 至 AVP							
V _{IH}	数字输入高电压		●	0.8 • OVP			V
V _{IL}	数字输入低电压		●	0.5			V
OVP = 1.71V 至 2.7V							
V _{IH}	数字输入高电压		●	0.8 • OVP			V
V _{IL}	数字输入低电压		●	0.3			V

时序特性 • 表示规格适用于整个工作温度范围，其他规格的适用温度为 $T_A = 25^{\circ}\text{C}$ 。数字输入低电压和高电压分别为 0V 和 OVP 。

LTC2668-16/LTC2668-12

符号	参数	条件		最小值	典型值	最大值	单位
AVP = 4.5V 至 5.5V，OVP = 2.7V 至 AVP							
t1	SDI 有效到 SCK 建立		●	6			ns
t2	SDI 有效到 SCK 保持		●	6			ns
t3	SCK 高电平时间		●	9			ns
t4	SCK 低电平时间		●	9			ns
t5	CS/LD 脉冲宽度		●	10			ns
t6	LSB SCK 高电平到 CS/LD 高电平		●	7			ns
t7	CS/LD 低电平到 SCK 高电平		●	7			ns
t8	SCK 下降沿到 SDO 传播延迟	$C_{\text{LOAD}} = 10\text{pF}$					
		$OVP = 4.5\text{V}$ 至 AVP	●			20	ns
		$OVP = 2.7\text{V}$ 至 4.5V	●			30	ns
t9	CLR 脉冲宽度		●	20			ns
t10	CS/LD 高电平到 SCK 正沿		●	7			ns
t12	LDAC 脉冲宽度		●	15			ns
t13	CS/LD 高电平到 LDAC 高电平或低电平跃迁		●	15			ns
	SCK 频率	50% 占空比	●			50	MHz
t14	TGP 高电平时间 (注释 9)		●	1			μs
t15	TGP 低电平时间 (注释 9)		●	1			μs

时序特性 • 表示规格适用于整个工作温度范围，其他规格的适用温度为 $T_A = 25^\circ\text{C}$ 。数字输入低电压和高电压分别为 0V 和 OVP。

LTC2668-16/LTC2668-12

符号	参数	条件		最小值	典型值	最大值	单位
AVP = 4.5V 至 5.5V, OVP = 1.71V至2.7V							
t1	SDI 有效到 SCK 建立		●	7			ns
t2	SDI 有效到 SCK 保持		●	7			ns
t3	SCK 高电平时间		●	30			ns
t4	SCK 低电平时间		●	30			ns
t5	$\overline{\text{CS}}/\text{LD}$ 脉冲宽度		●	15			ns
t6	LSB SCK 高电平到 $\overline{\text{CS}}/\text{LD}$ 高电平		●	7			ns
t7	$\overline{\text{CS}}/\text{LD}$ 低电平到 SCK 高电平		●	7			ns
t8	SCK 下降沿到 SDO 传播延迟	$C_{\text{LOAD}} = 10\text{pF}$	●			60	ns
t9	$\overline{\text{CLR}}$ 脉冲宽度		●	30			ns
t10	$\overline{\text{CS}}/\text{LD}$ 高电平到 SCK 正沿		●	7			ns
t12	$\overline{\text{LDAC}}$ 脉冲宽度		●	15			ns
t13	$\overline{\text{CS}}/\text{LD}$ 高电平到 $\overline{\text{LDAC}}$ 高电平或低电平跃迁		●	15			ns
	SCK 频率	50% 占空比	●			15	MHz
t14	TGP 高电平时间 (注释 9)		●	1			μs
t15	TGP 低电平时间 (注释 9)		●	1			μs

注释 1: 应力超出上述绝对最大额定值可能会导致器件永久性损坏。在任何绝对最大额定值条件下长期工作会影响器件的可靠性和使用寿命。

注释 2: 所有电压均相对于 GND。

注释 3: 对于 $V^- = \text{GND}$ ，线性度定义范围是从代码 k_L 到代码 $2^N - 1$ ，其中 N 为分辨率、 k_L 为无输出限制的较低端的代码。对于 $V_{\text{REF}} = 2.5\text{V}$ 、 $N = 16$ ， $k_L = 128$ 且线性度定义范围是从代码 128 到代码 65,535。对于 $V_{\text{REF}} = 2.5\text{V}$ 、 $N = 12$ ， $k_L = 8$ 且线性度定义范围是从代码 8 到代码 4095。

注释 4: $4.5\text{V} \leq V^+ \leq 16.5\text{V}$ ； $-16.5\text{V} \leq V^- \leq -4.5\text{V}$ 或 $V^- = \text{GND}$ 。
 V_{OUT} 至少比 V^+ 低 1.4V，比 V^- 高 1.4V。

注释 5: 直流串扰在 $\text{AVP} = 5\text{V}$ 时使用内部基准电压源来测量。按指定值改变单个 DAC 通道的条件，并对改变前后相邻通道的输出（处于中量程）进行测量。

注释 6: 该 IC 包含限流功能，旨在保护器件免受暂时过载状况影响。在限流期间，结温可能超过额定最大值。在额定最大工作结温以上连续工作可能会影响器件的可靠性。

注释 7: 温度系数计算如下：首先计算输出电压的最大变化与标称输出电压的比率，然后将该比率除以指定温度范围。

注释 8: 对于小于 1.25V 的基准输入电压，增益误差和双极性零电平误差规格可能会降低。请参见“典型性能参数”部分中的“增益误差与基准电压源输入的关系”和“双极性零电平误差与基准电压源输入的关系”曲线。

注释 9: 通过设计保证，未经生产测试。

注释 10: 内部基准电压源接通。

注释 11: $I(V^+)$ 在 $\pm 10\text{V}$ 范围内进行测量；输出为空载；所有通道为满量程。 $I(V^-)$ 在 $\pm 10\text{V}$ 范围内进行测量；输出为空载；所有通道为负满量程。每个 DAC 放大器以 $40\text{k}\Omega$ 反馈网络作为内部负载，因此电源电流随输出电压偏离 0V 而增加。

注释 12: 数字输入为 0V 或 OVP。

注释 13: 内部基准电压源模式。负载为 $2\text{k}\Omega$ 与 100pF 并联，连接至 GND。

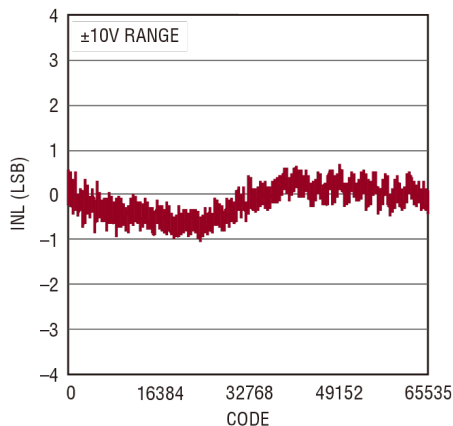
注释 14: $\text{AVP} = 5\text{V}$ ，0V 至 5V 范围，内部基准电压源模式。DAC 在半量程到半量程 - 1LSB 之间呈 $\pm 1\text{LSB}$ 阶跃变化。负载为 $2\text{k}\Omega$ 与 200pF 并联，连接至 GND。

注释 15: DAC 间串扰是一个 DAC 通道的满量程变化在另一个 DAC 的输出端引起的毛刺。0V 至 10V 范围，带有内部基准电压源。测量的 DAC 处于中量程。

典型性能参数 除非另有说明, $T_A = 25^\circ\text{C}$ 。

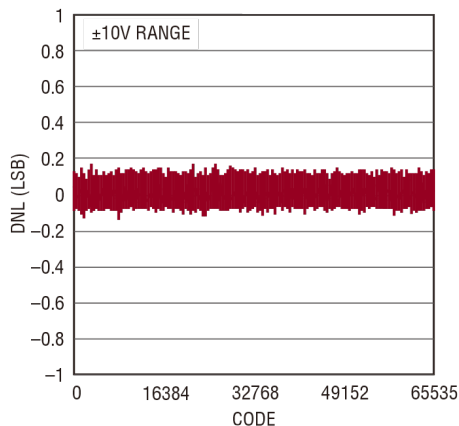
LTC2668-16

积分非线性 (INL)



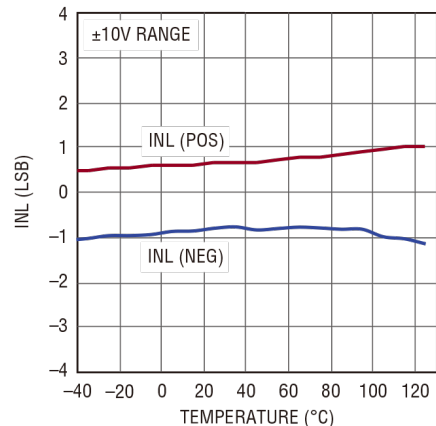
2668 G01

差分非线性 (DNL)



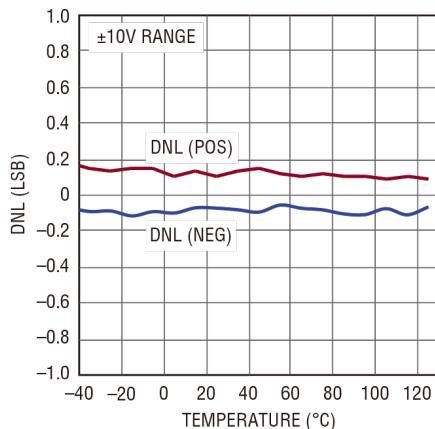
2668 G02

INL 与温度的关系



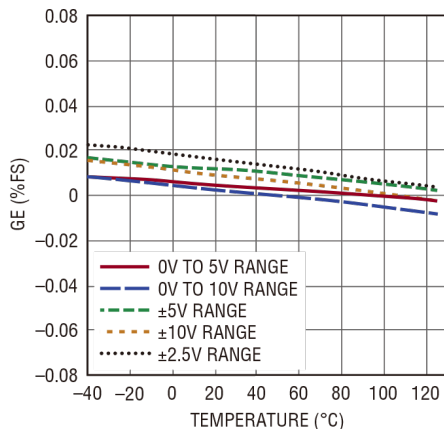
2668 G03

DNL 与温度的关系



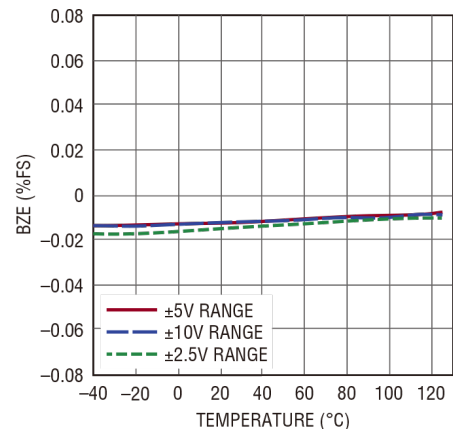
2668 G04

增益误差与温度的关系



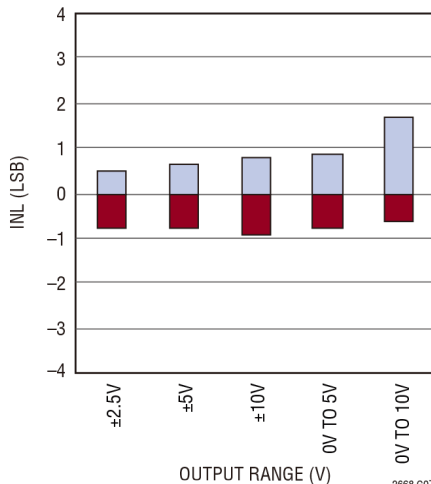
2668 G05

双极性零电平误差与温度的关系



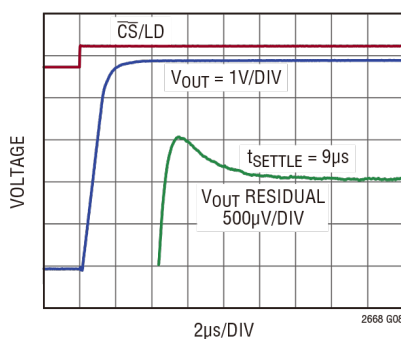
2668 G06

INL 与输出范围的关系



2668 G07

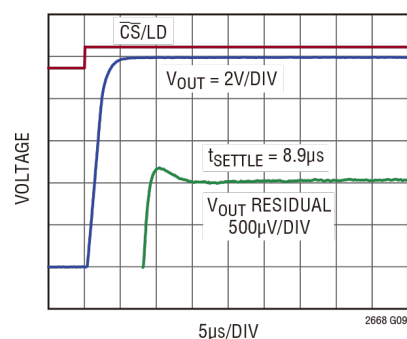
建立, 5V 阶跃



2668 G08

0V to 5V RANGE; INTERNAL REFERENCE RISING 5V STEP; AVERAGE OF 64 EVENTS. FALLING SETTTLING IS SIMILAR OR BETTER. SUBTRACT 100ns FIXTURE DELAY FROM SETTTLING WAVEFORM

建立, 10V 阶跃



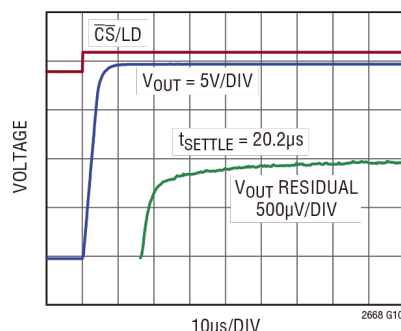
2668 G09

0V to 10V RANGE; INTERNAL REFERENCE RISING 10V STEP; AVERAGE OF 64 EVENTS. FALLING SETTTLING IS SIMILAR OR BETTER. SUBTRACT 100ns FIXTURE DELAY FROM SETTTLING WAVEFORM

典型性能参数

除非另有说明, $T_A = 25^\circ\text{C}$ 。

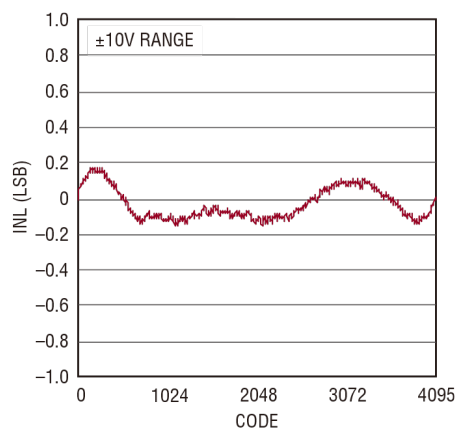
建立, 20V 阶跃



±10V RANGE; INTERNAL REFERENCE
RISING 20V STEP; AVERAGE OF 64 EVENTS.
FALLING SETTLE IS SIMILAR OR BETTER.
SUBTRACT 100ns FIXTURE DELAY FROM
SETTLING WAVEFORM.

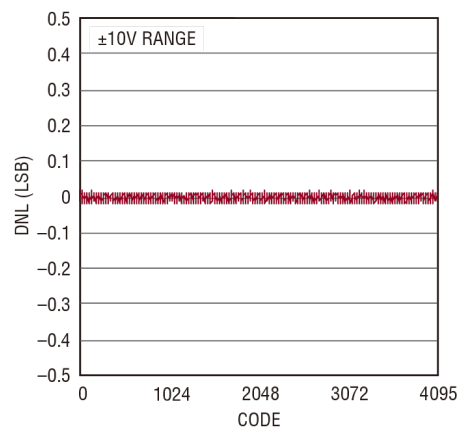
2668 G10

积分非线性 (INL) (LTC2668-12)



2668 G11

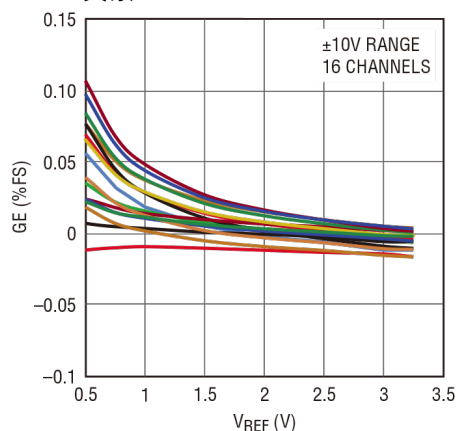
差分非线性 (DNL) (LTC2668-12)



2668 G12

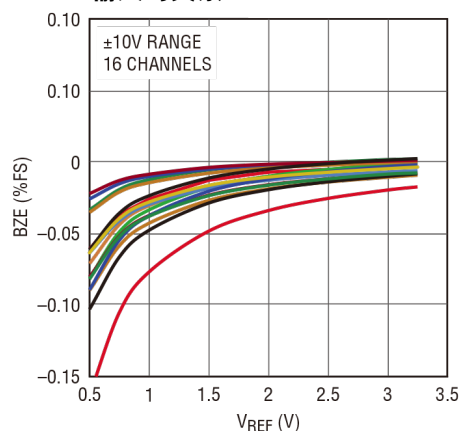
LTC2668-16/LTC2668-12

增益误差与基准电压源输入的关系



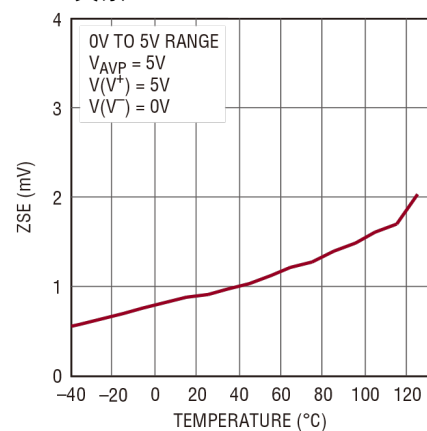
2668 G13

双极性零电平误差与基准电压源输入的关系



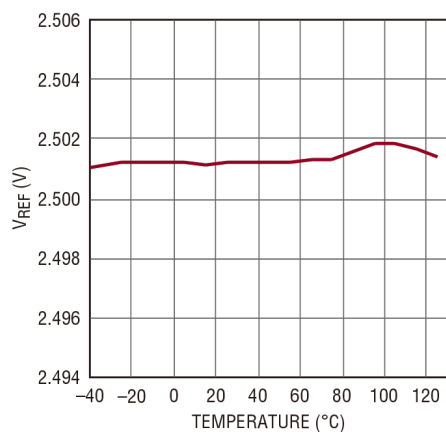
2668 G14

单电源零电平误差与温度的关系



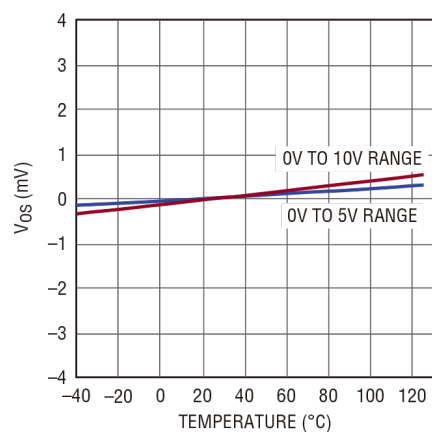
2668 G15

基准电压输出与温度的关系



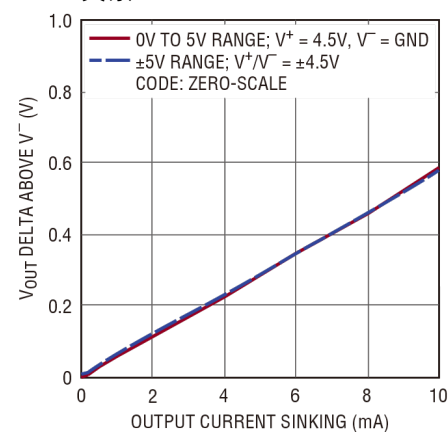
2668 G16

单极性失调与温度的关系



2668 G17

至 V^- 轨的裕量与输出电流的关系

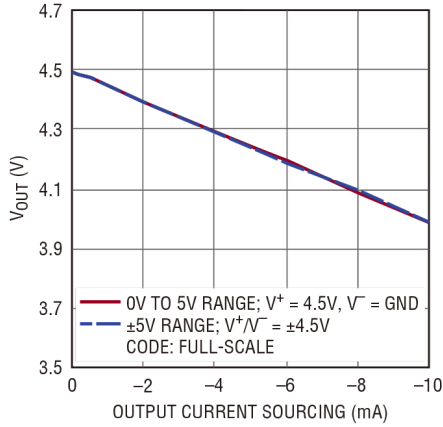


2668 G18

典型性能参数 除非另有说明, $T_A = 25^\circ\text{C}$ 。

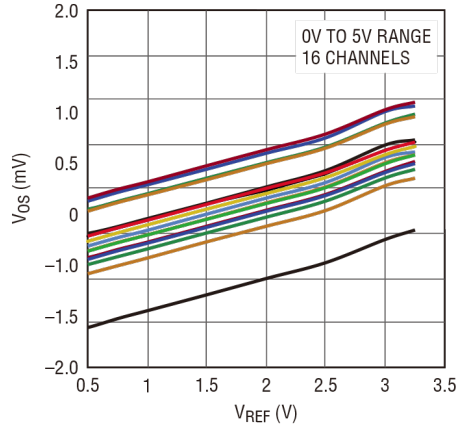
LTC2668-16/LTC2668-12

至 V^+ 轨的裕量与输出电流的关系



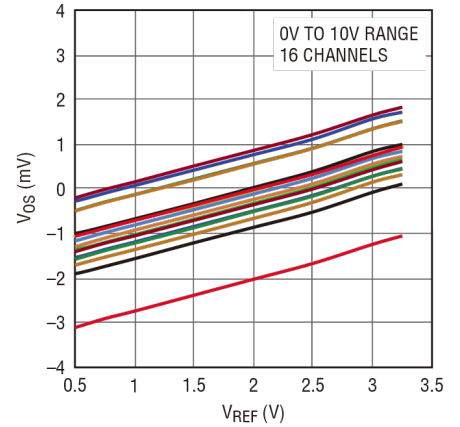
2668 G19

单极性失调与基准电压源输入的关系



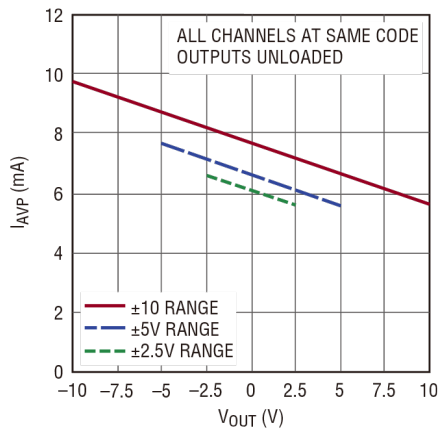
2668 G20

单极性失调与基准电压源输入的关系



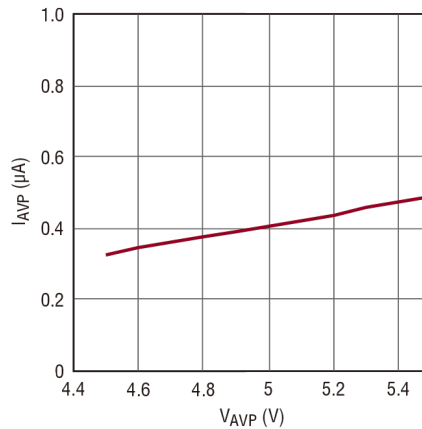
2668 G20

AVP 电源电流与双极性输出电压的关系



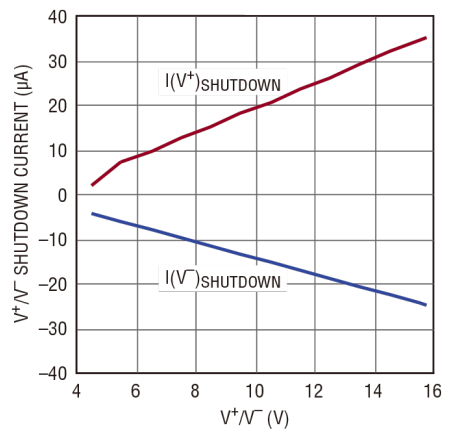
2668 G22

AVP 关断电流与 AVP 的关系



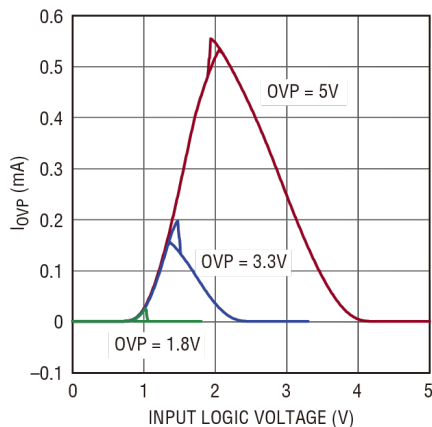
2668 G23

V^+/V^- 关断电流与对称电源电压的关系



2668 G24

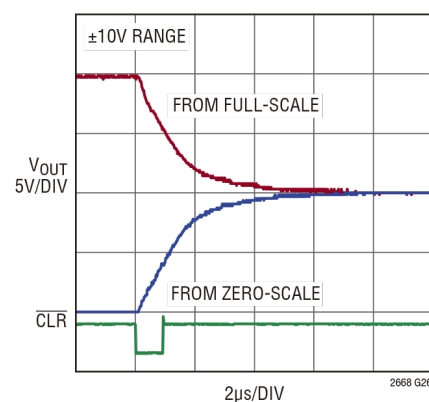
I_{OVP} 电源电流与逻辑电压的关系



AVP = 5V
SCK, SDI, $\overline{\text{CS/LD}}$, $\overline{\text{CLR}}$, $\overline{\text{LDAC}}$,
TGP TIED TOGETHER

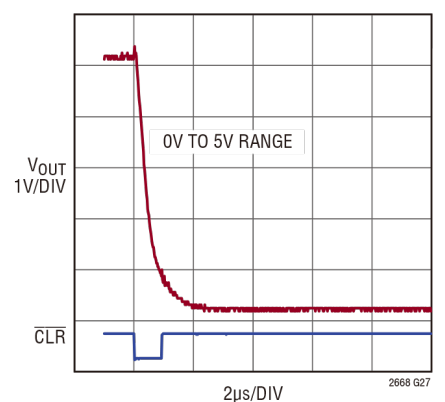
2668 G25

硬件 CLR 到中量程



2668 G26

硬件 CLR 到零电平



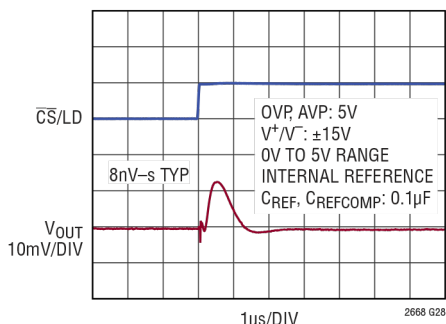
2668 G27

典型性能参数

除非另有说明, $T_A = 25^\circ\text{C}$ 。

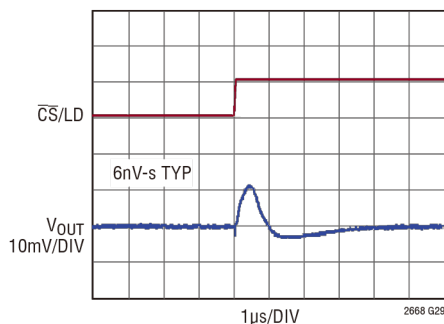
LTC2668-16/LTC2668-12

中量程毛刺脉冲



FALLING MAJOR CARRY TRANSITION
RISING TRANSITION IS SIMILAR OR BETTER
ALL CHANNELS ARE SIMILAR OR BETTER

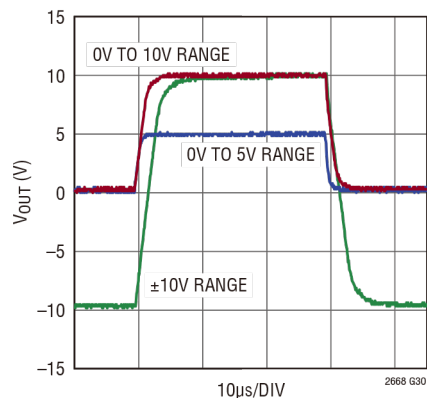
DAC 间串扰



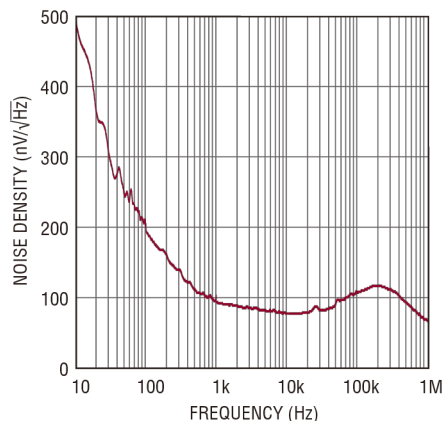
OVP, AVP: 5V
 V^+ , V^- : $\pm 15\text{V}$
0V TO 10V RANGE
INTERNAL REFERENCE
 C_{REF} , C_{REFCOMP} : $0.1\mu\text{F}$

SUBJECT CHANNEL: $V_{\text{OUT}0}$
AGGRESSOR CHANNEL:
 $V_{\text{OUT}1}$ 10V TO 0V STEP
 $V_{\text{OUT}1}$ RISING IS SIMILAR OR BETTER
ALL CHANNELS ARE SIMILAR OR BETTER

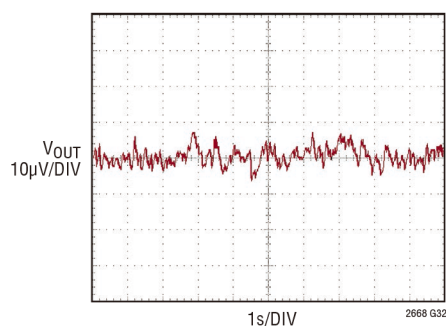
大信号响应



噪声密度与频率的关系

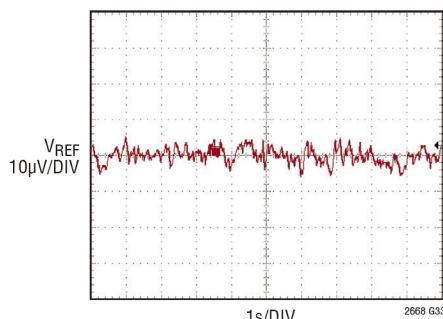


输出 0.1Hz 至 10Hz 电压噪声



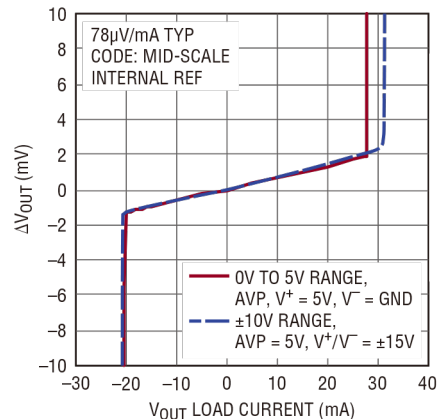
AVP = 5V, V^+ , V^- = $\pm 15\text{V}$
0V TO 5V RANGE
CODE = MID-SCALE
INTERNAL REFERENCE
 C_{REF} = C_{REFCOMP} = $0.1\mu\text{F}$

基准电压源 0.1Hz 至 10Hz 电压噪声



AVP = 5V, V^+ , V^- = $\pm 15\text{V}$
 $V_{\text{REF}} = 2.5\text{V}$
 $C_{\text{REF}} = C_{\text{REFCOMP}} = 0.1\mu\text{F}$

负载调整率



2668 G34

引脚功能

MSP2 (引脚 1): MSPAN 第 2 位。将该引脚连接至 AVP 或 GND，以便为所有 16 个通道选择上电范围或上电复位码（参见表 4）。

V_{OUT0} 至 V_{OUT15} (引脚 2-9、23-30): DAC 模拟电压输出。

V^+ (引脚 10、31): 模拟正电源。通常为 15V；4.5V 至 15.75V 范围。用 1 μ F 电容旁路至 GND。

V^- (引脚 11、32、41): 模拟负电源。通常为 -15V；-4.5V 至 -15.75V 范围，或者可以连接到 GND。用 1 μ F 电容旁路至 GND，除非 V^- 连接到 GND。

MUX (引脚 12): 模拟多路复用器输出。16 个 DAC 输出中的任何一个都能够内部连接到 MUX 引脚。禁用多路复用器时，此引脚变为高阻抗。

REFLO (引脚 13、35): 基准电压源低电平引脚。所有 DAC 通道和内部基准电压源的信号地。这些引脚应当连接到 GND。

GND (引脚 14、37): 模拟地。连接到干净的模拟地层。

$\overline{\text{LDAC}}$ (引脚 15): 低电平有效异步 DAC 更新引脚。如果 $\overline{\text{CS/LD}}$ 为高电平， $\overline{\text{LDAC}}$ 上的下降沿将用输入寄存器的内容立即更新所有 DAC 寄存器（类似于软件更新）。如果 $\overline{\text{CS/LD}}$ 为低电平时，当 $\overline{\text{LDAC}}$ 变为低电平时，在 $\overline{\text{CS/LD}}$ 恢复为高电平后才更新 DAC 寄存器。 $\overline{\text{LDAC}}$ 引脚上的低电平使 DAC 上电。如果 $\overline{\text{LDAC}}$ 为低电平，则忽略软件关断命令。逻辑电平由 OVP 决定。

如果 $\overline{\text{LDAC}}$ 未使用，将其连接到高电平（到 OVP）。于是就可以通过 SPI 命令进行更新（参见表 1）。

$\overline{\text{CS/LD}}$ (引脚 16): 串行接口片选/负载输入。当 $\overline{\text{CS/LD}}$ 为低电平时，SCK 使能以将 SDI 上的数据移入寄存器。当 $\overline{\text{CS/LD}}$ 变为高电平时，SCK 禁用，并执行指定的命令（参见表 1）。逻辑电平由 OVP 决定。

SCK (引脚 17): 串行接口时钟输入。逻辑电平由 OVP 决定。

SDO (引脚 18): 串行接口数据输出。32 位移位寄存器的串行输出出现在 SDO 引脚上。通过 SDI 引脚传输到器件的数据延迟 32 个 SCK 上升沿，然后在下一个下降沿输出。可用于数据回显回读或菊花链操作（需要上拉/下拉电阻）。当 $\overline{\text{CS/LD}}$ 为高电平时，SDO 引脚变为高阻抗。逻辑电平由 OVP 决定。

SDI (引脚 19): 串行接口数据输入。SDI 上的数据在 SCK 的上升沿输入 DAC。LTC2668 接受 24 位或 32 位的输入字长。逻辑电平由 OVP 决定。

TGP (引脚 20): 异步反转引脚。下降沿使用来自输入寄存器 A 的数据更新 DAC 寄存器。上升沿使用来自输入寄存器 B 的数据更新 DAC 寄存器。反转操作仅影响反转选择位 (Tx) 设置为 1 的 DAC 通道。如果反转操作要通过软件进行，应将 TGP 引脚连接到 OVP。如果不使用反转操作，应将 TGP 引脚连接到 GND。逻辑电平由 OVP 决定。

$\overline{\text{CLR}}$ (引脚 21): 低电平有效异步清零输入。此电平触发输入为逻辑低电平时，器件清零至由选用的 MSPAN 引脚的硬件连线选项决定的复位码和范围（如表 4 中的规定）。控制寄存器清零。逻辑电平由 OVP 决定。

OVP (引脚 22): 数字输入/输出电源电压。1.71V $\leq$ OVP $\leq$ AVP + 0.3V。用 0.1 μ F 电容旁路至 GND。

REF (引脚 33): 基准电压源输入/输出。REF 引脚的电压可设置所有通道的满量程范围。默认情况下，内部基准电压连接到此引脚。驱动外部直流负载电流时，必须增加其外部驱动。如果禁用该基准电压源（参见“操作”部分中的“基准电压源模式”），则其输出断开，REF 引脚变为高阻抗输入，可连接一个外部精密基准电压源。为了实现低噪声和基准电压稳定性，应在此引脚与 GND 之间连接一个电容。容值必须 $\leq C_{\text{REFCOMP}}$ ，其中 C_{REFCOMP} 为连接到 REFCOMP 引脚的电容。允许的外部基准输入电压范围为 0.5V 至 $V_{\text{AVP}} - 1.75\text{V}$ 。

引脚功能

REFCOMP (引脚 34): 内部基准电压补偿引脚。为了实现低噪声和基准电压稳定性，应将一个 $0.1\mu\text{F}$ 电容连接至 GND。REFCOMP 连接到 GND 会导致器件上电时禁用内部基准电压源，从而允许在启动时使用外部基准电压源。

AVP (引脚 36): 模拟电源电压输入。 $4.5\text{V} \leq \text{AVP} \leq 5.5\text{V}$ 。用 $1\mu\text{F}$ 电容旁路至 GND。

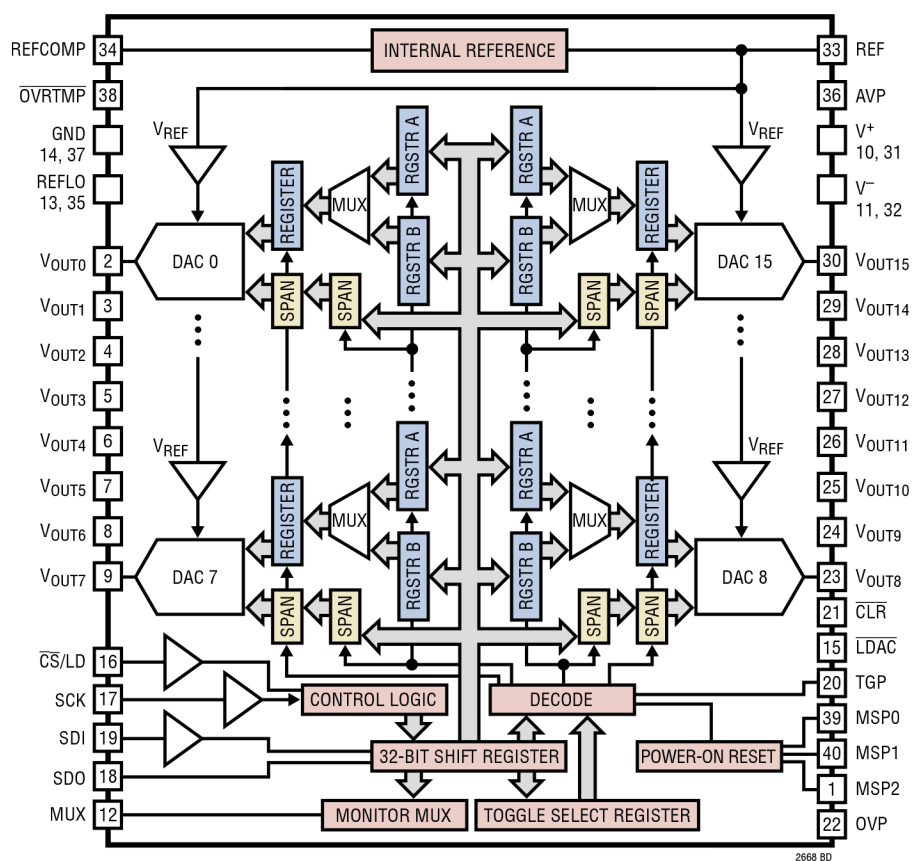
OVRTMP (引脚 38): 热保护中断引脚。当芯片温度超过 160°C 时，此开漏 N 沟道输出拉低。该引脚在下一个 $\overline{\text{CS}}/\text{LD}$ 上升沿释放。需要一个上拉电阻。

MSP0 (引脚 39): MSPAN 第 0 位。将该引脚连接至 AVP 或 GND，以便为所有 16 个通道选择上电范围或上电复位码（参见表 4）。

MSP1 (引脚 40): MSPAN 第 1 位。将该引脚连接至 AVP 或 GND，以便为所有 16 个通道选择上电范围或上电复位码（参见表 4）。

裸露焊盘 (引脚 41): 模拟负电源 (V^-)。必须焊接到 PCB。

框图



2668 BD

时序图

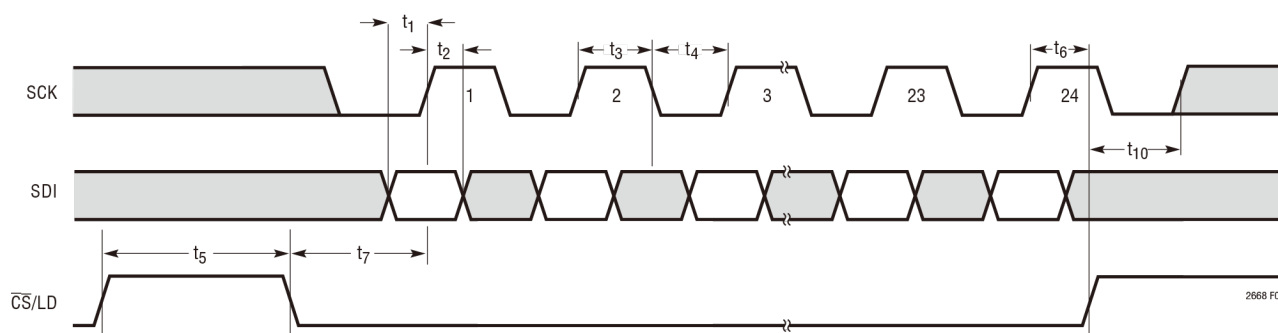


图 1. 串行接口时序

操作

LTC2668 是 16 通道、 $\pm 10\text{V}$ 数模转换器系列，具有可选输出范围和集成型精密基准电压源。DAC 可在正 5V 和双极性 $\pm 15\text{V}$ 电源下工作。双极性电源工作电压可以低至 $\pm 4.5\text{V}$ ，无需为对称电源。此外，负电源 V^- 可以接地工作，因而器件可兼容单电源系统。输出由双极性电源轨驱动。

输出放大器提供真正的轨到轨操作。从 V^+ 或 V^- 轨吸取负载电流时，相对于该供电轨的输出电压裕量受输出器件的 60Ω 典型通道电阻限制。请参见“典型性能参数”部分中的“供电轨裕量与输出电流的关系”图。

LTC2668 采用可级联的 3 线式 SPI/Microwire 兼容接口进行控制，具有回显回读功能。

上电复位

首次上电时输出复位，从而使系统初始化一致且可重复。通过将 MSPAN 引脚 (MSP2、MSP1、MSP0) 连接到 GND 和/或 AVP，可选择初始输出范围和复位码（零电平或中量程），以及手动（固定）范围或 SoftSpan 操作。有关引脚配置和可用选项，请参见表 4。

上电顺序和启动

电源 (AVP、OVP、 V^+ 和 V^-) 可以按任何方便的顺序上电。

如果使用外部基准电压源，REF 电压应保持在 $-0.3\text{V} \leq V_{\text{REF}} \leq \text{AVP} + 0.3\text{V}$ 范围内（参见“绝对最大额定值”部分）。当 AVP 电压处于跃迁状态时，应特别注意在电源导通和关断序列期间遵守这些限值。

电源旁路对于实现最佳性能至关重要。建议在 AVP、 V^+ 和 V^- 电源上使用至少 $1\mu\text{F}$ 电容接地，每个电源使用至少为 $0.1\mu\text{F}$ 的低 ESR 电容，并尽可能靠近器件。在 OVP 上可以省略较大的电容。

建议不要使用热插拔或硬开关电源，因为电源电缆或走线电感与旁路电容相结合可能会导致电源电压瞬变超过绝对最大额定值，即使具有严格电流/电压限值的台式电源也不例外。在启动期间，限制电源浪涌电流不超过 5A、电源压摆率不超过 $5\text{V}/\mu\text{s}$ 。如果不能满足这些要求，则可能会损坏内部保护电路并对长期可靠性产生不利影响。

操作

表 1. 命令代码

命令				
C3	C2	C1	C0	
0	0	0	0	写入代码至 n
1	0	0	0	写入代码至全部
0	1	1	0	写入范围至 n
1	1	1	0	写入范围至全部
0	0	0	1	更新 n (上电)
1	0	0	1	更新全部 (上电)
0	0	1	1	写入代码至 n , 更新 n (上电)
0	0	1	0	写入代码至 n , 更新全部 (上电)
1	0	1	0	写入代码至全部, 更新全部 (上电)
0	1	0	0	关断 n
0	1	0	1	关断芯片 (全部 DAC、多路复用器和基准电压源)
1	0	1	1	监控多路复用器
1	1	0	0	反转选择
1	1	0	1	全局反转
0	1	1	1	配置
1	1	1	1	无操作

表 2. DAC 地址, n

地址				
A3	A2	A1	A0	
0	0	0	0	DAC 0
0	0	0	1	DAC 1
0	0	1	0	DAC 2
0	0	1	1	DAC 3
0	1	0	0	DAC 4
0	1	0	1	DAC 5
0	1	1	0	DAC 6
0	1	1	1	DAC 7
1	0	0	0	DAC 8
1	0	0	1	DAC 9
1	0	1	0	DAC 10
1	0	1	1	DAC 11
1	1	0	0	DAC 12
1	1	0	1	DAC 13
1	1	1	0	DAC 14
1	1	1	1	DAC 15

数据传递函数

DAC 所有输出范围和分辨率的输入至输出传递函数如图 2a 和 2b 所示。所有范围的输入代码均为直接二进制格式。

串行接口

当 $\overline{CS}/LD$ 引脚变为低电平时, SDI 引脚上的数据在时钟 (SCK 引脚) 的上升沿载入移位寄存器。首先加载 4 位命令 C3-C0, 然后加载 4 位 DAC 地址 A3-A0, 最后加载直接二进制格式的 16 位数据字。对于 LTC2668-16, 数据字包含 16 位输入代码, 顺序为 MSB 至 LSB。对于 LTC2668-12, 数据字包含 12 位输入代码, 顺序为 MSB 至 LSB, 后面是 4 个无关位。当 $\overline{CS}/LD$ 信号为低电平时, 数据只能传输到 LTC2668。 $\overline{CS}/LD$ 的上升沿结束数据传输, 并使器件执行 24 位输入字中指定的操作。完整序列图参见图 3a。

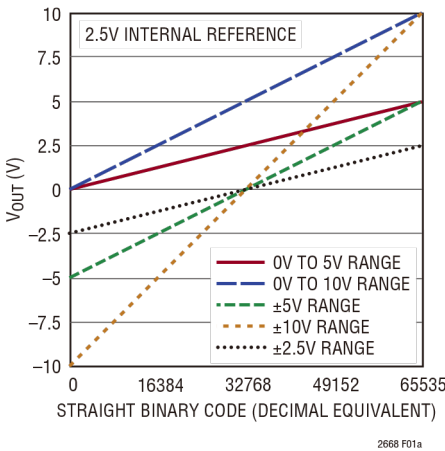


图 2a. LTC2668-16 传递函数

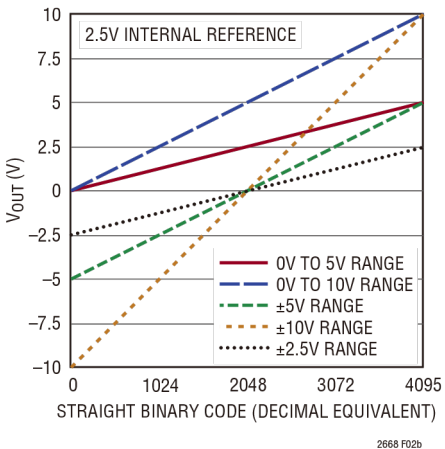
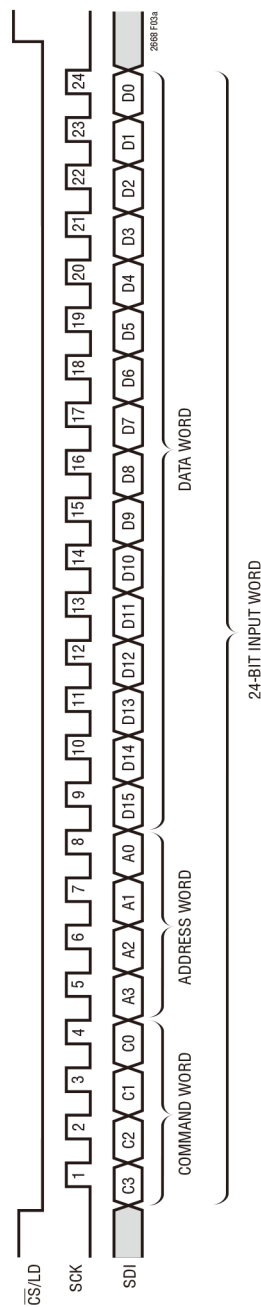
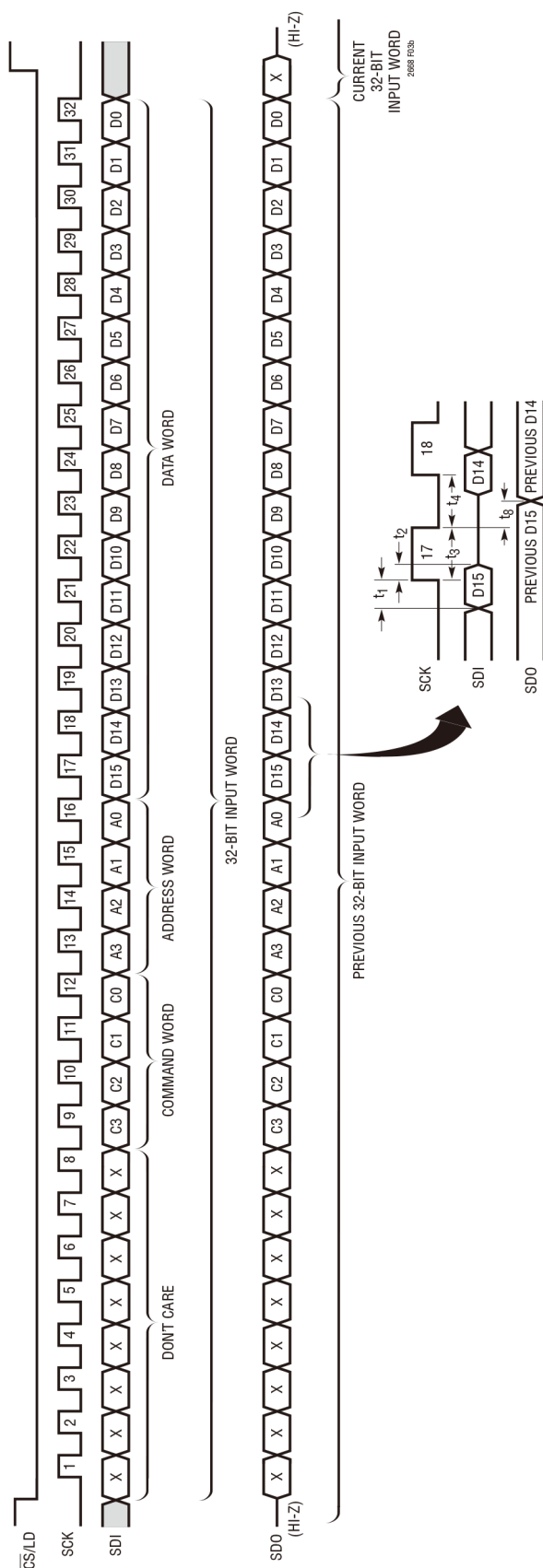


图 2b. LTC2668-12 传递函数

操作



3a. LTC2668-16 24 位加载序列 (最小输入字)。
LTC2668-12 SDI 数据字为 12 位输入代码 + 4 位无关位



3b. LTC2668-16 32 位加载序列。
LTC2668-12 SDI/SDO 数据字为 12 位输入代码 + 4 位无关位

图 3. LTC2668 加载序列

操作

虽然最小输入字为 24 位，但可以将其扩展到 32 位。要使用 32 位字宽，须先将 8 个无关位传送到器件，然后按照上面所述传送 24 位字。图 3b 显示了 32 位序列。32 位字可支持回显回读和菊花链操作，还可提供对最小字宽为 16 位或更多位的处理器的支持。

输入和 DAC 寄存器

除主移位寄存器外，LTC2668 的每个 DAC 还有五个内部寄存器（参见“框图”）。每个 DAC 通道有两组双缓冲寄存器：一组用于代码数据，另一组用于 DAC 的范围（输出范围）。双缓冲提供了同时更新范围和代码的能力，因此更改输出范围时可实现平滑的电压跃迁。它还支持同时更新多个 DAC。

每组双缓冲寄存器包括一个输入寄存器和一个 DAC 寄存器：

- 输入寄存器：**写操作将数据从 SDI 引脚移位到所选输入寄存器。输入寄存器是保持缓冲器；写操作不影响 DAC 输出。
- 在代码数据路径中，每个 DAC 寄存器对应两个输入寄存器 A 和 B。寄存器 B 是备选输入寄存器，仅用于反转操作，而寄存器 A 是默认输入寄存器（参见“框图”）。
- DAC 寄存器：**更新操作将输入寄存器的内容复制到其关联的 DAC 寄存器。DAC 寄存器的内容直接控制 DAC 输出电压或范围。如果所选 DAC 处于关断模式，更新操作还会使其上电。数据路径和寄存器如“框图”所示。

请注意，更新总是将代码和范围数据同时刷新，但 DAC 寄存器中保存的值保持不变，除非通过写操作更改了相关输入寄存器的值。例如，若写入新代码并更新通道，则代码会更新，而范围刷新后不变。通道更新可以来源于串行更新命令、LDAC 负脉冲或反转操作。

表 3. 写入范围代码

S2	S1	S0	输出范围	
			内部基准电压源	外部基准电压源
0	0	0	0V 至 5V	0V 至 2V _{REF}
0	0	1	0V 至 10V	0V 至 4V _{REF}
0	1	0	±5V	±2V _{REF}
0	1	1	±10V	±4V _{REF}
1	0	0	±2.5V	±V _{REF}

输出范围

LTC2668 是一款具有可选输出范围的 16 通道 DAC。该范围可通过软件或引脚绑定硬件连线进行设置。

SoftSpan 操作

将所有 3 个 MSPAN 引脚 (MSP2、MSP1 和 MSP0) 连接到 AVP（参见表 4）来调用 SoftSpan 操作（范围通过串行接口进行控制）。在 SoftSpan 配置中，所有通道在 0V 至 5V 范围内上电初始化为零电平。然后，每个通道的范围和代码完全可编程。

每个通道都有一组用于范围信息的双缓冲寄存器（参见“框图”）。使用 *Write Span n* 或 *Write Span All* 命令（分别为 0110b 和 1110b）对范围输入寄存器进行编程。图 4 显示了语法，表 3 显示了范围代码和对应范围。

与双缓冲代码寄存器一样，更新操作将范围输入寄存器内容复制到相关的范围 DAC 寄存器。

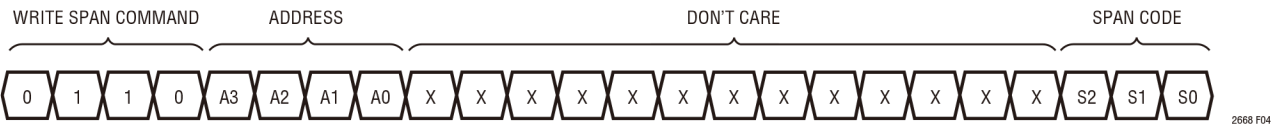


图 4. 写入范围语法

操作

手动范围操作

并非所有应用都需要多个输出范围。将 MSPAN 引脚 (MSP2、MSP1 和 MSP0) 连接到 GND 和/或 AVP, 任一输出范围均可通过硬件配置, 无需额外的操作开销。单极性模式下还提供零电平和量程复位选项 (参见表 4)。

表 4. MSPAN 引脚配置

MSP2	MSP1	MSP0	输出范围	复位码	手动范围	SOFT-SPAN
0	0	0	$\pm 10V$	中量程	X	
0	0	AVP	$\pm 5V$	中量程	X	
0	AVP	0	$\pm 2.5V$	中量程	X	
0	AVP	AVP	0V 至 10V	零电平	X	
AVP	0	0	0V 至 10V	中量程	X	
AVP	0	AVP	0V 至 5V	零电平	X	
AVP	AVP	0	0V 至 5V	中量程	X	
AVP	AVP	AVP	0V 至 5V	零电平		X

监控多路复用器

LTC2668 包含一个高电压多路复用器 (mux), 用于监控通道输出。

MUX 引脚仅用于高阻抗输入; 多路复用器的输出阻抗为 $2.2k\Omega$ 。MUX 引脚的连续直流输出电流必须限制在 $\pm 1mA$ 以下, 以免损坏内部电路。

多路复用器的输出电压范围为 V^- 至 $V^+ - 1.4V$ 。输出在上电时禁用 (高阻抗)。

Mux 命令的语法和代码如图 5 和表 5 所示。

表 5. 监控多路复用器控制代码

M4	M3	M2	M1	M0	MUX 引脚输出
0	0	0	0	0	禁用 (高阻抗)
1	0	0	0	0	V_{OUT0}
1	0	0	0	1	V_{OUT1}
1	0	0	1	0	V_{OUT2}
1	0	0	1	1	V_{OUT3}
1	0	1	0	0	V_{OUT4}
1	0	1	0	1	V_{OUT5}
1	0	1	1	0	V_{OUT6}
1	0	1	1	1	V_{OUT7}
1	1	0	0	0	V_{OUT8}
1	1	0	0	1	V_{OUT9}
1	1	0	1	0	V_{OUT10}
1	1	0	1	1	V_{OUT11}
1	1	1	0	0	V_{OUT12}
1	1	1	0	1	V_{OUT13}
1	1	1	1	0	V_{OUT14}
1	1	1	1	1	V_{OUT15}

反转操作

一些系统要求 DAC 输出在两个电压电平之间重复切换。这些例子包括引入一个小的交流偏压或在“开”和“关”状态之间独立切换。LTC2668 具有反转功能, 每个 DAC 通道有两个输入寄存器 (A 和 B), 有利于实现上述操作。

A 和 B 之间的反转由三个信号控制。第一个是 toggle select (反转选择) 命令, 作用于 16 位数据字段, 每位控制一个通道 (参见图 6)。第二个是 global toggle (全局反转) 命令, 利用全局反转位 TGB 控制所有选定通道 (参见图 7)。最后, TGP 引脚允许利用外部时钟或逻辑信号使 DAC 输出在 A 和 B 之间反转。这些控制信号的组合如图 8 所示。

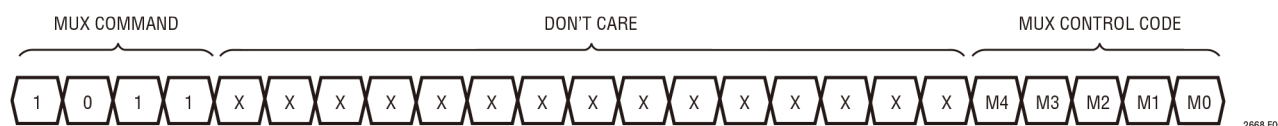


图 5. Mux 命令

操作

如果不需要反转功能，应将 TGP (引脚 20) 接地，并让反转选择寄存器保持在上电复位状态 (清零)。这样，输入寄存器 A 仅用作输入寄存器，寄存器 B 则不使用。

反转选择寄存器 (TSR)

Toggle Select 命令 (1100b) 语法如图 6 所示。16 位 TSR 数据字段中的各位控制同名 DAC 通道：T0 控制通道 0，T1 控制通道 1，...，Tx 控制通道 x。

反转选择位 (T0、T1、...、T15) 具有双重功能。首先，各反转选择位控制哪个输入寄存器 (A 或 B) 接收来自 write-code 操作的数据。当给定通道的反转选择位为高电平时，write-code 操作指向寻址通道的输入寄存器 B。当该位为低电平时，write-code 操作指向输入寄存器 A。

其次，各反转选择位使能相应通道的反转操作。

写入输入寄存器 A 和 B

选择要反转的通道之后，将所需代码写入选定通道的输入寄存器 A；然后使用 toggle select 命令设置通道的反转选择位；最后将所需代码写入输入寄存器 B。完成这些步骤后，通道即可进行反转操作。例如，要设置通道 3 在代码 4096 和 4200 之间反转：

- 1) Write code 通道 3 (代码 = 4096) 到寄存器 A
00000011 00010000 00000000
- 2) Toggle Select (设置 T3 位)
11000000 00000000 00001000
- 3) Write code 通道 3 (代码 = 4200) 到寄存器 B
00000011 00010000 01101000

步骤 (3) 的 Write code 指向寄存器 B，因为在步骤 (2) 中，T3 位被设置为 1。通道 3 的输入寄存器 A 和 B 现在保存了两个所需的代码，可以进行反转操作。

在寄存器 A 和 B 之间反转

一旦写入所有目标通道的输入寄存器 A 和 B，并将相应的反转选择位设置为高电平，如前例所示，那么通道就可以进行反转。

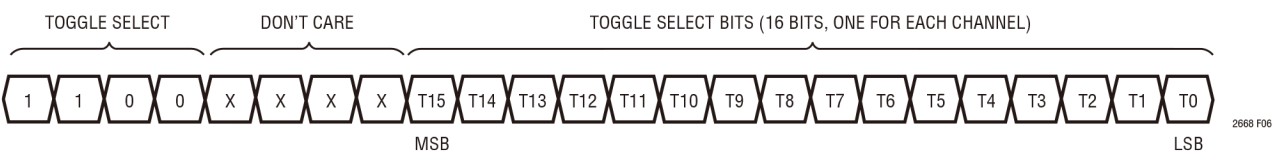


图 6. 反转选择语法

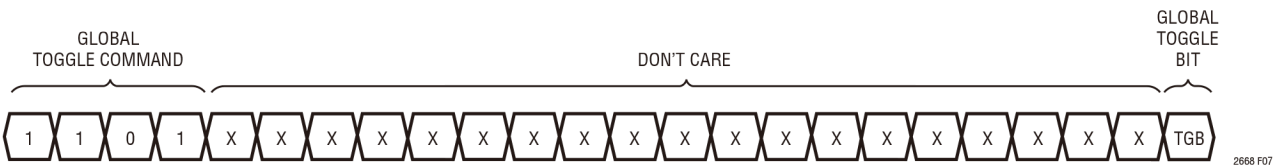


图 7. 全局反转语法

操作

LTC2668 支持三类反转操作：第一类是使用 SPI 端口同时反转所有选定通道；第二类是使用外部时钟或逻辑信号同时反转所有选定通道；第三类是指令通道的任意组合从输入寄存器 A 或 B 更新。

内部反转更新电路是边沿触发的，因此只有 (TGB 或 TGP) 跃迁才会触发从相应输入寄存器进行更新。

要利用 SPI 端口同时反转所有选定通道，须确保 TGP 引脚为高电平，并且反转选择寄存器中与目标通道对应的位也为高电平。使用 global toggle 命令 (1101b) 交替改变代码，按顺序更改全局反转位 TGB (见图 7)。TGB 从 1 变为 0 时，DAC 寄存器从相应的输入寄存器 A 进行更新。TGB 从 0 变为 1 时，DAC 寄存器从相应的输入寄存器 B 进行更新。请注意，通过这种方式，只需一个串行命令即可反转多达 16 个通道。

要利用外部逻辑信号反转所有选定通道，须确保全局反转寄存器中的 TGB 位为高电平，并且反转选择寄存器中与目标通道对应的位也为高电平。将时钟或逻辑信号施加于 TGP 引脚以交替改变代码。在 TGP 下降沿，DAC 寄存器从其关联的输入寄存器 A 进行更新。在 TGP 上升沿，DAC 寄存器从其关联的输入寄存器 B 进行更新。请注意，一旦设置好输入寄存器，所有反转都是由施加于 TGP 引脚的信号触发，不需要进一步的 SPI 指令。

要使任意通道组合从输入寄存器 A 或 B 进行更新，须确保 TGP 引脚为高电平，并且全局反转寄存器中的 TGB 位也为高电平。根据需要，使用 toggle select 命令设置反转选择位，以选择各通道更新所用的输入寄存器 (A 或 B)。然后利用串行命令 (1001b) 或向 LDAC 引脚施加负脉冲，以更新所有通道。反转选择位为 0 的通道从输入寄存器 A 进行更新，而反转选择位为 1 的通道从输入寄存器 B 进行更新 (参见图 8)。通过交替执行反转选择和更新操作，最多可以根据需要同时将 16 个通道切换到 A 或 B。

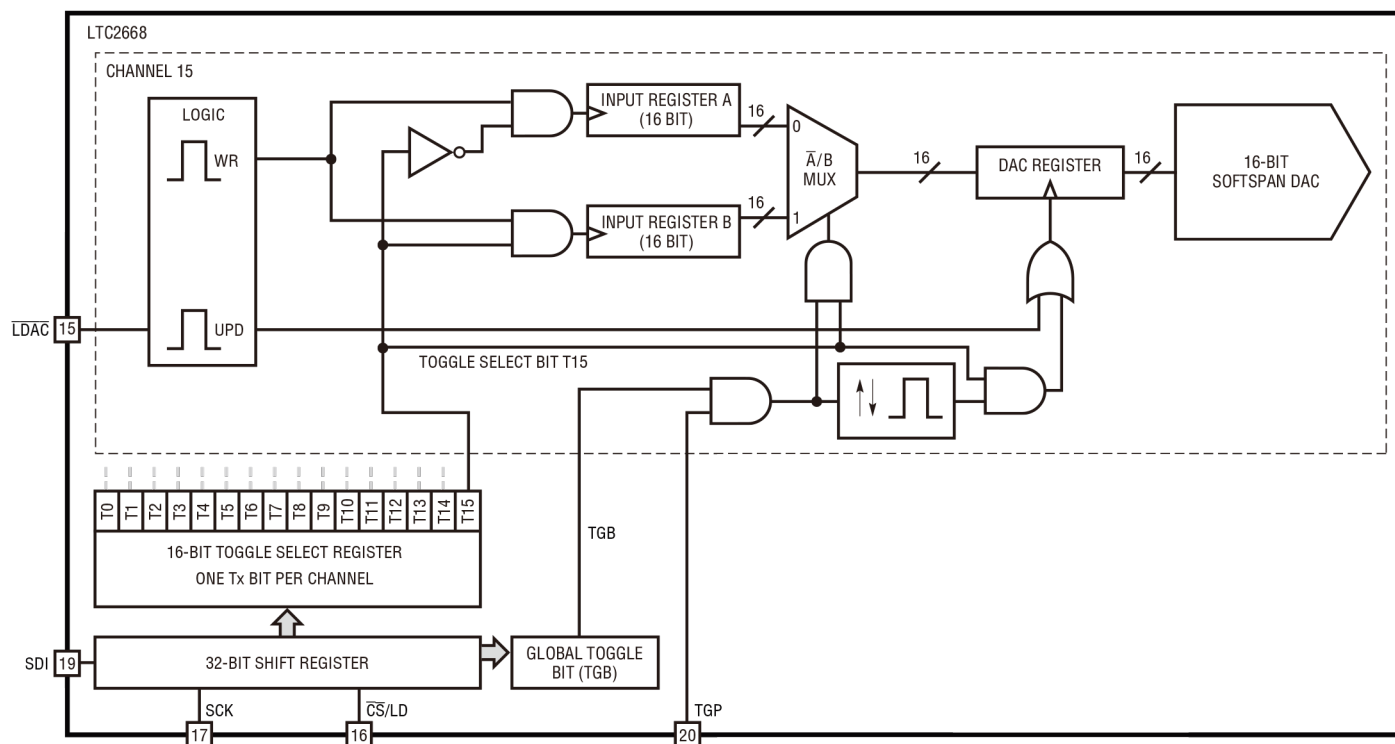


图 8. 反转简化框图。仅为概念框图，实际电路可能会有所不同

操作

菊花链操作

移位寄存器的串行输出出现在 SDO 引脚上。从 SDI 输入传输到器件的数据会延迟 32 个 SCK 上升沿，然后在下一个 SCK 下降沿输出，这适合在接下来的 32 个 SCK 上升沿输入微处理器。

SDO 输出可用来帮助从单个 3 线串行端口 (即 SCK、SDI 和 $\overline{\text{CS}}/\text{LD}$) 控制多个串行器件。这种菊花链组合是将每个上游器件的 SDO 连接到链中下一个器件的 SDI 来配置的。这样，器件的移位寄存器串联连接，有效地形成一个扩展到整个菊花链的输入移位寄存器。因此，各器件可以通过简单地连接输入字来寻址和控制；第一条指令针对链中的最后一个器件，依此类推。SCK 和 $\overline{\text{CS}}/\text{LD}$ 信号为链中的所有器件所共用。

在使用中， $\overline{\text{CS}}/\text{LD}$ 首先被拉低。然后，连接的输入数据传送到链中，使用第一个器件的 SDI 作为数据输入。当数据传输完成时， $\overline{\text{CS}}/\text{LD}$ 变为高电平，所有器件的指令序列同时完成。要控制单个器件，可以对链中的所有其他器件使用 No-Operation 命令 (1111)。

当 $\overline{\text{CS}}/\text{LD}$ 为高电平时，SDO 引脚提供高阻抗输出，因此对于菊花链操作，每个器件 (最后一个除外) 的 SDO 都需要一个上拉电阻。

回显回读

SDO 引脚可用于验证传输到器件的数据。在每个 32 位指令周期中，SDO 输出前一条 32 位指令进行验证。

当 $\overline{\text{CS}}/\text{LD}$ 为高电平时，SDO 提供高阻抗输出，释放总线供其他 SPI 器件使用。

关断模式

对于功耗受限的应用，当需要的 DAC 输出少于 16 个时，可以使用关断模式来降低电源电流。关断时，输出放大器和基准电压源缓冲器禁用。DAC 输出进入高阻态，输出引脚通过单独的 42k (最小值) 电阻拉至地。关断期间寄存器内容不受干扰。

使用命令 0100b 及相应的 DAC 地址，可以将任意通道或通道组合置于关断模式。此外，使用 Power-Down Chip 命令 0101b，可以将所有 DAC 通道和集成型基准电压源置于关断模式。所有关断命令都会忽略 16 位数据字。

执行任何包含 DAC 更新的命令 (要么在软件中通过将异步 $\overline{\text{LDAC}}$ 引脚设置为低电平，如表 1 所示，要么通过反转，参见“反转操作类型”部分)，就能恢复正常操作。选定 DAC 在其电压输出更新时上电。更新关断的 DAC 时，须增加等待时间以照顾到额外的上电延迟时间。如果通道在更新命令之前已被关断 (命令 0100b)，则上电延迟时间为 30 μs 。另一方面，如果芯片已经关断 (命令 0101b)，则上电延迟时间为 35 μs 。

异步 DAC 更新使用 $\overline{\text{LDAC}}$

除了表 1 中所示的更新命令外，异步低电平有效 $\overline{\text{LDAC}}$ 引脚还将用输入寄存器的内容更新所有 16 个 DAC 寄存器。

如果 $\overline{\text{CS}}/\text{LD}$ 为高电平， $\overline{\text{LDAC}}$ 引脚上的低电平将用输入寄存器的内容更新所有 DAC 寄存器。

如果 $\overline{\text{CS}}/\text{LD}$ 为低电平，则在 $\overline{\text{CS}}/\text{LD}$ 上升沿之前 $\overline{\text{LDAC}}$ 引脚上的低电平脉冲为所有 DAC 输出上电，但不会更新输出。如果 $\overline{\text{LDAC}}$ 在 $\overline{\text{CS}}/\text{LD}$ 上升沿之后仍保持低电平，则 $\overline{\text{LDAC}}$ 会被识别，且执行 24 位字中指定的命令并更新 DAC 输出。

操作

当 $\overline{\text{LDAC}}$ 变为低电平时，DAC 输出上电，与 $\overline{\text{CS/LD}}$ 的状态无关。

如果 $\overline{\text{LDAC}}$ 在 $\overline{\text{CS/LD}}$ 变为高电平时为低电平，则禁止任何输入字中指定的软件关断命令（关断 n 、关断芯片、配置/选择外部基准电压源）。

基准电压源模式

LTC2668 具有两种基准电压源模式（内部和外部），可用来选择基准电压源。在任一模式下，REF 引脚电压和输出范围设置决定了每个通道的满量程。

该器件内置一个精密集成型 2.5V 基准电压源（典型温度漂移为 2ppm/°C）。要使用内部基准电压源，REFCOMP 引脚应保持悬浮（没有直流路径连接到地）。此外，config 寄存器的 RD 位必须为 0。上电时该值复位为 0，或者使用 Config 命令 0111b 将其复位。图 9 显示了命令语法。

如果内部基准电压源要驱动外部电路，则需要缓冲器。为使基准电压源保持稳定并降低噪声，REFCOMP 和 GND 之间应连接 0.1μF 电容。在这种配置中，内部基准电压源可以驱动最高 0.1μF 电容并保持出色的稳定性。为确保稳定工作，REF 引脚上的容性负载不应超过 REFCOMP 引脚上的容性负载。

要使用外部基准电压源，须将 REFCOMP 引脚连接接地。这样在启动时会禁用内部基准电压源的输出，使 REF 引脚变为高阻抗输入。上电后在 REF 引脚上施加所需的基准电压，并使用 Config 命令 (0111b) 将 RD 位设置为 1。这将使 AVP 电源电流减小约 200μA。

可接受的外部基准电压范围为： $0.5\text{V} \leq V_{\text{REF}} \leq \text{AVP} - 1.75\text{V}$ 。

集成型基准电压源缓冲器

每个通道均具有各自的集成型高性能基准电压源缓冲器。缓冲器具有非常高的输入阻抗，不会加载基准电压源。这些缓冲器可屏蔽基准电压源，防止 DAC 开关引起的毛刺，从而最大限度地降低 DAC 间的动态串扰。通常，DAC 间串扰小于 $6\text{nV}\cdot\text{s}$ (0V 至 10V 范围)。请参见“典型性能参数”部分中的“DAC 间串扰”图。

电压输出

放大器在各种负载条件下保持其额定电压准确度的能力以其负载调整率规格进行表征。以每毫安强制负载电流变化来测量其输出电压变化。在拉电流或灌电流高达 10mA 且电源裕量低至 1.4V 时，每个 LTC2668 的高电压、轨到轨输出放大器都能保证负载调整率。此外，如果可用裕量增加到 2.2V 或更高时，放大器可以驱动高达 $\pm 14\text{mA}$ 电流。

直流输出阻抗等效于负载调整率，并且可以通过其从 $\mu\text{V}/\text{mA}$ 到欧姆单位转化的简单计算来导出。当驱动负载远离供电轨时，放大器的直流输出阻抗典型值为 0.08Ω 。

从任一供电轨吸取负载电流时，相对于该供电轨的输出电压裕量受输出器件的 60Ω 典型通道电阻限制，例如，当拉电流为 1mA 时，最小输出电压（高于 V^- ）为 $60\Omega \cdot 1\text{mA} = 60\text{mV}$ 。请参见“典型性能参数”部分中的“供电轨裕量与输出电流的关系”图。

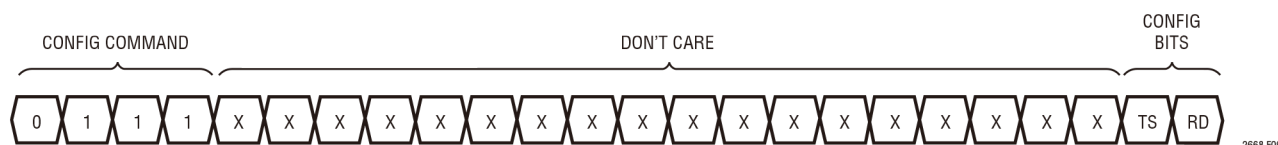


图 9. Config 命令语法——热关断 (TS) 和基准电压源禁用 (RD)

操作

放大器可以稳定地驱动高达 1000pF 的容性负载。

热过载保护

如果芯片温度超过 160°C, LTC2668 会自我保护。所有通道关断, 并且开漏 $\overline{\text{OVRTMP}}$ 中断引脚拉低。基准电压源和偏置电路处于上电状态。一旦被触发, 器件处于关断状态, 即使芯片温度降低以后也不例外。

芯片温度必须降低到大约 150°C 后, 通道才会恢复正常运行。一旦器件经过充分地冷却, 就可通过任何有效的更新操作 (包括 $\overline{\text{LDAC}}$ 和反转操作) 清除关断。无论芯片温度如何, $\overline{\text{CS/LD}}$ 上升沿都会释放 $\overline{\text{OVRTMP}}$ 引脚。

器件的总负载电流很容易超过 100mA, 因此应仔细评估系统设计可能的芯片发热。可以使用低至 1k 的接地负载, 并且不会导致过热。

可以使用 *Config* 命令设置 TS 位来禁用热保护 (参见图 9)。

电路板布局

这些器件出色的负载调整率和直流串扰性能部分是通过最大限度降低信号和电源地的共模电阻来实现的。

与任何高分辨率转换器一样, 电路板的干净接地很重要。星形接地技术需要一个低阻抗模拟地层。用于星形接地的电路板层应保持连续, 以最大限度地减少接地电阻; 也就是说, 使用星形接地概念而不使用单独的星形走线。从 REFLO 引脚到星形接地点的电阻应尽可能低。

为获得最佳性能, 应使用 150 至 200 密耳中心的过孔阵列拼接接地层, 并将其与电路板其他层的接地灌流相连。这样可以降低整体接地电阻, 并使接地回路面积最小。

在 5V 单电源系统中使用 LTC2668

只需将 LTC2668 的 V^- 引脚和 REFLO 和 GND 一起连接到地, 将 V^+ 和 AVP 连接到 5V 电源, 即可用于单电源系统。OVP 可以连接到 5V 电源或逻辑电源电压 (如果电源低于 5V)。

借助内部基准电压源, 使用 0V 至 5V 的输出范围。与任何轨到轨器件一样, 输出限值在电源电压的范围内。因为器件的输出不能低于地, 所以可能会在最低代码处出现限值, 如图 10b 所示。同样, 如果满量程误差 ($\text{FSE} = V_{\text{OS}} + \text{GE}$) 为正或是 $V^+ < 2 \cdot V_{\text{REF}}$, 则在满量程附近会出现限值。如图 10c 所示。

可以使用多路复用器, 并且功能完全正常。它可以一直下拉至地, 但裕量上限意味着它仅在输出电压为 3.6V 或更低时有用 ($V^+ = 5\text{V}$)。

使用外部基准电压源可以提供更大的灵活性。例如, 如果使用一个 1.25V 基准电压源 (如 LTC6655), 那么就能够选择 0x 到 2x 和 0x 到 4x 的范围, 以分别提供 2.5V 和 5V 的满量程电压。此外, 该器件可配置为复位至零电平或中量程代码 (参见“输出范围”部分)。

操作

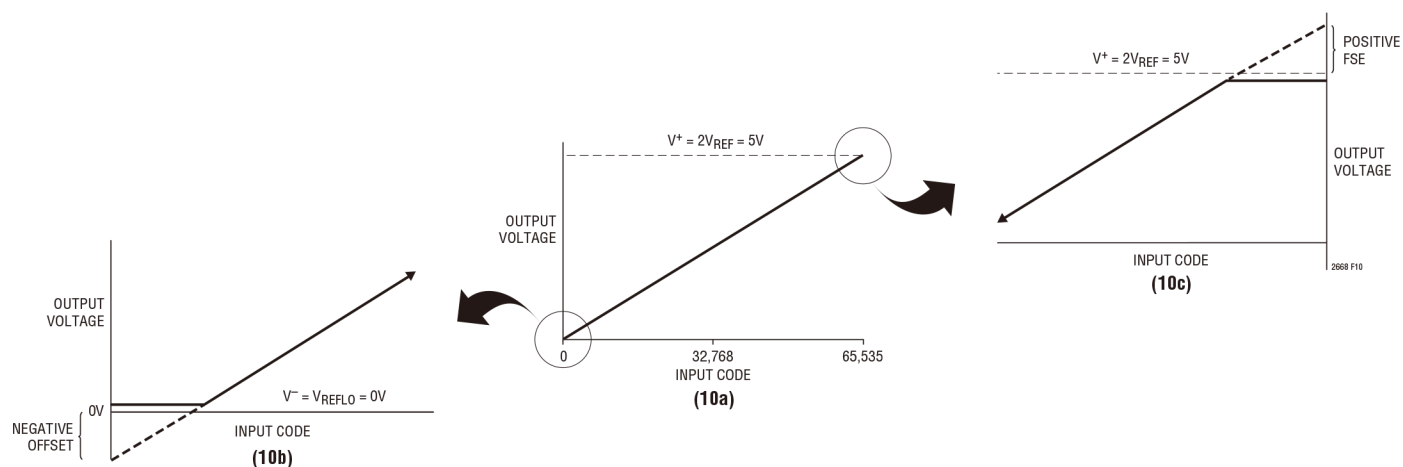


图 10. 单电源供电时 0V 至 5V 输出范围影响。(10a) 总传递函数
(10b) 接近零电平代码时的负偏移影响 (10c) 接近满量程代码时的满量程正误差影响

UJ 封装

40 引脚塑料 QFN (6mm × 6mm)

Diagram illustrating the mechanical dimensions of a square package. The package is square with a side length of 4.42 ± 0.05 . The overall dimensions, including the package outline and mounting pads, are 6.50 ± 0.05 on all sides. The mounting pads are spaced 0.70 ± 0.05 from the package edges. The package outline is indicated by a dashed line. The mounting pads are labeled "PACKAGE OUTLINE". The dimensions are specified as 0.25 ± 0.05 and 0.50 BSC (Basic).

The drawing illustrates the mechanical specifications of a 16-pin QFN package. It includes three views: a top view, a side view, and a detailed front view.

- Top View:** Shows a square package with a side length of 6.00 ± 0.10 (4 SIDES). A shaded square in the top-left corner indicates the "PIN 1 TOP MARK (SEE NOTE 6)".
- Side View:** Shows the package height with a maximum thickness of 0.75 ± 0.05 . The bottom edge features a series of 16 pins.
- Detail View:** Provides a close-up of the package body and pins.
 - The overall width is 39 ± 0.10 and the overall height is 40 ± 0.10 .
 - The pin pitch is 0.25 ± 0.05 (BSC).
 - The pin thickness is $0.00 - 0.05$.
 - The distance from the package body to the first pin is 0.200 REF.
 - The central square area has side lengths of 4.42 ± 0.10 .
 - The corner radius of this central area is $R = 0.10$ TYP.
 - The distance from the package body to the central square is 4.50 REF (4-SIDES).
 - The corner radius of the package body is $R = 0.115$ TYP.
 - A shaded square in the top-right corner indicates the "PIN 1 NOTCH" with dimensions $R = 0.45$ OR $0.35 \times 45^\circ$ CHAMFER.

(LJ440) QFN REV B 0406

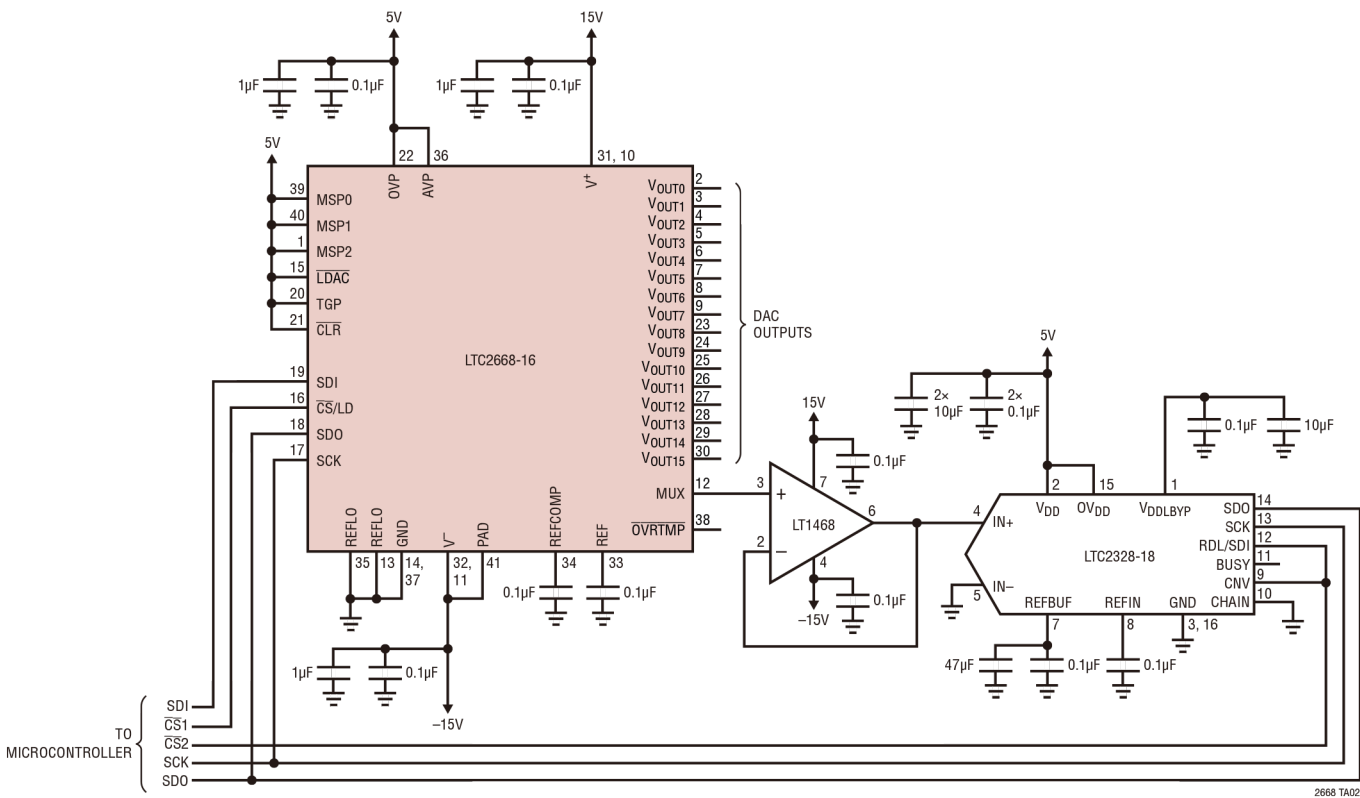
1. DRAWING IS A JEDEC PACKAGE OUTLINE VARIATION OF (WJJD-2)
2. DRAWING NOT TO SCALE
3. ALL DIMENSIONS ARE IN MILLIMETERS
4. DIMENSIONS OF EXPOSED PAD ON BOTTOM OF PACKAGE DO NOT INCLUDE MOLD FLASH. MOLD FLASH, IF PRESENT, SHALL NOT EXCEED 0.20mm ON ANY SIDE
5. EXPOSED PAD SHALL BE SOLDER PLATED
6. SHADED AREA IS ONLY A REFERENCE FOR PIN 1 LOCATION ON THE TOP AND BOTTOM OF PACKAGE

修订历史

修订版	日期	说明	页码
A	7/15	更新“电气特性”部分中的 V^- 和毛刺脉冲。	5
		替换“中量程毛刺脉冲”图。	11
		修改“上电顺序和启动”部分。	15
		更新 V_{OUT} 输出电压摆幅条件。	
		修正原理图中的 AVP 引脚 (引脚 36)。	28

典型应用

使用模拟多路复用器测量高达 $\pm 10.24\text{V}$ 的 DAC 输出电压。
独立的 ADC 基准电压源交叉检查 LTC2668 内部基准电压源



相关器件

产品型号	说明	备注
LTC2704	4 通道串行 16/14/12 位 V_{OUT} SoftSpan DAC, 具有 $\pm 2\text{LSB INL}$ 、 $\pm 1\text{LSB DNL}$	软件可编程输出范围高达 $\pm 10\text{V}$, SPI 接口, 无需外部放大器
LTC2754	4 通道串行 16/12 位 I_{OUT} SoftSpan DAC, 具有 $\pm 1\text{LSB INL}$ 、 $\pm 1\text{LSB DNL}$	软件可编程输出范围高达 $\pm 10\text{V}$, SPI 接口, 7mm $\times$ 8mm QFN 封装
LTC2656	8 通道串行 16/12 位 V_{OUT} DAC, 内置基准电压源	$\pm 10\text{ppm}/^\circ\text{C}$ 内部基准电压源, 4mm $\times$ 5mm QFN 封装
LTC2636	8 通道 12/10/8 位 SPI V_{OUT} DAC, 内置基准电压源	$\pm 10\text{ppm}/^\circ\text{C}$ 内部基准电压源, 4mm $\times$ 3mm DFN 和 16 引脚 MSOP 封装
基准电压源		
LTC6655A	低漂移精密缓冲基准电压源	最大容差 0.025%, 最大温漂 $2\text{ppm}/^\circ\text{C}$, $0.25\text{ppm}_{\text{p.p.}} 0.1\text{Hz}$ 至 10Hz 噪声

