



PIC16F913/914/916/917/946

数据手册

带 LCD 驱动器、采用纳瓦技术的
28/40/44/64 引脚基于闪存的
8 位 CMOS 单片机

请注意以下有关 Microchip 器件代码保护功能的要点:

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信: 在正常使用的情况下, Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前, 仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知, 所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展之中。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下, 能访问您的软件或其他受版权保护的成果, 您有权依据该法案提起诉讼, 从而制止这种行为。

提供本文档的中文版本仅为为了便于理解。请勿忽视文档中包含的英文部分, 因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为为您提供便利, 它们可能由更新之信息所替代。确保应用符合技术规范, 是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保, 包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用, 一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时, 会维护和保障 Microchip 免于承担法律责任, 并加以赔偿。在 Microchip 知识产权保护下, 不得暗中或以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、Microchip 徽标、Accuron、dsPIC、KEELOQ、KEELOQ 徽标、microID、MPLAB、PIC、PICmicro、PICSTART、PRO MATE、rPIC 和 SmartShunt 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

AmpLab、FilterLab、Linear Active Thermistor、Migratable Memory、MXDEV、MXLAB、SEEVAL、SmartSensor 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、FlexROM、fuzzyLAB、In-Circuit Serial Programming、ICSP、ICEPIC、Mindi、MiWi、MPASM、MPLAB Certified 徽标、MPLIB、MPLINK、PICkit、PICDEM、PICDEM.net、PICLAB、PICtail、PowerCal、PowerInfo、PowerMate、PowerTool、REAL ICE、rLAB、Select Mode、Smart Serial、SmartTel、Total Endurance、UNI/O、WiperLock 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

在此提及的所有其他商标均为各持有公司所有。

© 2007, Microchip Technology Inc. 版权所有。

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部, 设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2002 认证。公司在 PIC[®] MCU 与 dsPIC[®] DSC、KEELOQ[®] 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外, Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。



MICROCHIP

PIC16F913/914/916/917/946

带 LCD 驱动器、采用纳瓦技术的 28/40/44/64 引脚 8 位 CMOS 闪存单片机

高性能的 RISC CPU:

- 仅需学习 35 条指令:
 - 除跳转指令外的所有指令都是单周期的
- 工作速度:
 - 振荡器 / 时钟的输入频率为 DC – 20 MHz
 - 指令周期为 DC – 200 ns
- 程序存储器读取 (Program Memory Read, PMR) 功能
- 中断功能
- 8 级深硬件堆栈
- 直接、间接和相对寻址模式

单片机的特点:

- 高精度内部振荡器:
 - 出厂时精度校准为 $\pm 1\%$ (典型值)
 - 可用软件选择的频率范围为 125 kHz 到 8 MHz
 - 可用软件调节
 - 双速启动模式
 - 适用于关键应用的晶振故障检测
 - 在节能模式下工作时可进行时钟模式切换
- 可用软件选择 31 kHz 内部振荡器
- 节能的休眠模式
- 宽工作电压范围 (2.0V 到 5.5V)
- 工业级和扩展级温度范围
- 上电复位 (Power-on Reset, POR)
- 上电延时定时器 (Power-up Timer, PWRT) 和振荡器起振定时器 (Oscillator Start-up Timer, OST)
- 带软件控制选择的欠压复位 (Brown-out Reset, BOR)
- 带片上振荡器 (可由软件选择预分频比, 当预分频比最大时其标称值为 268 秒) 并且可软件使能的增强型低电流看门狗定时器 (Watchdog Timer, WDT)
- 与上拉 / 输入引脚复用的主复位
- 可编程代码保护
- 高耐用性闪存 /EEPROM 单元:
 - 闪存可经受 10 万次写操作
 - EEPROM 可经受 100 万次写操作
 - 闪存 / 数据 EEPROM 保存时间: >40 年

低功耗特性:

- 待机电流:
 - <100 nA (当电压为 2.0V 时), 典型值
- 工作电流:
 - 11 μ A (当频率为 32 kHz, 电压为 2.0V 时), 典型值
 - 220 μ A (当频率为 4 MHz, 电压为 2.0V 时), 典型值
- 看门狗定时器电流:
 - 1 μ A (当电压为 2.0V 时), 典型值

外设特性:

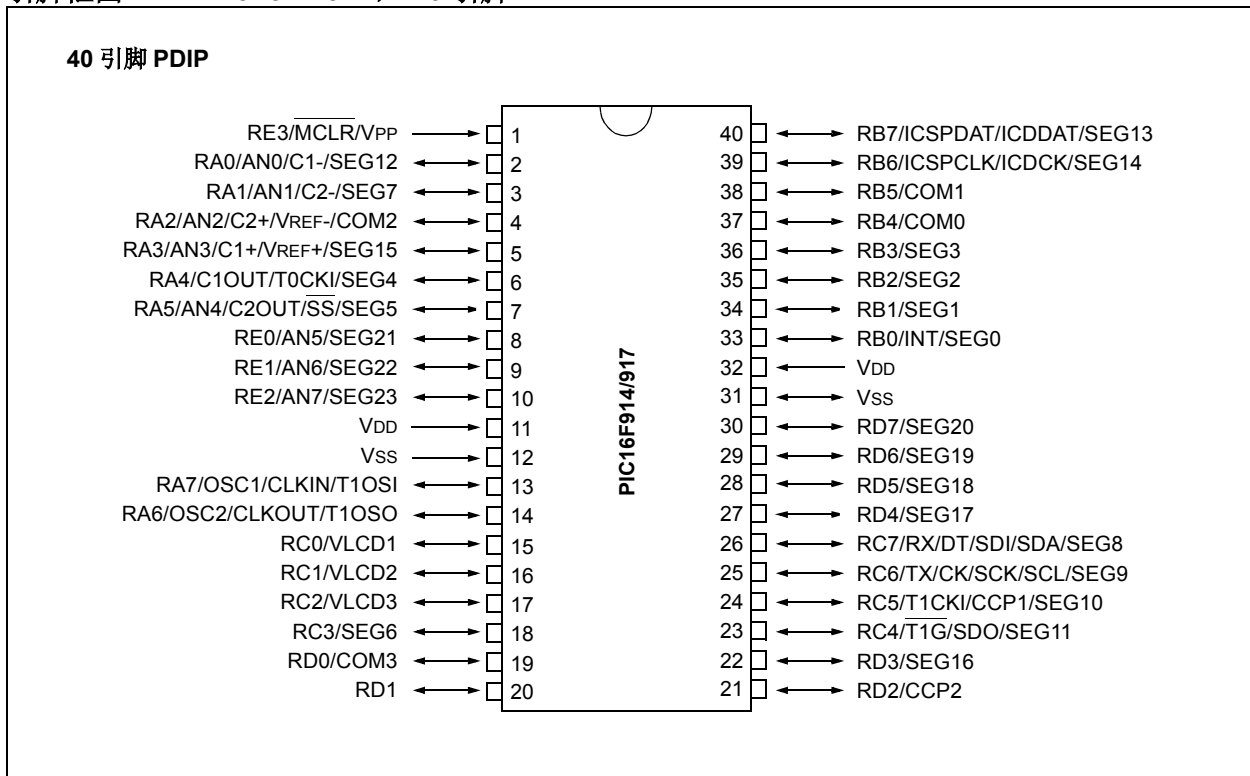
- 液晶显示模块:
 - 28/40/64 引脚器件最大可分别驱动 60/96/168 像素
 - 4 个公共端
- 最多 24/35/53 个 I/O 引脚和 1 个仅输入的引脚:
 - 高灌 / 拉电流可直接驱动 LED
 - 引脚电平变化中断
 - 独立的可编程弱上拉
- 通过两个引脚进行的在线串行编程 (In-Circuit Serial Programming™, ICSP™)
- 模拟比较器模块带有:
 - 两个模拟比较器
 - 可编程的片上参考电压 (CVREF) 模块 (占 VDD 的百分比)
 - 可从外部访问的比较器输入和输出
- A/D 转换器:
 - 10 位分辨率并且最多 8 个通道
- Timer0: 带 8 位可编程预分频器的 8 位定时器 / 计数器
- 增强型 Timer1:
 - 带有预分频器的 16 位定时器 / 计数器
 - 外部 Timer1 门控信号 (使能计数)
 - 如果选择了 INTOSCIO 或 LP 模式, 可选择使用 OSC1 和 OSC2 作为 Timer1 的振荡器
- Timer2: 带 8 位周期寄存器、预分频器和后分频器的 8 位定时器 / 计数器
- 可寻址通用同步 / 异步收发器 (Addressable Universal Synchronous Asynchronous Receiver Transmitter, AUSART)
- 最多 2 个捕捉 / 比较 / PWM 模块:
 - 16 位捕捉, 最大分辨率为 12.5 ns
 - 16 位比较, 最大分辨率为 200 ns
 - 10 位 PWM, 最大频率为 20 kHz
- 具有 I²C™ 工作模式的同步串行端口 (Synchronous Serial Port, SSP)

PIC16F913/914/916/917/946

器件	程序存储器	数据存储器		I/O	10 位 A/D 转换器 (通道数)	LCD (段驱动器)	CCP	8/16 位 定时器
	闪存 (字/字节)	SRAM (字节)	EEPROM (字节)					
PIC16F913	4K/7K	256	256	24	5	16 ⁽¹⁾	1	2/1
PIC16F914	4K/7K	256	256	35	8	24	2	2/1
PIC16F916	8K/14K	352	256	24	5	16 ⁽¹⁾	1	2/1
PIC16F917	8K/14K	352	256	35	8	24	2	2/1
PIC16F946	8K/14K	336	256	53	8	42	2	2/1

注 1: PIC16F913/916 器件的 COM3 和 SEG15 共用同一物理引脚, 因此使用 1/4 复用显示时 SEG15 不可用。

引脚框图 — PIC16F914/917, 40 引脚



PIC16F913/914/916/917/946

表 1: PIC16F914/917 40 引脚汇总

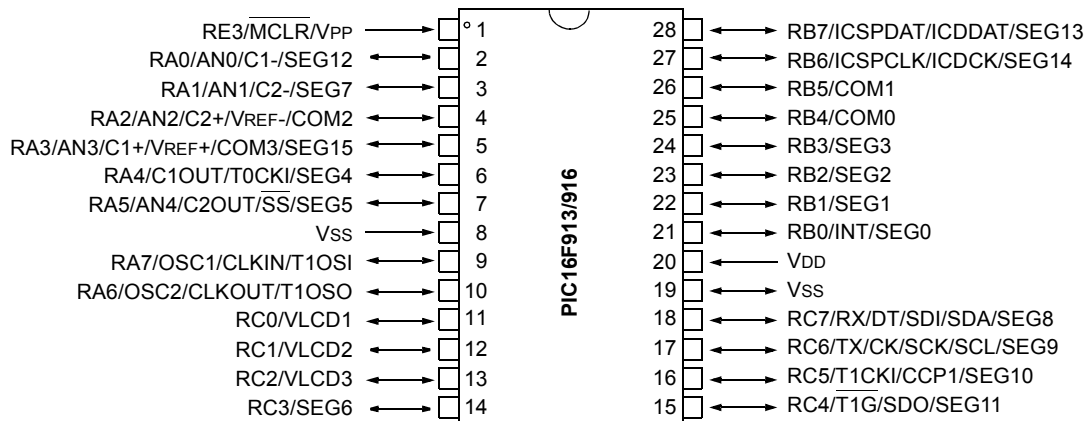
I/O	引脚	A/D	LCD	比较器	定时器	CCP	AUSART	SSP	中断	上拉	基本功能
RA0	2	AN0	SEG12	C1-	—	—	—	—	—	—	—
RA1	3	AN1	SEG7	C2-	—	—	—	—	—	—	—
RA2	4	AN2/VREF-	COM2	C2+	—	—	—	—	—	—	—
RA3	5	AN3/VREF+	SEG15	C1+	—	—	—	—	—	—	—
RA4	6	—	SEG4	C1OUT	T0CKI	—	—	—	—	—	—
RA5	7	AN4	SEG5	C2OUT	—	—	—	SS	—	—	—
RA6	14	—	—	—	T1OSO	—	—	—	—	—	OSC2/CLKOUT
RA7	13	—	—	—	T1OSI	—	—	—	—	—	OSC1/CLKIN
RB0	33	—	SEG0	—	—	—	—	—	INT	有	—
RB1	34	—	SEG1	—	—	—	—	—	—	有	—
RB2	35	—	SEG2	—	—	—	—	—	—	有	—
RB3	36	—	SEG3	—	—	—	—	—	—	有	—
RB4	37	—	COM0	—	—	—	—	—	IOC	有	—
RB5	38	—	COM1	—	—	—	—	—	IOC	有	—
RB6	39	—	SEG14	—	—	—	—	—	IOC	有	ICSPCLK/ICDCK
RB7	40	—	SEG13	—	—	—	—	—	IOC	有	ICSPDAT/ICD-DAT
RC0	15	—	VLCD1	—	—	—	—	—	—	—	—
RC1	16	—	VLCD2	—	—	—	—	—	—	—	—
RC2	17	—	VLCD3	—	—	—	—	—	—	—	—
RC3	18	—	SEG6	—	—	—	—	—	—	—	—
RC4	23	—	SEG11	—	T1G	—	—	SDO	—	—	—
RC5	24	—	SEG10	—	T1CKI	CCP1	—	—	—	—	—
RC6	25	—	SEG9	—	—	—	TX/CK	SCK/SCL	—	—	—
RC7	26	—	SEG8	—	—	—	RX/DT	SDI/SDA	—	—	—
RD0	19	—	COM3	—	—	—	—	—	—	—	—
RD1	20	—	—	—	—	—	—	—	—	—	—
RD2	21	—	—	—	—	CCP2	—	—	—	—	—
RD3	22	—	SEG16	—	—	—	—	—	—	—	—
RD4	27	—	SEG17	—	—	—	—	—	—	—	—
RD5	28	—	SEG18	—	—	—	—	—	—	—	—
RD6	29	—	SEG19	—	—	—	—	—	—	—	—
RD7	30	—	SEG20	—	—	—	—	—	—	—	—
RE0	8	AN5	SEG21	—	—	—	—	—	—	—	—
RE1	9	AN6	SEG22	—	—	—	—	—	—	—	—
RE2	10	AN7	SEG23	—	—	—	—	—	—	—	—
RE3	1	—	—	—	—	—	—	—	—	有 ⁽¹⁾	MCLR/VPP
—	11	—	—	—	—	—	—	—	—	—	VDD
—	32	—	—	—	—	—	—	—	—	—	VDD
—	12	—	—	—	—	—	—	—	—	—	VSS
—	31	—	—	—	—	—	—	—	—	—	VSS

注 1: 只有在采用外部 MCLR 配置时才能使能上拉。

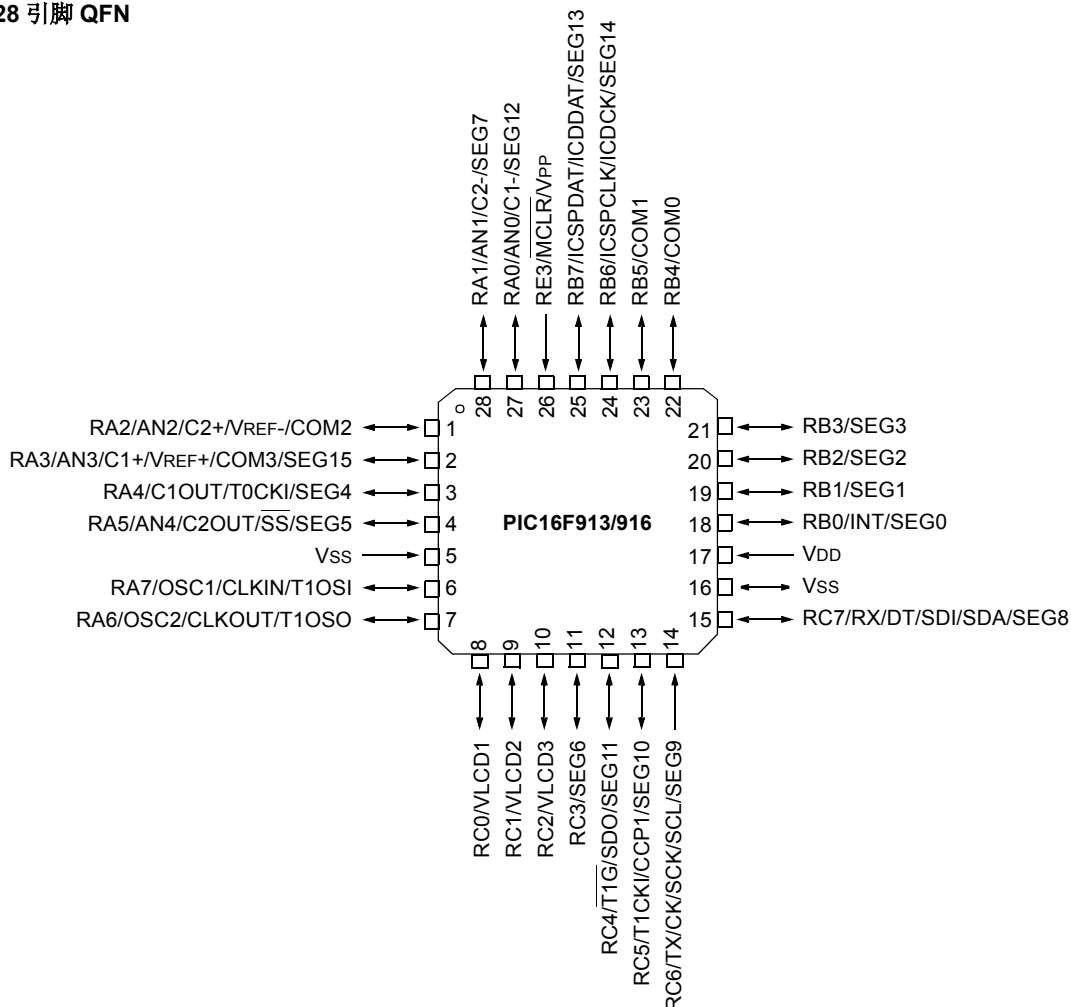
PIC16F913/914/916/917/946

引脚框图 — PIC16F913/916, 28 引脚

28 引脚 PDIP、SOIC 和 SSOP



28 引脚 QFN



PIC16F913/914/916/917/946

表 2: PIC16F913/916 28 引脚 (PDIP、SOIC 和 SSOP) 汇总

I/O	引脚	A/D	LCD	比较器	定时器	CCP	AUSART	SSP	中断	上拉	基本功能
RA0	2	AN0	SEG12	C1-	—	—	—	—	—	—	—
RA1	3	AN1	SEG7	C2-	—	—	—	—	—	—	—
RA2	4	AN2/VREF-	COM2	C2+	—	—	—	—	—	—	—
RA3	5	AN3/VREF+	SEG15/ COM3	C1+	—	—	—	—	—	—	—
RA4	6	—	SEG4	C1OUT	T0CKI	—	—	—	—	—	—
RA5	7	—	SEG5	C2OUT	—	—	—	SS	—	—	—
RA6	10	—	—	—	T1OSO	—	—	—	—	—	OSC2/CLKOUT
RA7	9	—	—	—	T1OSI	—	—	—	—	—	OSC1/CLKIN
RB0	21	—	SEG0	—	—	—	—	—	INT	有	—
RB1	22	—	SEG1	—	—	—	—	—	—	有	—
RB2	23	—	SEG2	—	—	—	—	—	—	有	—
RB3	24	—	SEG3	—	—	—	—	—	—	有	—
RB4	25	—	COM0	—	—	—	—	—	IOC	有	—
RB5	26	—	COM1	—	—	—	—	—	IOC	有	—
RB6	27	—	SEG14	—	—	—	—	—	IOC	有	ICSPCLK/ICDCK
RB7	28	—	SEG13	—	—	—	—	—	IOC	有	ICSPDAT/ICD-DAT
RC0	11	—	VLCD1	—	—	—	—	—	—	—	—
RC1	12	—	VLCD2	—	—	—	—	—	—	—	—
RC2	13	—	VLCD3	—	—	—	—	—	—	—	—
RC3	14	—	SEG6	—	—	—	—	—	—	—	—
RC4	15	—	SEG11	—	T1G	—	—	SDO	—	—	—
RC5	16	—	SEG10	—	T1CKI	CCP1	—	—	—	—	—
RC6	17	—	SEG9	—	—	—	TX/CK	SCK/SCL	—	—	—
RC7	18	—	SEG8	—	—	—	RX/DT	SDI/SDA	—	—	—
RE3	1	—	—	—	—	—	—	—	—	有 ⁽¹⁾	MCLR/VPP
—	20	—	—	—	—	—	—	—	—	—	VDD
—	8	—	—	—	—	—	—	—	—	—	VSS
—	19	—	—	—	—	—	—	—	—	—	VSS

注 1: 只有在采用外部 MCLR 配置时才能使能上拉。

PIC16F913/914/916/917/946

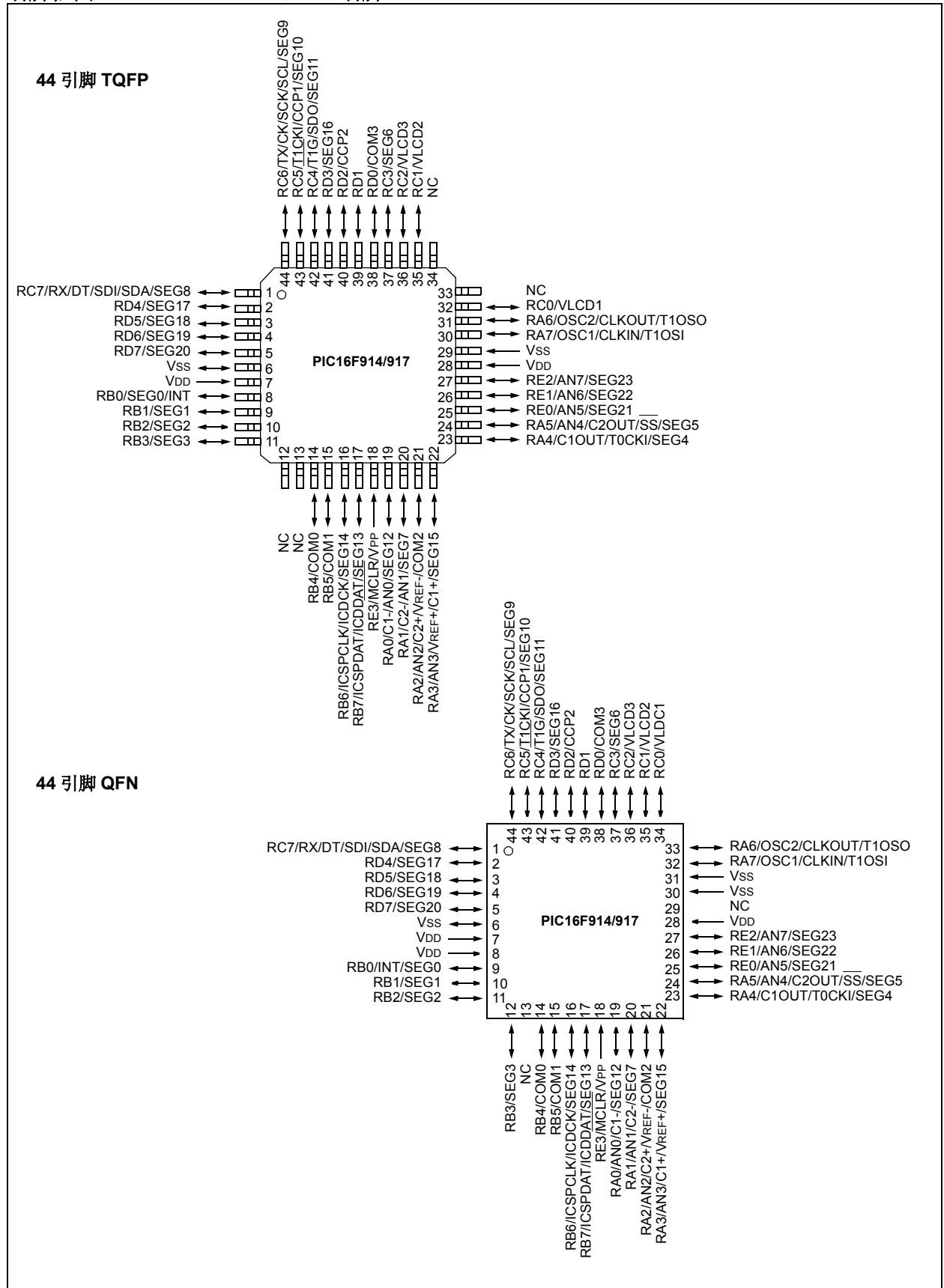
表 3: PIC16F913/916 28 引脚 (QFN) 汇总

I/O	引脚	A/D	LCD	比较器	定时器	CCP	AUSART	SSP	中断	上拉	基本功能
RA0	27	AN0	SEG12	C1-	—	—	—	—	—	—	—
RA1	28	AN1	SEG7	C2-	—	—	—	—	—	—	—
RA2	1	AN2/VREF-	COM2	C2+	—	—	—	—	—	—	—
RA3	2	AN3/VREF+	SEG15/ COM3	C1+	—	—	—	—	—	—	—
RA4	3	—	SEG4	C1OUT	T0CKI	—	—	—	—	—	—
RA5	4	AN4	SEG5	C2OUT	—	—	—	SS	—	—	—
RA6	7	—	—	—	T1OSO	—	—	—	—	—	OSC2/CLKOUT
RA7	6	—	—	—	T1OSI	—	—	—	—	—	OSC1/CLKIN
RB0	18	—	SEG0	—	—	—	—	—	INT	有	—
RB1	19	—	SEG1	—	—	—	—	—	—	有	—
RB2	20	—	SEG2	—	—	—	—	—	—	有	—
RB3	21	—	SEG3	—	—	—	—	—	—	有	—
RB4	22	—	COM0	—	—	—	—	—	IOC	有	—
RB5	23	—	COM1	—	—	—	—	—	IOC	有	—
RB6	24	—	SEG14	—	—	—	—	—	IOC	有	ICSPCLK/ICDCK
RB7	25	—	SEG13	—	—	—	—	—	IOC	有	ICSPDAT/ICD-DAT
RC0	8	—	VLCD1	—	—	—	—	—	—	—	—
RC1	9	—	VLCD2	—	—	—	—	—	—	—	—
RC2	10	—	VLCD3	—	—	—	—	—	—	—	—
RC3	11	—	SEG6	—	—	—	—	—	—	—	—
RC4	12	—	SEG11	—	T1G	—	—	SDO	—	—	—
RC5	13	—	SEG10	—	T1CKI	CCP1	—	—	—	—	—
RC6	14	—	SEG9	—	—	—	TX/CK	SCK/SCL	—	—	—
RC7	15	—	SEG8	—	—	—	RX/DT	SDI/SDA	—	—	—
RE3	26	—	—	—	—	—	—	—	—	有 ⁽¹⁾	MCLR/VPP
—	17	—	—	—	—	—	—	—	—	—	VDD
—	5	—	—	—	—	—	—	—	—	—	VSS
—	16	—	—	—	—	—	—	—	—	—	VSS

注 1: 只有在采用外部 MCLR 配置时才能使能上拉。

PIC16F913/914/916/917/946

引脚框图 — PIC16F914/917, 44 引脚



PIC16F913/914/916/917/946

表 4: PIC16F914/917 44 引脚 (TQFP) 汇总

I/O	引脚	A/D	LCD	比较器	定时器	CCP	AUSART	SSP	中断	上拉	基本功能
RA0	19	AN0	SEG12	C1-	—	—	—	—	—	—	—
RA1	20	AN1	SEG7	C2-	—	—	—	—	—	—	—
RA2	21	AN2/VREF-	COM2	C2+	—	—	—	—	—	—	—
RA3	22	AN3/VREF+	SEG15	C1+	—	—	—	—	—	—	—
RA4	23	—	SEG4	C1OUT	T0CKI	—	—	—	—	—	—
RA5	24	AN4	SEG5	C2OUT	—	—	—	SS	—	—	—
RA6	31	—	—	—	T1OSO	—	—	—	—	—	OSC2/CLKOUT
RA7	30	—	—	—	T1OSI	—	—	—	—	—	OSC1/CLKIN
RB0	8	—	SEG0	—	—	—	—	—	INT	有	—
RB1	9	—	SEG1	—	—	—	—	—	—	有	—
RB2	10	—	SEG2	—	—	—	—	—	—	有	—
RB3	11	—	SEG3	—	—	—	—	—	—	有	—
RB4	14	—	COM0	—	—	—	—	—	IOC	有	—
RB5	15	—	COM1	—	—	—	—	—	IOC	有	—
RB6	16	—	SEG14	—	—	—	—	—	IOC	有	ICSPCLK/ICDCK
RB7	17	—	SEG13	—	—	—	—	—	IOC	有	ICSPDAT/ICD-DAT
RC0	32	—	VLCD1	—	—	—	—	—	—	—	—
RC1	35	—	VLCD2	—	—	—	—	—	—	—	—
RC2	36	—	VLCD3	—	—	—	—	—	—	—	—
RC3	37	—	SEG6	—	—	—	—	—	—	—	—
RC4	42	—	SEG11	—	$\overline{T1G}$	—	—	SDO	—	—	—
RC5	43	—	SEG10	—	T1CKI	CCP1	—	—	—	—	—
RC6	44	—	SEG9	—	—	—	TX/CK	SCK/SCL	—	—	—
RC7	1	—	SEG8	—	—	—	RX/DT	SDI/SDA	—	—	—
RD0	38	—	COM3	—	—	—	—	—	—	—	—
RD1	39	—	—	—	—	—	—	—	—	—	—
RD2	40	—	—	—	—	CCP2	—	—	—	—	—
RD3	41	—	SEG16	—	—	—	—	—	—	—	—
RD4	2	—	SEG17	—	—	—	—	—	—	—	—
RD5	3	—	SEG18	—	—	—	—	—	—	—	—
RD6	4	—	SEG19	—	—	—	—	—	—	—	—
RD7	5	—	SEG20	—	—	—	—	—	—	—	—
RE0	25	AN5	SEG21	—	—	—	—	—	—	—	—
RE1	26	AN6	SEG22	—	—	—	—	—	—	—	—
RE2	27	AN7	SEG23	—	—	—	—	—	—	—	—
RE3	18	—	—	—	—	—	—	—	—	有 ⁽¹⁾	\overline{MCLR}/VPP
—	7	—	—	—	—	—	—	—	—	—	VDD
—	28	—	—	—	—	—	—	—	—	—	VDD
—	6	—	—	—	—	—	—	—	—	—	VSS
—	29	—	—	—	—	—	—	—	—	—	VSS
—	12	—	—	—	—	—	—	—	—	—	NC
—	13	—	—	—	—	—	—	—	—	—	NC
—	33	—	—	—	—	—	—	—	—	—	NC
—	34	—	—	—	—	—	—	—	—	—	NC

注 1: 只有在采用外部 \overline{MCLR} 配置时才能使能上拉。

PIC16F913/914/916/917/946

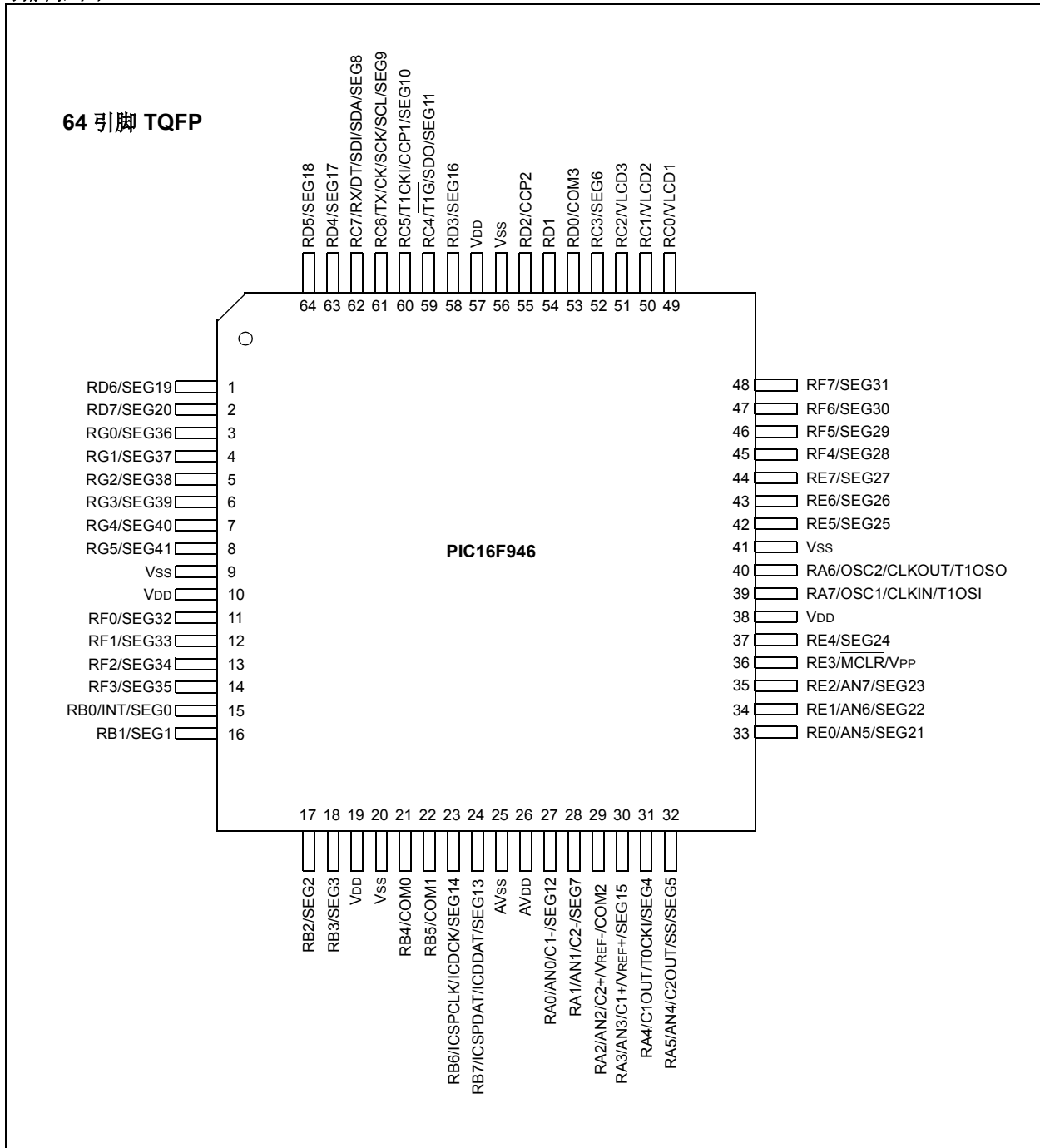
表 5: PIC16F914/917 44 引脚 (QFN) 汇总

I/O	引脚	A/D	LCD	比较器	定时器	CCP	AUSART	SSP	中断	上拉	基本功能
RA0	19	AN0	SEG12	C1-	—	—	—	—	—	—	—
RA1	20	AN1	SEG7	C2-	—	—	—	—	—	—	—
RA2	21	AN2/VREF-	COM2	C2+	—	—	—	—	—	—	—
RA3	22	AN3/VREF+	SEG15	C1+	—	—	—	—	—	—	—
RA4	23	—	SEG4	C1OUT	T0CKI	—	—	—	—	—	—
RA5	24	AN4	SEG5	C2OUT	—	—	—	SS	—	—	—
RA6	33	—	—	—	T1OSO	—	—	—	—	—	OSC2/CLKOUT
RA7	32	—	—	—	T1OSI	—	—	—	—	—	OSC1/CLKIN
RB0	9	—	SEG0	—	—	—	—	—	INT	有	—
RB1	10	—	SEG1	—	—	—	—	—	—	有	—
RB2	11	—	SEG2	—	—	—	—	—	—	有	—
RB3	12	—	SEG3	—	—	—	—	—	—	有	—
RB4	14	—	COM0	—	—	—	—	—	IOC	有	—
RB5	15	—	COM1	—	—	—	—	—	IOC	有	—
RB6	16	—	SEG14	—	—	—	—	—	IOC	有	ICSPCLK/ICDCK
RB7	17	—	SEG13	—	—	—	—	—	IOC	有	ICSPDAT/ICD-DAT
RC0	34	—	VLCD1	—	—	—	—	—	—	—	—
RC1	35	—	VLCD2	—	—	—	—	—	—	—	—
RC2	36	—	VLCD3	—	—	—	—	—	—	—	—
RC3	37	—	SEG6	—	—	—	—	—	—	—	—
RC4	42	—	SEG11	—	T1G	—	—	SDO	—	—	—
RC5	43	—	SEG10	—	T1CKI	CCP1	—	—	—	—	—
RC6	44	—	SEG9	—	—	—	TX/CK	SCK/SCL	—	—	—
RC7	1	—	SEG8	—	—	—	RX/DT	SDI/SDA	—	—	—
RD0	38	—	COM3	—	—	—	—	—	—	—	—
RD1	39	—	—	—	—	—	—	—	—	—	—
RD2	40	—	—	—	—	CCP2	—	—	—	—	—
RD3	41	—	SEG16	—	—	—	—	—	—	—	—
RD4	2	—	SEG17	—	—	—	—	—	—	—	—
RD5	3	—	SEG18	—	—	—	—	—	—	—	—
RD6	4	—	SEG19	—	—	—	—	—	—	—	—
RD7	5	—	SEG20	—	—	—	—	—	—	—	—
RE0	25	AN5	SEG21	—	—	—	—	—	—	—	—
RE1	26	AN6	SEG22	—	—	—	—	—	—	—	—
RE2	27	AN7	SEG23	—	—	—	—	—	—	—	—
RE3	18	—	—	—	—	—	—	—	—	有 ⁽¹⁾	MCLR/VPP
—	7	—	—	—	—	—	—	—	—	—	VDD
—	8	—	—	—	—	—	—	—	—	—	VDD
—	28	—	—	—	—	—	—	—	—	—	VDD
—	6	—	—	—	—	—	—	—	—	—	VSS
—	30	—	—	—	—	—	—	—	—	—	VSS
—	13	—	—	—	—	—	—	—	—	—	NC
—	29	—	—	—	—	—	—	—	—	—	NC

注 1: 只有在采用外部 MCLR 配置时才能使能上拉。

PIC16F913/914/916/917/946

引脚框图 — PIC16F946



PIC16F913/914/916/917/946

表 6: PIC16F946 64 引脚 (TQFP) 汇总

I/O	引脚	A/D	LCD	比较器	定时器	CCP	AUSART	SSP	中断	上拉	基本功能
RA0	27	AN0	SEG12	C1-	—	—	—	—	—	—	—
RA1	28	AN1	SEG7	C2-	—	—	—	—	—	—	—
RA2	29	AN2/VREF-	COM2	C2+	—	—	—	—	—	—	—
RA3	30	AN3/VREF+	SEG15	C1+	—	—	—	—	—	—	—
RA4	31	—	SEG4	C1OUT	T0CKI	—	—	—	—	—	—
RA5	32	AN4	—	C2OUT	—	—	—	SS	—	—	—
RA6	40	SEG5	—	—	T1OSO	—	—	—	—	—	OSC2/CLKOUT
RA7	39	—	—	—	T1OSI	—	—	—	—	—	OSC1/CLKIN
RB0	15	—	SEG0	—	—	—	—	—	INT	有	—
RB1	16	—	SEG1	—	—	—	—	—	—	有	—
RB2	17	—	SEG2	—	—	—	—	—	—	有	—
RB3	18	—	SEG3	—	—	—	—	—	—	有	—
RB4	21	—	COM0	—	—	—	—	—	IOC	有	—
RB5	22	—	COM1	—	—	—	—	—	IOC	有	—
RB6	23	—	SEG14	—	—	—	—	—	IOC	有	ICSPCLK/ICDCK
RB7	24	—	SEG13	—	—	—	—	—	IOC	有	ICSPDAT/ICDDAT
RC0	49	—	VLCD1	—	—	—	—	—	—	—	—
RC1	50	—	VLCD2	—	—	—	—	—	—	—	—
RC2	51	—	VLCD3	—	—	—	—	—	—	—	—
RC3	52	—	SEG6	—	—	—	—	—	—	—	—
RC4	59	—	SEG11	—	T1G	—	—	SDO	—	—	—
RC5	60	—	SEG10	—	T1CKI	CCP1	—	—	—	—	—
RC6	61	—	SEG9	—	—	—	TX/CK	SCK/SCL	—	—	—
RC7	62	—	SEG8	—	—	—	RX/DT	SDI/SDA	—	—	—
RD0	53	—	COM3	—	—	—	—	—	—	—	—
RD1	54	—	—	—	—	—	—	—	—	—	—
RD2	55	—	—	—	—	CCP2	—	—	—	—	—
RD3	58	—	SEG16	—	—	—	—	—	—	—	—
RD4	63	—	SEG17	—	—	—	—	—	—	—	—
RD5	64	—	SEG18	—	—	—	—	—	—	—	—
RD6	1	—	SEG19	—	—	—	—	—	—	—	—
RD7	2	—	SEG20	—	—	—	—	—	—	—	—
RE0	33	AN5	SEG21	—	—	—	—	—	—	—	—
RE1	34	AN6	SEG22	—	—	—	—	—	—	—	—
RE2	35	AN7	SEG23	—	—	—	—	—	—	—	—
RE3	36	—	—	—	—	—	—	—	—	有 ⁽¹⁾	MCLR/VPP
RE4	37	—	SEG24	—	—	—	—	—	—	—	—
RE5	42	—	SEG25	—	—	—	—	—	—	—	—
RE6	43	—	SEG26	—	—	—	—	—	—	—	—
RE7	44	—	SEG27	—	—	—	—	—	—	—	—
RF0	11	—	SEG32	—	—	—	—	—	—	—	—
RF1	12	—	SEG33	—	—	—	—	—	—	—	—
RF2	13	—	SEG34	—	—	—	—	—	—	—	—

注 1: 只有在采用外部 MCLR 配置时才能使能上拉。

PIC16F913/914/916/917/946

表 6: PIC16F946 64 引脚 (TQFP) 汇总 (续)

I/O	引脚	A/D	LCD	比较器	定时器	CCP	AUSART	SSP	中断	上拉	基本功能
RF3	14	—	SEG35	—	—	—	—	—	—	—	—
RF4	45	—	SEG28	—	—	—	—	—	—	—	—
RF5	46	—	SEG29	—	—	—	—	—	—	—	—
RF6	47	—	SEG30	—	—	—	—	—	—	—	—
RF7	48	—	SEG31	—	—	—	—	—	—	—	—
RG0	3	—	SEG36	—	—	—	—	—	—	—	—
RG1	4	—	SEG37	—	—	—	—	—	—	—	—
RG2	5	—	SEG38	—	—	—	—	—	—	—	—
RG3	6	—	SEG39	—	—	—	—	—	—	—	—
RG4	7	—	SEG40	—	—	—	—	—	—	—	—
RG5	8	—	SEG41	—	—	—	—	—	—	—	—
—	26	—	—	—	—	—	—	—	—	—	AVDD
—	25	—	—	—	—	—	—	—	—	—	AVSS
—	10	—	—	—	—	—	—	—	—	—	VDD
—	19	—	—	—	—	—	—	—	—	—	VDD
—	38	—	—	—	—	—	—	—	—	—	VDD
—	57	—	—	—	—	—	—	—	—	—	VDD
—	9	—	—	—	—	—	—	—	—	—	VSS
—	20	—	—	—	—	—	—	—	—	—	VSS
—	41	—	—	—	—	—	—	—	—	—	VSS
—	56	—	—	—	—	—	—	—	—	—	VSS

注 1: 只有在采用外部 MCLR 配置时才能使能上拉。

目录

1.0	器件概述	15
2.0	存储器构成	23
3.0	I/O 端口	43
4.0	振荡器模块（带故障保护时钟监视器）	87
5.0	Timer0 模块	99
6.0	带门控的 Timer1 模块	102
7.0	Timer2 模块	107
8.0	比较器模块	109
9.0	可寻址通用同步 / 异步收发器（AUSART）	121
10.0	液晶显示（LCD）驱动模块	143
11.0	可编程低电压检测（PLVD）模块	171
12.0	模数转换器（ADC）模块	175
13.0	数据 EEPROM 和闪存程序存储器控制	187
14.0	SSP 模块概述	193
15.0	捕捉 / 比较 / PWM（CCP）模块	211
16.0	CPU 的特性	219
17.0	指令集综述	241
18.0	开发支持	251
19.0	电气规范	255
20.0	DC 和 AC 特性图表	283
21.0	封装信息	305
附录 A:	数据手册版本历史	315
附录 B:	从其他 PIC® 器件移植	315
附录 C:	转换注意事项	316
Microchip 网站		325
变更通知客户服务		325
客户支持		325
读者反馈表		326
产品标识体系		327
全球销售及服务中心		328

致客户

我们旨在提供最佳文档供客户正确使用 Microchip 产品。为此，我们将不断改进出版物的内容和质量，使之更好地满足您的要求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题和建议，请通过电子邮件联系我公司 TRC 经理，电子邮件地址为 CTRC@microchip.com，或将本数据手册后附的《读者反馈表》传真到 86-21-5407 5066。我们期待您的反馈。

最新数据手册

欲获得本数据手册的最新版本，请查询我公司的网站：

<http://www.microchip.com>

查看数据手册中任意一页下边角处的文献编号即可确定其版本。文献编号中数字串后的字母是版本号，例如：DS30000A 是 DS30000 的 A 版本。

勘误表

现有器件可能带有一份勘误表，描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件 / 文档存在某些差异时，就会发布勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip 网站 <http://www.microchip.com>
- 当地 Microchip 销售办事处（见最后一页）

在联络销售办事处时，请说明您所使用的器件型号、硅片版本和数据手册版本（包括文献编号）。

客户通知系统

欲及时获知 Microchip 产品的最新信息，请到我公司网站 www.microchip.com 上注册。

PIC16F913/914/916/917/946

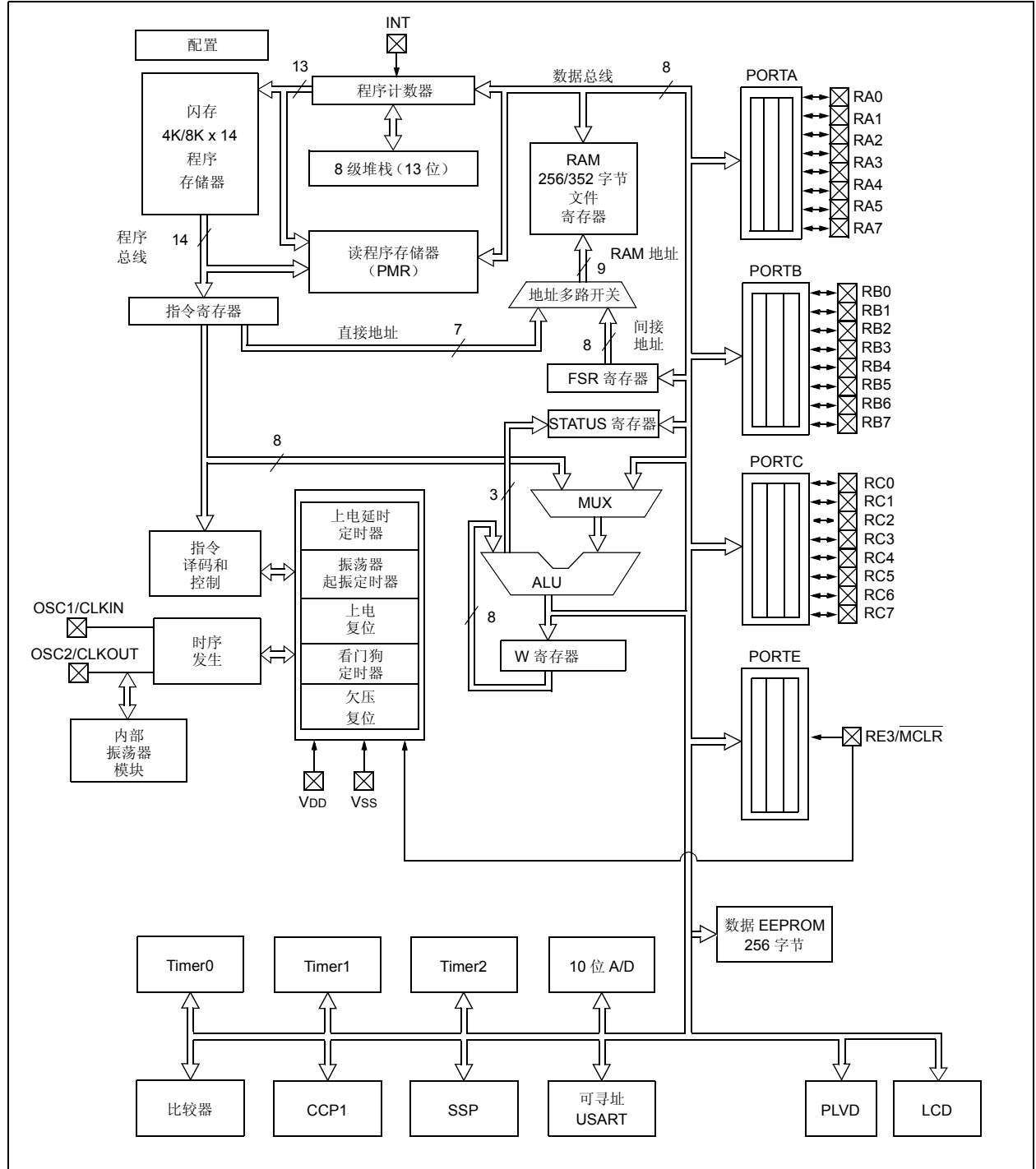
注:

PIC16F913/914/916/917/946

1.0 器件概述

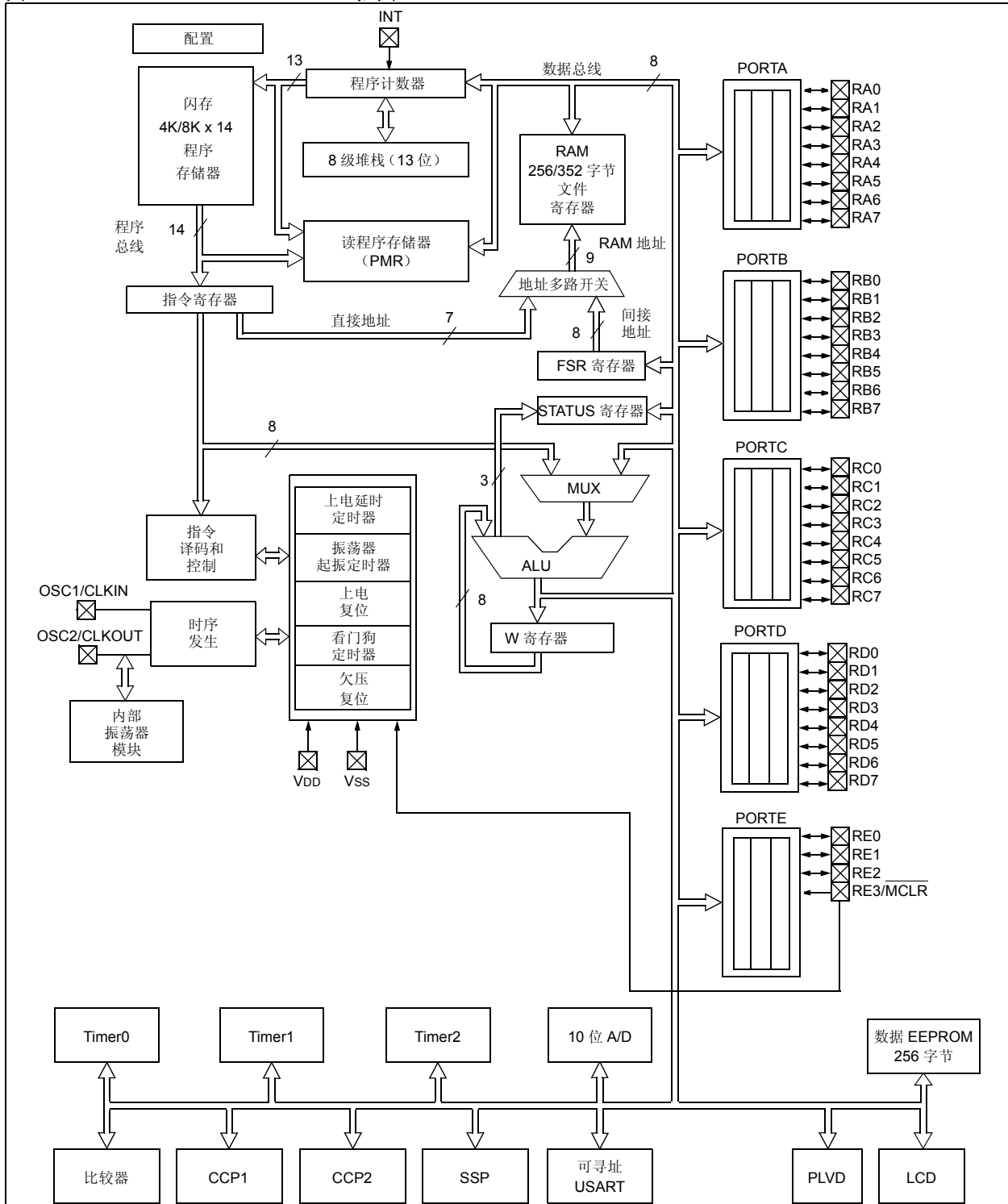
本数据手册涉及 PIC16F91X/946 系列的所有器件。器件有 28/40/44/64 引脚三类封装形式。图 1-1 给出了 PIC16F913/916 器件的框图，图 1-2 给出了 PIC16F914/917 器件的框图。图 1-3 给出了 PIC16F946 器件的框图，表 1-1 给出了其引脚配置说明。

图 1-1: PIC16F913/916 框图



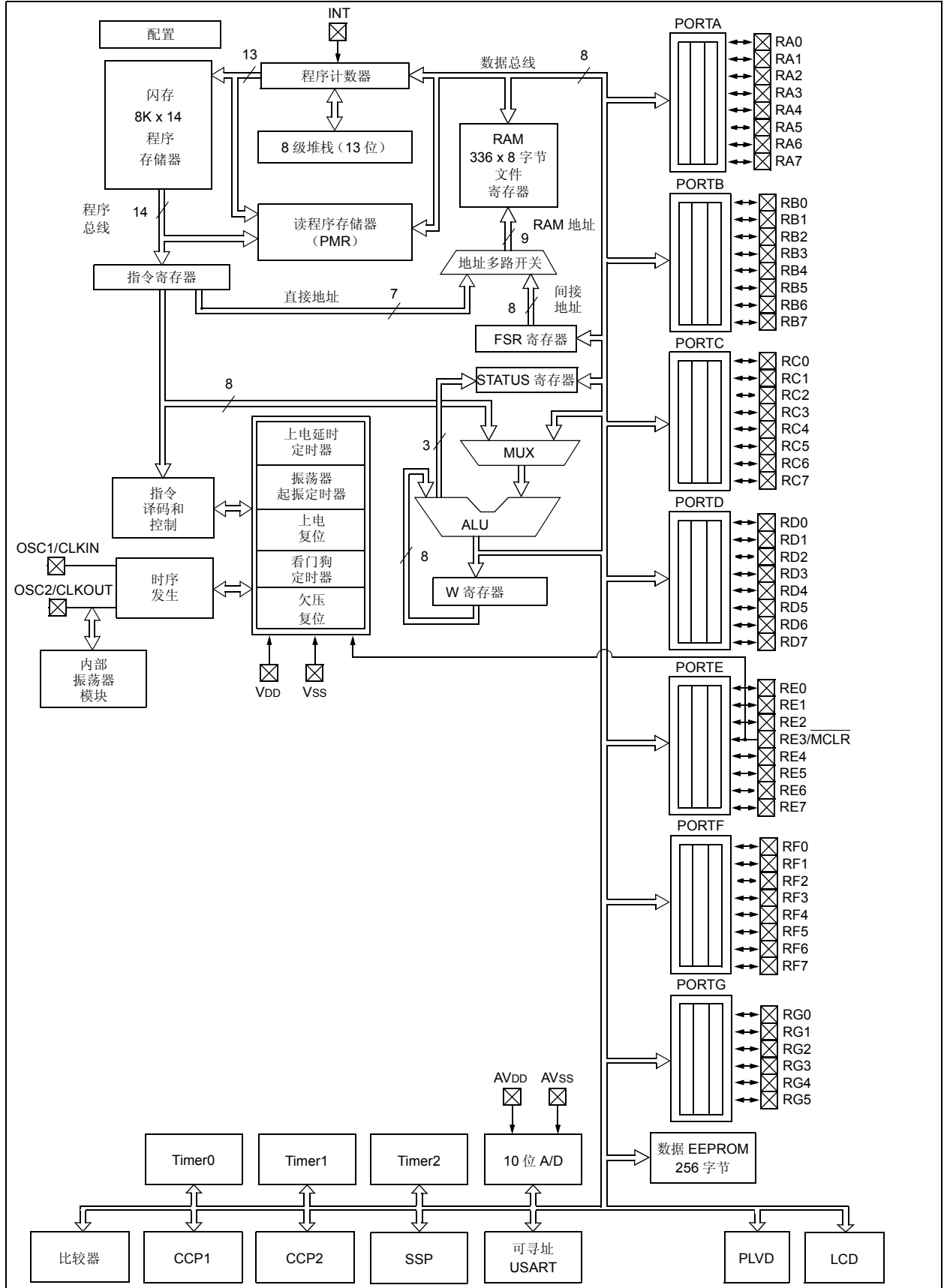
PIC16F913/914/916/917/946

图 1-2: PIC16F914/917 框图



PIC16F913/914/916/917/946

图 1-3: PIC16F946 框图



PIC16F913/914/916/917/946

表 1-1: PIC16F91X/946 引脚配置说明

名称	功能	输入类型	输出类型	说明
RA0/AN0/C1-/SEG12	RA0	TTL	CMOS	通用 I/O。
	AN0	AN	—	模拟输入通道 0。
	C1-	AN	—	比较器 1 反相输入。
	SEG12	—	AN	LCD 模拟输出。
RA1/AN1/C2-/SEG7	RA1	TTL	CMOS	通用 I/O。
	AN1	AN	—	模拟输入通道 1
	C2-	AN	—	比较器 2 反相输入。
	SEG7	—	AN	LCD 模拟输出。
RA2/AN2/C2+/VREF-/COM2	RA2	TTL	CMOS	通用 I/O。
	AN2	AN	—	模拟输入通道 2
	C2+	AN	—	比较器 2 同相输入。
	VREF-	AN	—	外部 A/D 参考电压 — 负电压。
	COM2	—	AN	LCD 模拟输出。
RA3/AN3/C1+/VREF+/COM3 ⁽¹⁾ /SEG15	RA3	TTL	CMOS	通用 I/O。
	AN3	AN	—	模拟输入通道 3。
	C1+	AN	—	比较器 1 同相输入。
	VREF+	AN	—	外部参考电压 — 正电压。
	COM3 ⁽¹⁾	—	AN	LCD 模拟输出。
RA4/C1OUT/T0CKI/SEG4	RA4	TTL	CMOS	通用 I/O。
	C1OUT	—	CMOS	比较器 1 输出。
	T0CKI	ST	—	Timer0 时钟输入。
	SEG4	—	AN	LCD 模拟输出。
RA5/AN4/C2OUT/SS/SEG5	RA5	TTL	CMOS	通用 I/O。
	AN4	AN	—	模拟输入通道 4。
	C2OUT	—	CMOS	比较器 2 输出。
	SS	TTL	—	从模式选择输入。
	SEG5	—	AN	LCD 模拟输出。
RA6/OSC2/CLKOUT/T1OSO	RA6	TTL	CMOS	通用 I/O。
	OSC2	—	XTAL	晶振 / 谐振器。
	CLKOUT	—	CMOS	Tosc/4 参考时钟。
	T1OSO	—	XTAL	Timer1 振荡器输出。
RA7/OSC1/CLKIN/T1OSI	RA7	TTL	CMOS	通用 I/O。
	OSC1	XTAL	—	晶振 / 谐振器。
	CLKIN	ST	—	时钟输入。
	T1OSI	XTAL	—	Timer1 振荡器输入。
RB0/INT/SEG0	RB0	TTL	CMOS	通用 I/O。可单独使其上拉功能。
	INT	ST	—	外部中断引脚。
	SEG0	—	AN	LCD 模拟输出。

图注: AN = 模拟输入或输出 CMOS = CMOS 兼容输入或输出 OD = 漏极开路
TTL = TTL 兼容输入 ST = CMOS 电平的施密特触发器输入 P = 电源
HV = 高电压 XTAL = 晶振

- 注 1: 对于 PIC16F913/916, COM3 在 RA3 上; 对于 PIC16F914/917 和 PIC16F946, COM3 在 RD0 上。
2: 仅 PIC16F914/917 和 PIC16F946 器件才有的引脚。
3: 仅 PIC16F946 才有的引脚。
4: I²C 施密特触发器输入有特定的输入电平。

PIC16F913/914/916/917/946

表 1-1: PIC16F91X/946 引脚配置说明 (续)

名称	功能	输入类型	输出类型	说明
RB1/SEG1	RB1	TTL	CMOS	通用 I/O。可单独使其上拉功能。
	SEG1	—	AN	LCD 模拟输出。
RB2/SEG2	RB2	TTL	CMOS	通用 I/O。可单独使其上拉功能。
	SEG2	—	AN	LCD 模拟输出。
RB3/SEG3	RB3	TTL	CMOS	通用 I/O。可单独使其上拉功能。
	SEG3	—	AN	LCD 模拟输出。
RB4/COM0	RB4	TTL	CMOS	通用 I/O。可单独控制电平变化中断。可单独使其上拉功能。
	COM0	—	AN	LCD 模拟输出。
RB5/COM1	RB5	TTL	CMOS	通用 I/O。可单独控制电平变化中断。可单独使其上拉功能。
	COM1	—	AN	LCD 模拟输出。
RB6/ICSPCLK/ICDCK/SEG14	RB6	TTL	CMOS	通用 I/O。可单独控制电平变化中断。可单独使其上拉功能。
	ICSPCLK	ST	—	ICSP™ 时钟。
	ICDCK	ST	—	ICD 时钟。
	SEG14	—	AN	LCD 模拟输出。
RB7/ICSPDAT/ICDDAT/SEG13	RB7	TTL	CMOS	通用 I/O。可单独控制电平变化中断。可单独使其上拉功能。
	ICSPDAT	ST	CMOS	ICSP 数据 I/O。
	ICDDAT	ST	CMOS	ICD 数据 I/O。
	SEG13	—	AN	LCD 模拟输出。
RC0/MLCD1	RC0	ST	CMOS	通用 I/O。
	VLCD1	AN	—	LCD 模拟输入。
RC1/MLCD2	RC1	ST	CMOS	通用 I/O。
	VLCD2	AN	—	LCD 模拟输入。
RC2/MLCD3	RC2	ST	CMOS	通用 I/O。
	VLCD3	AN	—	LCD 模拟输入。
RC3/SEG6	RC3	ST	CMOS	通用 I/O。
	SEG6	—	AN	LCD 模拟输出。
RC4/T1G/SDO/SEG11	RC4	ST	CMOS	通用 I/O。
	T1G	ST	—	Timer1 门控信号输入。
	SDO	—	CMOS	串行数据输出。
	SEG11	—	AN	LCD 模拟输出。
RC5/T1CKI/CCP1/SEG10	RC5	ST	CMOS	通用 I/O。
	T1CKI	ST	—	Timer1 时钟输入。
	CCP1	ST	CMOS	捕捉 1 输入 / 比较 1 输出 / PWM 1 输出。
	SEG10	—	AN	LCD 模拟输出。

图注: AN = 模拟输入或输出 CMOS = CMOS 兼容输入或输出 OD = 漏极开路
TTL = TTL 兼容输入 ST = CMOS 电平的施密特触发器输入 P = 电源
HV = 高电压 XTAL = 晶振

- 注 1: 对于 PIC16F913/916, COM3 在 RA3 上; 对于 PIC16F914/917 和 PIC16F946, COM3 在 RD0 上。
2: 仅 PIC16F914/917 和 PIC16F946 器件才有的引脚。
3: 仅 PIC16F946 才有的引脚。
4: I²C 施密特触发器输入有特定的输入电平。

PIC16F913/914/916/917/946

表 1-1: PIC16F91X/946 引脚配置说明 (续)

名称	功能	输入类型	输出类型	说明
RC6/TX/CK/SCK/SCL/SEG9	RC6	ST	CMOS	通用 I/O。
	TX	—	CMOS	USART 异步串行发送。
	CK	ST	CMOS	USART 同步串行时钟。
	SCK	ST	CMOS	SPI 时钟。
	SCL	ST ⁽⁴⁾	OD	I ² C™ 时钟。
	SEG9	—	AN	LCD 模拟输出。
RC7/RX/DT/SDI/SDA/SEG8	RC7	ST	CMOS	通用 I/O。
	RX	ST	—	USART 异步串行接收。
	DT	ST	CMOS	USART 同步串行数据。
	SDI	ST	CMOS	SPI 数据输入。
	SDA	ST ⁽⁴⁾	OD	I ² C™ 数据。
	SEG8	—	AN	LCD 模拟输出。
RD0/COM3 ^(1, 2)	RD0	ST	CMOS	通用 I/O。
	COM3	—	AN	LCD 模拟输出。
RD1 ⁽²⁾	RD1	ST	CMOS	通用 I/O。
RD2/CCP2 ⁽²⁾	RD2	ST	CMOS	通用 I/O。
	CCP2	ST	CMOS	捕捉 2 输入 / 比较 2 输出 / PWM 2 输出。
RD3/SEG16 ⁽²⁾	RD3	ST	CMOS	通用 I/O。
	SEG16	—	AN	LCD 模拟输出。
RD4/SEG17 ⁽²⁾	RD4	ST	CMOS	通用 I/O。
	SEG17	—	AN	LCD 模拟输出。
RD5/SEG18 ⁽²⁾	RD5	ST	CMOS	通用 I/O。
	SEG18	—	AN	LCD 模拟输出。
RD6/SEG19 ⁽²⁾	RD6	ST	CMOS	通用 I/O。
	SEG19	—	AN	LCD 模拟输出。
RD7/SEG20 ⁽²⁾	RD7	ST	CMOS	通用 I/O。
	SEG20	—	AN	LCD 模拟输出。
RE0/AN5/SEG21 ⁽²⁾	RE0	ST	CMOS	通用 I/O。
	AN5	AN	—	模拟输入通道 5。
	SEG21	—	AN	LCD 模拟输出。
RE1/AN6/SEG22 ⁽²⁾	RE1	ST	CMOS	通用 I/O。
	AN6	AN	—	模拟输入通道 6。
	SEG22	—	AN	LCD 模拟输出。
RE2/AN7/SEG23 ⁽²⁾	RE2	ST	CMOS	通用 I/O。
	AN7	AN	—	模拟输入通道 7。
	SEG23	—	AN	LCD 模拟输出。
RE3/MCLR/VPP	RE3	ST	—	仅数字输入。
	MCLR	ST	—	带内部上拉的主复位。
	VPP	HV	—	编程电压。

图注: AN = 模拟输入或输出 CMOS = CMOS 兼容输入或输出 OD = 漏极开路
TTL = TTL 兼容输入 ST = CMOS 电平的施密特触发器输入 P = 电源
HV = 高电压 XTAL = 晶振

- 注 1: 对于 PIC16F913/916, COM3 在 RA3 上; 对于 PIC16F914/917 和 PIC16F946, COM3 在 RD0 上。
2: 仅 PIC16F914/917 和 PIC16F946 器件才有的引脚。
3: 仅 PIC16F946 才有的引脚。
4: I²C 施密特触发器输入有特定的输入电平。

PIC16F913/914/916/917/946

表 1-1: PIC16F91X/946 引脚配置说明 (续)

名称	功能	输入类型	输出类型	说明
RE4/SEG24 ⁽³⁾	RE4	ST	CMOS	通用 I/O。
	SEG24	—	AN	LCD 模拟输出。
RE5/SEG25 ⁽³⁾	RE5	ST	CMOS	通用 I/O。
	SEG25	—	AN	LCD 模拟输出。
RE6/SEG26 ⁽³⁾	RE6	ST	CMOS	通用 I/O。
	SEG26	—	AN	LCD 模拟输出。
RE7/SEG27 ⁽³⁾	RE7	ST	CMOS	通用 I/O。
	SEG27	—	AN	LCD 模拟输出。
RF0/SEG32 ⁽³⁾	RF0	ST	CMOS	通用 I/O。
	SEG32	—	AN	LCD 模拟输出。
RF1/SEG33 ⁽³⁾	RF1	ST	CMOS	通用 I/O。
	SEG33	—	AN	LCD 模拟输出。
RF2/SEG34 ⁽³⁾	RF2	ST	CMOS	通用 I/O。
	SEG34	—	AN	LCD 模拟输出。
RF3/SEG35 ⁽³⁾	RF3	ST	CMOS	通用 I/O。
	SEG35	—	AN	LCD 模拟输出。
RF4/SEG28 ⁽³⁾	RF4	ST	CMOS	通用 I/O。
	SEG28	—	AN	LCD 模拟输出。
RF5/SEG29 ⁽³⁾	RF5	ST	CMOS	通用 I/O。
	SEG29	—	AN	LCD 模拟输出。
RF6/SEG30 ⁽³⁾	RF6	ST	CMOS	通用 I/O。
	SEG30	—	AN	LCD 模拟输出。
RF7/SEG31 ⁽³⁾	RF7	ST	CMOS	通用 I/O。
	SEG31	—	AN	LCD 模拟输出。
RG0/SEG36 ⁽³⁾	RG0	ST	CMOS	通用 I/O。
	SEG36	—	AN	LCD 模拟输出。
RG1/SEG37 ⁽³⁾	RG1	ST	CMOS	通用 I/O。
	SEG37	—	AN	LCD 模拟输出。
RG2/SEG38 ⁽³⁾	RG2	ST	CMOS	通用 I/O。
	SEG38	—	AN	LCD 模拟输出。
RG3/SEG39 ⁽³⁾	RG3	ST	CMOS	通用 I/O。
	SEG39	—	AN	LCD 模拟输出。
RG4/SEG40 ⁽³⁾	RG4	ST	CMOS	通用 I/O。
	SEG10	—	AN	LCD 模拟输出。
RG5/SEG41 ⁽³⁾	RG5	ST	CMOS	通用 I/O。
	SEG41	—	AN	LCD 模拟输出。
AVDD ⁽³⁾	AVDD	P	—	单片机模拟电源。
AVSS ⁽³⁾	AVSS	P	—	单片机模拟接地参考点。
VDD	VDD	P	—	单片机电源。

图注: AN = 模拟输入或输出 CMOS = CMOS 兼容输入或输出 OD = 漏极开路
TTL = TTL 兼容输入 ST = CMOS 电平的施密特触发器输入 P = 电源
HV = 高电压 XTAL = 晶振

- 注 1: 对于 PIC16F913/916, COM3 在 RA3 上; 对于 PIC16F914/917 和 PIC16F946, COM3 在 RD0 上。
2: 仅 PIC16F914/917 和 PIC16F946 器件才有的引脚。
3: 仅 PIC16F946 才有的引脚。
4: I²C 施密特触发器输入有特定的输入电平。

PIC16F913/914/916/917/946

表 1-1: PIC16F91X/946 引脚配置说明 (续)

名称	功能	输入类型	输出类型	说明
VSS	VSS	P	—	单片机接地参考点。

图注: AN = 模拟输入或输出 CMOS = CMOS 兼容输入或输出 OD = 漏极开路
TTL = TTL 兼容输入 ST = CMOS 电平的施密特触发器输入 P = 电源
HV = 高电压 XTAL = 晶振

- 注 1:** 对于 PIC16F913/916, COM3 在 RA3 上; 对于 PIC16F914/917 和 PIC16F946, COM3 在 RD0 上。
2: 仅 PIC16F914/917 和 PIC16F946 器件才有的引脚。
3: 仅 PIC16F946 才有的引脚。
4: I²C 施密特触发器输入有特定的输入电平。

PIC16F913/914/916/917/946

2.0 存储器构成

2.1 程序存储器构成

PIC16F91X/946 系列单片机具有 13 位程序计数器，可以对 PIC16F913/914 器件的 4K x 14 的程序存储器空间（地址为 0000h-0FFFh）和 PIC16F916/917 和 PIC16F946 器件的 8K x 14 的程序存储器空间（地址为 0000h-1FFFh）进行寻址。访问 PIC16F913 和 PIC16F914 器件存储边界外的单元将导致实际访问存储器的第一个 4K x 14 存储空间。复位向量地址为 0000h，中断向量地址为 0004h。

图 2-1: PIC16F913/914 器件的程序存储器映射和堆栈

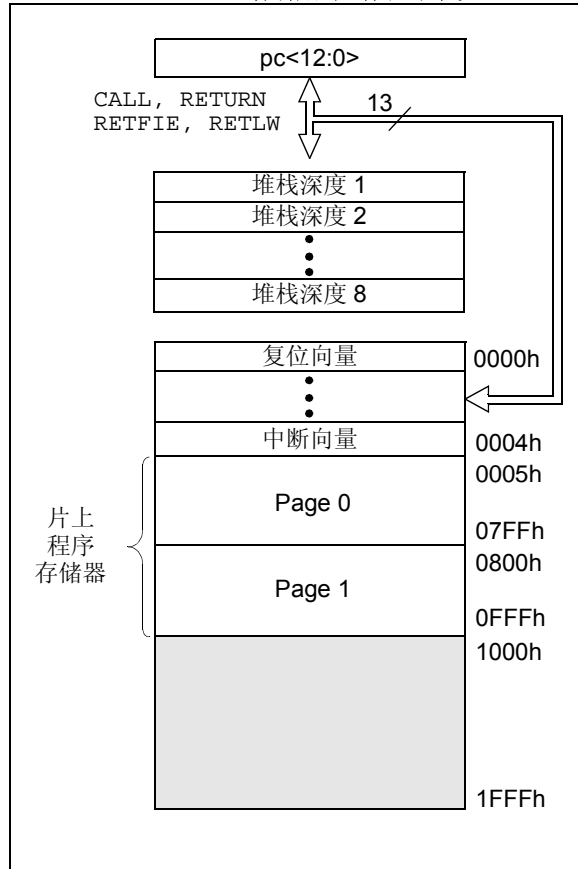
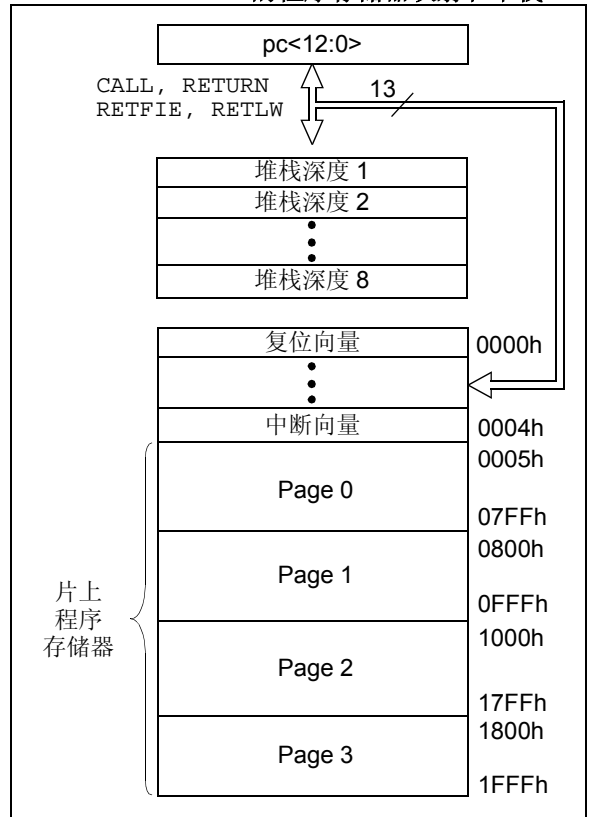


图 2-2: PIC16F916/917/PIC16F946 的程序存储器映射和堆栈



PIC16F913/914/916/917/946

2.2 数据存储器构成

数据存储器被分为若干存储区，其中包含通用寄存器（General Purpose Register, GPR）和特殊功能寄存器（Special Function Register, SFR）。RP0 和 RP1 位为存储区选择位。

RP1	RP0	
0	0	→ 选择 Bank 0
0	1	→ 选择 Bank 1
1	0	→ 选择 Bank 2
1	1	→ 选择 Bank 3

每个存储区扩展到地址 7Fh（128 字节）。每个存储区中地址较低的单元被保留给特殊功能寄存器。在特殊功能寄存器上方是通用寄存器，它们以静态 RAM 的方式实现。所有实现的存储区均包含特殊功能寄存器。某些经常使用的特殊功能寄存器还会从一个存储区映射到另一个存储区，从而可减少代码开销和加快访问速度。

2.2.1 通用文件寄存器

在 PIC16F913/914 中通用寄存器是按 256 x 8 的形式实现的，在 PIC16F916/917 器件中是 352 x 8，而在 PIC16F946 中则是 336 x 8。可直接访问每个寄存器或通过指针寄存器（File Select Register, FSR）间接访问每个存储器（见第 2.5 节“间接寻址、INDF 和 FSR 寄存器”）。

2.2.2 特殊功能寄存器

特殊功能寄存器是 CPU 和外设模块用来控制所需的器件操作的寄存器（见表 2-1、2-2、2-3 和 2-4）。这些寄存器都为静态 RAM。

它们可被分成两类：内核与外设。本章仅讲述与“内核”有关的特殊功能寄存器。那些与外设功能部件的操作有关的特殊功能寄存器将在相应的外设功能部件章节中讲述。

PIC16F913/914/916/917/946

图 2-3: PIC16F913/916 特殊功能寄存器

文件寄存器地址	文件寄存器地址	文件寄存器地址	文件寄存器地址
间接地址 ⁽¹⁾ 00h	间接地址 ⁽¹⁾ 80h	间接地址 ⁽¹⁾ 100h	间接地址 ⁽¹⁾ 180h
TMR0 01h	OPTION_REG 81h	TMR0 101h	OPTION_REG 181h
PCL 02h	PCL 82h	PCL 102h	PCL 182h
STATUS 03h	STATUS 83h	STATUS 103h	STATUS 183h
FSR 04h	FSR 84h	FSR 104h	FSR 184h
PORTA 05h	TRISA 85h	WDTCON 105h	185h
PORTB 06h	TRISB 86h	PORTB 106h	TRISB 186h
PORTC 07h	TRISC 87h	LCDCON 107h	187h
08h	88h	LCDDPS 108h	188h
PORTE 09h	TRISE 89h	LVDCON 109h	189h
PCLATH 0Ah	PCLATH 8Ah	PCLATH 10Ah	PCLATH 18Ah
INTCON 0Bh	INTCON 8Bh	INTCON 10Bh	INTCON 18Bh
PIR1 0Ch	PIE1 8Ch	EEDATL 10Ch	EECON1 18Ch
PIR2 0Dh	PIE2 8Dh	EEADRL 10Dh	EECON2 ⁽¹⁾ 18Dh
TMR1L 0Eh	PCON 8Eh	EEDATH 10Eh	保留 18Eh
TMR1H 0Fh	OSCCON 8Fh	EEADRH 10Fh	保留 18Fh
T1CON 10h	OSCTUNE 90h	LCDDATA0 110h	190h
TMR2 11h	ANSEL 91h	LCDDATA1 111h	
T2CON 12h	PR2 92h	112h	
SSPBUF 13h	SSPADD 93h	LCDDATA3 113h	
SSPCON 14h	SSPSTAT 94h	LCDDATA4 114h	
CCPR1L 15h	WPUB 95h	115h	
CCPR1H 16h	IOCB 96h	LCDDATA6 116h	
CCP1CON 17h	CMCON1 97h	LCDDATA7 117h	
RCSTA 18h	TXSTA 98h	118h	
TXREG 19h	SPBRG 99h	LCDDATA9 119h	
RCREG 1Ah	9Ah	LCDDATA10 11Ah	
1Bh	9Bh	11Bh	
1Ch	CMCON0 9Ch	LCDSE0 11Ch	
1Dh	VRCON 9Dh	LCDSE1 11Dh	
ADRESH 1Eh	ADRESL 9Eh	11Eh	
ADCON0 1Fh	ADCON1 9Fh	11Fh	
20h	A0h	120h	
通用寄存器 96 字节	通用寄存器 80 字节	通用寄存器 80 字节	通用寄存器 ⁽²⁾ 96 字节
快速操作存储区 70h-7Fh	快速操作存储区 70h-7Fh	快速操作存储区 70h-7Fh	快速操作存储区 70h-7Fh
Bank 0	Bank 1	Bank 2	Bank 3
EFh	EFh	16Fh	1EFh
F0h	F0h	170h	1F0h
FFh	FFh	17Fh	1FFh

■ 未实现的数据存储单元，读为 0。

注 1: 这不是物理寄存器。
注 2: 在 PIC16F913 器件上未实现的数据存储单元，读为 0。

PIC16F913/914/916/917/946

图 2-4: PIC16F914/917 特殊功能寄存器

文件寄存器地址	文件寄存器地址	文件寄存器地址	文件寄存器地址
间接地址 (1) 00h	间接地址 (1) 80h	间接地址 (1) 100h	间接地址 (1) 180h
TMR0 01h	OPTION_REG 81h	TMR0 101h	OPTION_REG 181h
PCL 02h	PCL 82h	PCL 102h	PCL 182h
STATUS 03h	STATUS 83h	STATUS 103h	STATUS 183h
FSR 04h	FSR 84h	FSR 104h	FSR 184h
PORTA 05h	TRISA 85h	WDTCON 105h	185h
PORTB 06h	TRISB 86h	PORTB 106h	TRISB 186h
PORTC 07h	TRISC 87h	LCDCON 107h	187h
PORTD 08h	TRISD 88h	LCDPS 108h	188h
PORTE 09h	TRISE 89h	LVDCON 109h	189h
PCLATH 0Ah	PCLATH 8Ah	PCLATH 10Ah	PCLATH 18Ah
INTCON 0Bh	INTCON 8Bh	INTCON 10Bh	INTCON 18Bh
PIR1 0Ch	PIE1 8Ch	EEDATL 10Ch	EECON1 18Ch
PIR2 0Dh	PIE2 8Dh	EEADRL 10Dh	EECON2(1) 18Dh
TMR1L 0Eh	PCON 8Eh	EEDATH 10Eh	保留 18Eh
TMR1H 0Fh	OSCCON 8Fh	EEADRH 10Fh	保留 18Fh
T1CON 10h	OSCTUNE 90h	LCDDATA0 110h	通用寄存器 (2) 96 字节
TMR2 11h	ANSEL 91h	LCDDATA1 111h	
T2CON 12h	PR2 92h	LCDDATA2 112h	
SSPBUF 13h	SSPADD 93h	LCDDATA3 113h	
SSPCON 14h	SSPSTAT 94h	LCDDATA4 114h	
CCPR1L 15h	WPUB 95h	LCDDATA5 115h	
CCPR1H 16h	IOCB 96h	LCDDATA6 116h	
CCP1CON 17h	CMCON1 97h	LCDDATA7 117h	
RCSTA 18h	TXSTA 98h	LCDDATA8 118h	
TXREG 19h	SPBRG 99h	LCDDATA9 119h	
RCREG 1Ah	9Ah	LCDDATA10 11Ah	
CCPR2L 1Bh	9Bh	LCDDATA11 11Bh	
CCPR2H 1Ch	CMCON0 9Ch	LCDSE0 11Ch	
CCP2CON 1Dh	VRCON 9Dh	LCDSE1 11Dh	
ADRESH 1Eh	ADRESL 9Eh	LCDSE2 11Eh	
ADCON0 1Fh	ADCON1 9Fh	11Fh	
20h	A0h	120h	
通用寄存器 96 字节	通用寄存器 80 字节	通用寄存器 80 字节	快速操作存储区 70h-7Fh
7Fh	EFh	16Fh	1EFh
Bank 0	Bank 1	Bank 2	Bank 3
快速操作存储区 70h-7Fh	快速操作存储区 70h-7Fh	快速操作存储区 70h-7Fh	快速操作存储区 70h-7Fh
F0h	F0h	170h	1F0h
FFh	FFh	17Fh	1FFh

■ 未实现的数据存储单元，读为 0。

注 1: 这不是物理寄存器。
2: 在 PIC16F914 器件上未实现的数据存储单元，读为 0。

PIC16F913/914/916/917/946

图 2-5: PIC16F946 特殊功能寄存器

文件寄存器地址	文件寄存器地址	文件寄存器地址	文件寄存器地址
间接地址 (1) 00h	间接地址 (1) 80h	间接地址 (1) 100h	间接地址 (1) 180h
TMR0 01h	OPTION_REG 81h	TMR0 101h	OPTION_REG 181h
PCL 02h	PCL 82h	PCL 102h	PCL 182h
STATUS 03h	STATUS 83h	STATUS 103h	STATUS 183h
FSR 04h	FSR 84h	FSR 104h	FSR 184h
PORTA 05h	TRISA 85h	WDTCON 105h	TRISF 185h
PORTB 06h	TRISB 86h	PORTB 106h	TRISB 186h
PORTC 07h	TRISC 87h	LCDCON 107h	TRISG 187h
PORTD 08h	TRISD 88h	LCDDPS 108h	PORTF 188h
PORTE 09h	TRISE 89h	LVDCON 109h	PORTG 189h
PCLATH 0Ah	PCLATH 8Ah	PCLATH 10Ah	PCLATH 18Ah
INTCON 0Bh	INTCON 8Bh	INTCON 10Bh	INTCON 18Bh
PIR1 0Ch	PIE1 8Ch	EEDATL 10Ch	EECON1 18Ch
PIR2 0Dh	PIE2 8Dh	EEADRL 10Dh	EECON2 ⁽¹⁾ 18Dh
TMR1L 0Eh	PCON 8Eh	EEDATH 10Eh	保留 18Eh
TMR1H 0Fh	OSCCON 8Fh	EEADRH 10Fh	保留 18Fh
T1CON 10h	OSCTUNE 90h	LCDDATA0 110h	LCDDATA12 190h
TMR2 11h	ANSEL 91h	LCDDATA1 111h	LCDDATA13 191h
T2CON 12h	PR2 92h	LCDDATA2 112h	LCDDATA14 192h
SSPBUF 13h	SSPADD 93h	LCDDATA3 113h	LCDDATA15 193h
SSPCON 14h	SSPSTAT 94h	LCDDATA4 114h	LCDDATA16 194h
CCPR1L 15h	WPUB 95h	LCDDATA5 115h	LCDDATA17 195h
CCPR1H 16h	IOCB 96h	LCDDATA6 116h	LCDDATA18 196h
CCP1CON 17h	CMCON1 97h	LCDDATA7 117h	LCDDATA19 197h
RCSTA 18h	TXSTA 98h	LCDDATA8 118h	LCDDATA20 198h
TXREG 19h	SPBRG 99h	LCDDATA9 119h	LCDDATA21 199h
RCREG 1Ah		LCDDATA10 11Ah	LCDDATA22 19Ah
CCPR2L 1Bh		LCDDATA11 11Bh	LCDDATA23 19Bh
CCPR2H 1Ch	CMCON0 9Ch	LCDSE0 11Ch	LCDSE3 19Ch
CCP2CON 1Dh	VRCON 9Dh	LCDSE1 11Dh	LCDSE4 19Dh
ADRESH 1Eh	ADRESL 9Eh	LCDSE2 11Eh	LCDSE5 19Eh
ADCON0 1Fh	ADCON1 9Fh		
通用寄存器 96 字节	通用寄存器 80 字节	通用寄存器 80 字节	通用寄存器 80 字节
Bank 0	Bank 1	Bank 2	Bank 3
7Fh	快速操作存储区 70h-7Fh	快速操作存储区 70h-7Fh	快速操作存储区 70h-7Fh
	EFh F0h FFh	16Fh 170h 17Fh	1EFh 1F0h 1FFh

■ 未实现的数据存储单元，读为 0。

注 1: 这不是物理寄存器。

PIC16F913/914/916/917/946

表 2-1: PIC16F91X/946 BANK 0 内的特殊功能寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所在页
Bank 0											
00h	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元（非物理寄存器）								xxxx xxxx	41,226
01h	TMR0	Timer0 模块寄存器								xxxx xxxx	99,226
02h	PCL	程序计数器（PC）的低字节								0000 0000	40,226
03h	STATUS	IRP	RP1	RP0	TO	PD	Z	DC	C	0001 1xxx	32,226
04h	FSR	间接数据存储器地址指针								xxxx xxxx	41,226
05h	PORTA	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	xxxx xxxx	44,226
06h	PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	54,226
07h	PORTC	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	xxxx xxxx	62,226
08h	PORTD ⁽²⁾	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	xxxx xxxx	71,226
09h	PORTE	RE7 ⁽³⁾	RE6 ⁽³⁾	RE5 ⁽³⁾	RE4 ⁽³⁾	RE3	RE2 ⁽²⁾	RE1 ⁽²⁾	RE0 ⁽²⁾	xxxx xxxx	76,226
0Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器				---	0000	40,226
0Bh	INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	34,226
0Ch	PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	37,226
0Dh	PIR2	OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF ⁽²⁾	0000 -0-0	38,226
0Eh	TMR1L	16 位 TMR1 低字节的保持寄存器								xxxx xxxx	102,226
0Fh	TMR1H	16 位 TMR1 高字节的保持寄存器								xxxx xxxx	102,226
10h	T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	0000 0000	105,226
11h	TMR2	Timer2 模块寄存器								0000 0000	107,226
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	108,226
13h	SSPBUF	同步串行端口接收缓冲器 / 发送寄存器								xxxx xxxx	196,226
14h	SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	195,226
15h	CCPR1L	捕捉 / 比较 / PWM 寄存器 1（LSB）								xxxx xxxx	213,226
16h	CCPR1H	捕捉 / 比较 / PWM 寄存器 1（MSB）								xxxx xxxx	213,226
17h	CCP1CON	—	—	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	212,226
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	131,226
19h	TXREG	USART 发送数据寄存器								0000 0000	130,226
1Ah	RCREG	USART 接收数据寄存器								0000 0000	128,227
1Bh ⁽²⁾	CCPR2L	捕捉 / 比较 / PWM 寄存器 2（LSB）								xxxx xxxx	213,227
1Ch ⁽²⁾	CCPR2H	捕捉 / 比较 / PWM 寄存器 2（MSB）								xxxx xxxx	213,227
1Dh ⁽²⁾	CCP2CON	—	—	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	212,227
1Eh	ADRESH	A/D 结果寄存器高字节								xxxx xxxx	182,227
1Fh	ADCON0	ADFM	VCFG1	VCFG0	CHS2	CHS1	CHS0	GO/DONE	ADON	0000 0000	180,227

图注: — = 未实现单元（读为 0），u = 不变，x = 未知，q = 取值根据条件而定，阴影单元 = 未实现

- 注
- 其他（非上电）复位包括正常工作期间的 MCLR 复位和看门狗定时器复位。
 - 仅在 PIC16F914/917 和 PIC16F946 器件上可用，而在 PIC16F913/916 器件上强制为 0。
 - 仅在 PIC16F946 器件上可用，而在 PIC16F91X 器件上强制为 0。

PIC16F913/914/916/917/946

表 2-2: PIC16F91X/946 BANK 1 内的特殊功能寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所在页
Bank 1											
80h	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元 (非物理寄存器)								xxxx xxxx	41,226
81h	OPTION_REG	RBPV	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	33,227
82h	PCL	程序计数器 (PC) 的低字节								0000 0000	40,226
83h	STATUS	IRP	RP1	RP0	TO	PD	Z	DC	C	0001 1xxx	32,226
84h	FSR	间接数据存储器地址指针								xxxx xxxx	41,226
85h	TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	44,227
86h	TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	54,227
87h	TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	62,227
88h	TRISD ⁽³⁾	TRISD7	TRISD6	TRISD5	TRISD4	TRISD3	TRISD2	TRISD1	TRISD0	1111 1111	71,227
89h	TRISE	TRISE7 ⁽²⁾	TRISE6 ⁽²⁾	TRISE5 ⁽²⁾	TRISE4 ⁽²⁾	TRISE3 ⁽⁵⁾	TRISE2 ⁽³⁾	TRISE1 ⁽³⁾	TRISE0 ⁽³⁾	1111 1111	76,227
8Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---0 0000	40,226
8Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	34,226
8Ch	PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	35,227
8Dh	PIE2	OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE ⁽³⁾	0000 -0-0	36,227
8Eh	PCON	—	—	—	SBOREN	—	—	POR	BOR	---1 --qq	39,227
8Fh	OSCCON	—	IRCF2	IRCF1	IRCF0	OSTS ⁽⁴⁾	HTS	LTS	SCS	-110 q000	88,227
90h	OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	92,227
91h	ANSEL	ANS7 ⁽³⁾	ANS6 ⁽³⁾	ANS5 ⁽³⁾	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	43,227
92h	PR2	Timer2 周期寄存器								1111 1111	107,227
93h	SSPADD	同步串行端口 (I ² C 模式) 地址寄存器								0000 0000	202,227
94h	SSPSTAT	SMP	CKE	D/A	P	S	R/W	UA	BF	0000 0000	194,227
95h	WPUB	WPUB7	WPUB6	WPUB5	WPUB4	WPUB3	WPUB2	WPUB1	WPUB0	1111 1111	55,227
96h	IOCB	IOCB7	IOCB6	IOCB5	IOCB4	—	—	—	—	0000 ----	54,227
97h	CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	117,227
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	130,227
99h	SPBRG	SPBRG7	SPBRG6	SPBRG5	SPBRG4	SPBRG3	SPBRG2	SPBRG1	SPBRG0	0000 0000	132,227
9Ah	—	未实现								—	—
9Bh	—	未实现								—	—
9Ch	CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	116,227
9Dh	VRCON	VREN	—	VRR	—	VR3	VR2	VR1	VR0	0-0- 0000	118,227
9Eh	ADRESL	A/D 结果寄存器低字节								xxxx xxxx	182,227
9Fh	ADCON1	—	ADCS2	ADCS1	ADCS0	—	—	—	—	-000 ----	181,227

图注: -- 未实现单元 (读为 0), u = 不变, x = 未知, q = 取值根据条件而定, 阴影单元 = 未实现

- 注
- 1: 其他 (非上电) 复位包括正常工作期间的 MCLR 复位和看门狗定时器复位。
 - 2: 仅在 PIC16F946 器件上可用, 而在 PIC16F91X 器件上强制为 0。
 - 3: 仅在 PIC16F914/917 和 PIC16F946 器件上可用, 而在 PIC16F913/916 器件上强制为 0。
 - 4: OSTS 位的值取决于器件配置字 (CONFIG) 的值。请参见第 4.2 节“振荡器控制”。
 - 5: 只读位; TRISE3 始终为 1。

PIC16F913/914/916/917/946

表 2-3: PIC16F91X/946 BANK 2 内的特殊功能寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所在页
Bank 2											
100h	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元（非物理寄存器）								xxxx xxxx	41,226
101h	TMR0	Timer0 模块寄存器								xxxx xxxx	99,226
102h	PCL	程序计数器（PC）的低字节								0000 0000	40,226
103h	STATUS	IRP	RP1	RP0	TO	PD	Z	DC	C	0001 1xxx	32,226
104h	FSR	间接数据存储器地址指针								xxxx xxxx	41,226
105h	WDTCN	—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN	---0 1000	235,227
106h	PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	54,226
107h	LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	145,227
108h	LCDPS	WFT	BIASMD	LCD A	WA	LP3	LP2	LP1	LP0	0000 0000	146,227
109h	LVDCON	—	—	IRVST	LV DEN	—	LV DL2	LV DL1	LV DL0	--00 -100	145,228
10Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---0 0000	40,226
10Bh	INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	34,226
10Ch	EEDATL	EEDATL7	EEDATL6	EEDATL5	EEDATL4	EEDATL3	EEDATL2	EEDATL1	EEDATL0	0000 0000	188,228
10Dh	EEADRL	EEADRL7	EEADRL6	EEADRL5	EEADRL4	EEADRL3	EEADRL2	EEADRL1	EEADRL0	0000 0000	188,228
10Eh	EEDATH	—	—	EEDATH5	EEDATH4	EEDATH3	EEDATH2	EEDATH1	EEDATH0	--00 0000	188,228
10Fh	EEADRH	—	—	—	EEADRH4	EEADRH3	EEADRH2	EEADRH1	EEADRH0	---0 0000	188,228
110h	LCDDATA0	SEG7 COM0	SEG6 COM0	SEG5 COM0	SEG4 COM0	SEG3 COM0	SEG2 COM0	SEG1 COM0	SEG0 COM0	xxxx xxxx	147,228
111h	LCDDATA1	SEG15 COM0	SEG14 COM0	SEG13 COM0	SEG12 COM0	SEG11 COM0	SEG10 COM0	SEG9 COM0	SEG8 COM0	xxxx xxxx	147,228
112h	LCDDATA2 ⁽²⁾	SEG23 COM0	SEG22 COM0	SEG21 COM0	SEG20 COM0	SEG19 COM0	SEG18 COM0	SEG17 COM0	SEG16 COM0	xxxx xxxx	147,228
113h	LCDDATA3	SEG7 COM1	SEG6 COM1	SEG5 COM1	SEG4 COM1	SEG3 COM1	SEG2 COM1	SEG1 COM1	SEG0 COM1	xxxx xxxx	147,228
114h	LCDDATA4	SEG15 COM1	SEG14 COM1	SEG13 COM1	SEG12 COM1	SEG11 COM1	SEG10 COM1	SEG9 COM1	SEG8 COM1	xxxx xxxx	147,228
115h	LCDDATA5 ⁽²⁾	SEG23 COM1	SEG22 COM1	SEG21 COM1	SEG20 COM1	SEG19 COM1	SEG18 COM1	SEG17 COM1	SEG16 COM1	xxxx xxxx	147,228
116h	LCDDATA6	SEG7 COM2	SEG6 COM2	SEG5 COM2	SEG4 COM2	SEG3 COM2	SEG2 COM2	SEG1 COM2	SEG0 COM2	xxxx xxxx	147,228
117h	LCDDATA7	SEG15 COM2	SEG14 COM2	SEG13 COM2	SEG12 COM2	SEG11 COM2	SEG10 COM2	SEG9 COM2	SEG8 COM2	xxxx xxxx	147,228
118h	LCDDATA8 ⁽²⁾	SEG23 COM2	SEG22 COM2	SEG21 COM2	SEG20 COM2	SEG19 COM2	SEG18 COM2	SEG17 COM2	SEG16 COM2	xxxx xxxx	147,228
119h	LCDDATA9	SEG7 COM3	SEG6 COM3	SEG5 COM3	SEG4 COM3	SEG3 COM3	SEG2 COM3	SEG1 COM3	SEG0 COM3	xxxx xxxx	147,228
11Ah	LCDDATA10	SEG15 COM3	SEG14 COM3	SEG13 COM3	SEG12 COM3	SEG11 COM3	SEG10 COM3	SEG9 COM3	SEG8 COM3	xxxx xxxx	147,228
11Bh	LCDDATA11 ⁽²⁾	SEG23 COM3	SEG22 COM3	SEG21 COM3	SEG20 COM3	SEG19 COM3	SEG18 COM3	SEG17 COM3	SEG16 COM3	xxxx xxxx	147,228
11Ch	LCDSE0 ⁽³⁾	SE7	SE6	SE5	SE4	SE3	SE2	SE1	SE0	0000 0000	147,228
11Dh	LCDSE1 ⁽³⁾	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	147,228
11Eh	LCDSE2 ^(2,3)	SE23	SE22	SE21	SE20	SE19	SE18	SE17	SE16	0000 0000	147,228
11Fh	—	未实现								—	—

图注: — = 未实现单元（读为 0），u = 不变，x = 未知，q = 取值根据条件而定，阴影单元 = 未实现

- 注
- 1: 其他（非上电）复位包括正常工作期间的 MCLR 复位和看门狗定时器复位。
 - 2: 仅在 PIC16F914/917 和 PIC16F946 器件上可用。
 - 3: 此寄存器只能通过上电复位或欠压复位初始化，其他复位均不能改变它。

PIC16F913/914/916/917/946

表 2-4: PIC16F91X/946 BANK 3 内的特殊功能寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所在页
Bank 3											
180h	INDF	使用 FSR 的内容对数据存储器进行寻址来寻址此单元 (非物理寄存器)								xxxx xxxx	41,226
181h	OPTION_REG	RBPV	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	33,227
182h	PCL	程序计数器 (PC) 的低字节								0000 0000	40,226
183h	STATUS	IRP	RP1	RP0	\overline{TO}	\overline{PD}	Z	DC	C	0001 1xxx	32,226
184h	FSR	间接数据存储器地址指针								xxxx xxxx	41,226
185h	TRISF ⁽³⁾	TRISF7	TRISF6	TRISF5	TRISF4	TRISF3	TRISF2	TRISF1	TRISF0	1111 1111	81,228
186h	TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	54,227
187h	TRISG ⁽³⁾	—	—	TRISG5	TRISG4	TRISG3	TRISG2	TRISG1	TRISG0	--11 1111	84,228
188h	PORTF ⁽³⁾	RF7	RF6	RF5	RF4	RF3	RF2	RF1	RF0	xxxx xxxx	81,228
189h	PORTG ⁽³⁾	—	—	RG5	RG4	RG3	RG2	RG1	RG0	--xx xxxx	84,228
18Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---0 0000	40,226
18Bh	INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	34,226
18Ch	EECON1	EEPGD	—	—	—	WRERR	WREN	WR	RD	0--- x000	189,229
18Dh	EECON2	EEPROM 控制寄存器 2 (非物理寄存器)								---- ----	187
18Eh	—	保留								—	—
18Fh	—	保留								—	—
190h	LCDDATA12 ⁽³⁾	SEG31 COM0	SEG30 COM0	SEG29 COM0	SEG28 COM0	SEG27 COM0	SEG26 COM0	SEG25 COM0	SEG24 COM0	xxxx xxxx	147,228
191h	LCDDATA13 ⁽³⁾	SEG39 COM0	SEG38 COM0	SEG37 COM0	SEG36 COM0	SEG35 COM0	SEG34 COM0	SEG33 COM0	SEG32 COM0	xxxx xxxx	147,228
192h	LCDDATA14 ⁽³⁾	—	—	—	—	—	—	SEG41 COM0	SEG40 COM0	---- --xx	147,228
193h	LCDDATA15 ⁽³⁾	SEG31 COM1	SEG30 COM1	SEG29 COM1	SEG28 COM1	SEG27 COM1	SEG26 COM1	SEG25 COM1	SEG24 COM1	xxxx xxxx	147,228
194h	LCDDATA16 ⁽³⁾	SEG39 COM1	SEG38 COM1	SEG37 COM1	SEG36 COM1	SEG35 COM1	SEG34 COM1	SEG33 COM1	SEG32 COM1	xxxx xxxx	147,228
195h	LCDDATA17 ⁽³⁾	—	—	—	—	—	—	SEG41 COM1	SEG40 COM1	---- --xx	147,228
196h	LCDDATA18 ⁽³⁾	SEG31 COM2	SEG30 COM2	SEG29 COM2	SEG28 COM2	SEG27 COM2	SEG26 COM2	SEG25 COM2	SEG24 COM2	xxxx xxxx	147,228
197h	LCDDATA19 ⁽³⁾	SEG39 COM2	SEG38 COM2	SEG37 COM2	SEG36 COM2	SEG35 COM2	SEG34 COM2	SEG33 COM2	SEG32 COM2	xxxx xxxx	147,228
198h	LCDDATA20 ⁽³⁾	—	—	—	—	—	—	SEG41 COM2	SEG40 COM2	---- --xx	147,228
199h	LCDDATA21 ⁽³⁾	SEG31 COM3	SEG30 COM3	SEG29 COM3	SEG28 COM3	SEG27 COM3	SEG26 COM3	SEG25 COM3	SEG24 COM3	xxxx xxxx	147,228
19Ah	LCDDATA22 ⁽³⁾	SEG39 COM3	SEG38 COM3	SEG37 COM3	SEG36 COM3	SEG35 COM3	SEG34 COM3	SEG33 COM3	SEG32 COM3	xxxx xxxx	147,228
19Bh	LCDDATA23 ⁽³⁾	—	—	—	—	—	—	SEG41 COM3	SEG40 COM3	---- --xx	147,228
19Ch	LCDSE3 ^(2, 3)	SE31	SE30	SE29	SE28	SE27	SE26	SE25	SE24	0000 0000	147,229
19Dh	LCDSE4 ^(2, 3)	SE39	SE38	SE37	SE36	SE35	SE34	SE33	SE32	0000 0000	147,229
19Eh	LCDSE5 ^(2, 3)	—	—	—	—	—	—	SE41	SE40	---- --00	147,229
19Fh	—	未实现								—	—

图注: - = 未实现单元 (读为 0), u = 不变, x = 未知, q = 取值根据条件而定, 阴影单元 = 未实现

- 注:
- 1: 其他 (非上电) 复位包括正常工作期间的 MCLR 复位和看门狗定时器复位。
 - 2: 此寄存器只能通过上电复位或欠压复位初始化, 其他复位均不能改变它。
 - 3: 仅在 PIC16F946 器件上可用。

PIC16F913/914/916/917/946

2.2.2.1 STATUS 寄存器

如寄存器 2-1 所示，STATUS 寄存器包含：

- ALU 的算术运算状态
- 复位状态
- 数据存储 (SRAM) 的存储区选择位

和任何其他寄存器一样，STATUS 寄存器也可以作为任何指令的目标寄存器。如果一条影响 Z、DC 或 C 位的指令以 STATUS 寄存器作为目标寄存器，将禁止写这三位。根据器件逻辑，这些位会被置 1 或清零。此外，也不能写 TO 和 PD 位。因此，当执行一条把 STATUS 寄存器作为目标寄存器的指令后，STATUS 寄存器的结果可能和预想的不一樣。

例如，执行 CLRF STATUS 会清零该寄存器的高三位并将 Z 位置 1。从而使 STATUS 寄存器的值为 000u u1uu (其中 u 表示未变化)。

因此，建议仅使用 BCF、BSF、SWAPF 和 MOVWF 指令来改变 STATUS 寄存器，因为这些指令不影响任何状态位。欲知其他不会影响状态位的指令，请参见第 17.0 节“指令集综述”。

注 1: 在减法运算中，C 和 DC 位分别作为借位和半借位标志位。

寄存器 2-1: STATUS: STATUS 寄存器

R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
IRP	RP1	RP0	TO	PD	Z	DC ⁽¹⁾	C ⁽¹⁾
bit 7							bit 0

图注:

R = 可读位	W = 可写位	U = 未实现位，读为 0
- n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

- bit 7 **IRP:** 寄存器存储区选择位 (用于间接寻址)
 - 1 = Bank 2 和 Bank 3 (100h - 1FFh)
 - 0 = Bank 0 和 Bank 1 (00h - FFh)
- bit 6-5 **RP<1:0>:** 寄存器存储区选择位 (用于直接寻址)
 - 00 = Bank 0 (00h-7Fh)
 - 01 = Bank 1 (80h - FFh)
 - 10 = Bank 2 (100h - 17Fh)
 - 11 = Bank 3 (180h - 1FFh)
- bit 4 **TO:** 超时状态位
 - 1 = 上电后，执行了 CLRWDT 指令或 SLEEP 指令
 - 0 = 发生 WDT 超时
- bit 3 **PD:** 掉电标志位
 - 1 = 上电复位后或执行了 CLRWDT 指令
 - 0 = 执行了 SLEEP 指令
- bit 2 **Z:** 零标志位
 - 1 = 算术运算或逻辑运算的结果为零
 - 0 = 算术运算或逻辑运算的结果不为零
- bit 1 **DC:** 半进位 / 借位位 (ADDWF、ADDLW、SUBLW 和 SUBWF 指令) ⁽¹⁾
 - 1 = 结果的第 4 低位发生了进位
 - 0 = 结果的第 4 低位未发生进位
- bit 0 **C:** 进位 / 借位位 ⁽¹⁾ (ADDWF、ADDLW、SUBLW 和 SUBWF 指令) ⁽¹⁾
 - 1 = 结果的最高位发生了进位
 - 0 = 结果的最高位未发生进位

注 1: 对于借位，极性是相反的。减法是通过加上第二个操作数的二进制补码来实现的。对于移位指令 (RRF 和 RLF)，此位的值来自源寄存器的最高位或最低位。

PIC16F913/914/916/917/946

2.2.2.2 OPTION 寄存器

如寄存器2-2所示, OPTION 寄存器是可读写的寄存器, 包含可对以下各项进行配置的各个配置位:

- Timer0/WDT 预分频器
- 外部 RB0/INT 中断
- Timer0
- PORTB 上的弱上拉

注: 要为 Timer0 寄存器指定 1:1 的预分频比, 应将 OPTION 寄存器的 PSA 位置 1, 以将预分频器分配给 WDT。请参见第 6.3 节“Timer1 预分频器”。

寄存器 2-2: OPTION_REG: OPTION 寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
$\overline{\text{RBPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **$\overline{\text{RBPU}}$:** PORTB 上拉使能位
 1 = 禁止 PORTB 上拉
 0 = 由 WPUB 寄存器中的各个位使能 PORTB 上拉
- bit 6 **INTEDG:** 中断边沿选择位
 1 = 在 RB0/INT 引脚的上升沿触发中断
 0 = 在 RB0/INT 引脚的下降沿触发中断
- bit 5 **T0CS:** Timer0 时钟源选择位
 1 = RA4/T0CKI 引脚上信号的跳变
 0 = 内部指令周期时钟 (Fosc/4)
- bit 4 **T0SE:** Timer0 时钟源边沿选择位
 1 = 在 RA4/T0CKI 引脚电平发生由高到低的跳变时递增
 0 = 在 RA4/T0CKI 引脚电平发生由低到高的跳变时递增
- bit 3 **PSA:** 预分频器分配位
 1 = 将预分频器分配给 WDT
 0 = 将预分频器分配给 Timer0 模块
- bit 2-0 **PS<2:0>:** 预分频比选择位
- | 位值 | Timer0 分频比 | WDT 分频比 |
|-----|------------|---------|
| 000 | 1 : 2 | 1 : 1 |
| 001 | 1 : 4 | 1 : 2 |
| 010 | 1 : 8 | 1 : 4 |
| 011 | 1 : 16 | 1 : 8 |
| 100 | 1 : 32 | 1 : 16 |
| 101 | 1 : 64 | 1 : 32 |
| 110 | 1 : 128 | 1 : 64 |
| 111 | 1 : 256 | 1 : 128 |

PIC16F913/914/916/917/946

2.2.2.3 INTCON 寄存器

INTCON 寄存器是可读写的寄存器，包含 TMR0 寄存器溢出、PORTB 电平变化和外部 RB0/INT/SEG0 引脚中断的各种允许和标志位。

注： 当有中断条件产生时，不管相应的中断允许位或 INTCON 寄存器中的全局中断允许位 GIE 的状态如何，中断标志位都将置 1。用户软件应该在允许中断之前确保将相应的中断标志位清零。

寄存器 2-3: INTCON: 中断控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-x
GIE	PEIE	TOIE	INTE	RBIE ⁽¹⁾	T0IF ⁽²⁾	INTF	RBIF
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0
- n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **GIE:** 全局中断允许位
 1 = 允许所有未屏蔽的中断
 0 = 禁止所有中断
- bit 6 **PEIE:** 外设中断允许位
 1 = 允许所有未屏蔽的外设中断
 0 = 禁止所有外设中断
- bit 5 **TOIE:** Timer0 溢出中断允许位
 1 = 允许 Timer0 中断
 0 = 禁止 Timer0 中断
- bit 4 **INTE:** RB0/INT 外部中断允许位
 1 = 允许 RB0/INT 外部中断
 0 = 禁止 RB0/INT 外部中断
- bit 3 **RBIE:** PORTB 电平变化中断允许位 ⁽¹⁾
 1 = 允许 PORTB 电平变化中断
 0 = 禁止 PORTB 电平变化中断
- bit 2 **T0IF:** Timer0 溢出中断标志位 ⁽²⁾
 1 = TMR0 寄存器已溢出 (必须由软件清零)
 0 = TMR0 寄存器未溢出
- bit 1 **INTF:** RB0/INT 外部中断标志位
 1 = 发生了 RB0/INT 外部中断 (必须由软件清零)
 0 = 未发生 RB0/INT 外部中断
- bit 0 **RBIF:** PORTB 电平变化中断标志位
 1 = 至少一个 PORTB 通用 I/O 引脚的电平状态发生了改变 (必须由软件清零)
 0 = 没有一个 PORTB 通用 I/O 引脚的电平状态发生改变

- 注 1:** 必须同时将 IOCB 寄存器中的相应位置 1。
注 2: 当 Timer0 计满返回时，T0IF 位置 1。复位时 Timer0 的状态不会改变，它应该在清零 T0IF 位之前被初始化。

PIC16F913/914/916/917/946

2.2.2.4 PIE1 寄存器

PIE1 寄存器包含中断允许位，如寄存器 2-4 所示。

注： 要允许任何一个外设中断，必须将 INTCON 寄存器中的 PEIE 位置 1。

寄存器 2-4: PIE1: 外设中断允许寄存器 1

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE
bit 7							bit 0

图注:

R = 可读位

W = 可写位

U = 未实现位，读为 0

- n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

- bit 7 **EEIE:** EE 写完成中断允许位
1 = 允许 EE 写完成中断
0 = 禁止 EE 写完成中断
- bit 6 **ADIE:** A/D 转换器 (ADC) 中断允许位
1 = 允许 ADC 中断
0 = 禁止 ADC 中断
- bit 5 **RCIE:** USART 接收中断允许位
1 = 允许 USART 接收中断
0 = 禁止 USART 接收中断
- bit 4 **TXIE:** USART 发送中断允许位
1 = 允许 USART 发送中断
0 = 禁止 USART 发送中断
- bit 3 **SSPIE:** 同步串行端口 (SSP) 中断允许位
1 = 允许 SSP 中断
0 = 禁止 SSP 中断
- bit 2 **CCP1IE:** CCP1 中断允许位
1 = 允许 CCP1 中断
0 = 禁止 CCP1 中断
- bit 1 **TMR2IE:** TMR2 与 PR2 匹配中断允许位
1 = 允许 Timer2 与 PR2 匹配中断
0 = 禁止 Timer2 与 PR2 匹配中断
- bit 0 **TMR1IE:** Timer1 溢出中断允许位
1 = 允许 Timer1 溢出中断
0 = 禁止 Timer1 溢出中断

PIC16F913/914/916/917/946

2.2.2.5 PIE2 寄存器

PIE2 寄存器包含中断允许位，如寄存器 2-5 所示。

注： 要允许任何一个外设中断，必须将 INTCON 寄存器中的 PEIE 位置 1。

寄存器 2-5: PIE2: 外设中断允许寄存器 2

R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	U-0	R/W-0
OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE ⁽¹⁾
bit 7							bit 0

图注:

R = 可读位

W = 可写位

U = 未实现位，读为 0

- n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

bit 7 **OSFIE:** 振荡器故障中断允许位

- 1 = 允许振荡器故障中断
- 0 = 禁止振荡器故障中断

bit 6 **C2IE:** 比较器 C2 中断允许位

- 1 = 允许比较器 C2 中断
- 0 = 禁止比较器 C2 中断

bit 5 **C1IE:** 比较器 C1 中断允许位

- 1 = 允许比较器 C1 中断
- 0 = 禁止比较器 C1 中断

bit 4 **LCDIE:** LCD 模块中断允许位

- 1 = 允许 LCD 中断
- 0 = 禁止 LCD 中断

bit 3 **未实现:** 读为 0

bit 2 **LVDIE:** 低电压检测中断允许位

- 1 = 允许 LVD 中断
- 0 = 禁止 LVD 中断

bit 1 **未实现:** 读为 0

bit 0 **CCP2IE:** CCP2 中断允许位 ⁽¹⁾

- 1 = 允许 CCP2 中断
- 0 = 禁止 CCP2 中断

注 1: 仅适用于 PIC16F914/PIC16F917/PIC16F946 器件。

PIC16F913/914/916/917/946

2.2.2.6 PIR1 寄存器

PIR1 寄存器包含中断允许位，如寄存器 2-6 所示。

注： 当有中断条件产生时，不管相应的中断允许位或 INTCON 寄存器中的全局中断允许位 GIE 状态如何，中断标志位都将置 1。用户软件应该在允许中断之前确保将相应的中断标志位清零。

寄存器 2-6: PIR1: 外设中断请求寄存器 1

R/W-0	R/W-0	R-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0
EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF
bit 7							bit 0

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
- n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **EEIF:** EE 写操作中断标志位
1 = 写操作完成 (必须由软件清零)
0 = 写操作尚未完成或尚未启动
- bit 6 **ADIF:** A/D 转换器中断标志位
1 = A/D 转换完成 (必须由软件清零)
0 = A/D 转换未完成或尚未启动
- bit 5 **RCIF:** USART 接收中断标志位
1 = USART 接收缓冲器已满 (通过读 RCREG 清零)
0 = USART 接收缓冲器未满
- bit 4 **TXIF:** USART 发送中断标志位
1 = USART 发送缓冲器为空 (通过写 TXREG 清零)
0 = USART 发送缓冲器已满
- bit 3 **SSPIF:** 同步串行端口 (SSP) 中断标志位
1 = 发送 / 接收完成 (必须由软件清零)
0 = 等待发送 / 接收
- bit 2 **CCP1IF:** CCP1 中断标志位
捕捉模式:
1 = 发生了 TMR1 寄存器捕捉 (必须由软件清零)
0 = 未发生 TMR1 寄存器捕捉
比较模式:
1 = 发生了 TMR1 寄存器比较匹配 (必须由软件清零)
0 = 未发生 TMR1 寄存器比较匹配
PWM 模式
在此模式下未使用
- bit 1 **TMR2IF:** Timer2 与 PR2 匹配中断标志位
1 = 发生了 Timer2 与 PR2 的比较匹配 (必须由软件清零)
0 = 未发生 Timer2 与 PR2 的比较匹配
- bit 0 **TMR1IF:** Timer1 溢出中断标志位
1 = TMR1 寄存器已溢出 (必须由软件清零)
0 = TMR1 寄存器未溢出

PIC16F913/914/916/917/946

2.2.2.7 PIR2 寄存器

PIR2 寄存器包含中断标志位，如寄存器 2-7 所示。

注： 当有中断条件产生时，不管相应的中断允许位或 INTCON 寄存器中的全局中断允许位 GIE 的状态如何，中断标志位都将置 1。用户软件应该在允许中断之前确保将相应的中断标志位清零。

寄存器 2-7: PIR2: 外设中断请求寄存器 2

R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	U-0	R/W-0
OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF ⁽¹⁾
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0
- n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **OSFIF:** 振荡器故障中断标志位
1 = 系统振荡器发生故障，时钟输入切换为 INTOSC（必须由软件清零）
0 = 系统时钟正常运行
- bit 6 **C2IF:** 比较器 C2 中断标志位
1 = 比较器输出（C2OUT 位）发生了改变（必须由软件清零）
0 = 比较器输出（C2OUT 位）未发生改变
- bit 5 **C1IF:** 比较器 C1 中断标志位
1 = 比较器输出（C1OUT 位）发生了改变（必须由软件清零）
0 = 比较器输出（C1OUT 位）未发生改变
- bit 4 **LCDIF:** LCD 模块中断标志位
1 = 产生了 LCD 中断
0 = 未产生 LCD 中断
- bit 3 **未实现:** 读为 0
- bit 2 **LVDIF:** 低电压检测中断标志位
1 = 产生了 LVD 中断
0 = 未产生 LVD 中断
- bit 1 **未实现:** 读为 0
- bit 0 **CCP2IF:** CCP2 中断标志位 ⁽¹⁾
捕捉模式:
1 = 发生了 TMR1 寄存器捕捉（必须由软件清零）
0 = 未发生 TMR1 寄存器捕捉
比较模式:
1 = 发生了 TMR1 寄存器比较匹配（必须由软件清零）
0 = 未发生 TMR1 寄存器比较匹配
PWM 模式:
在此模式下未使用

注 1: 仅适用于 PIC16F914/PIC16F917/PIC16F946 器件。

PIC16F913/914/916/917/946

2.2.2.8 PCON 寄存器

电源控制 (PCON) 寄存器 (见表 16-2) 包含区分以下复位的标志位:

- 上电复位 ($\overline{\text{POR}}$)
- 欠压复位 ($\overline{\text{BOR}}$)
- 看门狗定时器复位 (WDT)
- 外部 $\overline{\text{MCLR}}$ 复位

PCON 寄存器也用于软件控制欠压复位的使能。

PCON 寄存器中的位如寄存器 2-8 所示。

寄存器 2-8: PCON: 电源控制寄存器

U-0	U-0	U-0	R/W-1	U-0	U-0	R/W-0	R/W-x
—	—	—	SBOREN	—	—	$\overline{\text{POR}}$	$\overline{\text{BOR}}$
bit 7							bit 0

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

- n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

bit 7-5

未实现: 读为 0

bit 4

SBOREN: 软件欠压复位使能位 ⁽¹⁾

1 = 使能欠压复位

0 = 禁止欠压复位

bit 3-2

未实现: 读为 0

bit 1

$\overline{\text{POR}}$: 上电复位状态位

1 = 未发生上电复位

0 = 发生了上电复位 (必须在发生上电复位后由软件清零)

bit 0

$\overline{\text{BOR}}$: 欠压复位状态位

1 = 未发生欠压复位

0 = 发生了欠压复位 (必须在发生上电复位或欠压复位后由软件清零)

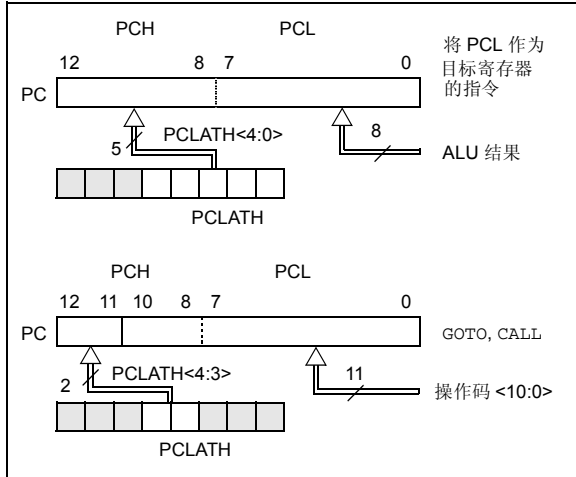
注 1: 当配置字寄存器中的 $\text{BOREN}<1:0> = 01$ 时, 允许使用该位控制 $\overline{\text{BOR}}$ 。

PIC16F913/914/916/917/946

2.3 PCL 和 PCLATH

程序计数器 (Program Counter, PC) 为 13 位宽。它的低字节来自可读写的 PCL 寄存器。高字节 (PC<12:8>) 来自 PCLATH, 不可直接读写。任何复位都将清零 PC。图 2-6 给出了装载 PC 的两种情况。图 2-6 中上面的示例给出了在写 PCL (PCLATH<4:0> → PCH) 时, 装载 PC 的过程。图 2-6 中下面的示例给出了在执行 CALL 或 GOTO 指令 (PCLATH<4:3> → PCH) 时, 装载 PC 的过程。

图 2-6: 在不同情况下装载 PC



2.3.1 相对跳转

相对跳转是通过向程序计数器加一个偏移量 (ADDWF PCL) 实现的。当通过使用相对跳转方法进行表读操作时, 要注意表地址是否超过了 PCL 的存储边界 (每块 256 个字节)。请参见应用笔记 AN556 “Implementing a Table Read” (DS00556)。

2.3.2 堆栈

PIC16F91X/946 系列器件有一个 8 级深 x 13 位宽的硬件堆栈 (见图 2-1 和图 2-2)。该堆栈既不占用程序存储空间也不占用数据存储空间, 且栈指针不能读写。当执行 CALL 指令或由于中断导致程序跳转时, PC 的值会被压入堆栈。当执行 RETURN、RETLW 或 RETFIE 指令时, PC 值从堆栈弹出。PCLATH 的值不受压栈或出栈操作的影响。

此堆栈作为循环缓冲器使用。也就是说, 压栈 8 次之后, 第 9 次压栈时进栈的数据将覆盖第 1 次压栈存储的数据。而第 10 次压栈时进栈的数据将覆盖第 2 次压栈存储的数据, 依此类推。

- 注 1: 没有用于表示堆栈上溢或堆栈下溢条件的状态位。
- 注 2: 没有称为 PUSH 或 POP 的指令或助记符。这是在执行 CALL、RETURN、RETLW 和 RETFIE 指令或跳转到中断向量地址时发生的操作。

2.4 程序存储器分页

所有 PIC16F91X/946 器件都能够寻址一块连续的 8 K 字的程序存储区。而 CALL 和 GOTO 指令仅提供 11 位的地址, 允许在任一 2K 的程序存储器页内进行跳转。当执行 CALL 或 GOTO 指令时, 地址的高两位由 PCLATH<4:3> 提供。当执行 CALL 或 GOTO 指令时, 用户必须确保已正确设置了页选择位, 从而可以对想访问的程序存储器页进行寻址。若执行了一条从 CALL 指令 (或中断) 返回的指令, 将从堆栈弹出整个 13 位 PC。因此, 执行 RETURN 指令 (该指令会使地址从堆栈弹出) 不需要操作 PCLATH<4:3> 位。

- 注: 执行 RETURN 或 RETFIE 指令之后, PCLATH 寄存器的内容不变。要执行后续的子程序调用或 GOTO 指令, 用户必须重写 PCLATH 寄存器。

例 2-1 给出了调用程序存储器第 1 页中子程序的示例。此例假设 PCLATH 寄存器由中断服务程序保存和恢复 (如果使用中断)。

例 2-1: 在 PAGE 0 中调用 PAGE 1 中的子程序

```
ORG 500h
BCF PCLATH,4
BSF PCLATH,3 ;Select page 1
                ;(800h-FFFh)

CALL SUB1_P1 ;Call subroutine in
:            ;page 1 (800h-FFFh)
:
ORG 900h      ;page 1 (800h-FFFh)
SUB1_P1
:            ;called subroutine
:            ;page 1 (800h-FFFh)
:
RETURN       ;return to
                ;Call subroutine
                ;in page 0
                ;(000h-7FFh)
```

2.5 间接寻址、INDF 和 FSR 寄存器

INDF 寄存器不是物理寄存器。对 INDF 寄存器进行寻址将导致间接寻址。

使用 INDF 寄存器可以实现间接寻址。任何使用 INDF 寄存器的指令实际上访问的是由指针寄存器（FSR）所指向的数据。间接读 INDF 本身会返回 00h。而使用间接寻址对 INDF 寄存器进行写操作将导致执行一个空操作（虽然可能会影响状态位）。有效的 9 位地址是通过连接 8 位 FSR 寄存器和 STATUS 寄存器中的 IRP 位获得的，如图 2-7 所示。

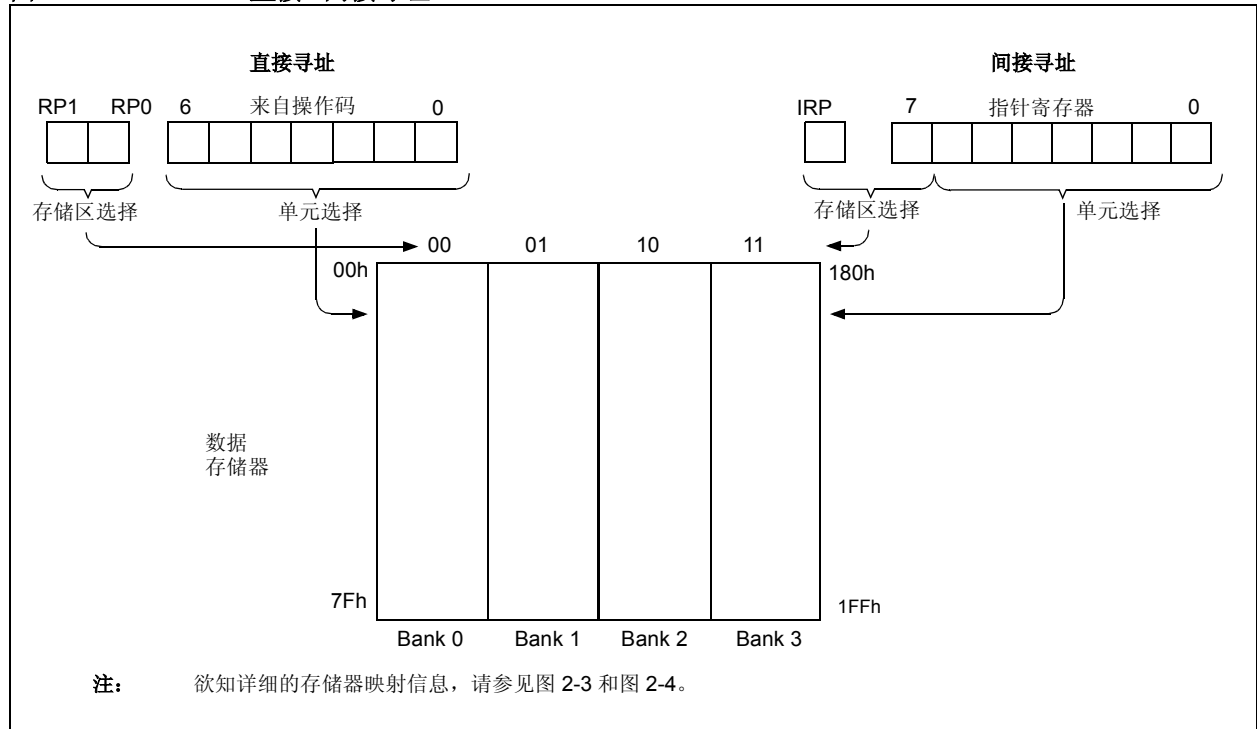
例 2-2 给出了使用间接寻址清零 RAM 单元 020h-02Fh 的简单程序。

例 2-2: 间接寻址

```

MOVLW    020h    ;initialize pointer
MOVWF    FSR     ;to RAM
BANKISEL 020h
NEXT CLRF INDF   ;clear INDF register
INCF    FSR     ;inc pointer
BTFSS   FSR,4   ;all done?
GOTO    NEXT    ;no clear next
CONTINUE ;yes continue
    
```

图 2-7: 直接 / 间接寻址 PIC16F91X/946



PIC16F913/914/916/917/946

注:

PIC16F913/914/916/917/946

3.0 I/O 端口

PIC16F913/914/916/917/946 系列器件包括多个 8 位端口寄存器及其相应的 TRIS 寄存器和一个 4 位端口：

- PORTA 和 TRISA
- PORTB 和 TRISB
- PORTC 和 TRISC
- PORTD 和 TRISD⁽¹⁾
- PORTE 和 TRISE
- PORTF 和 TRISF⁽²⁾
- PORTG 和 TRISG⁽²⁾

注 1: 仅适用于 PIC16F914/917 和 PIC16F946 器件。

2: 仅适用于 PIC16F946 器件。

所有器件均实现了 PORTA、PORTB、PORTC 和 RE3/MCLR/VPP。仅 PIC16F914/917 和 PIC16F946 器件实现了 PORTD 和 RE<2:0> (PORTE)。仅 PIC16F946 器件实现了 RE<7:4> (PORTE)、PORTF 和 PORTG。

寄存器 3-1: ANSEL: 模拟选择寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
ANS7 ⁽²⁾	ANS6 ⁽²⁾	ANS5 ⁽²⁾	ANS4	ANS3	ANS2	ANS1	ANS0
bit 7							bit 0

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

- n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

bit 7-0

ANS<7:0>: 模拟选择位

用于将 AN<7:0> 引脚分别设置为模拟或数字功能。

1 = 模拟输入。引脚被分配为模拟输入⁽¹⁾。

0 = 数字 I/O。引脚被分配为端口或是特殊功能。

注 1: 将引脚设置为模拟输入将自动禁止数字输入电路、弱上拉和引脚电平变化中断功能 (如果可用)。相应的 TRIS 位必须设置为输入模式以允许对引脚电压进行外部控制。

2: 仅适用于 PIC16F914/PIC16F917/PIC16F946 器件。

3.1 ANSEL 寄存器

ANSEL 寄存器 (寄存器 3-1) 用于将 I/O 引脚的输入模式配置为模拟模式。将相应的 ANSEL 位置 1 将导致 I/O 引脚上所有数字都被读为 0, 且该引脚上的模拟功能可以正常工作。

ANSEL 位的状态不会影响数字输出功能。TRIS 位清零且 ANSEL 位置 1 的引脚仍将作为数字输出, 但是输入模式为模拟模式。这会导致在作用的端口上执行读-修改-写指令时发生意外行为。

PIC16F913/914/916/917/946

3.2 PORTA 和 TRISA 寄存器

PORTA 是 8 位宽的双向端口。它所对应的数据方向寄存器是 TRISA（寄存器 3-3）。将 TRISA 的一个位置 1（= 1）可以将相应的 PORTA 引脚配置为输入（即，将相应的输出驱动器置于高阻模式）。清零 TRISA 的一个位（= 0）可将相应的 PORTA 引脚配置为输出（即，将输出锁存器的内容输出到所选择的引脚）。例 3-1 说明了如何初始化 PORTA。

可以将 PORTA 的五个引脚配置为模拟输入。其中，在器件上电时，RA5 和 RA<3:0> 被配置为模拟输入引脚，用户必须对其进行重新配置才可将其用作普通 I/O 引脚。这可以通过将相应的值写入 CMCON0 和 ANSEL 寄存器来完成（见例 3-1）。

读 PORTA 寄存器（寄存器 3-2）读的是引脚的状态而写该寄存器将会写入端口锁存器。所有写操作都是读—修改—写操作。因此，写一个端口就意味着先读该端口的引脚电平，修改读到的值，然后再将改好的值写入端口数据锁存器。

即使在 PORTA 引脚用作模拟输入时，TRISA 寄存器仍然控制 PORTA 引脚的方向。当将 PORTA 引脚用作模拟输入时，用户必须确保 TRISA 寄存器中的位保持为置 1 状态。配置为模拟输入的 I/O 引脚总是读为 0。

注 1: 必须对 CMCON0 和 ANSEL 寄存器进行初始化来将模拟通道配置为数字输入。配置为模拟输入的引脚将读为 0。

例 3-1: 初始化 PORTA

```
BANKSEL PORTA ;
CLRF PORTA ;Init PORTA
BANKSEL TRISA ;
MOVLW 07h ;Set RA<2:0> to
MOVWF CMCON0 ;digital I/O
CLRF ANSEL ;Make all PORTA digital I/O
MOVLW 0F0h ;Set RA<7:4> as inputs
MOVWF TRISA ;and set RA<3:0> as outputs
```

寄存器 3-2: PORTA: PORTA 寄存器

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0
bit 7							bit 0

图注:
R = 可读位 W = 可写位 U = 未实现位，读为 0
-n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **RA<7:0>**: PORTA I/O 引脚位
1 = 端口引脚电平 >V_{IH} 最小值。
0 = 端口引脚电平 <V_{IL} 最大值。

寄存器 3-3: TRISA: PORTA 三态寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0
bit 7							bit 0

图注:
R = 可读位 W = 可写位 U = 未实现位，读为 0
-n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **TRISA<7:0>**: PORTA 三态控制位
1 = PORTA 引脚被配置为输入（三态）
0 = PORTA 引脚被配置为输出

注 1: TRISA<7:6> 在 XT、HS 和 LP 振荡器模式下总是读为 1。

3.2.1 引脚说明及框图

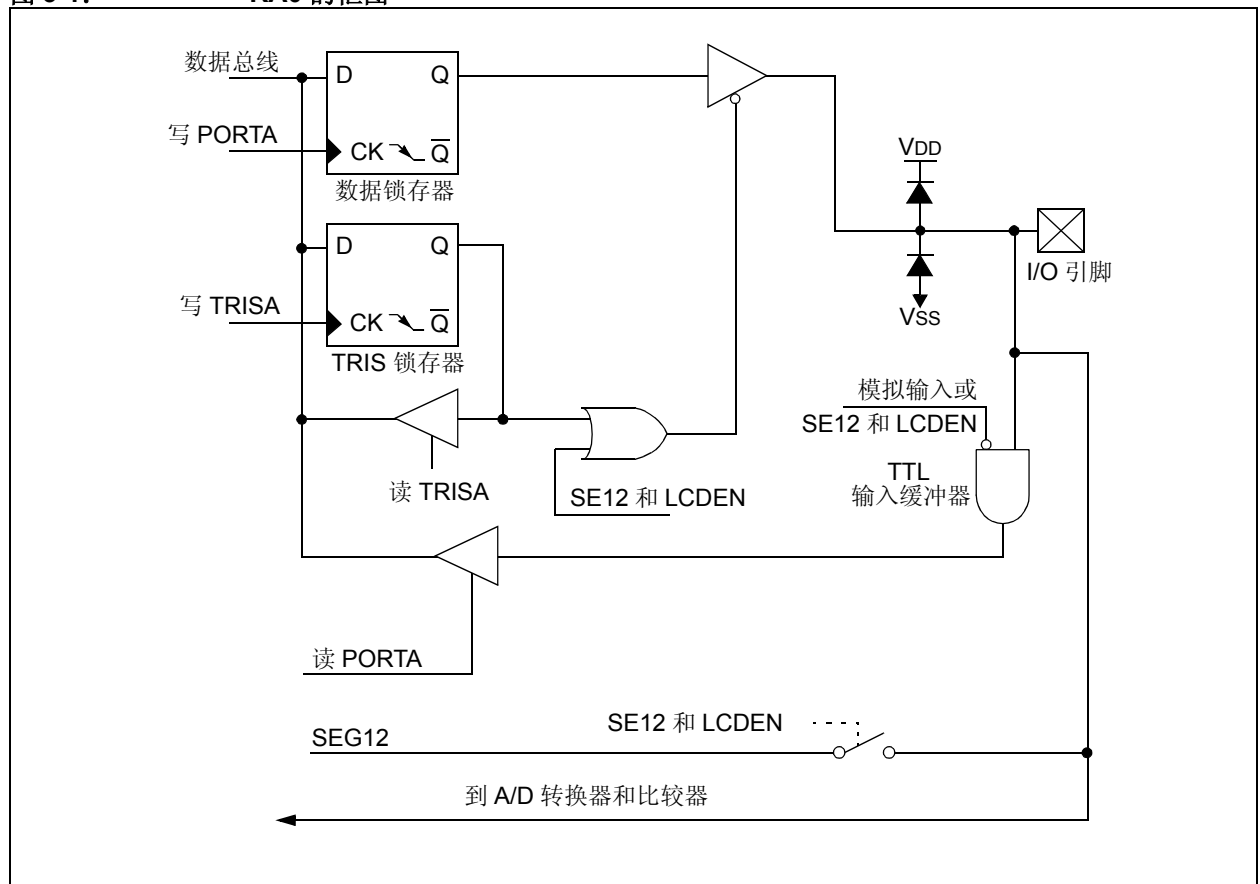
每个PORTA引脚都与其他功能复用。这里将简要地描述这些引脚和与它们复用的功能。欲知有关各个功能的具体信息，请参阅此数据手册中的相应章节。

3.2.1.1 RA0/AN0/C1-/SEG12

图 3-1 是该引脚的框图。RA0 引脚可以被配置为以下功能之一：

- 通用 I/O
- ADC 转换器的模拟输入
- 比较器 C1 的模拟输入
- LCD 的模拟输出

图 3-1: RA0 的框图



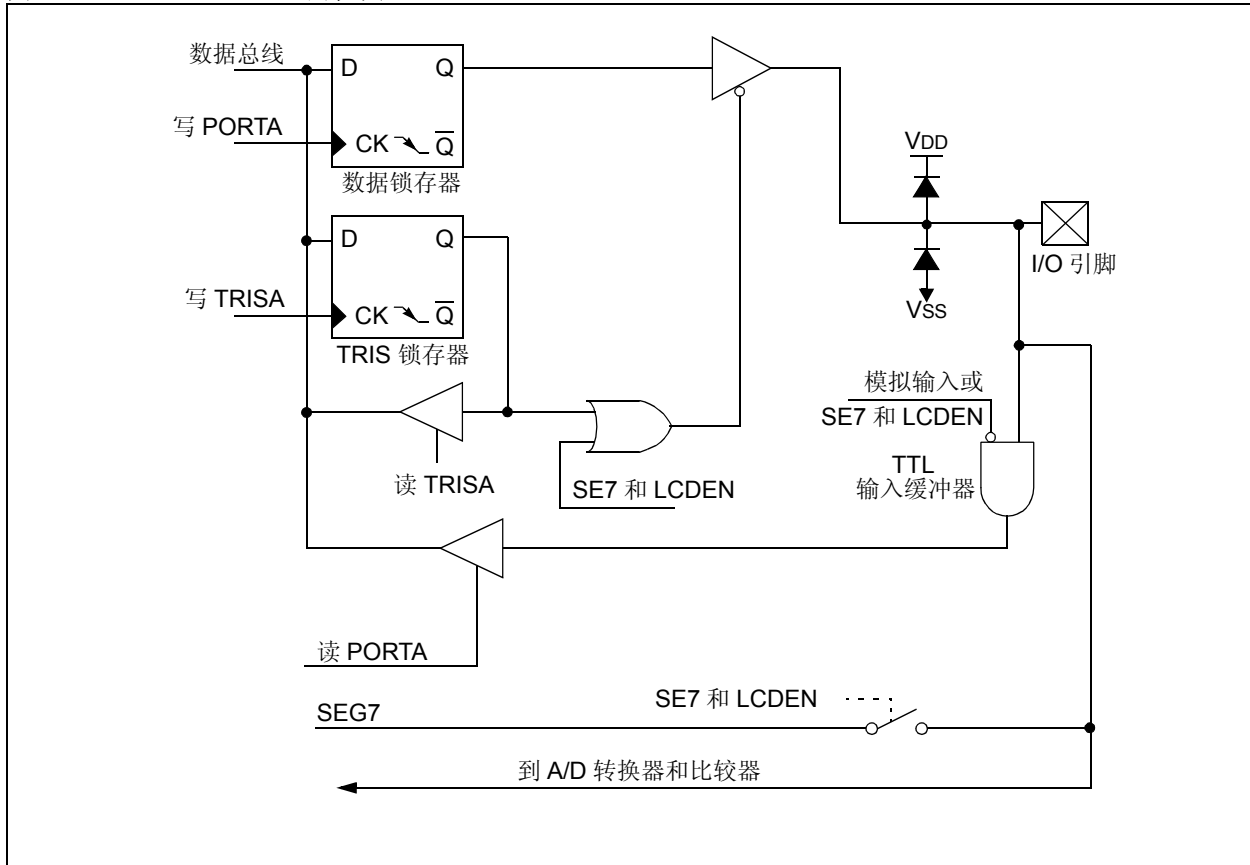
PIC16F913/914/916/917/946

3.2.1.2 RA1/AN1/C2-/SEG7

图 3-2 是该引脚的框图。RA1 引脚可以被配置为以下功能之一：

- 通用 I/O
- ADC 转换器的模拟输入
- 比较器 C2 的模拟输入
- LCD 的模拟输出

图 3-2: RA1 的框图

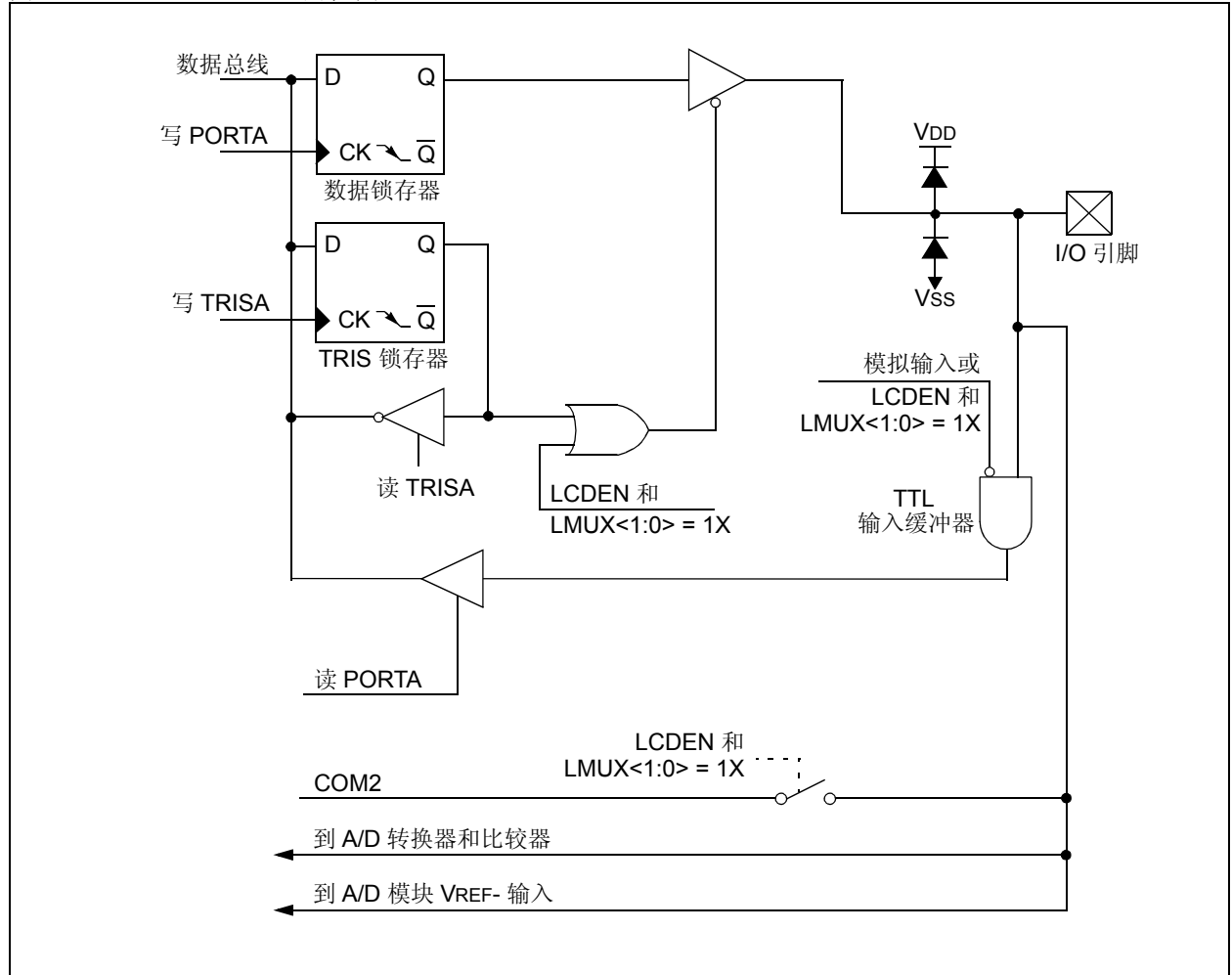


3.2.1.3 RA2/AN2/C2+/VREF-/COM2

图 3-3 是该引脚的框图。RA2 引脚可以被配置为以下功能之一：

- 通用 I/O
- ADC 转换器的模拟输入
- 比较器 C2 的模拟输入
- ADC 转换器的参考电压输入
- LCD 的模拟输出

图 3-3: RA2 的框图



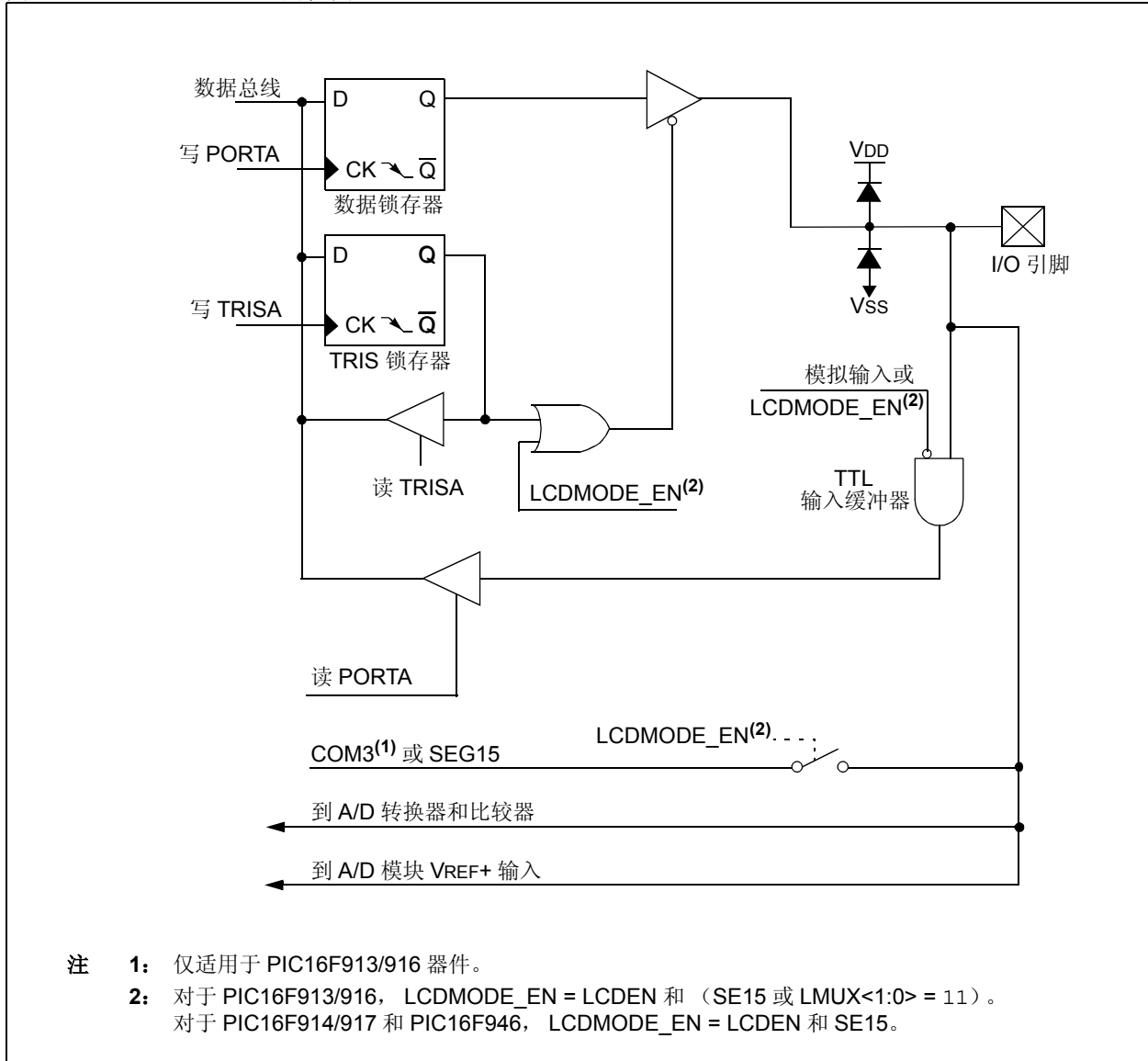
PIC16F913/914/916/917/946

3.2.1.4 RA3/AN3/C1+/VREF+/COM3/SEG15

图 3-4 是该引脚的框图。RA3 引脚可以被配置为以下功能之一：

- 通用输入
- ADC 转换器的模拟输入
- 比较器 C1 的模拟输入
- ADC 转换器的参考电压输入
- LCD 的模拟输出

图 3-4: RA3 的框图

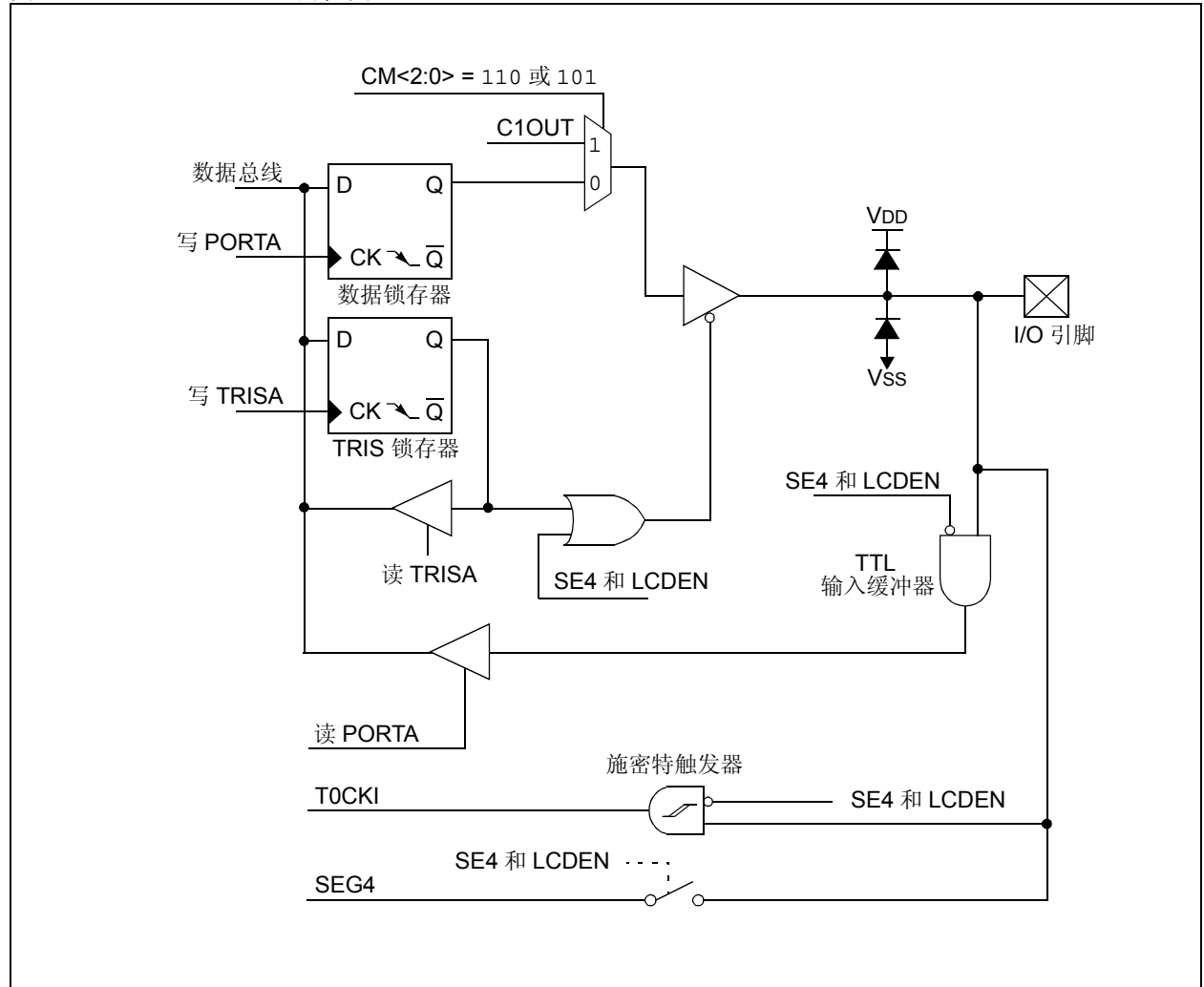


3.2.1.5 RA4/C1OUT/T0CKI/SEG4

图 3-5 是该引脚的框图。RA4 引脚可以被配置为以下功能之一：

- 通用 I/O
- 比较器 C1 的数字输出
- Timer0 的时钟输入
- LCD 的模拟输出

图 3-5: RA4 的框图



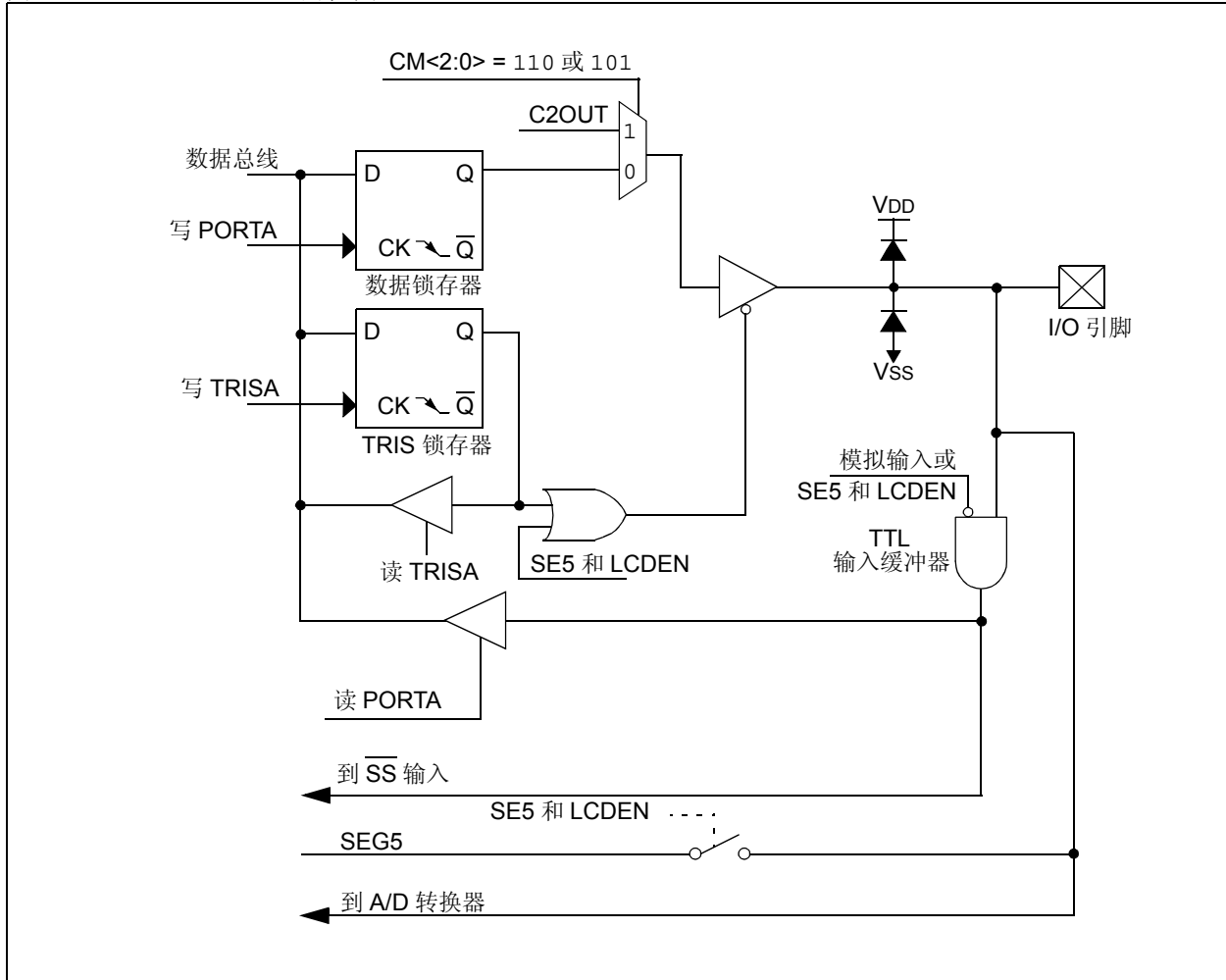
PIC16F913/914/916/917/946

3.2.1.6 RA5/AN4/C2OUT/SS/SEG5

图 3-6 是该引脚的框图。RA5 引脚可以被配置为以下功能之一：

- 通用 I/O
- 比较器 C2 的数字输出
- 从选择输入
- LCD 的模拟输出
- ADC 转换器的模拟输入

图 3-6: RA5 的框图

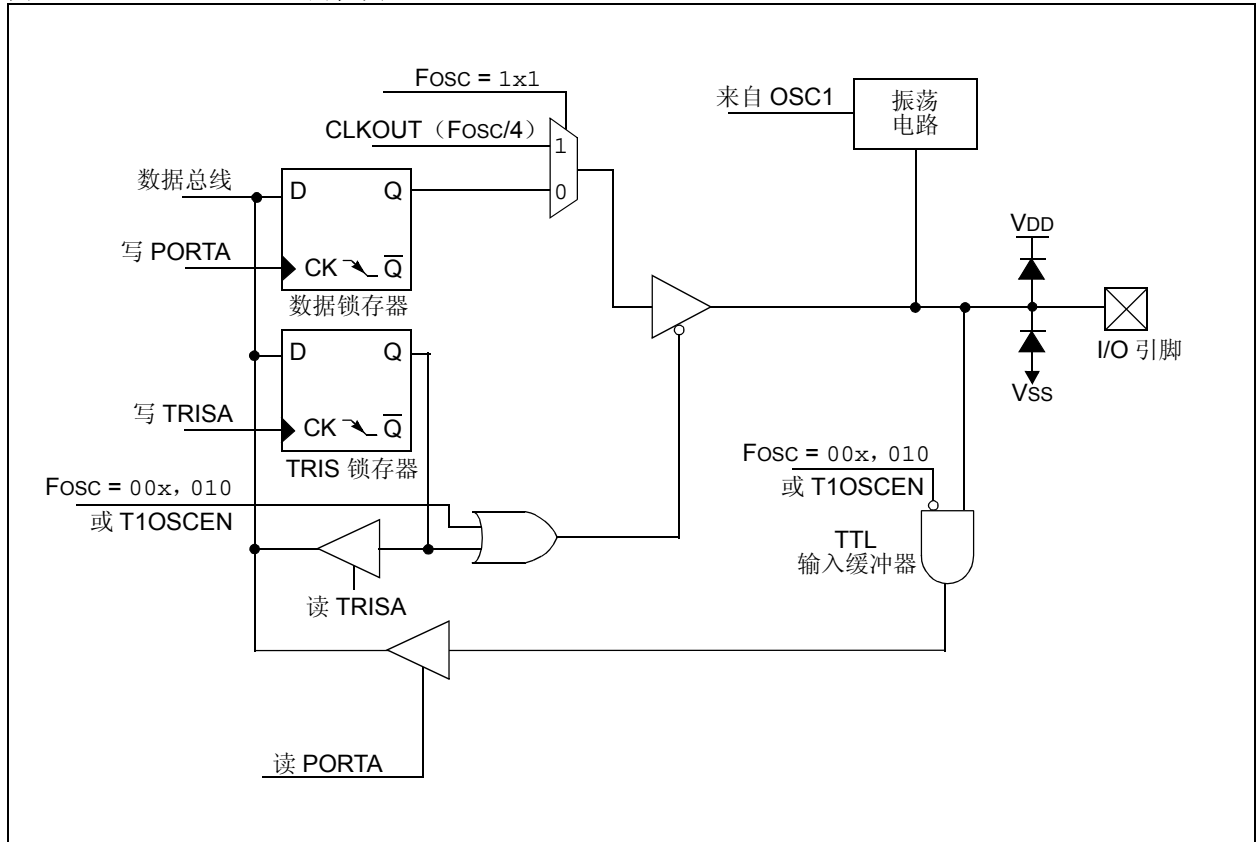


3.2.1.7 RA6/OSC2/CLKOUT/T1OSO

图 3-7 是该引脚的框图。RA6 引脚可以被配置为以下功能之一：

- 通用 I/O
- 连接晶振 / 谐振器
- 时钟输出
- 连接 Timer1 振荡器

图 3-7: RA6 的框图



PIC16F913/914/916/917/946

3.2.1.8 RA7/OSC1/CLKIN/T1OSI

图 3-8 是该引脚的框图。RA7 引脚可以被配置为以下功能之一：

- 通用 I/O
- 连接晶振 / 谐振器
- 时钟输入
- 连接 Timer1 振荡器

图 3-8: RA7 的框图

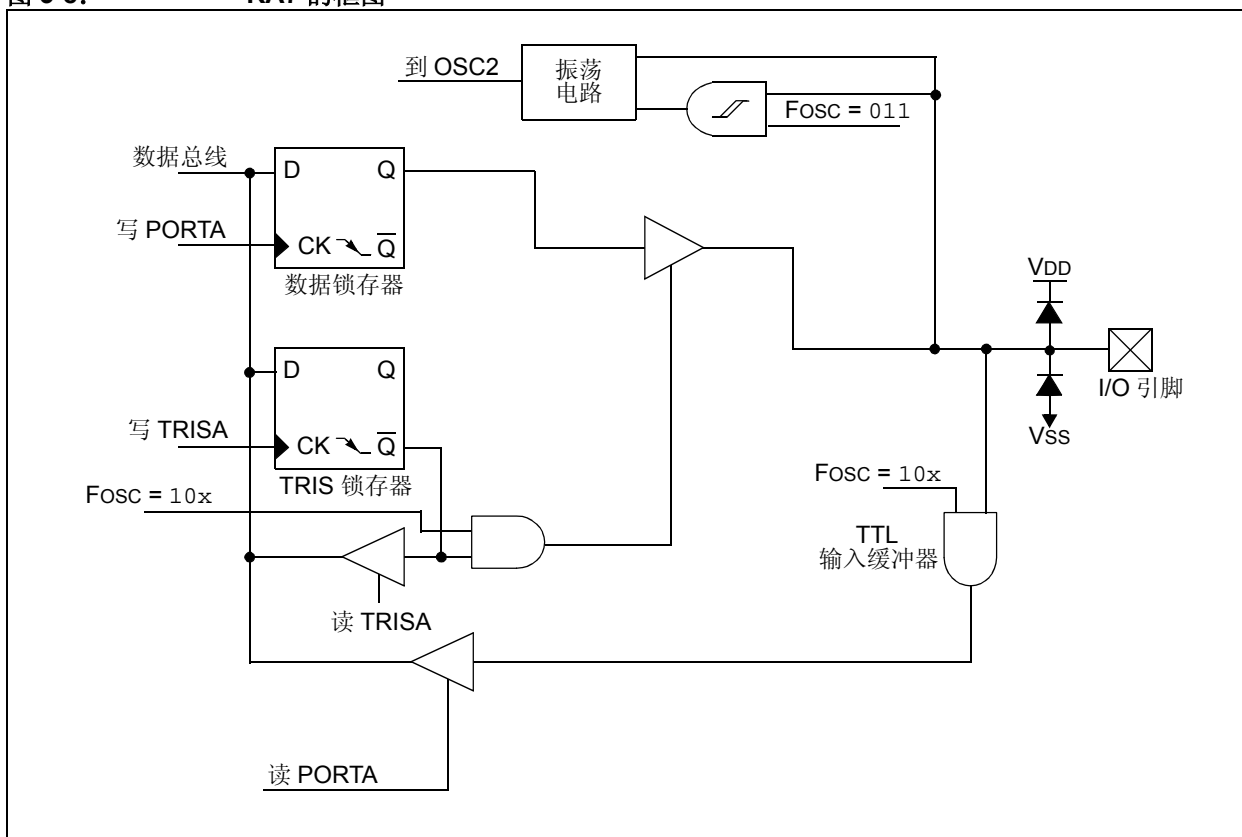


表 3-1: 与 PORTA 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
ADCON0	ADFM	VCFG1	VCFG0	CHS2	CHS1	CHS0	GO/DONE	ADON	0000 0000	0000 0000
ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000
CONFIG ⁽¹⁾	$\overline{\text{CPD}}$	$\overline{\text{CP}}$	MCLRE	$\overline{\text{PWRTE}}$	WDTE	FOSC2	FOSC1	FOSC0	—	—
OPTION_REG	$\overline{\text{RBPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
LCDCON	LCDEN	$\overline{\text{SLPEN}}$	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE0	SE7	SE6	SE5	SE4	SE3	SE2	SE1	SE0	0000 0000	uuuu uuuu
LCDSE1	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	uuuu uuuu
PORTA	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	xxxxx xxxxx	uuuu uuuu
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{\text{T1SYNC}}$	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111

图注: x = 未知, u = 不变, - = 未实现单元 (读为 0)。PORTA 不使用阴影单元。

注 1: 所有寄存器位的操作请参见配置寄存器 (CONFIG)。

3.3 PORTB 和 TRISB 寄存器

PORTB 是 8 位双向 I/O 端口。所有 PORTB 引脚都具有弱上拉功能，其中 PORTB<7:4> 还具有在输入电平发生改变时产生中断的功能。

PORTB 也用作串行闪存编程接口和 ICD 接口。

例 3-2: 初始化 PORTB

```
BANKSEL PORTB      ;
CLRF   PORTB       ;Init PORTB
BANKSEL TRISB      ;
MOVLW  0FFh        ;Set RB<7:0> as inputs
MOVWF  TRISB       ;
```

3.4 其他 PORTB 引脚功能

RB<7:6> 可分别用作器件在串行编程和在线调试时的数据和时钟信号。并且可以将 RB0 配置为外部中断输入。

3.4.1 弱上拉

每个 PORTB 引脚都有各自的可配置内部弱上拉。控制位 WPUB<7:0> 使能或禁止每个弱上拉。参见寄存器 3-7。当将端口引脚配置为输出时，其弱上拉会自动切断。在上电复位时，弱上拉由 OPTION 寄存器中的 RBPU 位禁止。

3.4.2 电平变化中断

四个 PORTB 引脚可以被分别配置为电平变化中断引脚。控制位 IOCB<7:4> 为每个引脚允许或禁止该中断功能。参见寄存器 3-6。上电复位时禁止引脚上的电平变化中断功能。

对于已允许电平变化中断的引脚，则将该引脚上的值与上次读 PORTB 时锁存的旧值进行比较。将与上次读操作“不匹配”的输出一起进行逻辑或运算，以便将 INTCON 寄存器中的 PORTB 电平变化中断标志位 (RBIF) 置 1 (寄存器 2-3)。

该中断可将器件从休眠中唤醒。用户可在中断服务程序中通过以下方式清除中断：

- a) 对 PORTB 进行读或写操作。这将结束电平不匹配条件。
- b) 将标志位 RBIF 清零。

电平不匹配条件会继续将 RBIF 标志位置 1。读或写 PORTB 将结束这种不匹配条件并允许将标志位 RBIF 清零。锁存器将保持最后一次读取的值而不受 MCLR 和欠压复位的影响。在这些复位之后，如果出现电平不匹配，RBIF 标志位将继续被置 1。

注：如果在执行读操作时 (Q2 周期的开始) I/O 引脚的电平发生变化，则 RBIF 中断标志位不会被置 1。此外，由于对端口的读或写影响到该端口的所有位，所以在电平变化中断模式下使用多个引脚的时候必须特别小心。在处理一个引脚电平变化的时候可能不会注意到另一个引脚上的电平变化。

PIC16F913/914/916/917/946

寄存器 3-4: PORTB: PORTB 寄存器

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **RB<7:0>**: PORTB I/O 引脚位
 1 = 端口引脚电平 >V_{IH} 最小值。
 0 = 端口引脚电平 <V_{IL} 最大值。

寄存器 3-5: TRISB: PORTB 三态寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **TRISB<7:0>**: PORTB 三态控制位
 1 = PORTB 引脚被配置为输入 (三态)
 0 = PORTB 引脚被配置为输出

寄存器 3-6: IOCB: PORTB 电平变化中断寄存器

R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0	U-0
IOCB7	IOCB6	IOCB5	IOCB4	—	—	—	—
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-4 **IOCB<7:4>**: 电平变化中断位
 1 = 允许电平变化中断
 0 = 禁止电平变化中断

bit 3-0 **未实现**: 读为 0

PIC16F913/914/916/917/946

寄存器 3-7: **WPUB: 弱上拉寄存器**

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
WPUB7	WPUB6	WPUB5	WPUB4	WPUB3	WPUB2	WPUB1	WPUB0
bit 7							bit 0

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

- n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

bit 7-0

WPUB<7:0>: 弱上拉寄存器位

1 = 使能上拉

0 = 禁止上拉

注 **1:** 为了使能各个上拉必须使能全局 $\overline{\text{RBPU}}$ 。

2: 如果引脚处于输出模式 ($\text{TRISx}<7:0> = 0$), 将自动禁止弱上拉器件。

PIC16F913/914/916/917/946

3.4.3 引脚说明及框图

每个PORTB引脚都与其他功能复用。这里将简要地描述这些引脚和与它们复用的功能。欲知有关各个功能（例如LCD或中断）的具体信息，请参阅此数据手册中的相应章节。

3.4.3.1 RB0/INT/SEG0

图3-9是该引脚的框图。RB0引脚可以被配置为以下功能之一：

- 通用 I/O
- 外部边沿触发中断
- LCD 的模拟输出

3.4.3.2 RB1/SEG1

图3-9是该引脚的框图。RB1引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.4.3.3 RB2/SEG2

图3-9是该引脚的框图。RB2引脚可以被配置为以下功能之一：

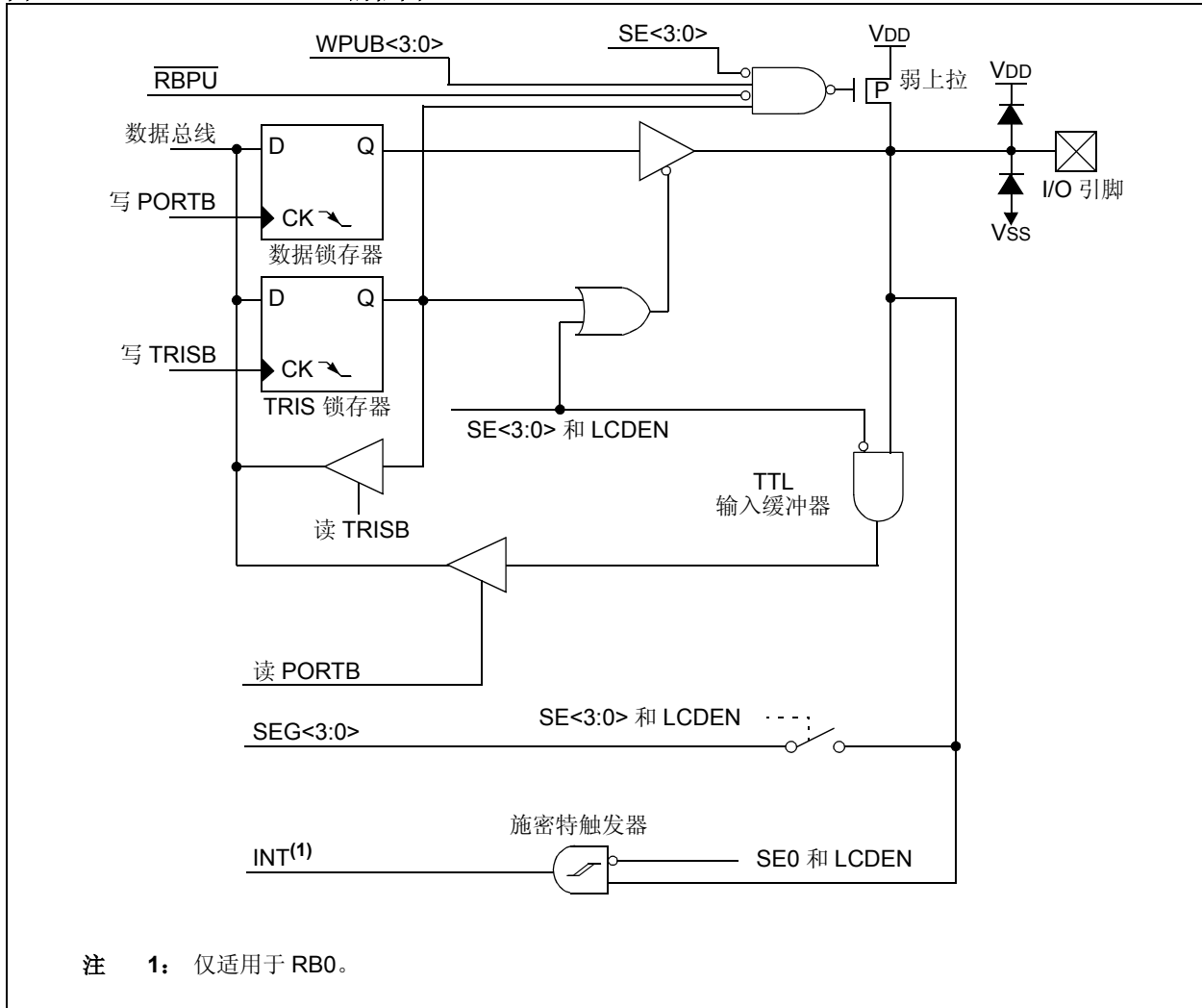
- 通用 I/O
- LCD 的模拟输出

3.4.3.4 RB3/SEG3

图3-9是该引脚的框图。RB3引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

图 3-9: RB<3:0> 的框图

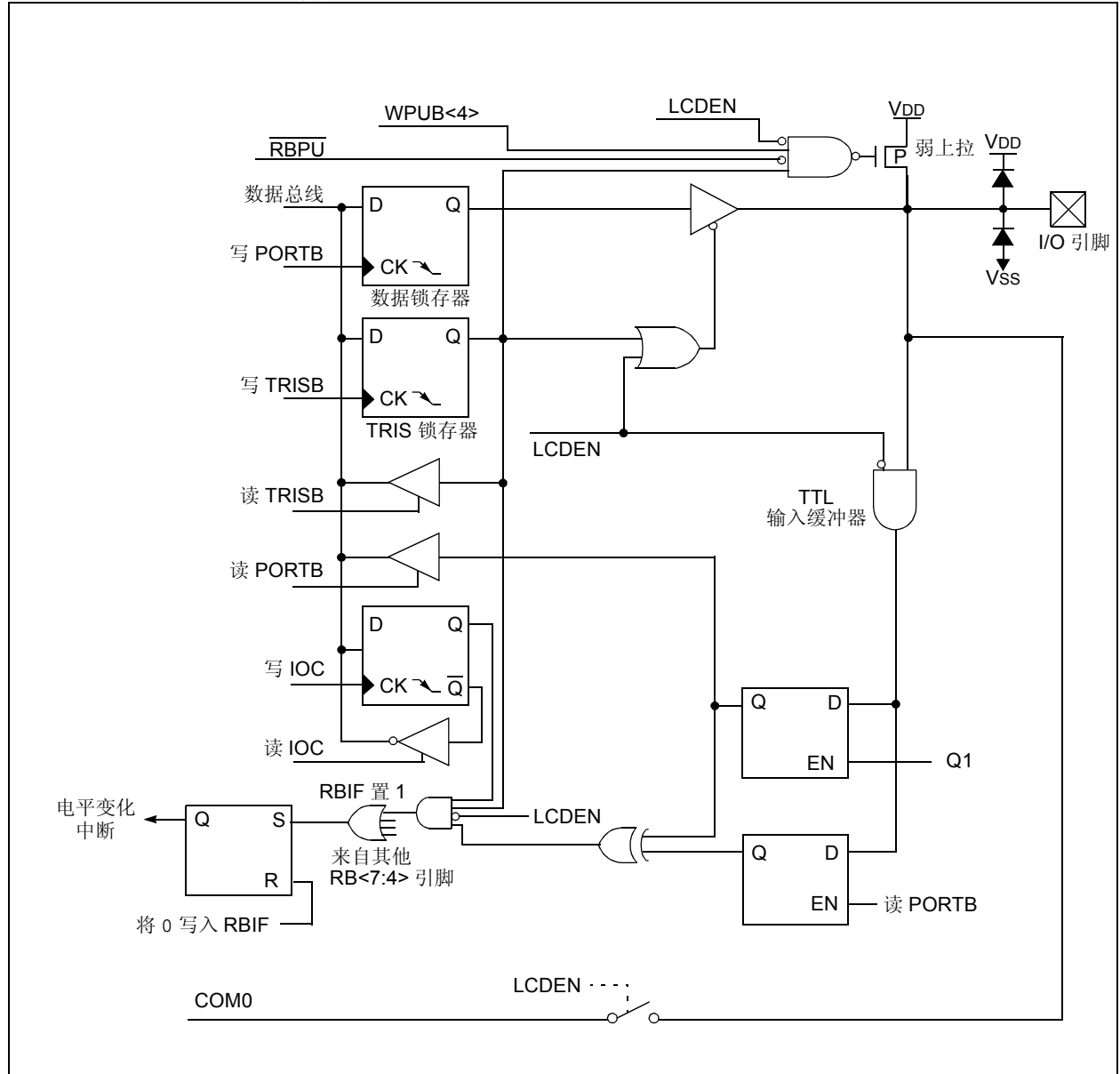


3.4.3.5 RB4/COM0

图 3-10 是该引脚的框图。RB4 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

图 3-10: RB4 的框图



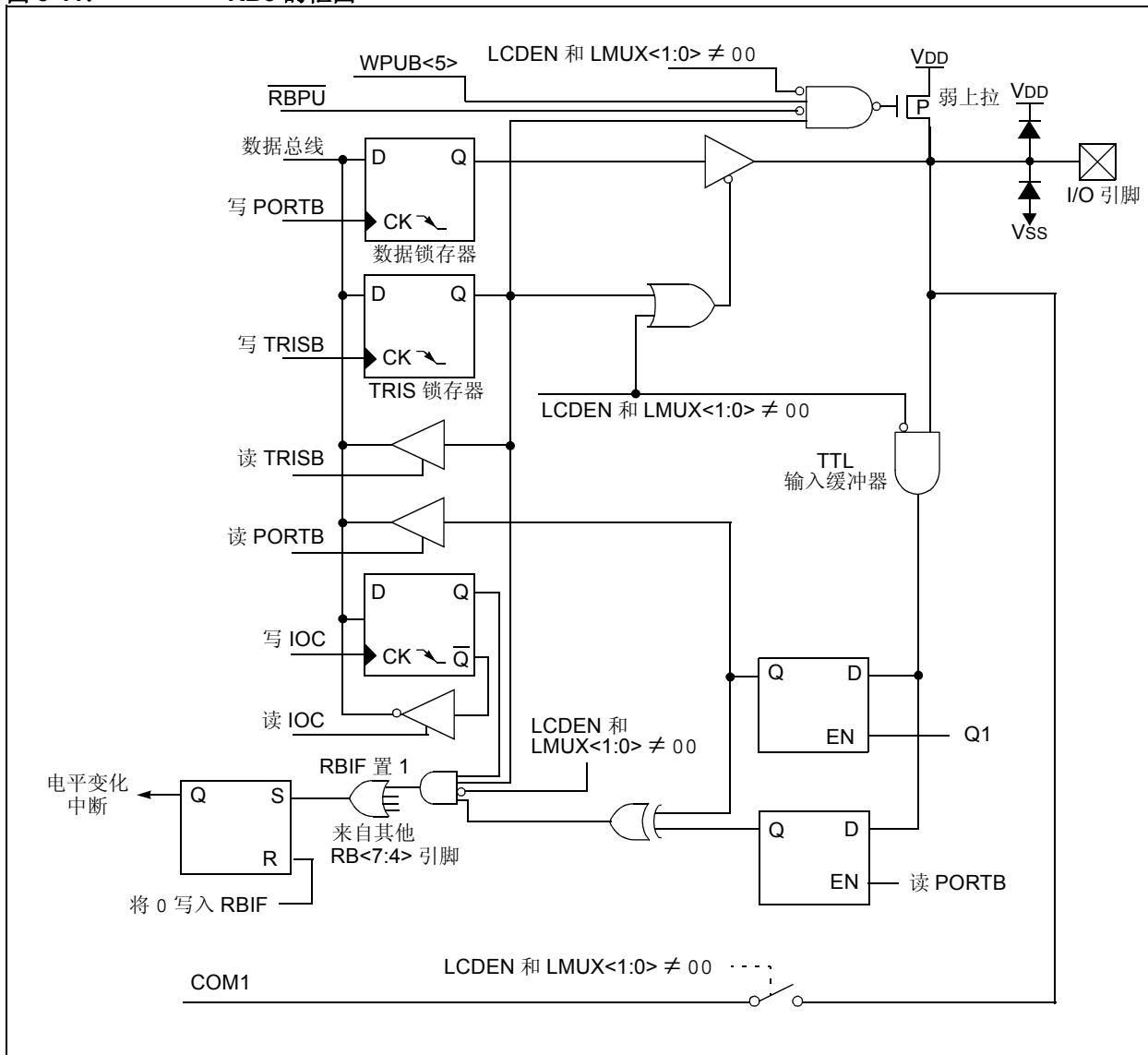
PIC16F913/914/916/917/946

3.4.3.6 RB5/COM1

图 3-11 是该引脚的框图。RB5 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

图 3-11: RB5 的框图



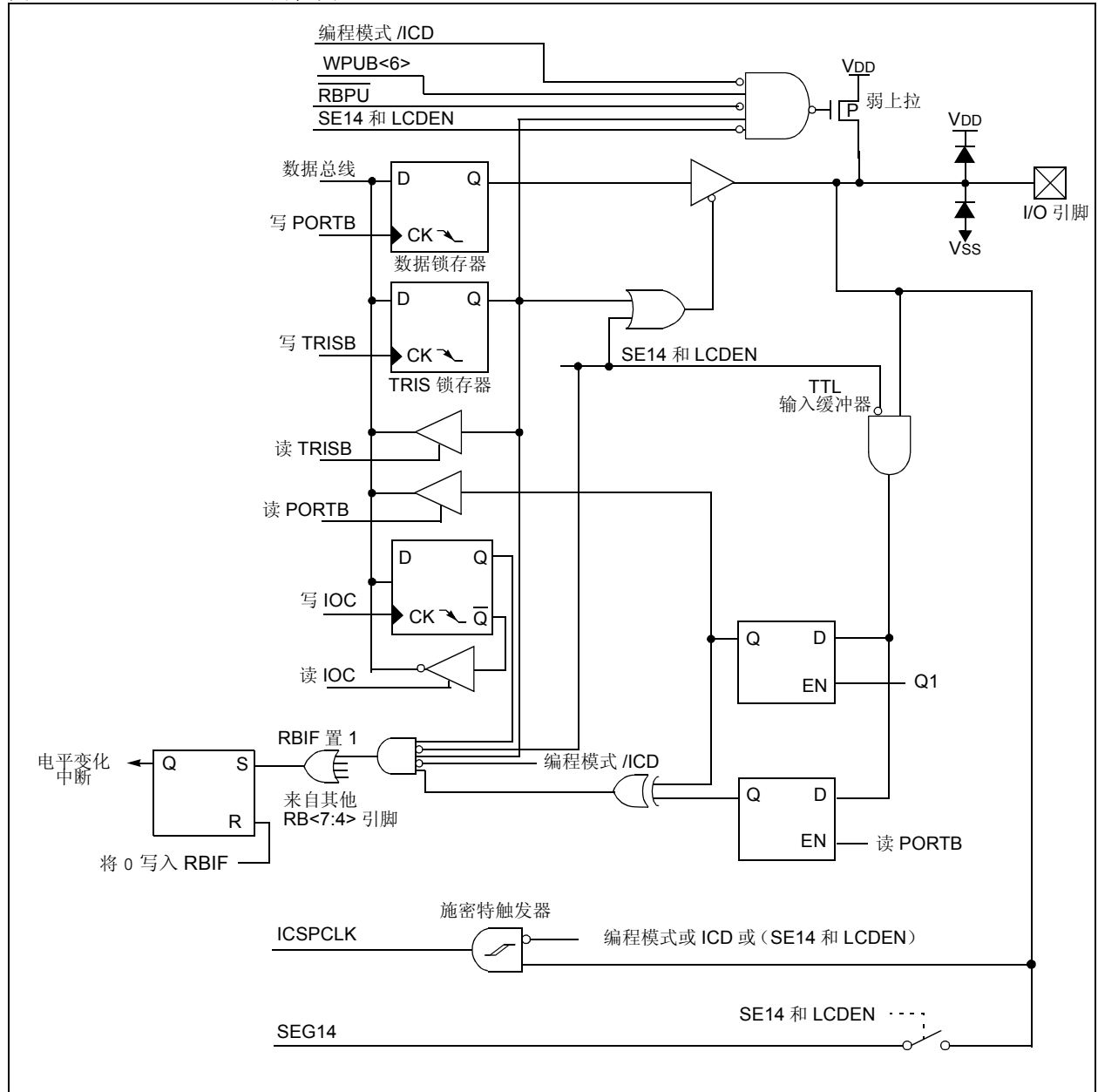
PIC16F913/914/916/917/946

3.4.3.7 RB6/ICSPCLK/ICDCK/SEG14

图 3-12 是该引脚的框图。RB6 引脚可以被配置为以下功能之一：

- 通用 I/O
- 在线串行编程时钟
- ICD 时钟输入
- LCD 的模拟输出

图 3-12: RB6 的框图



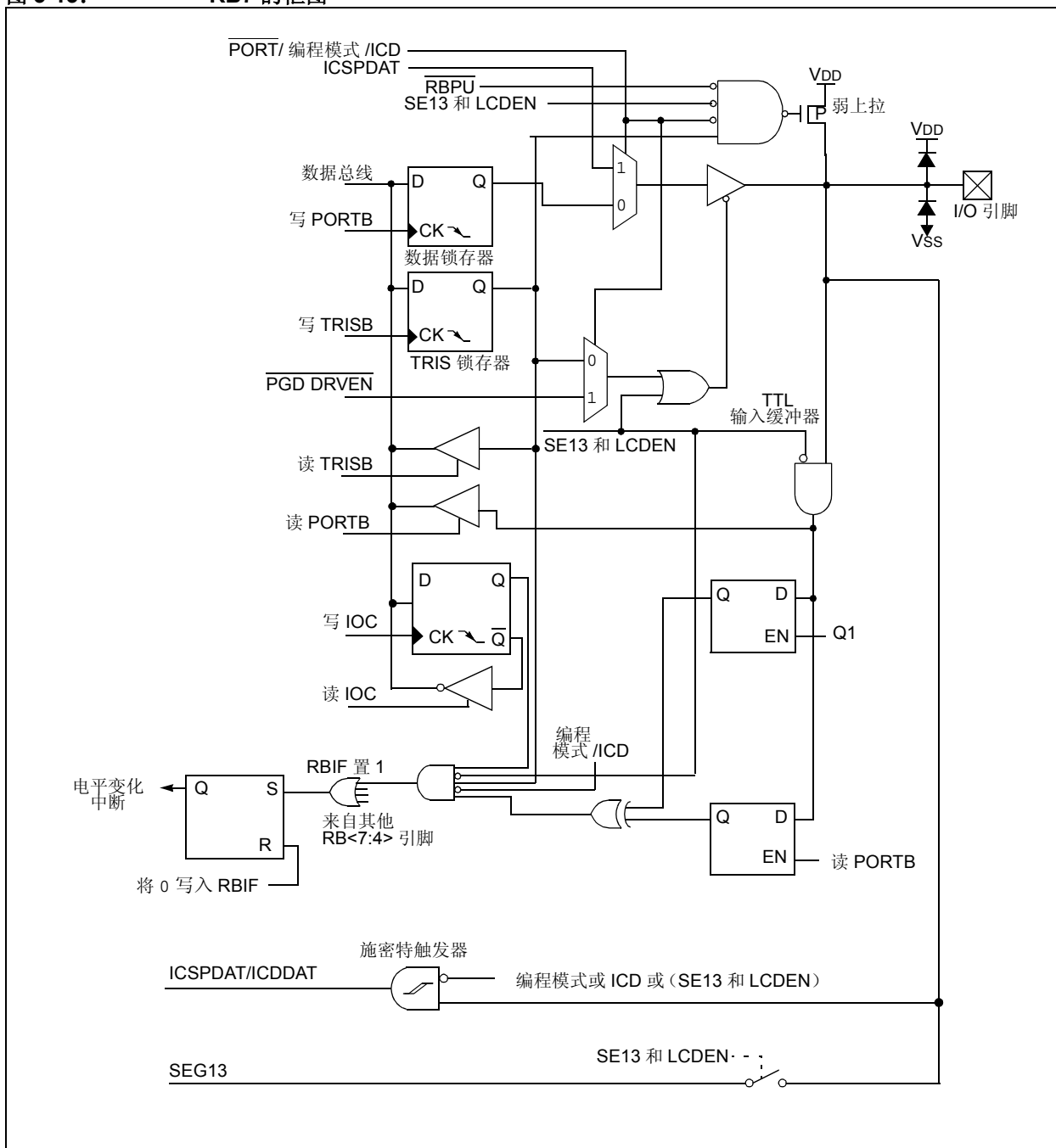
PIC16F913/914/916/917/946

3.4.3.8 RB7/ICSPDAT/ICDDAT/SEG13

图 3-13 是该引脚的框图。RB7 引脚可以被配置为以下功能之一：

- 通用 I/O
- 在线串行编程 I/O
- ICD 数据 I/O
- LCD 的模拟输出

图 3-13: RB7 的框图



PIC16F913/914/916/917/946

表 3-2: 与 PORTB 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
IOCB	IOCB7	IOCB6	IOCB5	IOCB4	—	—	—	—	0000 ----	0000 ----
LCDCON	LCDEN	$\overline{\text{SLPEN}}$	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE0	SE7	SE6	SE5	SE4	SE3	SE2	SE1	SE0	0000 0000	uuuu uuuu
LCDSE1	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	uuuu uuuu
OPTION_REG	$\overline{\text{RBPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	uuuu uuuu
TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	1111 1111
WPUB	WPUB7	WPUB6	WPUB5	WPUB4	WPUB3	WPUB2	WPUB1	WPUB0	1111 1111	1111 1111

图注: x = 未知, u = 不变, - = 未实现单元 (读为 0)。PORTB 不使用阴影单元。

- 注 1: 此寄存器只能通过上电复位或欠压复位初始化, 其他复位均不能改变它。
 注 2: 配置字寄存器位 `DEBUG <12>` 还与 PORTB 相关。详情请参见寄存器 16-1。

PIC16F913/914/916/917/946

3.5 PORTC 和 TRISC 寄存器

PORTC 是 8 位宽的双向端口。PORTC 与几种外设功能复用。PORTC 引脚都有施密特触发器输入缓冲器。

所有的 PORTC 引脚都有锁存位 (PORTC 寄存器)。它们在写入的时候会修改 PORTC 锁存器的内容；因此，如果相应的 TRISC 位被配置为输出，将修改在该引脚上驱动输出的值。

例 3-3: 初始化 PORTC

```
BANKSEL PORTC      ;
CLRf   PORTC       ;Init PORTC
BANKSEL TRISC      ;
MOVLW  0FFh       ;Set RC<7:0> as inputs
MOVWF  TRISC       ;
BANKSEL LDCON      ;
CLRf   LDCON       ;Disable VLCD<3:1>
                          ;inputs on RC<2:0>
```

寄存器 3-8: PORTC: PORTC 寄存器

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **RC<7:0>**: PORTC I/O 引脚位
 1 = 端口引脚电平 >V_{IH} 最小值
 0 = 端口引脚电平 <V_{IL} 最大值

寄存器 3-9: TRISC: PORTC 三态寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **TRISC<7:0>**: PORTC 三态控制位
 1 = PORTC 引脚被配置为输入 (三态)
 0 = PORTC 引脚被配置为输出

3.5.1 引脚说明及框图

每个PORTC引脚都与其他功能复用。这里将简要地描述这些引脚和与它们复用的功能。欲知有关各个功能（例如 LCD 或 SSP）的具体信息，请参阅此数据手册中的相应章节。

3.5.1.1 RC0/VLCD1

图 3-14 是该引脚的框图。RC0 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 偏置电压的模拟输入

3.5.1.2 RC1/VLCD2

图 3-15 是该引脚的框图。RC1 引脚可以被配置为以下功能之一：

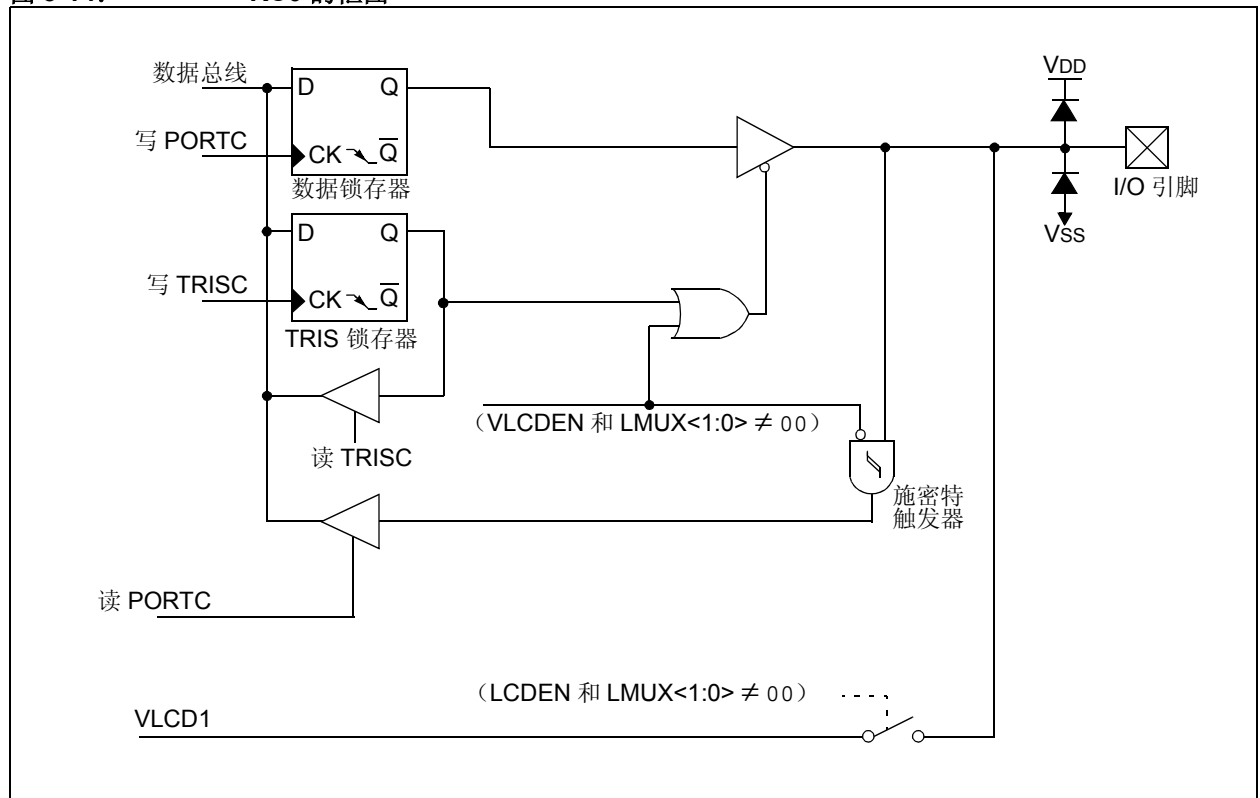
- 通用 I/O
- LCD 偏置电压的模拟输入

3.5.1.3 RC2/VLCD3

图 3-16 是该引脚的框图。RC2 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 偏置电压的模拟输入

图 3-14: RC0 的框图



PIC16F913/914/916/917/946

图 3-15: RC1 的框图

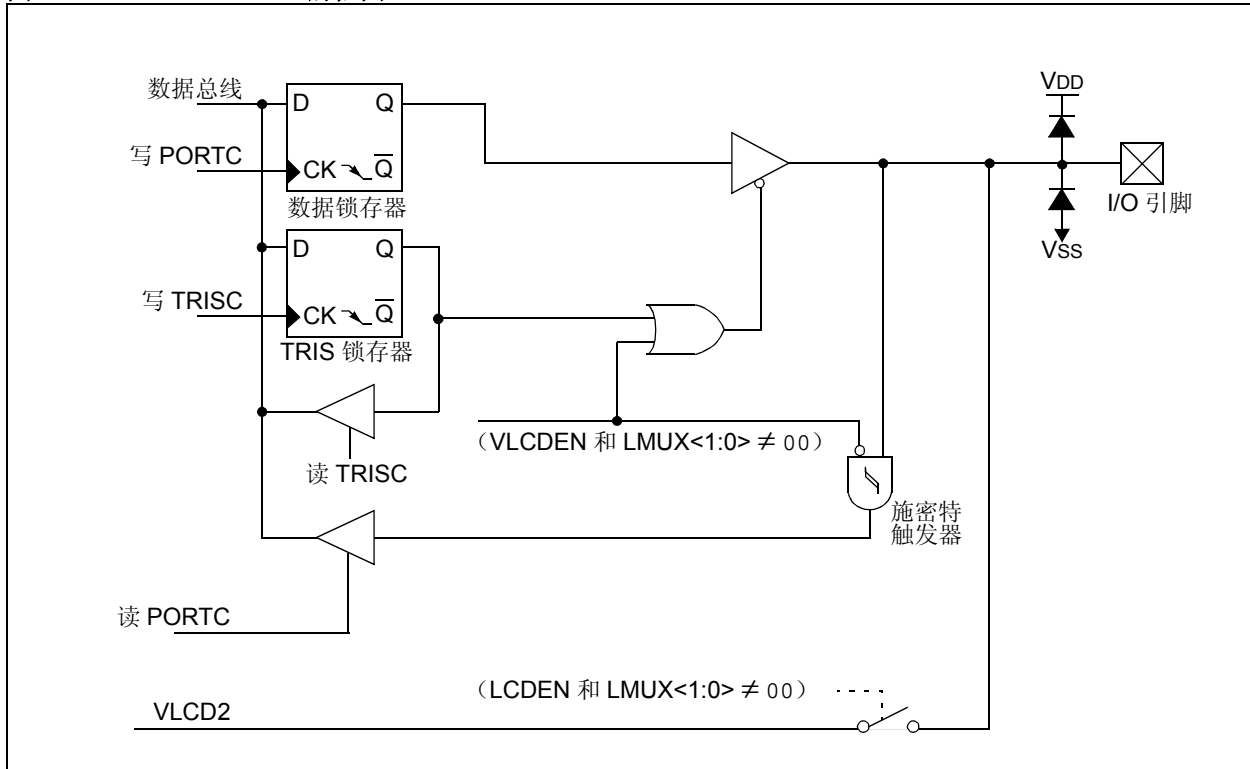
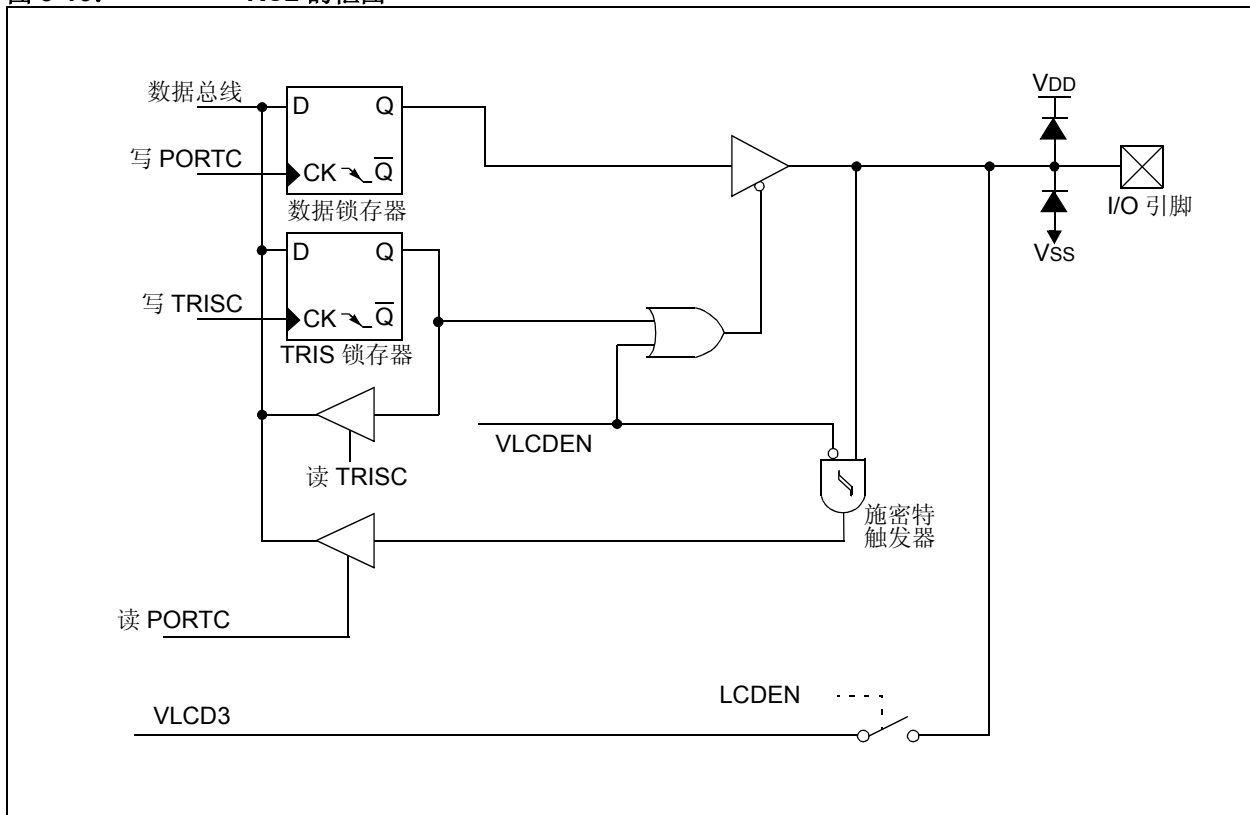


图 3-16: RC2 的框图

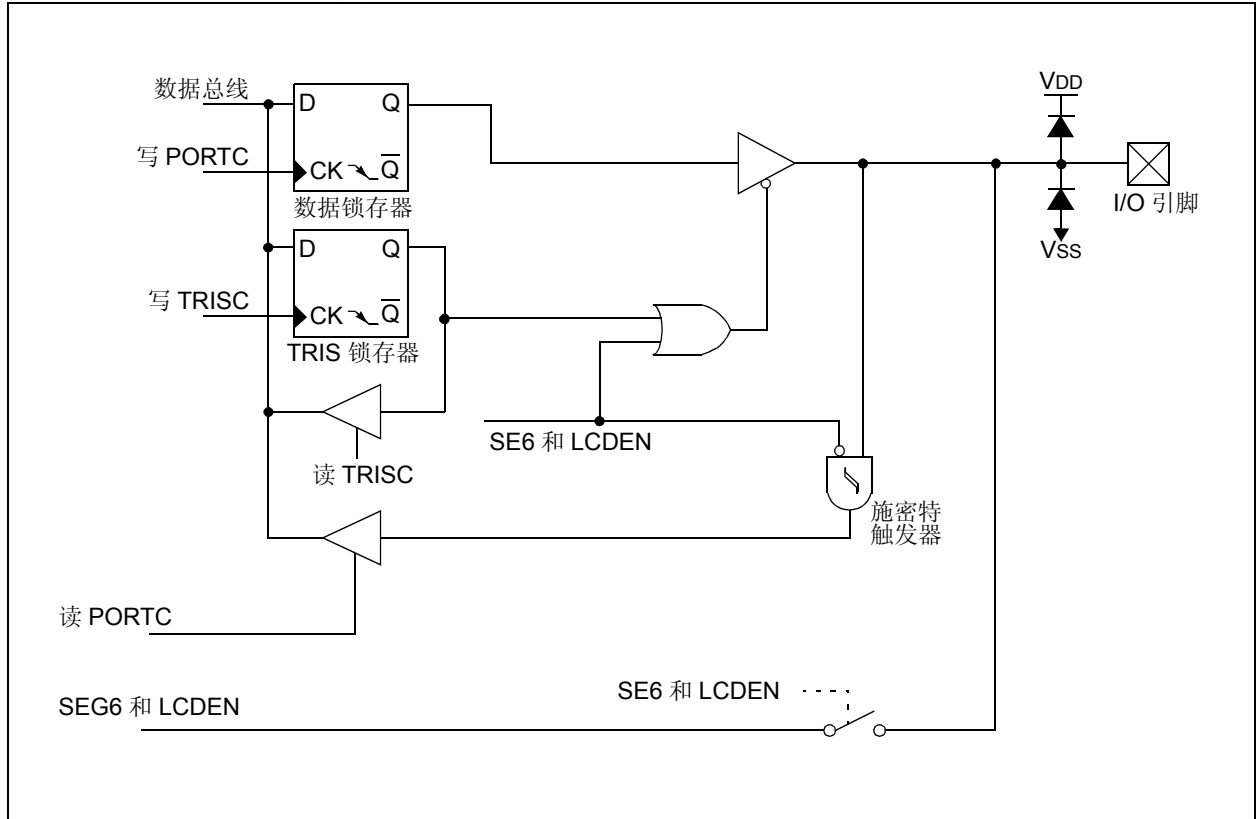


3.5.1.4 RC3/SEG6

图 3-17 是该引脚的框图。RC3 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

图 3-17: RC3 的框图



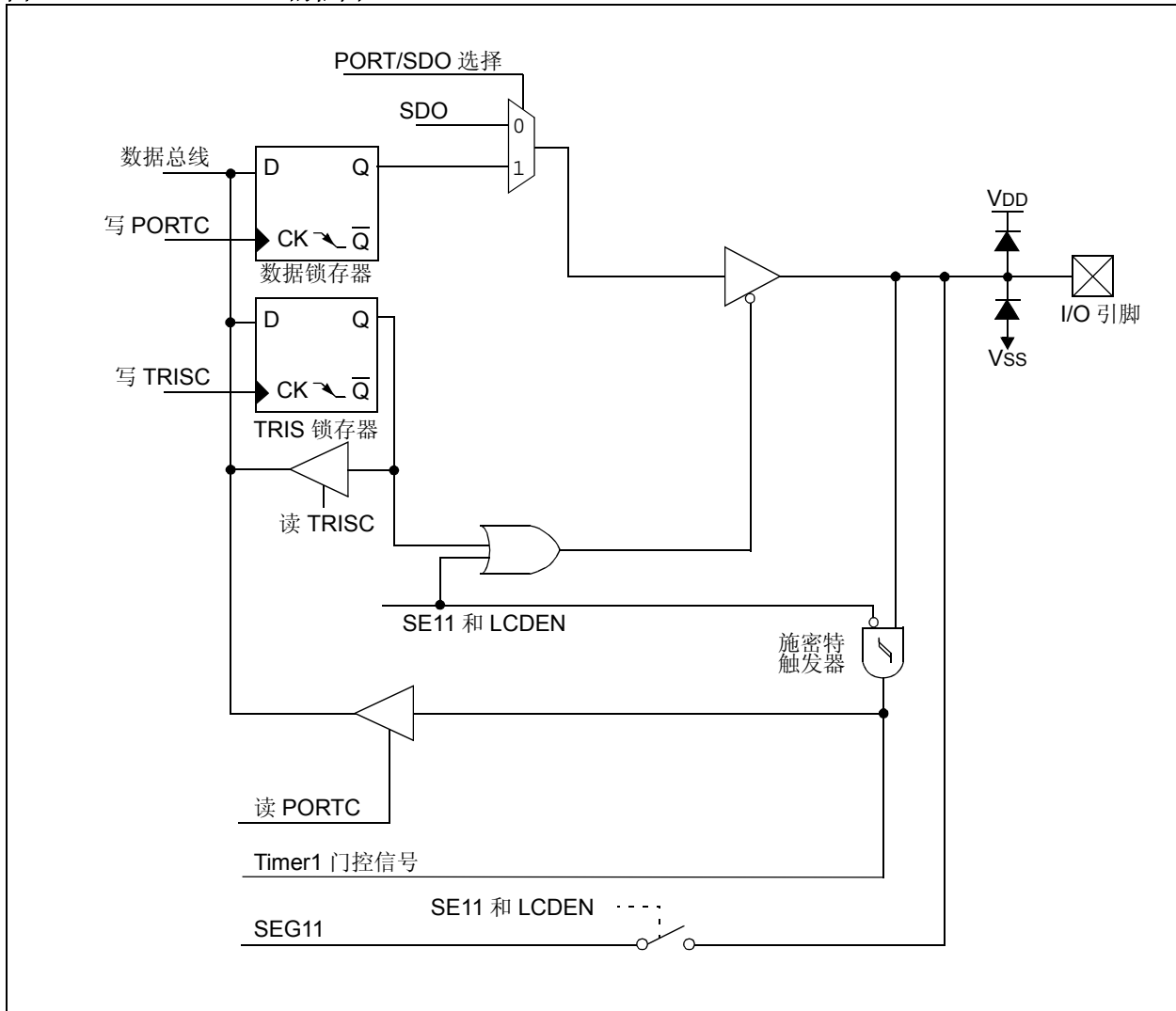
PIC16F913/914/916/917/946

3.5.1.5 RC4/T1G/SDO/SEG11

图 3-18 是该引脚的框图。RC4 引脚可以被配置为以下功能之一：

- 通用 I/O
- Timer1 门控信号输入
- 串行数据输出
- LCD 的模拟输出

图 3-18: RC4 的框图

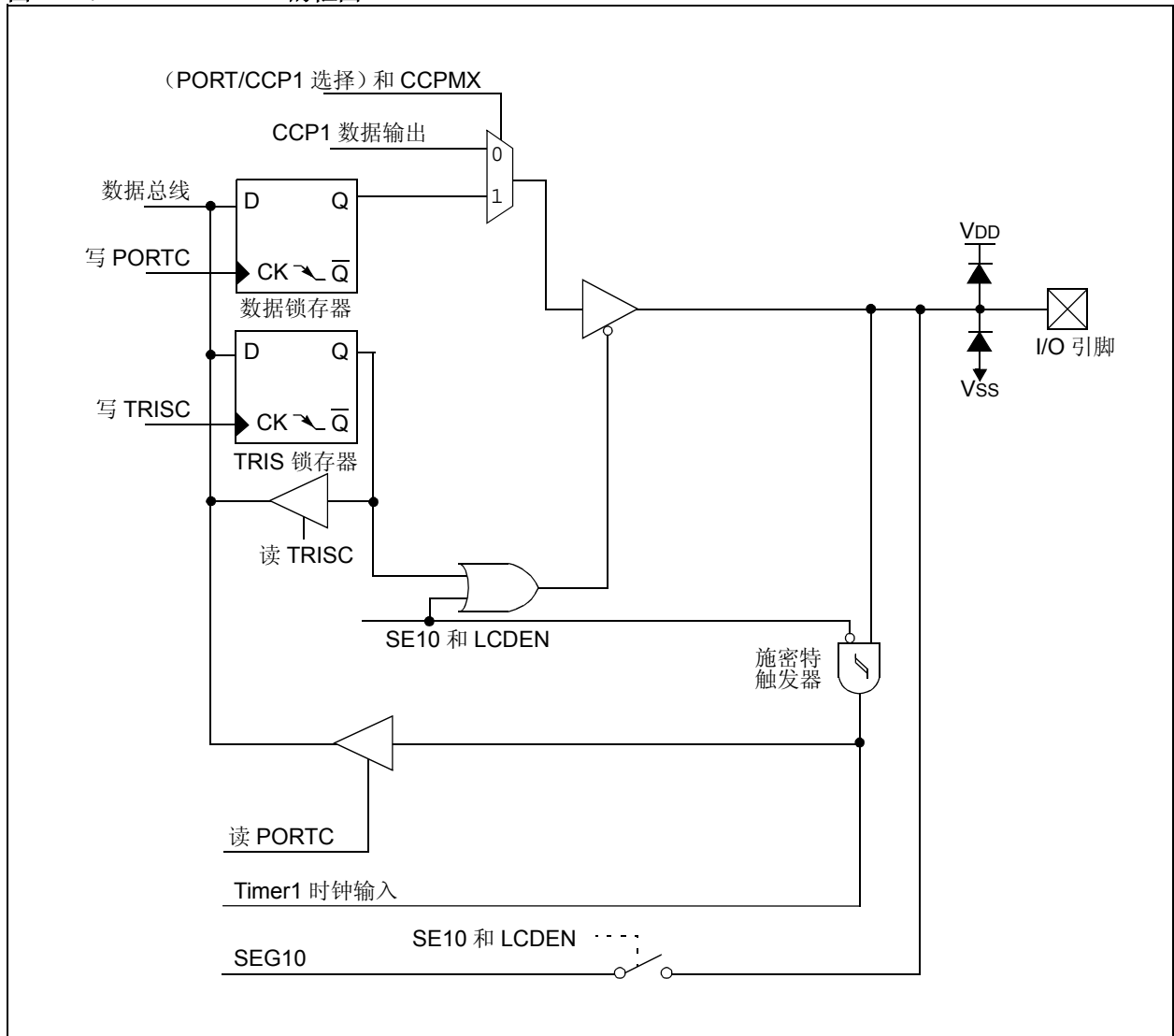


3.5.1.6 RC5/T1CKI/CCP1/SEG10

图 3-19 是该引脚的框图。RC5 引脚可以被配置为以下功能之一：

- 通用 I/O
- Timer1 时钟输入
- 捕捉输入、比较输出或 PWM 输出
- LCD 的模拟输出

图 3-19: RC5 的框图



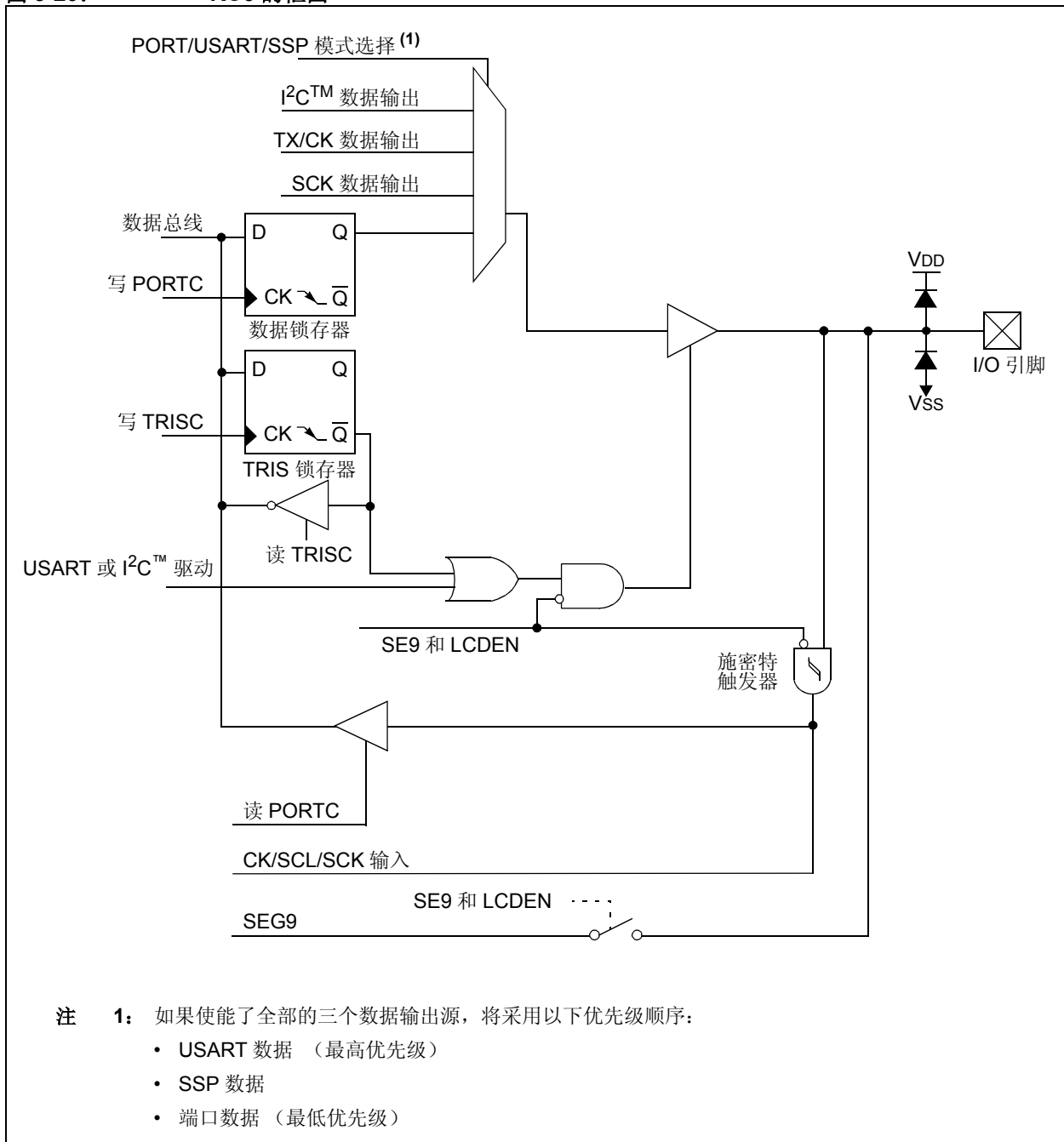
PIC16F913/914/916/917/946

3.5.1.7 RC6/TX/CK/SCK/SCL/SEG9

图 3-20 是该引脚的框图。RC6 引脚可以被配置为以下功能之一：

- 通用 I/O
- 异步串行输出
- 同步时钟 I/O
- SPI 时钟 I/O
- I²C 数据 I/O
- LCD 的模拟输出

图 3-20: RC6 的框图

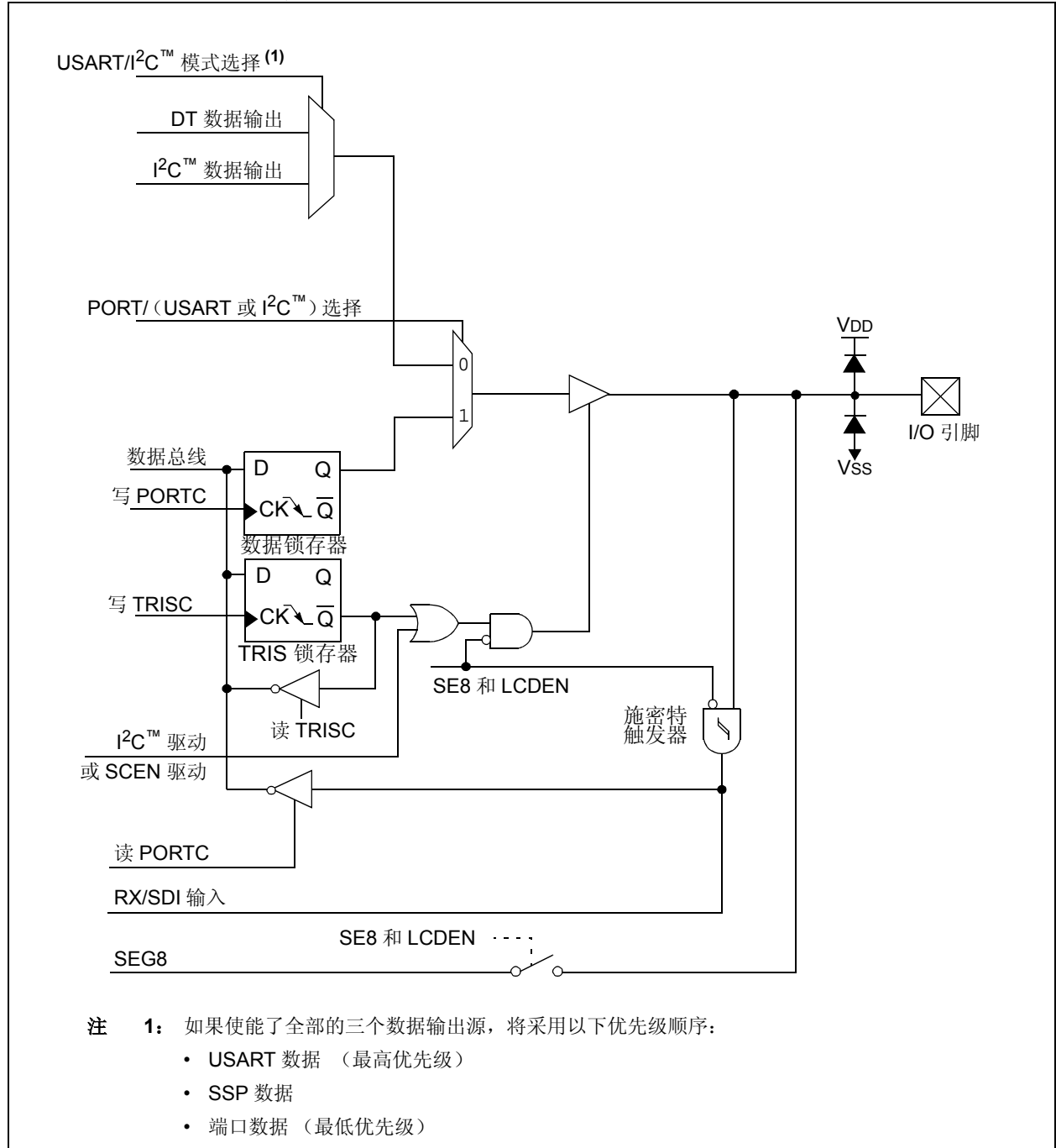


3.5.1.8 RC7/RX/DT/SDI/SDA/SEG8

图 3-21 是该引脚的框图。RC7 引脚可以被配置为以下功能之一：

- 通用 I/O
- 异步串行输入
- 同步串行数据 I/O
- SPI 数据输入
- I²C 数据 I/O
- LCD 的模拟输出

图 3-21: RC7 的框图



PIC16F913/914/916/917/946

表 3-3: 与 PORTC 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
CCP1CON	—	—	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000
LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE0	SE7	SE6	SE5	SE4	SE3	SE2	SE1	SE0	0000 0000	uuuu uuuu
LCDSE1	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	uuuu uuuu
PORTC	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	xxxx xxxx	uuuu uuuu
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111

图注: x = 未知, u = 不变, - = 未实现单元 (读为 0)。PORTC 不使用阴影单元。

PIC16F913/914/916/917/946

3.6 PORTD 和 TRISD 寄存器

PORTD 是一个带有施密特触发器输入缓冲器的 8 位端口。各引脚都可以被分别配置为输入或输出。仅 PIC16F914/917 和 PIC16F946 系列器件可使用 PORTD。

例 3-4: 初始化 PORTD

```
BANKSEL PORTD      ;
CLRF   PORTD       ;Init PORTD
BANKSEL TRISD      ;
MOVLW  0FF         ;Set RD<7:0> as inputs
MOVWF  TRISD       ;
```

寄存器 3-10: PORTD: PORTD 寄存器

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **RD<7:0>**: PORTD I/O 引脚位
 1 = 端口引脚电平 >V_{IH} 最小值
 0 = 端口引脚电平 <V_{IL} 最大值

寄存器 3-11: TRISD: PORTD 三态寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
TRISD7	TRISD6	TRISD5	TRISD4	TRISD3	TRISD2	TRISD1	TRISD0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **TRISD<7:0>**: PORTD 三态控制位
 1 = PORTD 引脚被配置为输入 (三态)
 0 = PORTD 引脚被配置为输出

PIC16F913/914/916/917/946

3.6.1 引脚说明及框图

每个PORTD引脚都与其他功能复用。这里将简要地描述这些引脚和与它们复用的功能。欲知有关各个功能（例如比较器或ADC转换器）的具体信息，请参阅此数据手册中的相应章节。

3.6.1.1 RD0/COM3

图 3-22 是该引脚的框图。RD0 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.6.1.2 RD1

图 3-23 是该引脚的框图。RD1 引脚可以被配置为以下功能之一：

- 通用 I/O

3.6.1.3 RD2/CCP2

图 3-24 是该引脚的框图。RD2 引脚可以被配置为以下功能之一：

- 通用 I/O
- 捕捉输入、比较输出或 PWM 输出

3.6.1.4 RD3/SEG16

图 3-25 是该引脚的框图。RD3 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.6.1.5 RD4/SEG17

图 3-25 是该引脚的框图。RD4 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.6.1.6 RD5/SEG18

图 3-25 是该引脚的框图。RD5 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.6.1.7 RD6/SEG19

图 3-25 是该引脚的框图。RD6 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.6.1.8 RD7/SEG20

图 3-25 是该引脚的框图。RD7 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

图 3-22: RD0 的框图

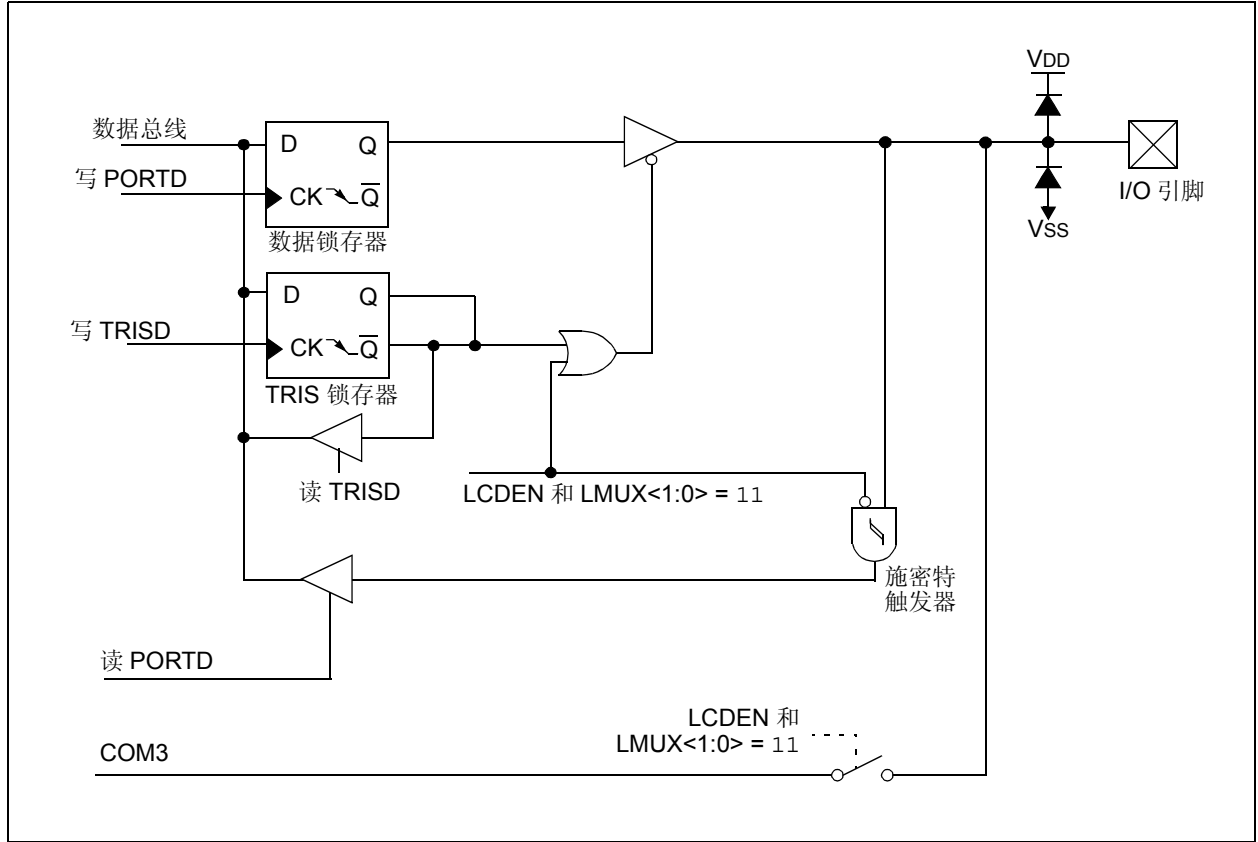
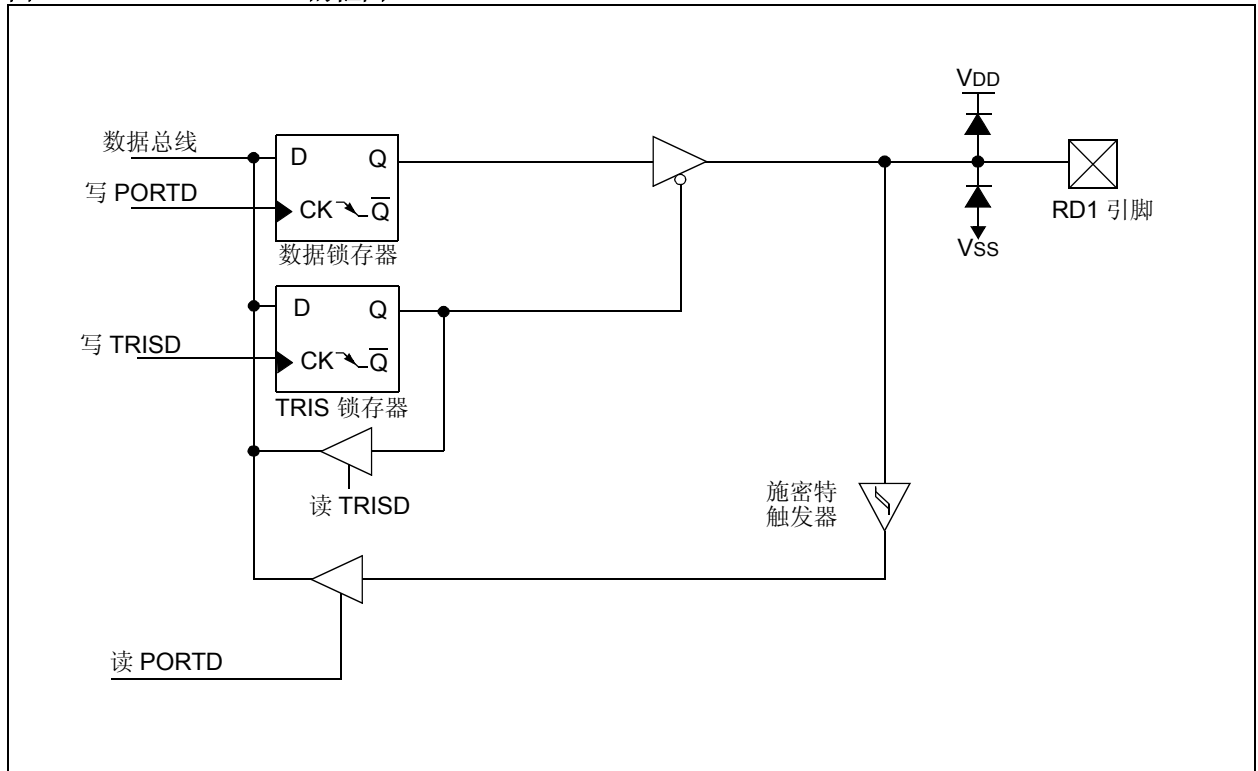


图 3-23: RD1 的框图



PIC16F913/914/916/917/946

图 3-24: RD2 的框图

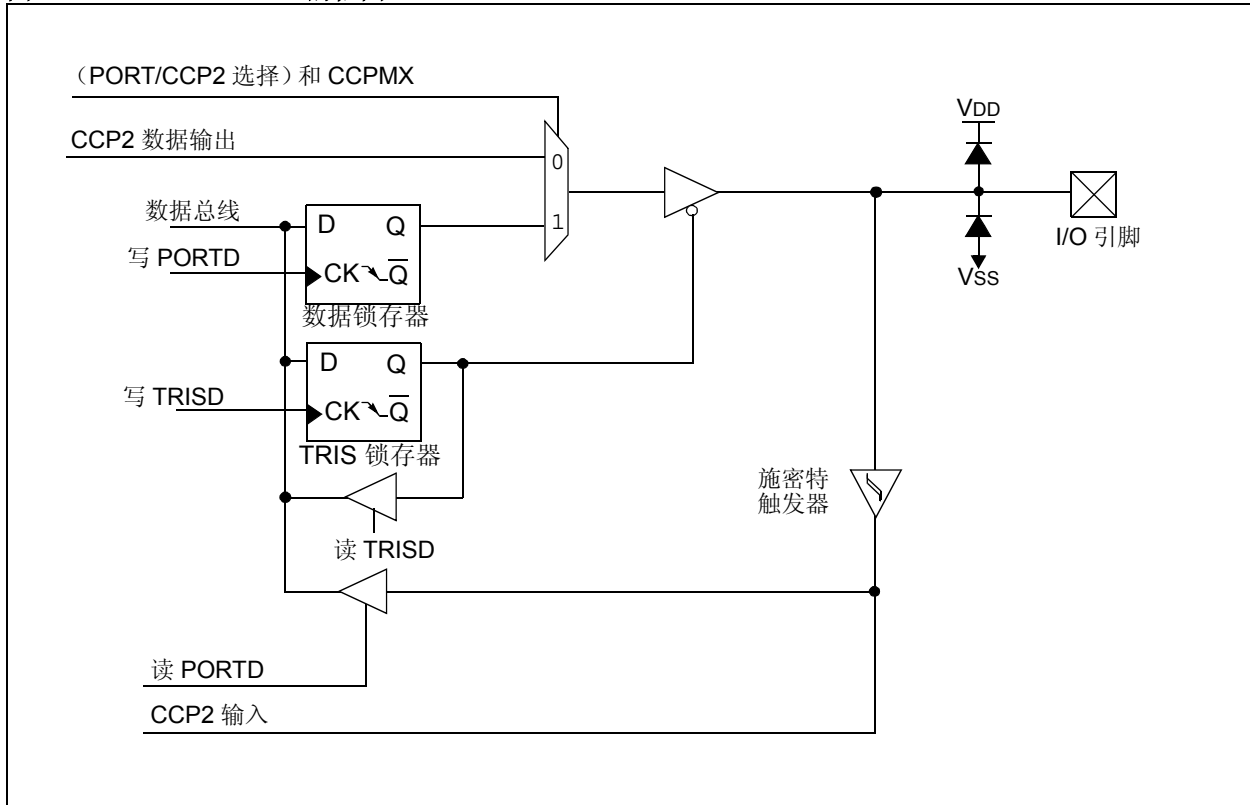
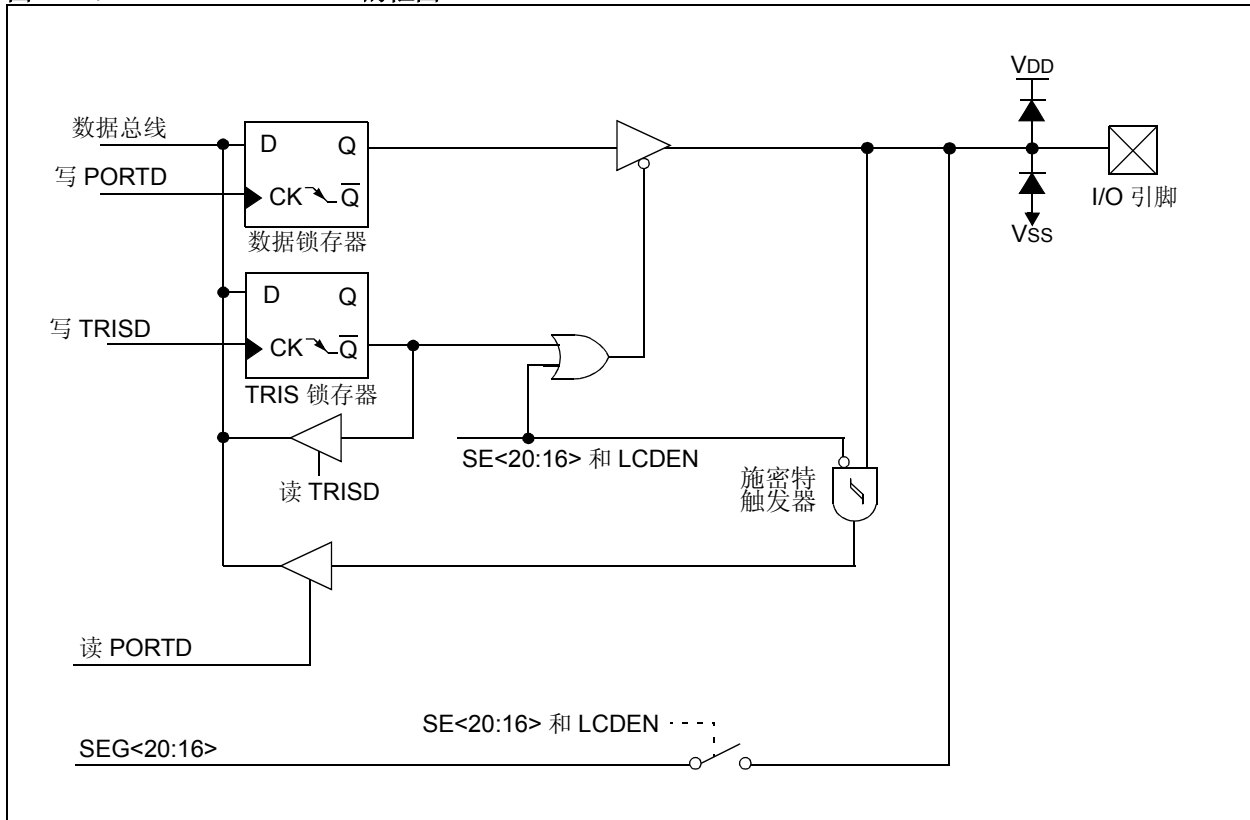


图 3-25: RD<7:3> 的框图



PIC16F913/914/916/917/946

表 3-4: 与 PORTD 相关的寄存器汇总 (1)

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
CCP2CON ⁽¹⁾	—	—	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	--00 0000	--00 0000
LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE2 ⁽¹⁾	SE23	SE22	SE21	SE20	SE19	SE18	SE17	SE16	0000 0000	uuuu uuuu
PORTD ⁽¹⁾	RD7	RD6	RD5	RD4	RD3	RD2	RD1	RD0	xxxx xxxx	uuuu uuuu
TRISD ⁽¹⁾	TRISD7	TRISD6	TRISD5	TRISD4	TRISD3	TRISD2	TRISD1	TRISD0	1111 1111	1111 1111

图注: x = 未知, u = 不变, - = 未实现单元 (读为 0)。PORTD 不使用阴影单元。

注 1: 仅适用于 PIC16F914/917 和 PIC16F946 器件。

PIC16F913/914/916/917/946

3.7 PORTE 和 TRISE 寄存器

PORTE 是一个带有施密特触发器输入缓冲器的 1 位、4 位或 8 位端口。RE<7:4> 和 RE<2:0> 可以被分别配置为输入或输出，且如果配置字（寄存器 16-1）中的 MCLRE 位为 0，则 RE3 只能用作输入引脚。

仅 PIC16F914/917 和 PIC16F946 器件可使用 RE<2:0>。

仅 PIC16F946 器件可使用 RE<7:4>。

例 3-5: 初始化 PORTE

```
BANKSEL PORTE      ;
CLRWF  PORTE       ;Init PORTE
BANKSEL TRISE      ;
MOVLW  0Fh         ;Set RE<3:0> as inputs
MOVWF  TRISE       ;
CLRWF  ANSEL       ;Make RE<2:0> as I/Os
```

寄存器 3-12: PORTE: PORTE 寄存器

R/W-x	R/W-x	R/W-x	R/W-x	R-x	R/W-x	R/W-x	R/W-x
RE7 ^(1,3)	RE6 ^(1,3)	RE5 ^(1,3)	RE4 ^(1,3)	RE3	RE2 ^(2,4)	RE1 ^(2,4)	RE0 ^(2,4)
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **RE<7:0>**: PORTE I/O 引脚位

- 1 = 端口引脚电平 >V_{IH} 最小值
- 0 = 端口引脚电平 <V_{IL} 最大值

- 注 1: 仅适用于 PIC16F946 器件。
 2: 仅适用于 PIC16F914/917 和 PIC16F946 器件。
 3: 对于 PIC16F91X 器件，读为 0。
 4: 对于 PIC16F913/916 器件，读为 0。

寄存器 3-13: TRISE: PORTE 三态寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R-1	R/W-1	R/W-1	R/W-1
TRISE7 ^(1,3)	TRISE6 ^(1,3)	TRISE5 ^(1,3)	TRISE4 ^(1,3)	TRISE3	TRISE2 ^(2,4)	TRISE1 ^(2,4)	TRISE0 ^(2,4)
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **TRISE<7:0>**: PORTE 三态控制位

- 1 = PORTE 引脚被配置为输入（三态）
- 0 = PORTE 引脚被配置为输出

- 注 1: 仅适用于 PIC16F946 器件。
 2: 仅适用于 PIC16F914/917 和 PIC16F946 器件。
 3: 对于 PIC16F91X 器件，读为 0。
 4: 对于 PIC16F913/916 器件，读为 0。

3.7.1 引脚说明及框图

每个PORTE引脚都与其他功能复用。这里将简要地描述这些引脚和与它们复用的功能。欲知有关各个功能（例如比较器或ADC转换器）的具体信息，请参阅此数据手册中的相应章节。

3.7.1.1 RE0/AN5/SEG21⁽¹⁾

图 3-26 是该引脚的框图。RE0 引脚可以被配置为以下功能之一：

- 通用 I/O
- ADC 转换器的模拟输入
- LCD 的模拟输出

3.7.1.2 RE1/AN6/SEG22⁽¹⁾

图 3-26 是该引脚的框图。RE1 引脚可以被配置为以下功能之一：

- 通用 I/O
- ADC 转换器的模拟输入
- LCD 的模拟输出

3.7.1.3 RE2/AN7/SEG23⁽¹⁾

图 3-26 是该引脚的框图。RE2 引脚可以被配置为以下功能之一：

- 通用 I/O
- ADC 转换器的模拟输入
- LCD 的模拟输出

3.7.1.4 RE3/MCLR/VPP

图 3-27 是该引脚的框图。RE3 引脚可以被配置为以下功能之一：

- 仅数字输入
- 带弱上拉的主复位
- 编程参考电压输入

3.7.1.5 RE4/SEG24⁽²⁾

图 3-28 是该引脚的框图。RE4/SEG24 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.7.1.6 RE5/SEG25⁽²⁾

图 3-28 是该引脚的框图。RE5/SEG25 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.7.1.7 RE6/SEG26⁽²⁾

图 3-28 是该引脚的框图。RE6/SEG26 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.7.1.8 RE7/SEG27⁽²⁾

图 3-28 是该引脚的框图。RE7/SEG27 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

<p>注 1: 仅 PIC16F914/917 和 PIC16F946 器件可使用该引脚。</p> <p>2: 仅 PIC16F946 器件可使用该引脚。</p>

PIC16F913/914/916/917/946

图 3-26: RE<2:0> 的框图 (仅适用于 PIC16F914/917 和 PIC16F946)

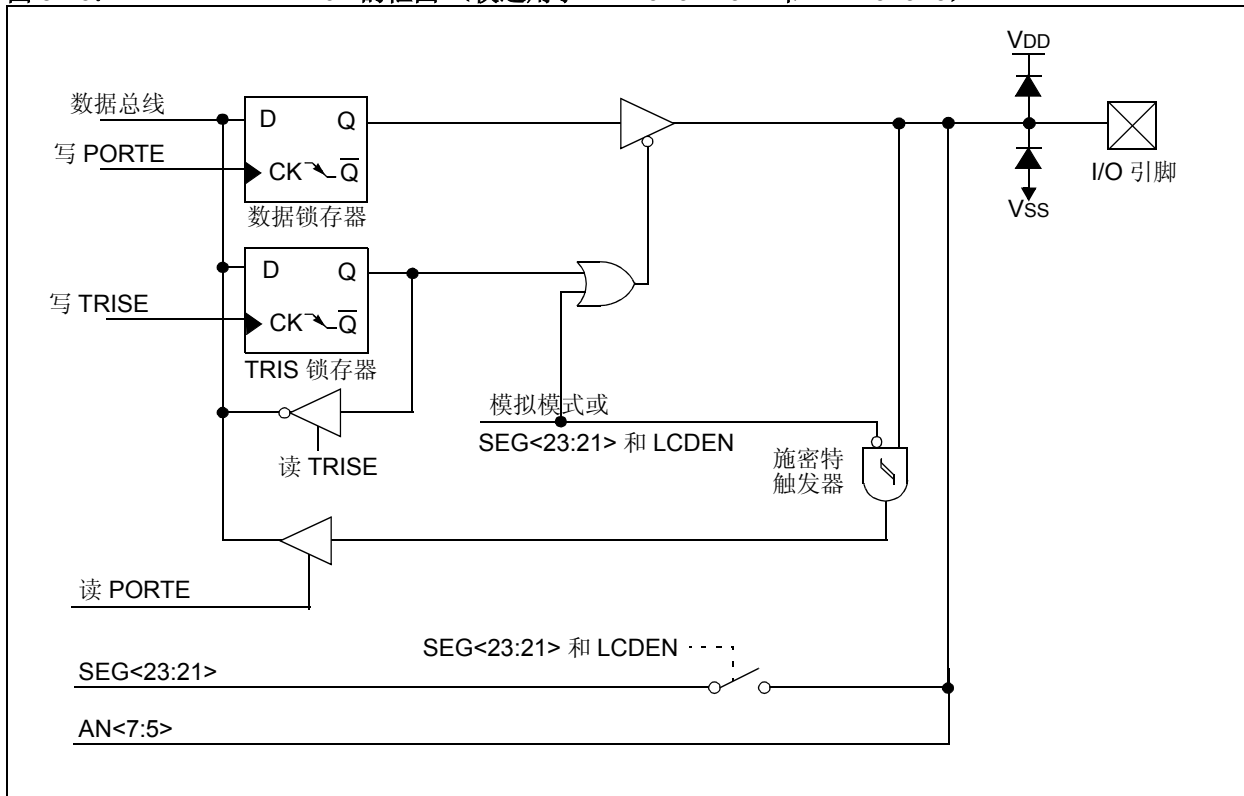


图 3-27: RE3 的框图

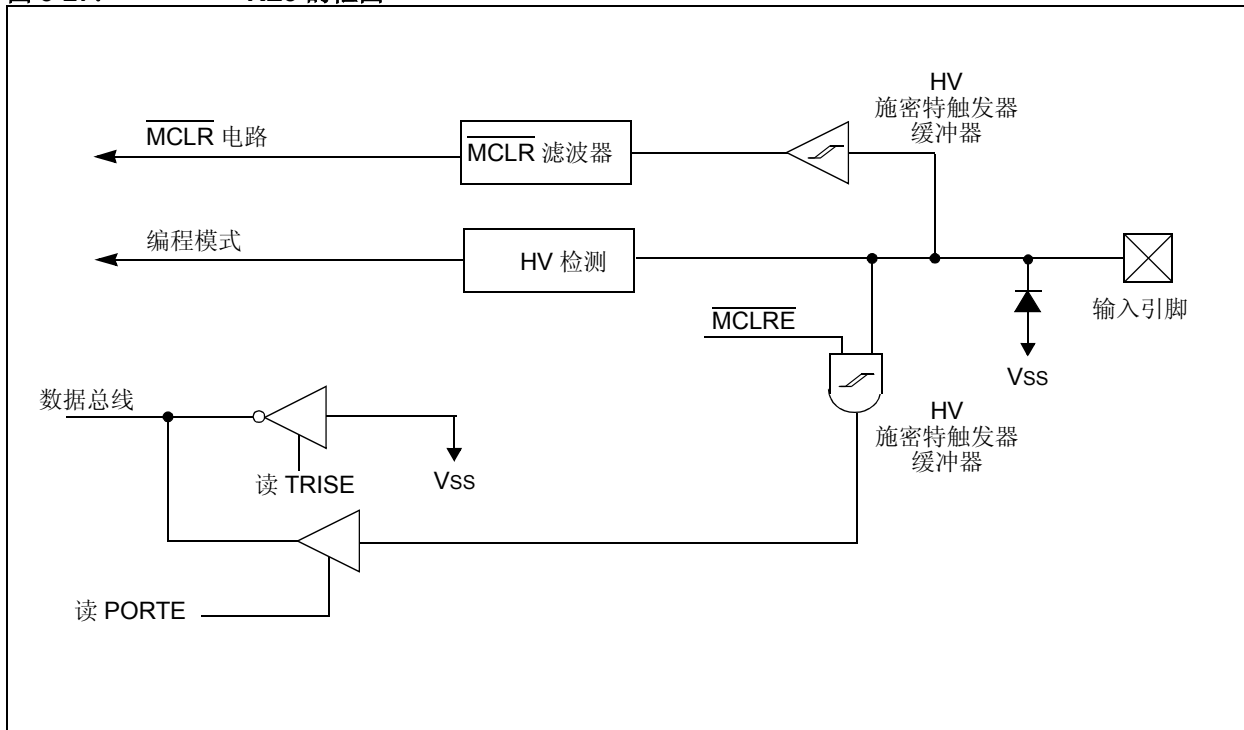
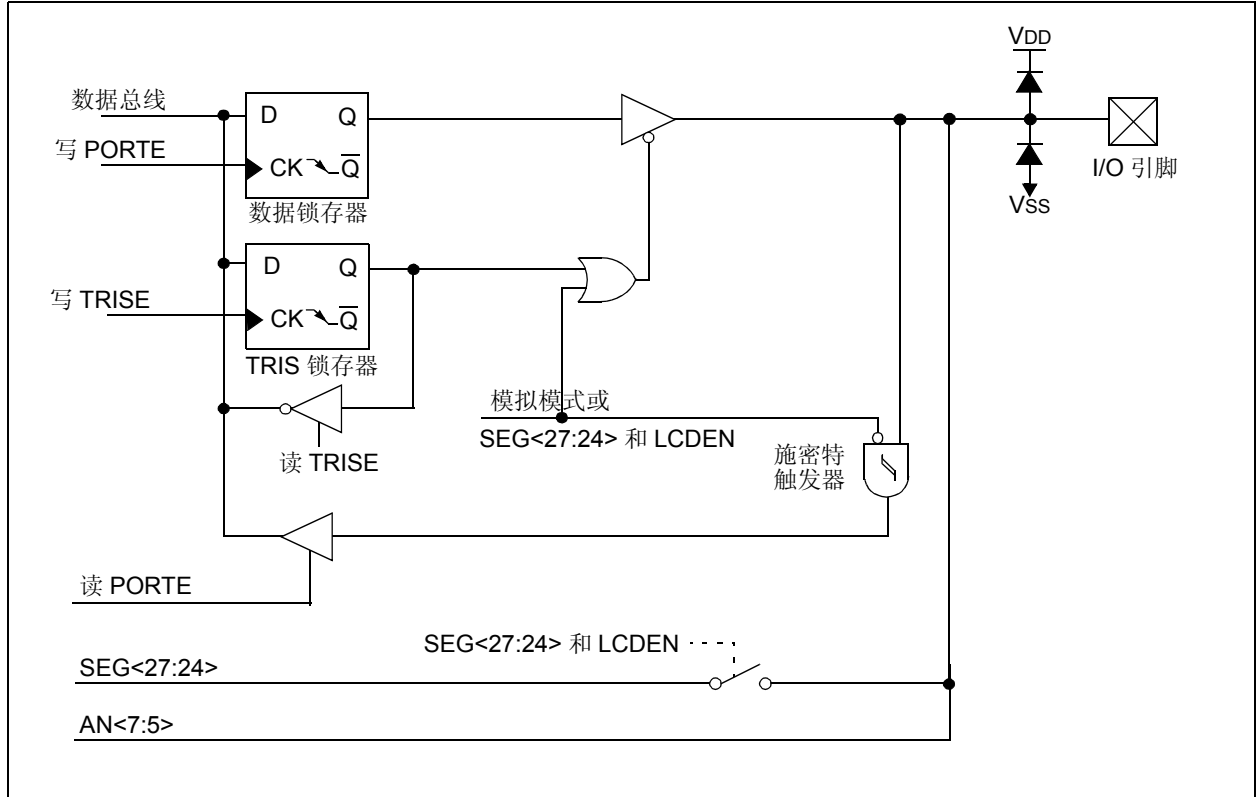


图 3-28: RE<7:4> 的框图 (仅适用于 PIC16F946)



PIC16F913/914/916/917/946

表 3-5: 与 PORTE 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
ADCON0	ADFM	VCFG1	VCFG0	CHS2	CHS1	CHS0	GO/DONE	ADON	0000 0000	0000 0000
ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE2 ^(1,2)	SE23	SE22	SE21	SE20	SE19	SE18	SE17	SE16	0000 0000	uuuu uuuu
LCDSE3 ^(1,3)	SE31	SE30	SE29	SE28	SE27	SE26	SE25	SE24	0000 0000	uuuu uuuu
PORTE	RE7 ⁽³⁾	RE6 ⁽³⁾	RE5 ⁽³⁾	RE4 ⁽³⁾	RE3	RE2 ⁽²⁾	RE1 ⁽²⁾	RE0 ⁽²⁾	xxxx xxxx	uuuu uuuu
TRISE	TRISE7 ⁽³⁾	TRISE6 ⁽³⁾	TRISE5 ⁽³⁾	TRISE4 ⁽³⁾	TRISE3 ⁽⁴⁾	TRISE2 ⁽²⁾	TRISE1 ⁽²⁾	TRISE0 ⁽²⁾	1111 1111	1111 1111

图注: x = 未知, u = 不变, - = 未实现单元 (读为 0)。PORTE 不使用阴影单元。

- 注
- 1: 此寄存器只能通过上电复位或欠压复位初始化, 其他复位均不能改变它。
 - 2: 仅适用于 PIC16F914/917 和 PIC16F946 器件。
 - 3: 仅适用于 PIC16F946 器件。
 - 4: 只读位; TRISE 始终为 1。

3.8 PORTF 和 TRISF 寄存器

PORTF 是一个带有施密特触发器输入缓冲器的 8 位端口。RF<7:0> 可以被分别配置为输入或输出，具体取决于端口方向的状态。端口位也和 LCD 段功能复用。仅 PIC16F946 器件可使用 PORTF。

例 3-6: 初始化 PORTF

```
BANKSEL PORTF      ;
CLRWF  PORTF       ;Init PORTF
BANKSEL TRISF      ;
MOVLW  0FFh        ;Set RF<7:0> as inputs
MOVWF  TRISF       ;
```

寄存器 3-14: PORTF: PORTF 寄存器⁽¹⁾

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
RF7	RF6	RF5	RF4	RF3	RF2	RF1	RF0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **RF<7:0>**: PORTF I/O 引脚位
 1 = 端口引脚电平 >V_{IH} 最小值
 0 = 端口引脚电平 <V_{IL} 最大值

注 1: 仅适用于 PIC16F946 器件。

寄存器 3-15: TRISF: PORTF 三态寄存器⁽¹⁾

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
TRISF7	TRISF6	TRISF5	TRISF4	TRISF3	TRISF2	TRISF1	TRISF0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **TRISF<7:0>**: PORTF 三态控制位
 1 = PORTF 引脚被配置为输入 (三态)
 0 = PORTF 引脚被配置为输出

注 1: 仅适用于 PIC16F946 器件。

PIC16F913/914/916/917/946

3.8.1 引脚说明及框图

每个PORTF引脚都与其他功能复用。这里将简要地描述这些引脚和与它们复用的功能。欲知有关各个功能的具体信息，请参阅此数据手册中的相应章节。

3.8.1.1 RF0/SEG32

图 3-29 是该引脚的框图。RF0 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.8.1.2 RF1/SEG33

图 3-29 是该引脚的框图。RF1 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.8.1.3 RF2/SEG34

图 3-29 是该引脚的框图。RF2 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.8.1.4 RF3/SEG35

图 3-29 是该引脚的框图。RF3 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.8.1.5 RF4/SEG28

图 3-29 是该引脚的框图。RF4 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.8.1.6 RF5/SEG29

图 3-29 是该引脚的框图。RF5 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.8.1.7 RF6/SEG30

图 3-29 是该引脚的框图。RF6 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.8.1.8 RF7/SEG31

图 3-29 是该引脚的框图。RF7 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

图 3-29: RF<7:0> 的框图

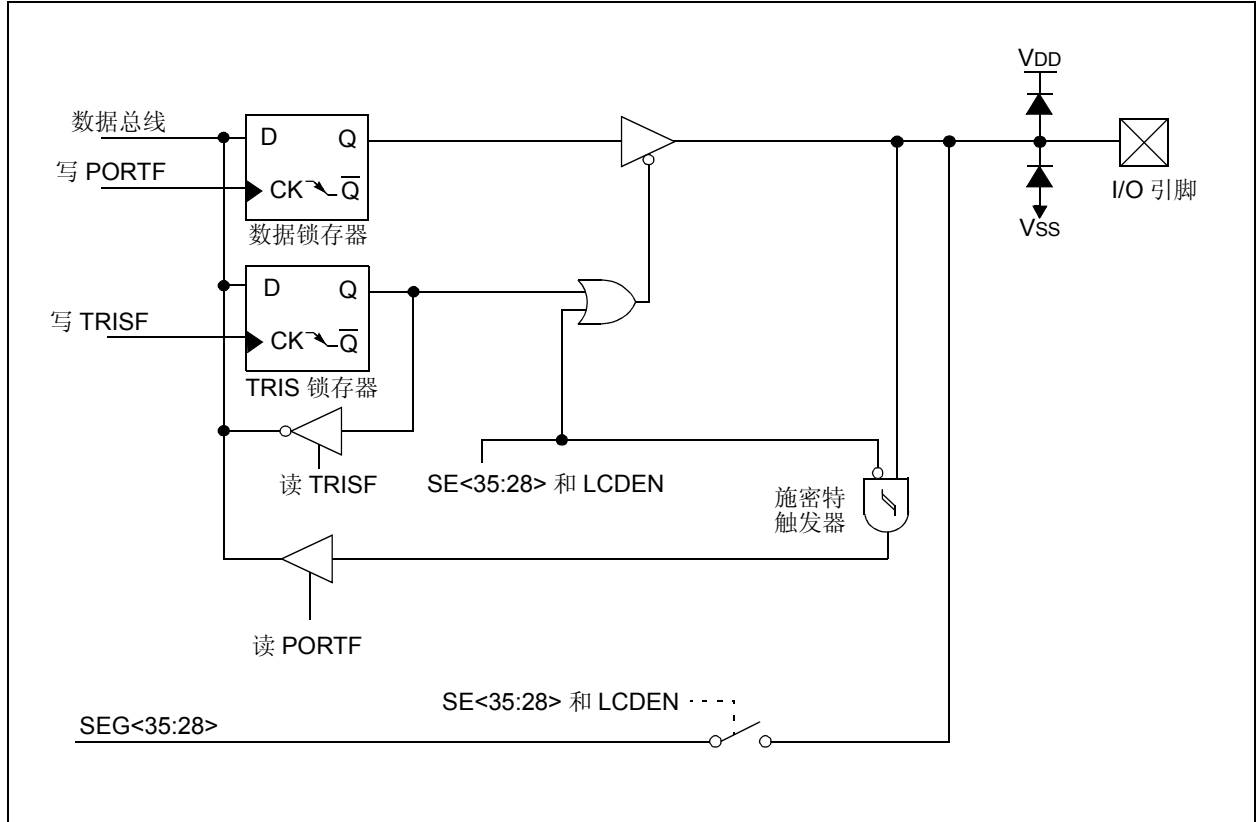


表 3-6: 与 PORTF 相关的寄存器汇总 (1)

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE3 ⁽¹⁾	SE31	SE30	SE29	SE28	SE27	SE26	SE25	SE24	0000 0000	uuuu uuuu
LCDSE4 ⁽¹⁾	SE39	SE38	SE37	SE36	SE35	SE34	SE33	SE32	0000 0000	uuuu uuuu
PORTF ⁽¹⁾	RF7	RF6	RF5	RF4	RF3	RF2	RF1	RF0	xxxx xxxx	uuuu uuuu
TRISF ⁽¹⁾	TRISF7	TRISF6	TRISF5	TRISF4	TRISF3	TRISF2	TRISF1	TRISF0	1111 1111	1111 1111

图注: x = 未知, u = 不变, - = 未实现单元 (读为 0)。PORTF 不使用阴影单元。

注 1: 仅适用于 PIC16F946 器件。

PIC16F913/914/916/917/946

3.9 PORTG 和 TRISG 寄存器

PORTG 是一个带有施密特触发器输入缓冲器的 8 位端口。RG<5:0> 可以被分别配置为输入或输出，具体取决于端口方向的状态。端口位也和 LCD 段功能复用。仅 PIC16F946 器件可使用 PORTG。

例 3-7: 初始化 PORTG

```
BANKSEL PORTG      ;
CLRF   PORTG       ;Init PORTG
BANKSEL TRISG      ;
MOVLW  3Fh         ;Set RG<5:0> as inputs
MOVWF  TRISG       ;
```

寄存器 3-16: PORTG: PORTG 寄存器⁽¹⁾

U-0	U-0	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
—	—	RG5	RG4	RG3	RG2	RG1	RG0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 **未实现:** 读为 0
 bit 5-0 **RG<5:0>:** PORTG I/O 引脚位
 1 = 端口引脚电平 >V_{IH} 最小值
 0 = 端口引脚电平 <V_{IL} 最大值

注 1: 仅适用于 PIC16F946 器件。

寄存器 3-17: TRISG: PORTG 三态寄存器⁽¹⁾

U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
—	—	TRISG5	TRISG4	TRISG3	TRISG2	TRISG1	TRISG0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 **未实现:** 读为 0
 bit 5-0 **TRISF<5:0>:** PORTG 三态控制位
 1 = PORTG 引脚被配置为输入 (三态)
 0 = PORTG 引脚被配置为输出

注 1: 仅适用于 PIC16F946 器件。

3.9.1 引脚说明及框图

每个 PORTG 引脚都与其他功能复用。这里将简要地描述这些引脚和与它们复用的功能。欲知有关各个功能的具体信息，请参阅此数据手册中的相应章节。

3.9.1.1 RG0/SEG36

图 3-30 是该引脚的框图。RG0 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.9.1.2 RG1/SEG37

图 3-30 是该引脚的框图。RG1 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.9.1.3 RG2/SEG38

图 3-30 是该引脚的框图。RG2 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.9.1.4 RG3/SEG39

图 3-30 是该引脚的框图。RG3 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

3.9.1.5 RG4/SEG40

图 3-30 是该引脚的框图。RG4 引脚可以被配置为以下功能之一：

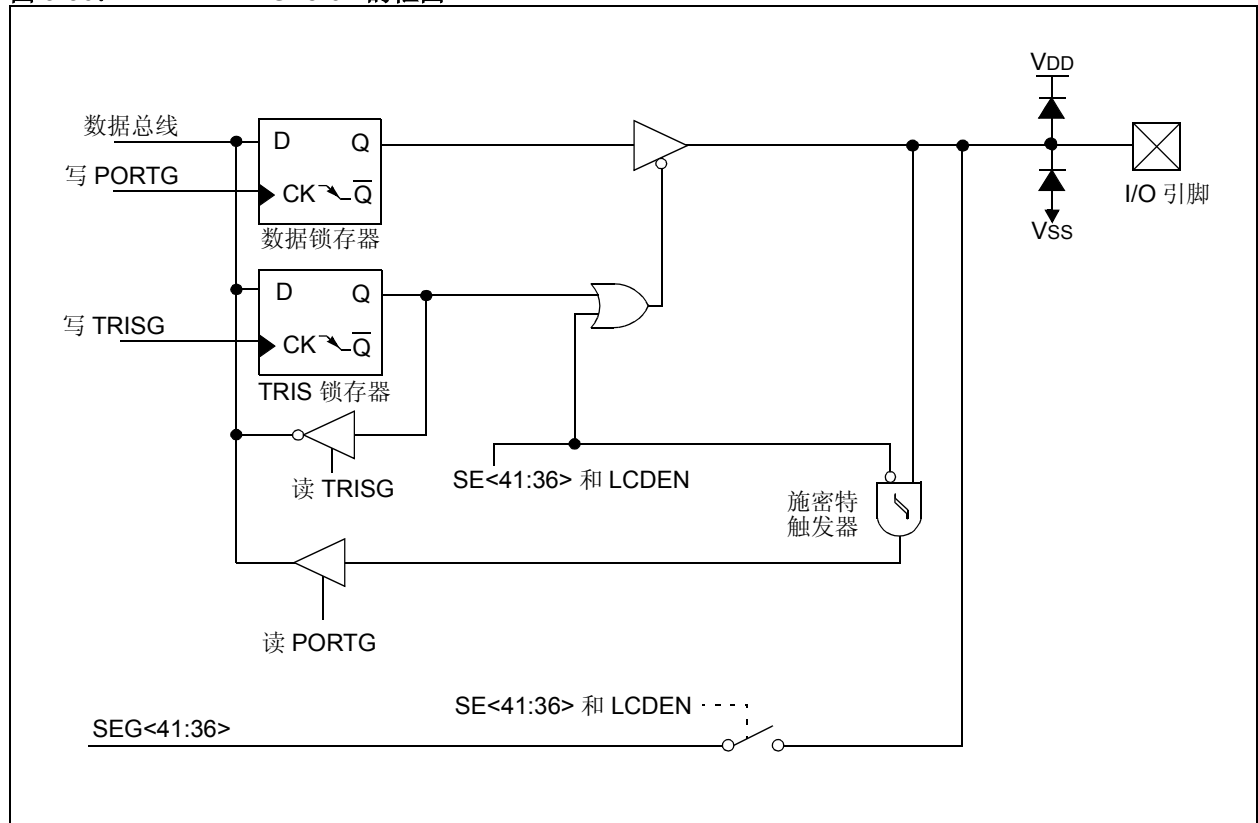
- 通用 I/O
- LCD 的模拟输出

3.9.1.6 RG5/SEG41

图 3-30 是该引脚的框图。RG5 引脚可以被配置为以下功能之一：

- 通用 I/O
- LCD 的模拟输出

图 3-30: RG<5:0> 的框图



PIC16F913/914/916/917/946

表 3-7: 与 PORTG 相关的寄存器汇总 (1)

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE4 ⁽¹⁾	SE39	SE38	SE37	SE36	SE35	SE34	SE33	SE32	0000 0000	uuuu uuuu
LCDSE5 ⁽¹⁾	—	—	—	—	—	—	SE41	SE40	---- --00	---- --uu
PORTG ⁽¹⁾	—	—	RG5	RG4	RG3	RG2	RG1	RG0	--xx xxxx	--uu uuuu
TRISG ⁽¹⁾	—	—	TRISG5	TRISG4	TRISG3	TRISG2	TRISG1	TRISG0	--11 1111	--11 1111

图注: x = 未知, u = 不变, - = 未实现单元 (读为 0)。PORTG 不使用阴影单元。

注 1: 仅适用于 PIC16F946 器件。

4.0 振荡器模块（带故障保护时钟监视器）

4.1 概述

该振荡器模块具有很多种时钟源和选择功能，从而使其应用非常广泛，并可最大限度地提高性能和降低功耗。图4-1所示为振荡器模块的框图。

时钟源可以配置为由外部振荡器、石英晶体谐振器、陶瓷谐振器以及阻容（RC）电路提供。此外，系统时钟源可以配置为由两个内部振荡器之一提供，并可以通过软件选择速度。其他的时钟功能包括：

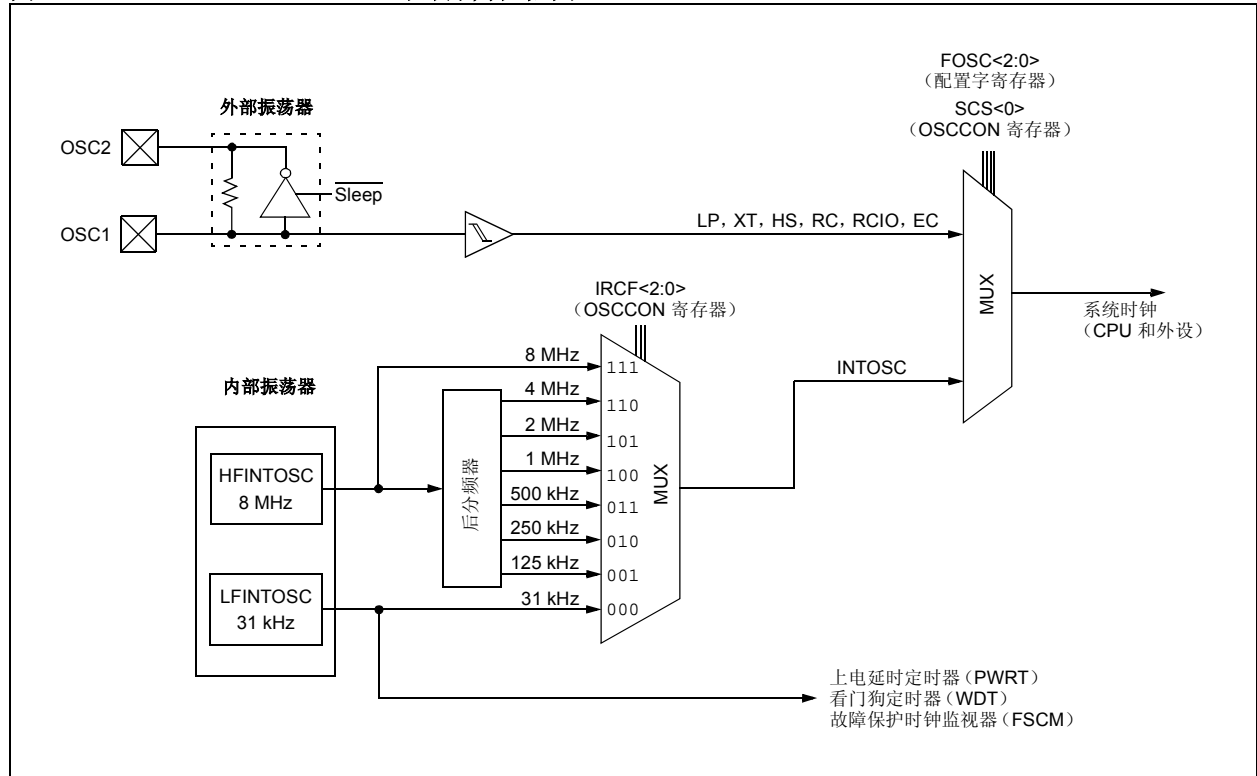
- 通过软件可以选择外部或内部系统时钟源。
- 双速时钟启动模式，使外部振荡器起振到代码执行之间的延时达到最小。
- 故障保护时钟监视器（Fail-Safe Clock Monitor, FSCM）旨在检测外部时钟源的故障（LP、XT、HS、EC或RC模式），并自动切换到内部振荡器。

振荡器模块可配置为以下八种时钟模式之一。

1. EC — OSC2/CLKOUT 为 I/O 引脚的外部时钟模式。
2. LP — 32 kHz 低功耗晶振模式。
3. XT — 中等增益晶体或陶瓷谐振器振荡模式。
4. HS — 高增益晶体或陶瓷谐振器模式。
5. RC — 外部阻容（RC）振荡模式，且 OSC2/CLKOUT 为 $F_{osc}/4$ 输出。
6. RCIO — OSC2/CLKOUT 为 I/O 引脚的外部阻容（RC）振荡模式。
7. INTOSC — OSC2 作为 $F_{osc}/4$ 输出且 OSC1/CLKIN 作为 I/O 引脚的内部振荡模式。
8. INTOSCIO — OSC1/CLKIN 和 OSC2/CLKOUT 作为 I/O 引脚的内部振荡模式。

时钟源模式由配置字寄存器（CONFIG）中的 FOSC<2:0> 位配置。内部时钟可以由两个内部振荡器产生。HFINTOSC 是高频、已校准的振荡器。LFINTOSC 是低频、未校准的振荡器。

图 4-1: PIC® MCU 时钟源简化框图



PIC16F913/914/916/917/946

4.2 振荡器控制

振荡器控制（OSCCON）寄存器（图 4-1）控制系统时钟和频率选择。OSCCON 寄存器包含以下位：

- 频率选择位（IRCF）
- 频率状态位（HTS 和 LTS）
- 系统时钟控制位（OSTS 和 SCS）

寄存器 4-1: **OSCCON: 振荡器控制寄存器**

U-0	R/W-1	R/W-1	R/W-0	R-1	R-0	R-0	R/W-0
—	IRCF2	IRCF1	IRCF0	OSTS ⁽¹⁾	HTS	LTS	SCS
bit 7							bit 0

图注:

R = 可读位	W = 可写位	U = 未实现位, 读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

bit 7 **未实现:** 读为 0

bit 6-4 **IRCF<2:0>:** 内部振荡器频率选择位

- 111 = 8 MHz
- 110 = 4 MHz (默认)
- 101 = 2 MHz
- 100 = 1 MHz
- 011 = 500 kHz
- 010 = 250 kHz
- 001 = 125 kHz
- 000 = 31 kHz (LFINTOSC)

bit 3 **OSTS:** 振荡器起振延时状态位⁽¹⁾

- 1 = 器件使用由配置字寄存器中的 FOSC<2:0> 定义的外部时钟源
- 0 = 器件使用内部振荡器 (HFINTOSC 或 LFINTOSC)

bit 2 **HTS:** HFINTOSC 状态位 (高频 — 8 MHz 到 125 kHz)

- 1 = HFINTOSC 稳定
- 0 = HFINTOSC 不稳定

bit 1 **LTS:** LFINTOSC 稳定位 (低频 — 31 kHz)

- 1 = LFINTOSC 稳定
- 0 = LFINTOSC 不稳定

bit 0 **SCS:** 系统时钟选择位

- 1 = 内部振荡器用作系统时钟
- 0 = 时钟源由配置字寄存器中的 FOSC<2:0> 定义

注 1: 双速启动时如果选择了 LP、XT 或 HS 振荡器模式或使能了故障保护模式会使该位复位为 0。

4.3 时钟源模式

时钟源模式可以分为外部或内部两类。

- 外部时钟模式依赖外部电路作为时钟源。示例有：振荡器模块（EC 模式）、石英晶体谐振器或陶瓷谐振器（LP、XT 和 HS 模式）以及阻容（RC）模式电路。
- 振荡器模块内部包含了内部时钟源。该振荡器模块有两个内部振荡器：8 MHz 高频内部振荡器（High-Frequency Internal Oscillator，HFINTOSC）和 31 kHz 低频内部振荡器（Low-Frequency Internal Oscillator，LFINTOSC）。

可以通过 OSCCON 寄存器中的系统时钟选择（System Clock Select，SCS）位选择外部或内部时钟源。更多详细信息，请参见第 4.6 节“时钟切换”。

4.4 外部时钟模式

4.4.1 振荡器起振定时器（OST）

如果振荡器模块配置为 LP、XT 或 HS 模式，当发生上电复位（POR）后且上电延时定时器（PWRT）延时已结束（如果配置了此延时）时或从休眠状态唤醒时，振荡器起振定时器（Oscillator Start-up Timer，OST）将对 OSC1 引脚上的 1024 次振荡进行计数。在这段时间内，程序计数器不进行递增计数，并且程序执行被暂停。OST 确保使用石英晶体谐振器或陶瓷谐振器的振荡电路已起振并且为振荡器模块提供稳定的系统时钟。在不同时钟源之间切换时需要一个延时以使新的时钟稳定下来。表 4-1 中显示了这些振荡器延时。

为了让外部振荡器起振和代码执行之间的延时缩到最短，可以选择双速时钟启动模式（见第 4.7 节“双速时钟启动模式”）。

表 4-1: 振荡器延时示例

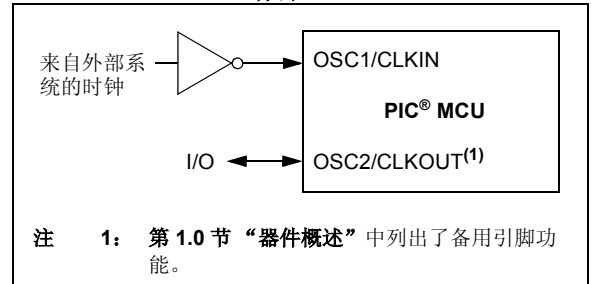
切换自	切换到	频率	振荡器延时
休眠 / 上电复位	LFINTOSC HFINTOSC	31 kHz 125 kHz 至 8 MHz	振荡器预热延时（TWARM）
休眠 / 上电复位	EC 或 RC	DC – 20 MHz	2 个指令周期
LFINTOSC（31 kHz）	EC 或 RC	DC – 20 MHz	各 1 个周期
休眠 / 上电复位	LP、XT 或 HS	32 kHz 至 20 MHz	1024 个时钟周期（OST）
LFINTOSC（31 kHz）	HFINTOSC	125 kHz 至 8 MHz	1 μs（近似值）

4.4.2 EC 模式

外部时钟（External Clock，EC）模式将外部产生的逻辑电平作为系统时钟源。当在此模式下工作时，外部时钟源连接到 OSC1 输入引脚，而 OSC2 引脚用作通用 I/O 引脚。图 4-2 显示了 EC 模式的引脚连接。

当选择 EC 模式时，振荡器起振定时器（OST）被禁止。因此，在上电复位（POR）后或从休眠状态唤醒后，不会有延时操作。由于 PIC® MCU 的设计是全静态的，停止外部时钟输入可以在停止器件的同时使所有的数据保持原样。外部时钟重新起振之后，器件将恢复工作就像没有时间流逝一样。

图 4-2: 外部时钟（EC）模式的工作原理



PIC16F913/914/916/917/946

4.4.3 LP、XT 和 HS 模式

LP、XT 和 HS 模式支持使用石英晶体谐振器或陶瓷谐振器与 OSC1 和 OSC2 引脚连接（图 4-3）。该模式选择内部反相放大器的低、中等或高增益设置以支持多种谐振器类型和速度。

LP 振荡模式选择内部反相放大器的最低增益设置。LP 模式的电流消耗是三种模式中最低的。此模式只适合于驱动 32.768 kHz 的调节音叉型晶振（表面晶体）。

XT 振荡模式选择内部反相放大器的中等增益设置。XT 模式的电流消耗在三种模式中处于中等水平。此模式最适合于驱动具有中等驱动电平规范的谐振器。

HS 振荡模式选择内部反相放大器的最高增益设置。HS 模式的电流消耗是三种模式中最高的。此模式最适合于要求高电平驱动设置的谐振器。

图 4-3 和图 4-4 分别显示了典型的石英晶体谐振器和陶瓷谐振器电路。

注 1: 石英晶振的特性取决于类型、封装以及制造商。用户应该查阅制造商的数据手册以获知规范和推荐的应用场合。

注 2: 请总是在应用期望的 VDD 和温度范围下验证振荡器的性能。

注 3: 要获取振荡器设计帮助，请参见以下 Microchip 应用笔记：

- AN826 “Crystal Oscillator Basics and Crystal Selection for rPIC® and PIC® Devices” (DS00826)

- AN849 “Basic PIC® Oscillator Design” (DS00849)

- AN943 “Practical PIC® Oscillator Analysis and Design” (DS00943)

- AN949 “Making Your Oscillator Work” (DS00949)

图 4-3: 石英晶振工作原理 (LP、XT 或 HS 模式)

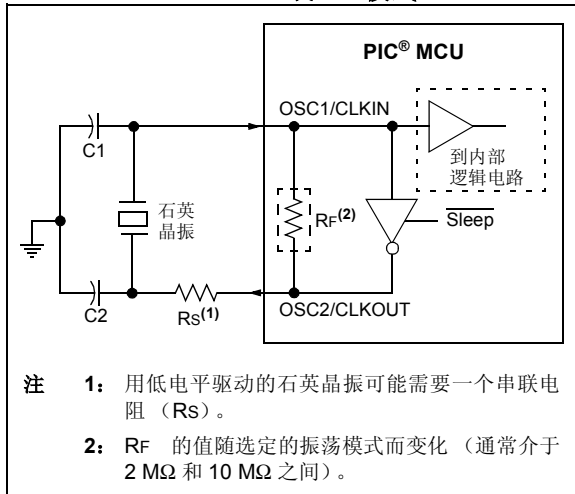
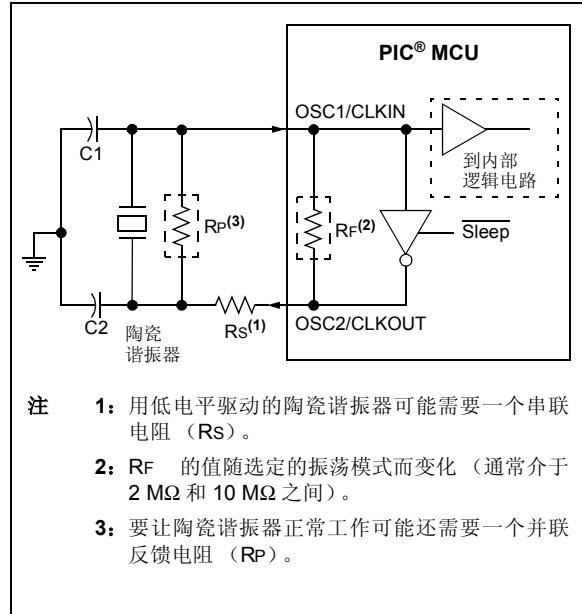


图 4-4: 陶瓷谐振器的工作原理 (XT 或 HS 模式)

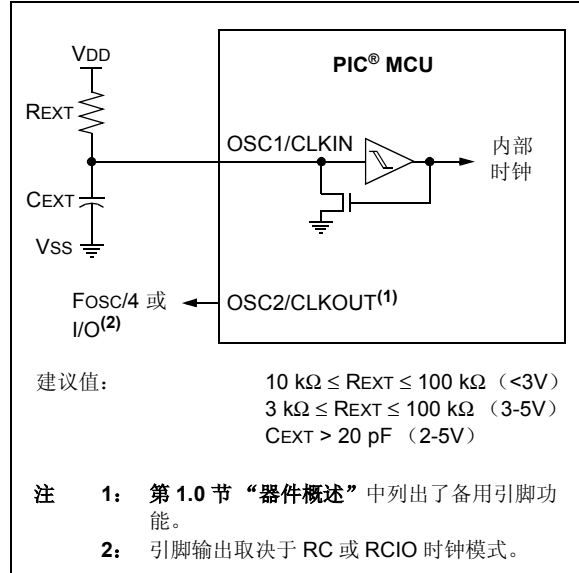


4.4.4 外部 RC 模式

外部阻容 (RC) 模式支持使用外部 RC 电路。当对时钟精度要求不高时, 外部 RC 模式可以让设计人员在选择频率上有最大的灵活性, 同时将成本保持在最低。有两种模式: RC 和 RCIO。

在 RC 模式下, RC 电路与 OSC1 引脚相连。OSC2/CLKOUT 引脚输出 RC 振荡器频率的四分频。此信号可以为外部电路、同步、校准、测试或其他应用要求提供时钟源。图 4-5 显示了外部 RC 模式的连接。

图 4-5: 外部 RC 模式



在 RCIO 模式下, RC 电路与 OSC1 引脚相连。OSC2 引脚变成了一个附加的通用 I/O 引脚。

RC 振荡器的频率是供电电压、电阻 (REXT)、电容 (CEXT) 值以及工作温度的函数。其他影响振荡器频率的因素有:

- 门限电压差异
- 元件容差
- 电容封装差异

用户还需要考虑由于所使用的外部 RC 元件的容差所引起的频率差异。

4.5 内部时钟模式

该振荡器模块有两个独立的内部振荡器, 可被配置或选定为系统时钟源。

1. **HFINTOSC** (高频内部振荡器) 已经过厂家校准, 工作频率为 8 MHz。用户可以通过软件使用 OSCTUNE 寄存器 (寄存器 4-2) 对 HFINTOSC 的频率进行调节。
2. **LFINTOSC** (低频内部振荡器) 未经过厂家校准, 工作频率大约为 31 kHz。

可以通过软件使用 OSCCON 寄存器的内部振荡器频率选择位 IRCF<2:0> 选择系统时钟速度。

可以通过 OSCCON 寄存器的系统时钟选择 (SCS) 位选择外部或内部时钟源作为系统时钟。更多详细信息, 请参见第 4.6 节“时钟切换”。

4.5.1 INTOSC 和 INTOSCIO 模式

当使用配置字寄存器 (CONFIG) 中的振荡器选择位 (FOSC<2:0>) 对器件进行编程时, INTOSC 和 INTOSCIO 模式将内部振荡器配置为系统时钟源。更多详细信息, 请参见第 16.0 节“CPU 的特性”。

在 INTOSC 模式下, OSC1/CLKIN 引脚可用作通用 I/O 引脚。OSC2/CLKOUT 引脚输出选定的内部振荡器频率的四分频。CLKOUT 信号可以为外部电路、同步、校准、测试或其他应用需求提供时钟源。

在 INTOSCIO 模式下, OSC1/CLKIN 和 OSC2/CLKOUT 引脚可用作通用 I/O 引脚。

4.5.2 HFINTOSC

高频内部振荡器 (HFINTOSC) 是经过厂家校准、工作频率为 8 MHz 的内部时钟源。可以通过软件使用 OSCTUNE 寄存器 (寄存器 4-2) 对 HFINTOSC 的频率进行调节。

HFINTOSC 的输出连接到后分频器和多路开关 (见图 4-1)。可以通过软件使用 OSCCON 寄存器的 IRCF<2:0> 位在七种频率中选择一种频率。更多详细信息, 请参见第 4.5.4 节“频率选择位 (IRCF)”。

通过选择 8 MHz 和 125 kHz 之间的任何频率 (通过将 OSCCON 寄存器的 IRCF<2:0> 位设置为 $\neq 000$) 作为系统时钟源, 然后将 OSCCON 寄存器中的系统时钟源选择位 SCS 置 1 或使能双速启动 (通过将配置字寄存器 (CONFIG) 中的 IESO 位置 1) 来使能 HFINTOSC。

OSCCON 寄存器的 HF 内部振荡器 (HTS) 位表示 HFINTOSC 是否稳定。

PIC16F913/914/916/917/946

4.5.2.1 OSCTUNE 寄存器

HFINTOSC 已经过厂家的校准，但是可以用软件通过写 OSCTUNE 寄存器（寄存器 4-2）对其进行调节。

OSCTUNE 寄存器的默认值是 0。该值是一个 5 位的二进制补码。

当修改 OSCTUNE 寄存器时，HFINTOSC 将开始改变到新的频率。在此变动期间，代码会继续执行。不会有任何迹象表明发生了时钟变动。

OSCTUNE 不影响 LFINTOSC 的频率。依赖 LFINTOSC 时钟源频率工作的部件，诸如上电延时定时器（PWRT）、看门狗定时器（WDT）、故障保护时钟监视器（FSCM）以及外设，它们的工作不受频率更改的影响。

寄存器 4-2: OSCTUNE: 振荡器调节寄存器

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0
bit 7							bit 0

图注:

R = 可读位	W = 可写位	U = 未实现位, 读为 0
- n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

bit 7-5 **未实现:** 读为 0

bit 4-0 **TUN<4:0>:** 频率调节位

- 01111 = 最高频率
- 01110 =
-
-
-
- 00001 =
- 00000 = 振荡器模块以校准后的频率运行。
- 11111 =
-
-
-
- 10000 = 最低频率

4.5.3 LFINTOSC

低频内部振荡器（LFINTOSC）是未经过校准、工作频率大约为 31 kHz 的内部时钟源。

LFINTOSC 的输出连接到后分频器和多路开关（见图 4-1）。可以通过软件使用 OSCCON 寄存器中的 IRCF<2:0> 位选择 31 kHz。更多详细信息，请参见第 4.5.4 节“频率选择位（IRCF）”。LFINTOSC 输出的频率也是上电延时定时器（PWRT）、看门狗定时器（WDT）和故障保护时钟监视器（FSCM）的时钟频率。

通过选择 31 kHz（OSCCON 寄存器中的 IRCF<2:0> 位 = 000）作为系统时钟源（OSCCON 寄存器中的 SCS 位 = 1）或者使能以下任何一项可以使能 LFINTOSC：

- 双速启动（配置字寄存器中的 IESO 位 = 1 且 OSCCON 寄存器中的 IRCF<2:0> 位 = 000）
- 上电延时定时器（PWRT）
- 看门狗定时器（WDT）
- 故障保护时钟监视器（FSCM）

OSCCON 寄存器中的 LF 内部振荡器（LTS）位表示 LFINTOSC 是否稳定。

4.5.4 频率选择位（IRCF）

8 MHz HFINTOSC 的输出和 31 kHz LFINTOSC 的输出连接到后分频器和多路开关（见图 4-1）。OSCCON 寄存器中的内部振荡器频率选择位 IRCF<2:0> 选择内部振荡器的输出频率。通过软件可以选择八种频率中的一种：

- 8 MHz
- 4 MHz（复位后的默认值）
- 2 MHz
- 1 MHz
- 500 kHz
- 250 kHz
- 125 kHz
- 31 kHz（LFINTOSC）

注： 发生任何复位后，OSCCON 寄存器中的 IRCF<2:0> 位被设置为 110 且频率选择被设置为 4 MHz。用户可以修改 IRCF 位以选择不同的频率。

4.5.5 HF 和 LF INTOSC 时钟切换时序

当在 LFINTOSC 和 HFINTOSC 之间切换时，新的振荡器可能已被关闭以节省功耗（见图 4-6）。此时，在 OSCCON 寄存器中的 IRCF<2:0> 位被修改后到频率选择生效之前将有一段延时。OSCCON 寄存器的 LTS 和 HTS 位将反映 LFINTOSC 和 HFINTOSC 振荡器的当前状态。频率选择的时序如下：

1. 修改 OSCCON 寄存器中的 IRCF<2:0> 位。
2. 如果新的时钟已关闭，将开始一段时钟起振延时。
3. 时钟切换电路等待当前时钟的下降沿。
4. CLKOUT 保持低电平，时钟切换电路等待新的时钟的上升沿。
5. CLKOUT 现在与新的时钟连接。按照要求更新 OSCCON 寄存器中的 LTS 和 HTS 位。
6. 时钟切换完成。

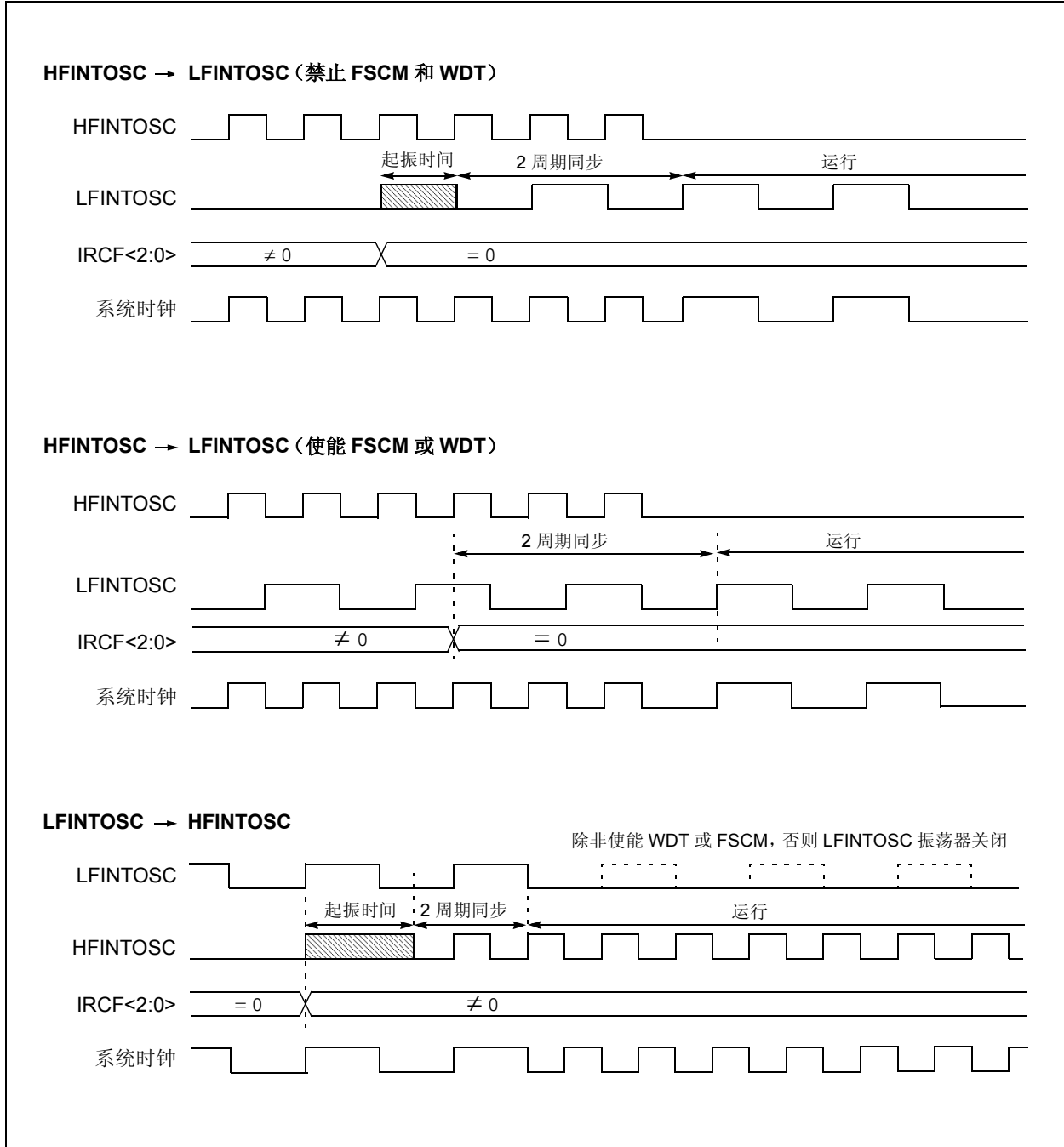
详情请见图 4-1。

如果选定的内部振荡器频率介于 125 kHz 和 8 MHz 之间，在选定新的频率之前将没有起振延时。这是因为旧的和新的频率都是由 HFINTOSC 通过后分频器和多路开关后得到的。

第 19.0 节“电气规范”中的振荡器参数给出了起振延时规范。

PIC16F913/914/916/917/946

图 4-6: 内部振荡器切换时序



4.6 时钟切换

通过软件使用 OSCCON 寄存器的系统时钟选择 (SCS) 位可以在外部和内部时钟源之间切换系统时钟源。

4.6.1 系统时钟选择 (SCS) 位

OSCCON 寄存器的系统时钟选择 (SCS) 位选择供 CPU 和外设使用的系统时钟源。

- 当 OSCCON 寄存器中的 SCS 位 = 0 时，系统时钟源由配置字寄存器 (CONFIG) 中的 FOSC<2:0> 位的配置决定。
- 当 OSCCON 寄存器中的 SCS 位 = 1 时，系统时钟源由通过 OSCCON 寄存器中的 IRCF<2:0> 位选定的内部振荡器频率决定。复位后，OSCCON 寄存器中的 SCS 位总是清零。

注： 可能由双速启动或故障保护时钟监视器引起的任何自动时钟切换将不会更新 OSCCON 寄存器中的 SCS 位。用户可以监视 OSCCON 寄存器中的 OSTSTS 位来确定当前的系统时钟源。

4.6.2 振荡器起振延时状态 (OSTS) 位

OSCCON 寄存器中的振荡器起振延时状态 (OSTS) 位表明系统时钟是来自于由配置字寄存器 (CONFIG) 中的 FOSC<2:0> 位定义的外部时钟源还是来自于内部时钟源。特别地，当处于 LP、XT 或 HS 模式时，OSTS 表示振荡器起振定时器 (OST) 已经超时溢出。

4.7 双速时钟启动模式

双速时钟启动模式通过使外部振荡器起振到代码执行之间的延时达到最小而进一步降低功耗。在大量利用休眠模式的应用中，双速启动将使唤醒所花费的时间中不包含振荡器的起振时间，并能降低器件的总功耗。

此模式允许应用从休眠状态唤醒，使用 INTOSC 作为时钟源来执行一些指令，然后返回休眠状态，无需等待主振荡器稳定后让其充当执行指令的时钟源。

注： 执行 SLEEP 指令将中止振荡器起振延时并将使 OSCCON 寄存器中的 OSTSTS 位保持清零。

当振荡器模块被配置为 LP、XT 或 HS 模式时，振荡器起振定时器 (OST) 被使能 (见第 4.4.1 节“振荡器起振定时器 (OST)”)。OST 定时器将暂停程序执行直到计数完 1024 次振荡为止。双速启动模式通过在 OST 计数时使用内部振荡器作为时钟源，最大限度地缩短代码执行的延时。当 OST 计数达到 1024 且 OSCCON 寄存器中的 OSTSTS 位置 1 时，程序执行将切换到由外部振荡器充当时钟源。

4.7.1 双速启动模式的配置

通过下列设置配置双速启动模式：

- IESO (配置字寄存器中) = 1；内部 / 外部切换位 (使能双速启动模式)。
- SCS (OSCCON 寄存器中) = 0。
- 将配置字寄存器 (CONFIG) 中的 FOSC<2:0> 位配置为 LP、XT 或 HS 模式。

发生下列事件后进入双速启动模式：

- 上电复位 (POR) 后，上电延时定时器 (PWRT) 延时结束 (如果使能) 后，或者
- 从休眠状态唤醒后。

如果外部时钟振荡器被配置为除 LP、XT 或 HS 以外的任何其他模式，那么双速启动将被禁止。这是因为在上电复位后或从休眠状态退出后，外部时钟振荡器将不需要任何稳定时间。

4.7.2 双速启动时序

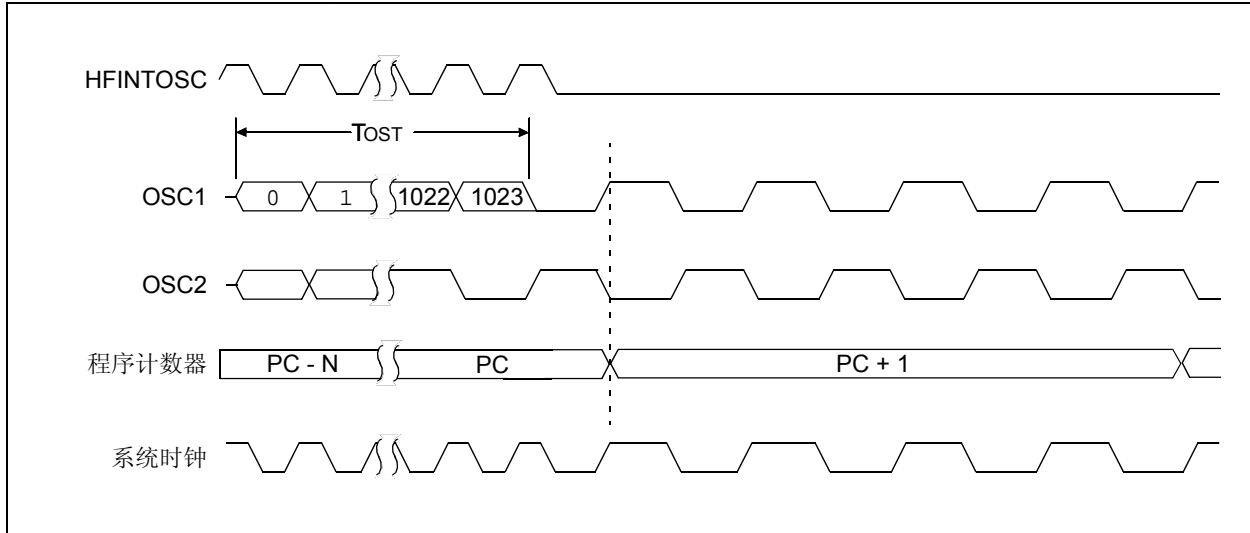
1. 发生上电复位或从休眠状态唤醒。
2. 以内部振荡器作为时钟源 (以 OSCCON 寄存器中的 IRCF<2:0> 位设置的频率) 开始执行指令。
3. 使能 OST 计数 1024 个时钟周期。
4. OST 超时，等待内部振荡器的下降沿。
5. OSTSTS 置 1。
6. 系统时钟保持低电平直到新的时钟的下一个下降沿 (LP、XT 或 HS 模式)。
7. 系统时钟切换到外部时钟源。

PIC16F913/914/916/917/946

4.7.3 检查双速时钟状态

检查 OSCCON 寄存器中的 OSTST 位的状态可确定单片机是在使用由配置字寄存器 (CONFIG) 中的 FOSC<2:0> 位定义的外部时钟源还是内部振荡器。

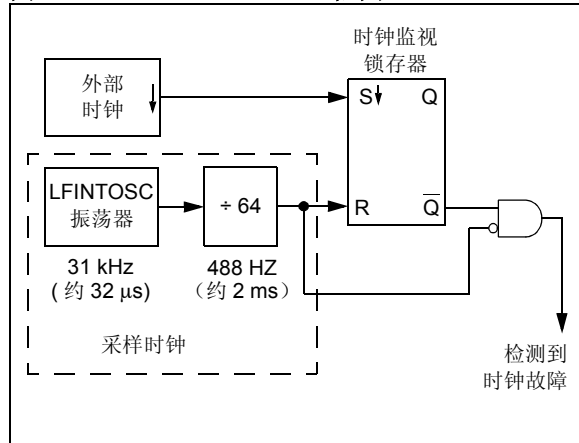
图 4-7: 双速启动



4.8 故障保护时钟监视器

故障保护时钟监视器（FSCM）旨在使器件能在外部振荡器发生故障时继续运行。FSCM 可以检测当振荡器起振定时器（OST）延时结束后的任何时刻发生的振荡器故障。通过将配置字寄存器（CONFIG）中的 FCMEN 位置 1 使能 FSCM 功能。它适用于所有外部振荡器模式（LP、XT、HS、EC、RC 和 RCIO 模式）。

图 4-8: FSCM 框图



4.8.1 故障保护检测

FSCM 模块通过将外部振荡器和 FSCM 采样时钟进行比较检测有故障的振荡器。通过对 LFINTOSC 时钟进行 64 分频得到 FSCM 采样时钟。参见图 4-8。故障检测电路内部有一个锁存器。在外部时钟的每个下降沿上将锁存器置 1。在采样时钟的每个上升沿将锁存器清零。如果采样时钟的一个完整半周期在主时钟变为低电平之前结束，则将检测到故障。

4.8.2 故障保护工作原理

当外部时钟发生故障时，FSCM 将器件时钟切换到内部时钟源，并将 PIR2 寄存器中的 OSFIF 标志位置 1，且如果 PIE2 寄存器的 OSFIE 位也置 1，将产生振荡器故障中断。器件固件可采取措施以减轻可能由故障时钟造成的问题。系统时钟将继续采用内部时钟源，直到器件固件成功地重启外部振荡器并使时钟重新切换到外部振荡器为止。

FSCM 选择的内部时钟源由 OSCCON 寄存器中的 IRCF<2:0> 位决定，从而允许在故障发生之前配置内部振荡器。

4.8.3 清除故障保护条件

在复位后、执行了 SLEEP 指令或者修改了 OSCCON 寄存器中的 SCS 位后将清除故障保护条件。如果修改 SCS 位，OST 将重新起振。OST 运行时，器件将继续使用在 OSCCON 中选择的 INTOSC 作为系统时钟。OST 超时后，故障保护条件会被清除，器件将使用外部时钟源作为系统时钟。必须先清除故障保护条件才能清零 OSFIF 标志位。

4.8.4 复位或从休眠状态唤醒

FSCM 设计为检测在振荡器起振定时器（OST）延时结束后发生的振荡器故障。从休眠状态唤醒和任何类型的复位之后使用 OST。OST 不与 EC 或 RC 时钟模式一起使用，因此 FSCM 将在复位或唤醒后立即生效。使能 FSCM 也将使能双速启动。因此，在 OST 运行时，器件将始终执行代码。

注： 由于振荡器的起振时间范围很广，故障保护电路在振荡器起振期间（即，从复位或休眠状态退出后）不工作。在一段适当的时间后，用户应该检查 OSCCON 寄存器的 OSTS 位以验证振荡器起振和系统时钟切换是否已经成功完成。

PIC16F913/914/916/917/946

图 4-9: FSCM 时序图

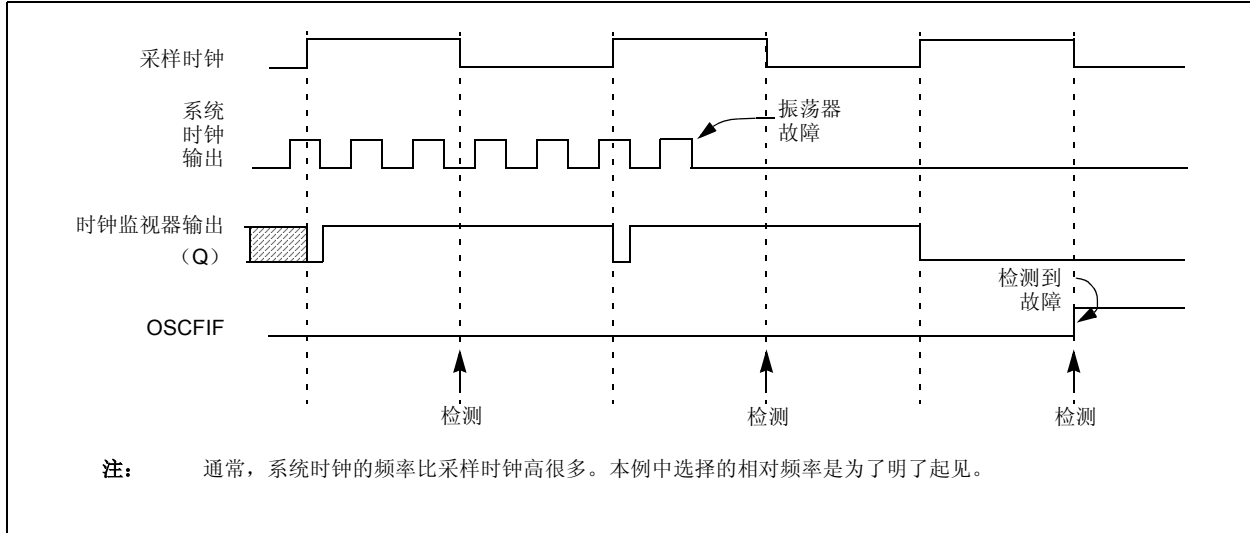


表 4-2: 与时钟源相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值 ⁽¹⁾
CONFIG ⁽²⁾	CPD	CP	MCLRRE	PWRTE	WDTE	FOSC2	FOSC1	FOSC0	—	—
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
OSCCON	—	IRCF2	IRCF1	IRCF0	OSTS	HTS	LTS	SCS	-110 x000	-110 x000
OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	---u uuuu
PIE2	OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE	0000 -0-0	0000 -0-0
PIR2	OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF	0000 -0-0	0000 -0-0
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	0000 0000	0000 0000

图注: x = 未知, u = 不变, - = 未实现单元 (读为 0)。振荡器不使用阴影单元。

- 注 1: 其他 (非上电) 复位包括正常工作期间的 MCLR 复位和看门狗定时器复位。
 注 2: 有关寄存器所有位的操作请参见配置字寄存器 (CONFIG)。

5.0 TIMER0 模块

Timer0 模块是具有以下特点的 8 位定时器 / 计数器：

- 8 位定时器 / 计数器寄存器 (TMR0)
- 8 位预分频器 (与看门狗定时器共享)
- 可编程的内部或外部时钟源
- 可编程的外部时钟边沿选择
- 溢出中断

图 5-1 是 Timer0 模块的框图。

5.1 Timer0 工作原理

用作定时器时，Timer0 模块既可用作 8 位定时器也可用作 8 位计数器。

5.1.1 8 位定时器模式

用作定时器时，Timer0 模块在每个指令周期均会递增 1 (不带预分频器)。通过将 OPTION 寄存器中的 T0CS 位清零可选择定时器模式。

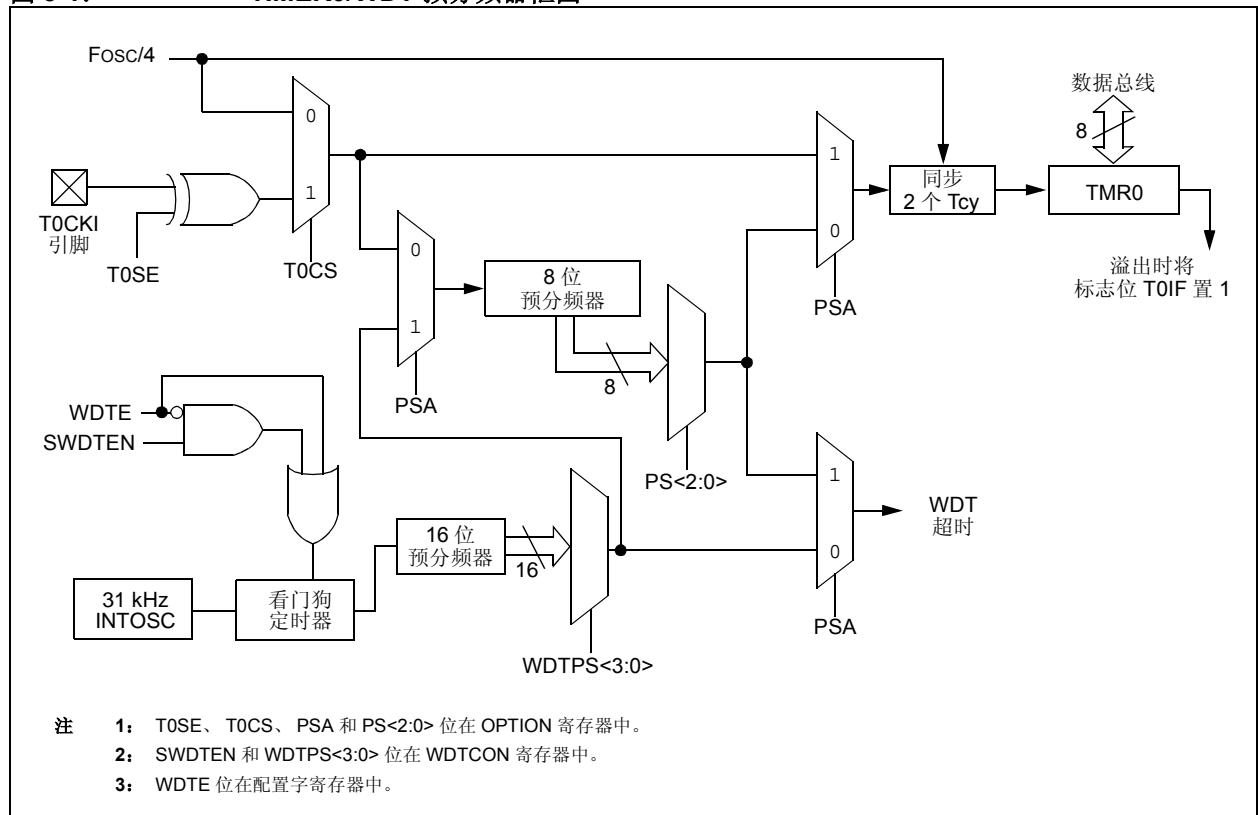
如果对 TMR0 执行写操作，则在接下来的两个指令周期，它都不会递增 1。

注： 可调整写入 TMR0 寄存器的值，使得在写入 TMR0 时计入两个指令周期的延时。

5.1.2 8 位计数器模式

用作计数器时，Timer0 模块将在 TOCKI 引脚信号的每个上升沿或下降沿进行递增计数。具体是上升沿还是下降沿由 OPTION 寄存器的 T0SE 位决定。通过将 T0CS 位置 1 可选择计数器模式。

图 5-1: TIMER0/WDT 预分频器框图



PIC16F913/914/916/917/946

5.1.3 软件可编程预分频器

Timer0 和看门狗定时器 (WDT) 共用一个软件可编程预分频器,但不能同时使用。通过 OPTION 寄存器中的 PSA 控制位控制预分频器的分配。清零 PSA 位可将预分频器分配给 Timer0。

Timer0 模块具有 8 种预频比选择,范围为 1:2 至 1:256。可通过 OPTION 寄存器中的 PS<2:0> 位选择预频比。要使 Timer0 模块具有 1:1 的预频比,必须将预分频器分配给 WDT 模块。

该预分频器不可读写。当将其分配给 Timer0 模块时,所有对 TMR0 寄存器执行写操作的指令都将清零预分频器。

当将其分配给 WDT 时,执行 CLRWDT 指令将同时清零预分频器和 WDT。

5.1.3.1 在 Timer0 模块和 WDT 模块之间切换预分频器

将预分频器分配给 Timer0 或 WDT 后,在切换预频比时可能会产生意外的器件复位。当将预分频器从分配给 Timer0 改为分配给 WDT 模块时,必须执行例 5-1 所示的指令序列。

例 5-1: 更改预分频器 (TIMER0 → WDT)

```
BANKSEL TMR0 ;
CLRWDT ;Clear WDT
CLRF TMR0 ;Clear TMR0 and
;prescaler
BANKSEL OPTION_REG ;
BSF OPTION_REG,PSA ;Select WDT
CLRWDT ;
;
MOVLW b'11111000' ;Mask prescaler
ANDWF OPTION_REG,W ;bits
IORLW b'0000101' ;Set WDT prescaler
MOVWF OPTION_REG ;to 1:32
```

要将预分频器从分配给 WDT 改为分配给 Timer0 模块,必须执行以下指令序列 (见例 5-2)。

例 5-2: 更改预分频器 (WDT → TIMER0)

```
CLRWDT ;Clear WDT and
;prescaler
BANKSEL OPTION_REG ;
MOVLW b'11110000' ;Mask TMR0 select and
ANDWF OPTION_REG,W ;prescaler bits
IORLW b'00000011' ;Set prescale to 1:16
MOVWF OPTION_REG ;
```

5.1.4 TIMER0 中断

当 TMR0 寄存器从 FFh 溢出至 00h 时,会产生 Timer0 中断。每次 TMR0 寄存器溢出时,不论是否允许 Timer0 中断,INTCON 寄存器中的 TOIF 中断标志位都会置 1。必须用软件将 TOIF 位清零。Timer0 中断允许位是 INTCON 寄存器中的 TOIE 位。

注: 由于在休眠状态下定时器是关闭的,所以 Timer0 中断无法唤醒处理器。

5.1.5 将 TIMER0 与外部时钟一起使用

当 Timer0 工作在计数器模式下时,在内部相位时钟的 Q2 和 Q4 周期对预分频器输出进行采样,可实现 T0CKI 输入与 Timer0 寄存器的同步。因此,外部时钟源的高、低电平时间必须符合第 19.0 节“电气规范”给出的时序要求。

PIC16F913/914/916/917/946

寄存器 5-1: OPTION_REG: OPTION 寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
RBP <u>U</u>	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **RBPU:** PORTB 上拉使能位
 1 = 禁止 PORTB 上拉
 0 = 按各个端口锁存值使能 PORTB 上拉
- bit 6 **INTEDG:** 中断边沿选择位
 1 = 在 INT 引脚的上升沿触发中断
 0 = 在 INT 引脚的下降沿触发中断
- bit 5 **T0CS:** TMR0 时钟源选择位
 1 = 在 T0CKI 引脚信号的跳变沿
 0 = 内部指令周期时钟 (Fosc/4)
- bit 4 **T0SE:** TMR0 时钟源边沿选择位
 1 = 在 T0CKI 引脚信号的下降沿进行递增计数
 0 = 在 T0CKI 引脚信号的上升沿进行递增计数
- bit 3 **PSA:** 预分频器分配位
 1 = 将预分频器分配给 WDT
 0 = 将预分频器分配给 Timer0 模块
- bit 2-0 **PS<2:0>:** 预分频比选择位

位值	TMR0 分频比	WDT 分频比
000	1:2	1:1
001	1:4	1:2
010	1:8	1:4
011	1:16	1:8
100	1:32	1:16
101	1:64	1:32
110	1:128	1:64
111	1:256	1:128

注 1: 可使用专用 16 位 WDT 后分频器。更多信息, 请参见第 16.4 节“看门狗定时器 (WDT)”。

表 5-1: 与 TIMER0 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
TMR0	Timer0 模块寄存器								xxxx xxxx	uuuu uuuu
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
OPTION_REG	RBP <u>U</u>	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111

图注: - = 未实现单元 (读为 0), u = 不变, x = 未知。Timer0 模块不使用阴影单元。

PIC16F913/914/916/917/946

6.0 带门控的 TIMER1 模块

Timer1 模块是具有以下特点的 16 位定时器 / 计数器:

- 16 位定时器 / 计数器寄存器对 (TMR1H:TMR1L)
- 可编程的内部或外部时钟源
- 3 位预分频器
- 可选 LP 振荡器
- 同步或异步操作
- 通过比较器或 T1G 引脚提供 Timer1 门控信号 (使能计数)
- 溢出中断
- 溢出时唤醒 (仅外部时钟异步模式)
- LCD 模块的时钟源

图 6-1 是 Timer1 模块的框图。

6.1 Timer1 工作原理

Timer1 模块是一个通过 TMR1H:TMR1L 寄存器对访问的 16 位递增计数器。写入 TMR1H 或 TMR1L 可直接更新该计数器。

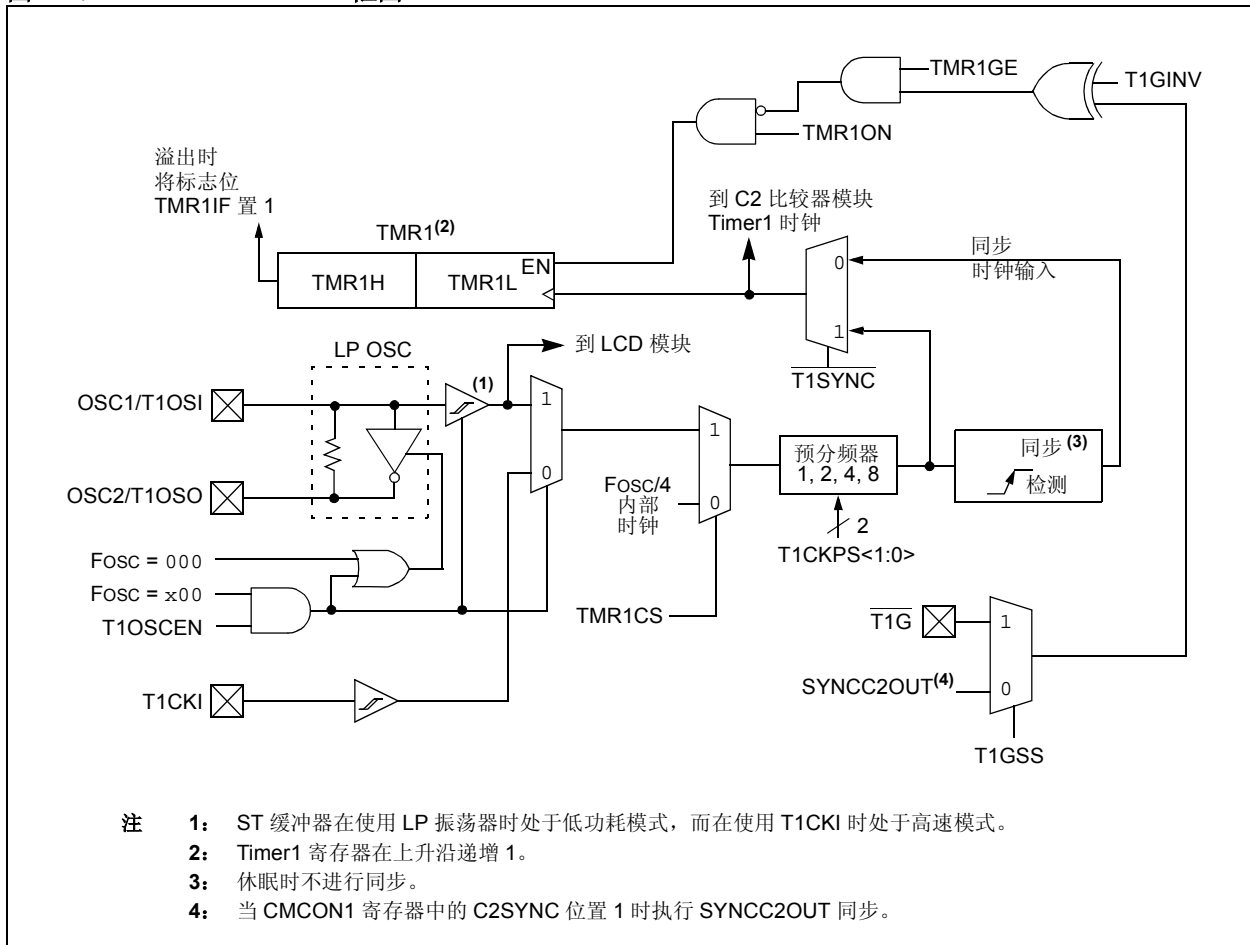
当与内部时钟源一同使用时, 该模块用作定时器。当与外部时钟源一同使用时, 该模块可用作定时器或计数器。

6.2 时钟源选择

T1CON 寄存器中的 TMR1CS 位用于选择时钟源。当 TMR1CS = 0 时, 时钟源频率为 $F_{osc}/4$ 。当 TMR1CS = 1 时, 时钟源由外部提供。

时钟源	TMR1CS
$F_{osc}/4$	0
T1CKI 引脚	1

图 6-1: TIMER1 框图



6.2.1 内部时钟源

如果选择使用内部时钟源，TMR1H:TMR1L 寄存器对将以 Tcy 的倍数为频率递增，具体倍数由 Timer1 预分频器决定。

6.2.2 外部时钟源

如果选择使用外部时钟源，Timer1 模块可作为定时器或计数器。

计数时，Timer1 在外部时钟输入 T1CKI 的上升沿递增。此外，计数器模式下的时钟可以与单片机系统时钟同步或异步运行。

在计数器模式下，必须先经过一个下降沿，计数器才可以在发生下列一个或多个条件时进行第一次递增计数：

- 在上电复位或欠压复位后使能 Timer1
- 写入 TMR1H 或 TMR1L
- 当禁止 Timer1 时，T1CKI 为高电平；而重新使能 Timer1 时，T1CKI 为低电平。请参见图 6-2。

6.3 Timer1 预分频器

Timer1 具有四种预分频比选择，允许对时钟输入进行 1、2、4 或 8 分频。T1CON 寄存器的 T1CKPS 位控制该预分频计数器。不能直接对预分频计数器进行读写操作；但是，通过写入 TMR1H 或 TMR1L 可清零预分频计数器。

6.4 Timer1 振荡器

在引脚 OSC1（输入）和 OSC2（放大器输出）之间连接一个内置的低功耗 32.768 kHz 晶振。将 T1CON 寄存器的 T1OSCEN 控制位置 1 可使能该振荡器。该振荡器将在休眠期间继续工作。

Timer1 振荡器与系统 LP 振荡器共享。因此，Timer1 只有在由内部振荡器提供主系统时钟或处于 LP 振荡器模式时才可使用此模式。用户必须提供软件延时来确保振荡器正确起振。

当使能 Timer1 振荡器时，TRISA7 和 TRISA6 位被置 1。RA7 和 RA6 读为 0，且 TRISA7 和 TRISA6 位读为 1。

注： 在使用振荡器之前需要一段起振和稳定时间。因此，在使能 Timer1 前应将 T1OSCEN 置 1 并经过适当的延时。

6.5 在异步计数器模式下的 Timer1 工作原理

如果 T1CON 寄存器的控制位 T1SYNC 被置 1，外部时钟输入就不同步。定时器继续进行与内部相位时钟异步的递增计数。在休眠状态下定时器仍将继续运行，并在溢出时产生中断，从而唤醒处理器。但是，在用软件对定时器进行读/写操作时应特别小心（见第 6.5.1 节“异步计数器模式下对 Timer1 的读写操作”）。

注 1： 当从同步操作切换到异步操作模式时，有可能跳过一次递增。当从异步操作切换到同步操作模式时，有可能产生一次额外的递增。

6.5.1 异步计数器模式下对 TIMER1 的读写操作

当定时器采用外部异步时钟工作时，对 TMR1H 或 TMR1L 的读操作将确保有效（硬件操作时应当注意）。但是用户应注意，通过两个 8 位值本身来读取 16 位定时器会产生某些问题，因为定时器可能在读操作之间产生溢出。

对于写操作，建议用户停止定时器后再写入需要的数值。当计数器正在递增计数时，向定时器的寄存器写入数据可能会产生写争用，从而在 TMR1H:TMR1L 寄存器对中产生不可预测的值。

6.6 Timer1 门控

可用软件将 Timer1 门控信号源配置为 T1G 引脚或比较器 C2 的输出。这让器件可以直接使用 T1G 为外部事件定时或使用比较器 C2 为模拟事件定时。有关如何选择 Timer1 门控信号源的更多信息，请参见 CMCON1 寄存器（寄存器 8-2）。此功能部件可以仅仅是 Δ - Σ A/D 转换器的软件，也可以是很多其他应用。欲知有关 Δ - Σ A/D 转换器的更多信息，请访问 Microchip 网站（www.microchip.com）。

注： 必须将 T1CON 寄存器的 TMR1GE 位置 1 以使用 Timer1 门控。

可使用 T1CON 寄存器的 T1GINV 位来设置 Timer1 门控信号的极性，门控信号可以来自 T1G 引脚也可以来自比较器 C2 的输出。该位可将 Timer1 配置为对两个事件之间的高电平时间或低电平时间进行计时。

PIC16F913/914/916/917/946

6.7 Timer1 中断

Timer1 寄存器对 (TMR1H:TMR1L) 递增计数到 FFFFh 后, 计满返回到 0000h。当 Timer1 计满返回时, PIR1 寄存器的 Timer1 中断标志位置 1。要允许该溢出中断, 用户应将以下位置 1:

- PIE1 寄存器的 Timer1 中断允许位
- INTCON 寄存器的 PEIE 位
- INTCON 寄存器的 GIE 位

在中断服务程序中将 TMR1IF 位清零可以清除该中断。

注: 允许该中断前, 应将 TMR1H:TMR1L 寄存器对以及 TMR1IF 位清零。

6.8 休眠期间的 Timer1 工作原理

只有设置为异步计数器模式时, Timer1 才可在休眠模式下工作。在该模式下, 可使用外部晶振或时钟源使计数器进行递增计数。通过如下设置使定时器能够唤醒器件:

- 必须将 T1CON 寄存器的 TMR1ON 位置 1
- 必须将 PIE1 寄存器的 TMR1IE 位置 1
- 必须将 INTCON 寄存器的 PEIE 位置 1

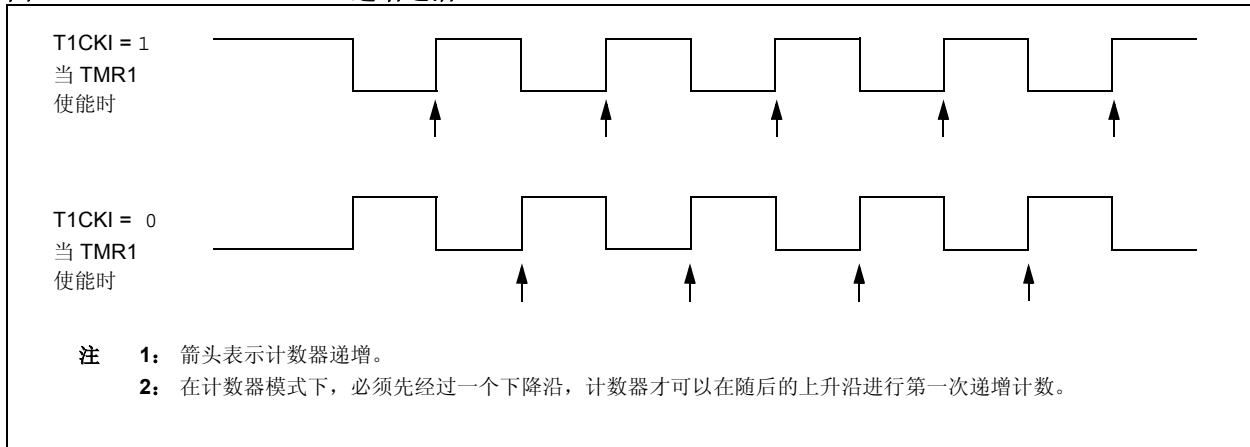
器件将在溢出时被唤醒并执行下一条指令。如果将 INTCON 寄存器的 GIE 位置 1, 器件将调用中断服务程序 (0004h)。

6.9 LCD 模块的时钟源

Timer1 振荡器可用于为 LCD 模块提供时钟。可将该时钟设置为在休眠期间继续运行。

更多详细信息, 请参见第 10.0 节“液晶显示 (LCD) 驱动模块”。

图 6-2: TIMER1 递增边沿



6.10 Timer1 控制寄存器

Timer1 控制寄存器 (T1CON) 如寄存器 6-1 所示, 用于控制 Timer1 并选择 Timer1 模块的各种功能。

寄存器 6-1: T1CON: TIMER 1 控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
T1GINV ⁽¹⁾	TMR1GE ⁽²⁾	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON
bit 7							bit 0

图注:

R = 可读位	W = 可写位	U = 未实现位, 读为 0
- n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

- bit 7 **T1GINV:** Timer1 门控信号极性位 ⁽¹⁾
 1 = Timer1 门控信号高电平有效 (门控信号为高电平时 Timer1 计数)
 0 = Timer1 门控信号低电平有效 (门控信号为低电平时 Timer1 计数)
- bit 6 **TMR1GE:** Timer1 门控使能位 ⁽²⁾
如果 TMR1ON = 0:
 此位被忽略。
如果 TMR1ON = 1:
 1 = Timer1 计数由 Timer1 门控功能控制
 0 = Timer1 总是计数
- bit 5-4 **T1CKPS<1:0>:** Timer1 输入时钟预分频比选择位
 11 = 1:8 预分频比
 10 = 1:4 预分频比
 01 = 1:2 预分频比
 00 = 1:1 预分频比
- bit 3 **T1OSCEN:** LP 振荡器使能控制位
如果单片机正在使用不带 CLKOUT 振荡器的 INTOSC:
 1 = 使能 LP 振荡器作为 Timer1 的时钟源
 0 = LP 振荡器关闭
否则:
 此位被忽略。禁止 LP 振荡器。
- bit 2 **T1SYNC:** Timer1 外部时钟输入同步控制位
TMR1CS = 1:
 1 = 不与外部时钟输入同步
 0 = 与外部时钟输入同步
TMR1CS = 0:
 此位被忽略。Timer1 使用内部时钟。
- bit 1 **TMR1CS:** Timer1 时钟源选择位
 1 = 来自 T1CKI 引脚的外部时钟源 (在上升沿触发)
 0 = 内部时钟源 (Fosc/4)
- bit 0 **TMR1ON:** Timer1 使能位
 1 = 使能 Timer1
 0 = 禁止 Timer1

- 注 1: T1GINV 位可使 Timer1 门控信号的逻辑电平反相, 而不管门控信号源如何。
 2: TMR1GE 位必须置 1 以便使用由 CMCON1 寄存器的 T1GSS 位选择的 $\overline{T1G}$ 引脚或 C2OUT 作为 Timer1 的门控信号源。

PIC16F913/914/916/917/946

表 6-1: 与 TIMER1 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	---- --10
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
TMR1H	16 位 TMR1 寄存器高字节的保持寄存器								xxxx xxxx	uuuu uuuu
TMR1L	16 位 TMR1 寄存器低字节的保持寄存器								xxxx xxxx	uuuu uuuu
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	0000 0000	uuuu uuuu

图注: x = 未知, u = 不变, - = 未实现单元 (读为 0)。Timer1 模块不使用阴影单元。

7.0 TIMER2 模块

Timer2 模块是具有以下特点的 8 位定时器:

- 8 位定时器寄存器 (TMR2 寄存器)
- 8 位周期寄存器 (PR2 寄存器)
- TMR2 与 PR2 匹配时产生中断
- 可软件编程的预分频比 (1:1、1:4 和 1:16)
- 可软件编程的后分频比 (1:1 到 1:16)

Timer2 的框图请参见图 7-1。

7.1 Timer2 工作原理

到 Timer2 模块的时钟输入是系统指令时钟 (Fosc/4)。时钟输入到 Timer2 预分频器, 有如下几种分频比可供选择: 1:1、1:4 或 1:16。预分频器的输出随后用于使 TMR2 寄存器递增。

不断将 TMR2 和 PR2 的值进行比较以确定它们何时匹配。TMR2 将从 00h 开始递增, 直至与 PR2 中的值匹配。发生匹配时, 会发生以下两个事件:

- TMR2 在下一个递增周期被复位为 00h。
- Timer2 后分频器递增。

Timer2/PR2 比较器的匹配输出值随后输入到 Timer2 后分频器。后分频器具有 1:1 至 1:16 的预分频比可供选择。Timer2 后分频器的输出用于将 PIR1 寄存器中的 TMR2IF 中断标志位置 1。

TMR2 和 PR2 寄存器都是完全可读写的。任何复位时, TMR2 寄存器被设置为 00h, PR2 寄存器被设置为 FFh。

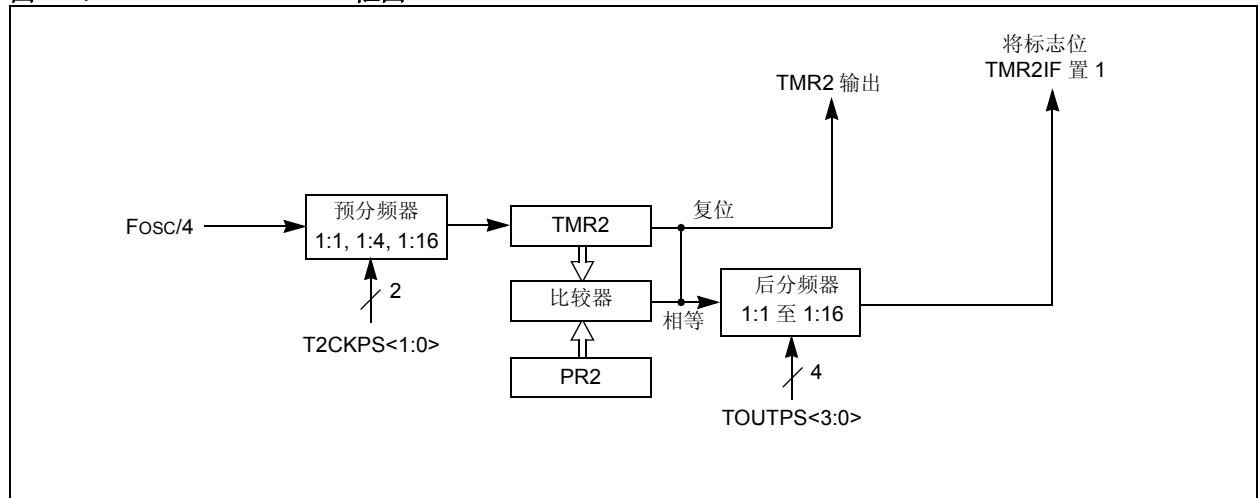
通过将 T2CON 寄存器中的 TMR2ON 位置 1 使能 Timer2。通过将 TMR2ON 位清 0 禁止 Timer2。

Timer2 预分频器由 T2CON 寄存器的 T2CKPS 位控制。Timer2 后分频器由 T2CON 寄存器的 TOUTPS 位控制。预分频器和后分频器计数器在以下情况下被清零:

- 对 TMR2 进行写操作。
- 对 T2CON 进行写操作。
- 发生任何器件复位 (上电复位、MCLR 复位、看门狗定时器复位或者欠压复位)。

注: 写 T2CON 不会使 TMR2 清零。

图 7-1: TIMER2 框图



PIC16F913/914/916/917/946

寄存器 7-1: T2CON: TIMER 2 控制寄存器

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **未实现:** 读为 0
- bit 6-3 **TOUTPS<3:0>:** Timer2 输出后分频比选择位
 - 0000 = 1:1 后分频比
 - 0001 = 1:2 后分频比
 - 0010 = 1:3 后分频比
 - 0011 = 1:4 后分频比
 - 0100 = 1:5 后分频比
 - 0101 = 1:6 后分频比
 - 0110 = 1:7 后分频比
 - 0111 = 1:8 后分频比
 - 1000 = 1:9 后分频比
 - 1001 = 1:10 后分频比
 - 1010 = 1:11 后分频比
 - 1011 = 1:12 后分频比
 - 1100 = 1:13 后分频比
 - 1101 = 1:14 后分频比
 - 1110 = 1:15 后分频比
 - 1111 = 1:16 后分频比
- bit 2 **TMR2ON:** Timer2 使能位
 - 1 = 使能 Timer2
 - 0 = 禁止 Timer2
- bit 1-0 **T2CKPS<1:0>:** Timer2 时钟预分频比选择位
 - 00 = 预分频比为 1
 - 01 = 预分频比为 4
 - 1x = 预分频比为 16

表 7-1: 与 TIMER2 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
INTCON	GIE	PEIE	TOIE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
PR2	Timer2 模块周期寄存器								1111 1111	1111 1111
TMR2	8 位 TMR2 寄存器的保持寄存器								0000 0000	0000 0000
T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000

图注: x = 未知, u = 不变, — = 未实现单元 (读为 0)。Timer2 模块不使用阴影单元。

8.0 比较器模块

比较器用作模拟电路与数字电路的接口，通过比较两个模拟电压的大小并输出一个数字量以指示输入量的相对大小。它是非常有用的复合信号构建块，因为它可以提供独立于程序执行的模拟功能。模拟比较器模块包含如下特性：

- 双比较器
- 多个比较器配置
- 可从外部或内部获取比较器输出
- 可编程输出极性
- 电平变化中断
- 从休眠唤醒
- **Timer1** 门控（使能计数）
- 输出与 **Timer1** 时钟输入同步
- 可编程参考电压

注： 仅比较器 C2 与 **Timer1** 相关联。

8.1 比较器概述

图 8-1 给出了某个比较器及其模拟输入电压和数字输出电平之间的关系。如果 V_{IN+} 上的模拟输入电压低于 V_{IN-} 上的模拟电压，比较器输出数字低电平。如果 V_{IN+} 上的模拟电压高于 V_{IN-} 上的模拟电压，比较器输出数字高电平。

图 8-1: 单比较器

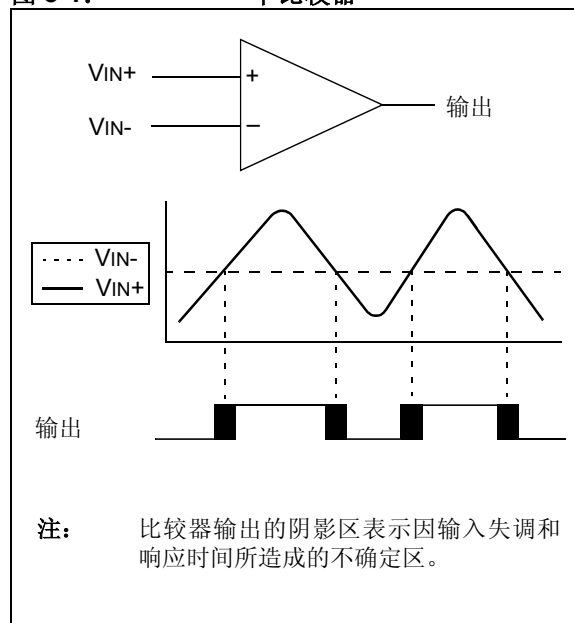


图 8-2 和图 8-3 给出了该器件包含的两个比较器。这两个比较器不可单独配置。

PIC16F913/914/916/917/946

图 8-2: 比较器 C1 输出框图

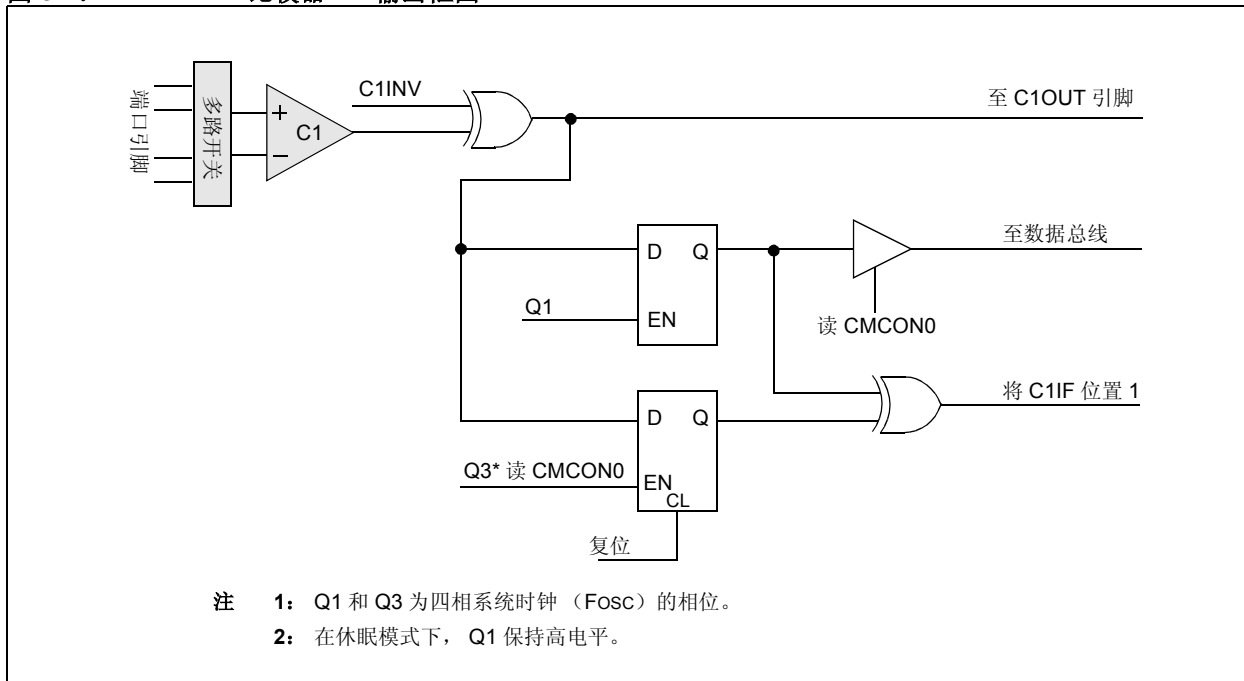
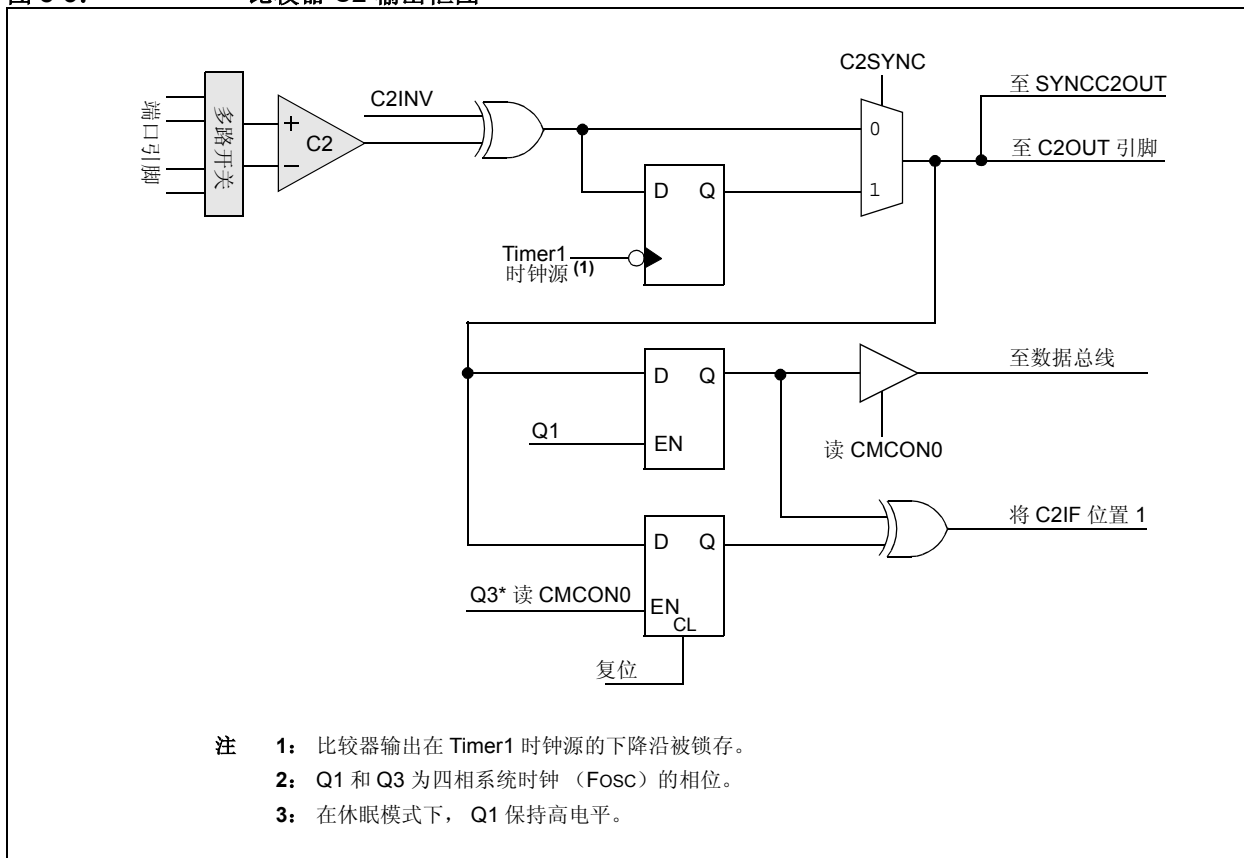


图 8-3: 比较器 C2 输出框图



8.1.1 模拟输入连接注意事项

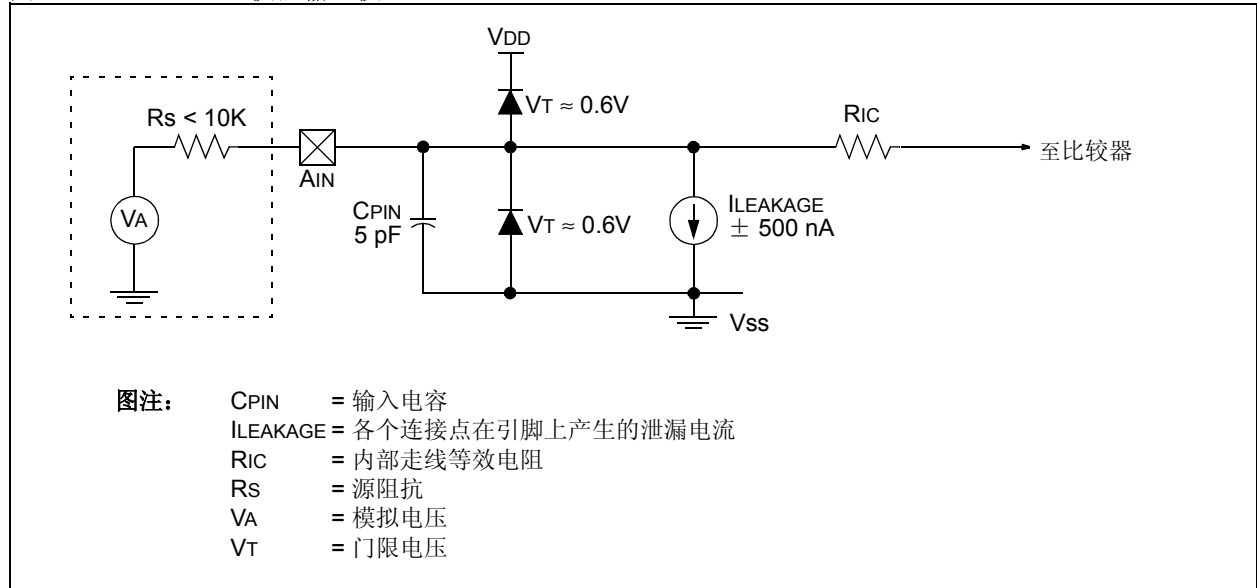
图 8-4 是一个简化的模拟输入电路。由于模拟输入引脚与数字输入端相连，因而它们与 V_{DD} 和 V_{SS} 之间加有反向偏置 ESD 保护二极管，从而将模拟输入电压限制在 V_{SS} 和 V_{DD} 。一旦输入电压在任一方向上超出该范围 $0.6V$ ，其中一个二极管就会发生正向偏置从而使输入电压被钳位。

模拟信号源的最大阻抗推荐值为 $10\text{ k}\Omega$ 。连接到模拟输入引脚的任何外部元件（如电容器或齐纳二极管），要保证其泄漏电流极小，从而使引入的误差最小。

注 1: 读端口寄存器时，所有配置为模拟输入的引脚都将读为 0。而配置为数字输入的引脚将根据输入规范，对模拟输入信号进行相应的转换。

注 2: 施加在数字输入引脚上的模拟电平会使其输入缓冲器消耗的电流超过规定值。

图 8-4: 模拟输入模型



8.2 比较器配置

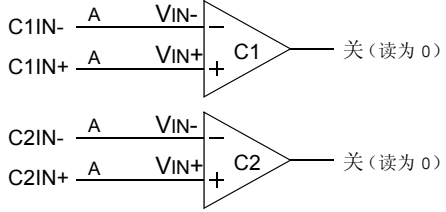
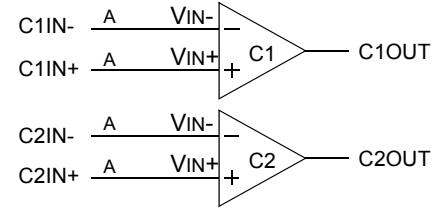
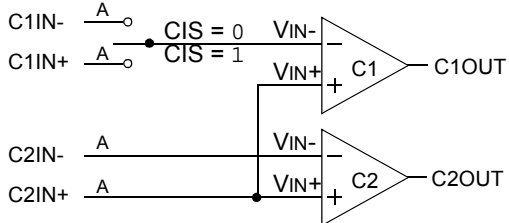
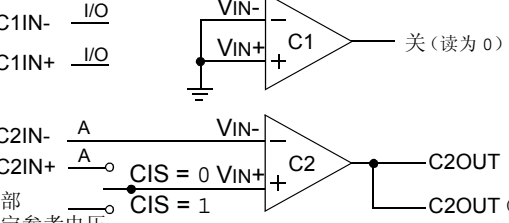
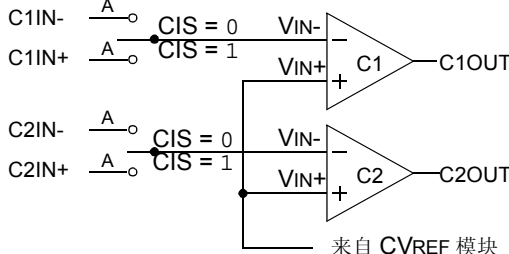
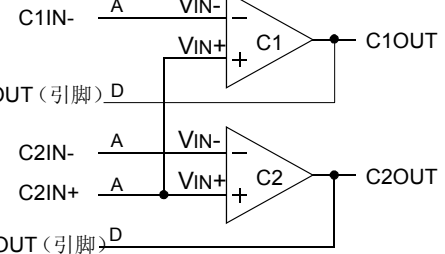
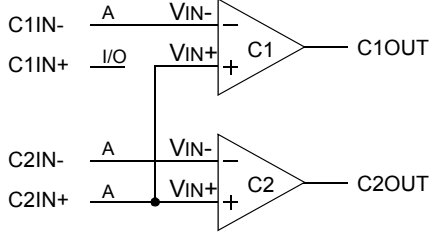
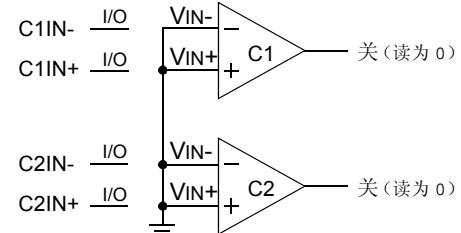
比较器共有8种工作模式，CMCON0寄存器的CM<2:0>位用于选择这些模式，如图 8-5 所示。I/O 线根据模式的不同而有所变化，且可被指定为：

- 模拟功能（A）：数字输入缓冲器被禁止
- 数字功能（D）：比较器数字输出，覆盖端口功能
- 普通端口功能（I/O）：与比较器无关

被指定为“A”功能的端口引脚读为 0，与 I/O 引脚的状态及 I/O 控制位 TRIS 无关。引脚用作模拟输入引脚时，还应将相应的 TRIS 位置 1 以禁止数字输出驱动器。引脚被指定为“D”功能时，应将相应的 TRIS 位置为 0 以使能数字输出驱动器。

注：	改变比较器模式的过程中应禁止比较器中断，以免产生意外中断。
-----------	-------------------------------

图 8-5: 比较器 I/O 工作模式

<p>比较器复位 (上电复位默认值) CM<2:0> = 000</p> 	<p>两个独立的比较器 CM<2:0> = 100</p> 
<p>三路输入的双比较器 CM<2:0> = 001</p> 	<p>一个带参考电压选择的独立比较器 CM<2:0> = 101</p> 
<p>四路输入的双比较器 CM<2:0> = 010</p> 	<p>两个具有公共参考端且带输出的比较器 CM<2:0> = 110</p> 
<p>两个具有公共参考端的比较器 CM<2:0> = 011</p> 	<p>比较器关闭 (功耗最低) CM<2:0> = 111</p> 
<p>图注: A = 模拟输入, 端口始终读为 0 I/O = 普通端口 I/O</p>	<p>CIS = 比较器输入开关 (CMCON0<3>) D = 比较器数字输出</p>

PIC16F913/914/916/917/946

8.3 比较器控制

CMCON0 寄存器（寄存器 8-1）可以控制以下比较器功能：

- 模式选择
- 输出状态
- 输出极性
- 输入切换

8.3.1 比较器输出状态

可以通过 CMCON0 寄存器中相应的 CxOUT 位从内部读取每个比较器的状态。当 CM<2:0> = 110 时，比较器状态直接输出到 CxOUT 引脚。如果选择该模式，必须将相应 CxOUT 引脚的 TRIS 位清零以使能输出驱动。

8.3.2 比较器输出极性

将比较器输出反相与交换比较器的两个输入端功能相同。将 CMCON0 寄存器的 CxINV 位置 1 可以将比较器输出的极性反相。清零 CxINV 将导致输出不反相。表 8-1 给出了对应于不同输入条件和极性位设置情况下的输出状态的完整信息。

表 8-1: 不同输入条件下的输出状态

输入条件	CxINV	CxOUT
VIN- > VIN+	0	0
VIN- < VIN+	0	1
VIN- > VIN+	1	1
VIN- < VIN+	1	0

注： CxOUT 指的是寄存器位和输出引脚。

8.3.3 比较器输入切换

在下列模式下，比较器的反相输入可在两个模拟引脚或一个模拟输入引脚和一个固定的参考电压之间切换：

- CM<2:0> = 001（仅比较器 C1）
- CM<2:0> = 010（比较器 C1 和 C2）
- CM<2:0> = 101（仅比较器 C2）

在上述模式中，无论选择哪个引脚作为输入引脚，比较器的两个引脚都保持处于模拟模式。CMCON0 寄存器的 CIS 位控制比较器输入切换。

8.4 比较器的响应时间

在改变输入源或选择了新的参考电压后的一段时间内，比较器的输出为不确定状态。这段时间称为响应时间。比较器的响应时间根据参考电压达到稳定值的时间不同而不同。因此，在确定比较器输入电压发生变化后的总响应时间时，这些时间都要考虑在内。请参见第 19.0 节“电气规范”的比较器和参考电压规范获得更多详细信息。

8.5 比较器中断工作原理

任何一个比较器的输出电平一旦发生了变化，就会将比较器的中断标志位置 1。通过失配电路识别输出端变化，该电路包含两个锁存器和一个异或门（见图 8-2 和图 8-3）。当读 CMCON0 寄存器时，使用比较器的输出电平更新一个锁存器。此锁存器保留更新后的值，直到下一次读取 CMCON0 寄存器或发生复位为止。失配电路的另一个锁存器在每个 Q1 系统时钟更新。如果比较器的输出电平变化在 Q1 时钟周期内通过第二个锁存器锁存，则将引发不匹配条件。该不匹配条件持续存在，保持 PIR2 寄存器的 CxIF 位为真，直到读 CMCON0 寄存器或比较器输出返回先前状态为止。

注：对 CMCON0 寄存器执行写操作也将清除不匹配条件，因为在每个写周期开始会首先执行读操作。

需要用软件来保持比较器输出的状态信息以判断实际发生的变化。

PIR2 寄存器的 CxIF 位是比较器中断标志位。必须由软件清零复位。因为可以人为向该寄存器写 1，所以也可以模拟中断的产生。

PIE2 寄存器的 CxIE 位和 INTCON 寄存器的 PEIE 和 GIE 位必须置 1，以允许比较器中断。只要清零这些位中的任何一位，尽管当中断条件产生时 PIR2 寄存器的 CxIF 位仍会置 1，但中断却是被禁止的。

用户可用以下方式在中断服务程序中清除该中断：

- a) 对 CMCON0 的任意读或写。这将结束引脚电平不匹配条件。请参见图 8-6 和 8-7。
- b) 清零 CxIF 中断标志位。

引脚上电平的不匹配条件会不断地将 CxIF 中断标志位置 1。读 CMCON0 寄存器将结束引脚上电平不匹配条件，并允许 CxIF 标志位清零。

图 8-6: 比较器中断时序 (不读 CMCON0 寄存器时)

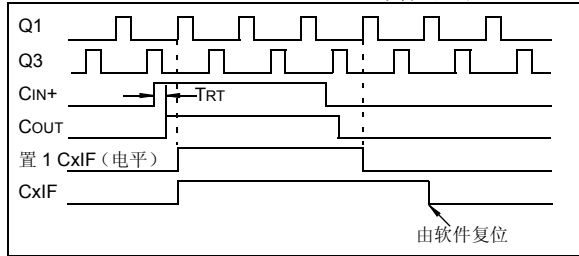
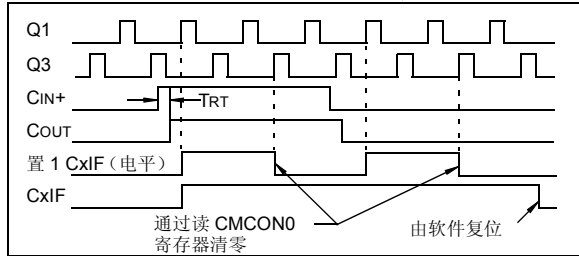


图 8-7: 比较器中断时序 (读 CMCON0 寄存器时)



- 注 1:** 如果在执行一次读操作时 (Q2 周期的开始) CMCON0 寄存器 (CxOUT) 的值发生了改变, 那么 PIR2 寄存器的 CxIF 中断标志位可能不会被置 1。
- 2:** 当先使能任一比较器时, 比较器模块中的偏置电路可能导致比较器产生无效输出, 直至偏置电路达到稳态。允许大约 1 μs 的偏置稳定时间, 然后在允许比较器中断之前, 清除不匹配条件和中断标志。

8.6 休眠期间工作原理

如果在进入休眠模式以前已使能了比较器, 那么它们将在休眠期间继续保持工作。比较器额外消耗的电流由第 19.0 节“电气规范”单独给出。如果不使用比较器唤醒器件的话, 休眠模式下可以关掉比较器从而实现最小功耗。通过选择 CMCON0 寄存器的 $\text{CM}\langle 2:0 \rangle = 000$ 或 $\text{CM}\langle 2:0 \rangle = 111$ 模式关闭比较器。

改变比较器的输出可将器件从休眠模式唤醒。将 PIE2 寄存器的 CxIE 位和 INTCON 寄存器的 PEIE 位置 1 可使比较器将器件从休眠模式唤醒。跟随在唤醒指令之后的指令总是在执行完休眠唤醒之后执行。如果将 INTCON 寄存器的 GIE 位也置 1, 该器件将执行中断服务程序。

8.7 复位的影响

器件复位强制 CMCON0 和 CMCON1 寄存器为各自的复位状态。这将强制比较器模块处于比较器复位模式 ($\text{CM}\langle 2:0 \rangle = 000$)。因此, 比较器禁止, 所有的比较器输入都为模拟输入, 以使电流消耗最小。

PIC16F913/914/916/917/946

寄存器 8-1: **CMCON0: 比较器配置寄存器**

R-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **C2OUT:** 比较器 2 输出位
 当 C2INV = 0 时:
 1 = C2 VIN+ > C2 VIN-
 0 = C2 VIN+ < C2 VIN-
 当 C2INV = 1 时:
 1 = C2 VIN+ < C2 VIN-
 0 = C2 VIN+ > C2 VIN-
- bit 6 **C1OUT:** 比较器 1 输出位
 当 C1INV = 0 时:
 1 = C1 VIN+ > C1 VIN-
 0 = C1 VIN+ < C1 VIN-
 当 C1INV = 1 时:
 1 = C1 VIN+ < C1 VIN-
 0 = C1 VIN+ > C1 VIN-
- bit 5 **C2INV:** 比较器 2 输出反相位
 1 = C2 输出反相
 0 = C2 输出不反相
- bit 4 **C1INV:** 比较器 1 输出反相位
 1 = C1 输出反相
 0 = C1 输出不反相
- bit 3 **CIS:** 比较器输入开关位
 当 CM<2:0> = 010 时:
 1 = C1IN+ 连接到 C1 VIN-
 C2IN+ 连接到 C2 VIN-
 0 = C1IN- 连接到 C1 VIN-
 C2IN- 连接到 C2 VIN-
 当 CM<2:0> = 001 时:
 1 = C1IN+ 连接到 C1 VIN-
 0 = C1IN- 连接到 C1 VIN-
 当 CM<2:0> = 101 时: (16F91x/946)
 1 = C2 VIN+ 连接到固定参考电压
 0 = C2 VIN+ 连接到 C2IN+
- bit 2-0 **CM<2:0>:** 比较器模式位 (见图 8-5)
 000 = 关闭比较器。CxIN 引脚被配置为模拟引脚
 001 = 三路输入的双比较器
 010 = 四路输入的双比较器
 011 = 具有公共参考端的双比较器
 100 = 两个独立的比较器
 101 = 一个独立的比较器
 110 = 两个具有公共参考端且带输出的比较器
 111 = 关闭比较器。CxIN 引脚被配置为数字 I/O

8.8 比较器 C2 为 Timer1 提供门控信号

该功能可以用来为模拟事件的持续时间或间隔时间定时。清零 CMCON1 寄存器的 T1GSS 位将使能 Timer1 以比较器 C2 的输出为基准递增。此操作要求 Timer1 打开并且已被选通。请参见第 6.0 节“带门控的 Timer1 模块”获得详细信息。

当将比较器 C2 用作 Timer1 门控源时，建议通过将 C2SYNC 位置 1 使比较器 C2 与 Timer1 同步。这样可以确保比较器在 Timer1 递增期间改变输出状态时，Timer1 不会丢失计数。

8.9 比较器 C2 输出与 Timer1 同步

将 CMCON1 寄存器的 C2SYNC 位置 1 可使比较器 C2 输出与 Timer1 同步。使能时，比较器 C2 的输出在 Timer1 时钟源的下降沿被锁存。如果 Timer1 使用预分频器，比较器的输出将在被执行预分频后锁存。为防止出现争用，比较器输出在 Timer1 时钟源的下降沿被锁存，而 Timer1 在其时钟源的上升沿递增。请参见比较器框图（图 8-2 和图 8-3）和 Timer1 框图（图 6-1）获得更多详细信息。

寄存器 8-2: CMCON1: 比较器配置寄存器

U-0	U-0	U-0	U-0	U-0	U-0	R/W-1	R/W-0
—	—	—	—	—	—	T1GSS	C2SYNC
bit 7						bit 0	

图注:

R = 可读位	W = 可写位	U = 未实现位，读为 0
- n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

- bit 7-2 **未实现:** 读为 0
- bit 1 **T1GSS:** Timer1 门控源选择位 ⁽¹⁾
 - 1 = Timer1 门控源是 T1G 引脚（引脚必须被配置为数字输入引脚）
 - 0 = Timer1 门控源是比较器 C2 的输出
- bit 0 **C2SYNC:** 比较器 C2 输出同步位 ⁽²⁾
 - 1 = 输出与 Timer1 时钟源的下降沿同步
 - 0 = 输出异步

注 1: 请参见第 6.6 节“Timer1 门控”。
 注 2: 请参见图 8-3。

PIC16F913/914/916/917/946

8.10 比较器参考电压

比较器参考电压模块为比较器提供内部产生的参考电压。它具有如下特性：

- 独立于比较器操作
- 两个具有 16 种电平的范围
- 输出电压箝位为 V_{SS}
- 与 V_{DD} 成比例

VRCON 寄存器（寄存器 8-3）控制参考电压模块，如图 8-8 所示。

8.10.1 独立操作

比较器参考电压独立于比较器配置。将 VRCON 寄存器的 VREN 位置 1 可使能参考电压。

8.10.2 输出电压选择

CVREF 参考电压有 2 个范围，每个范围都有 16 种不同的电平。由 VRCON 寄存器的 VRR 位控制范围选择。由 VRCON 寄存器的 VR<3:0> 位设置 16 种电平。

下面的公式可用来计算 CVREF 输出电压：

公式 8-1: CVREF 输出电压

$$\begin{aligned}
 &VRR = 1 \text{ (低电压):} \\
 &\quad CVREF = (VR<3:0>/24) \times VDD \\
 &VRR = 0 \text{ (高电压):} \\
 &\quad CVREF = (VDD/4) + (VR<3:0>/32) \times VDD
 \end{aligned}$$

由于模块结构的限制，无法实现从 V_{SS} 到 V_{DD} 的满量程输出。请参见图 8-8。

8.10.3 输出电压箝位为 V_{SS}

按如下配置 VRCON，将 CVREF 输出电压设置为 V_{SS} 而无额外功耗。

- VREN = 0
- VRR = 1
- VR<3:0> = 0000

此操作允许比较器进行过零检测，而不会使 CVREF 模块消耗额外的电流。

8.10.4 输出与 V_{DD} 成比例

由于比较器参考电压是由 V_{DD} 产生的，因此 CVREF 的输出会随着 V_{DD} 的波动而变化。可以在第 19.0 节“电气规范”中找到测试所得的比较器参考电压的绝对精度。

寄存器 8-3: VRCON: 参考电压控制寄存器

R/W-0	U-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
VREN	—	VRR	—	VR3	VR2	VR1	VR0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **VREN:** CVREF 使能位
 1 = CVREF 电路上电
 0 = CVREF 电路掉电，无 I_{DD} 漏电流且 CVREF = V_{SS}。
- bit 6 **未实现:** 读为 0
- bit 5 **VRR:** CVREF 量程范围选择位
 1 = 低电压范围
 0 = 高电压范围
- bit 4 **未实现:** 读为 0
- bit 3-0 **VR<3:0>:** CVREF 值选择位 (0 ≤ VR<3:0> ≤ 15)
 当 VRR = 1 时: CVREF = (VR<3:0>/24) * V_{DD}
 当 VRR = 0 时: CVREF = V_{DD}/4 + (VR<3:0>/32) * V_{DD}

图 8-8: 比较器参考电压框图

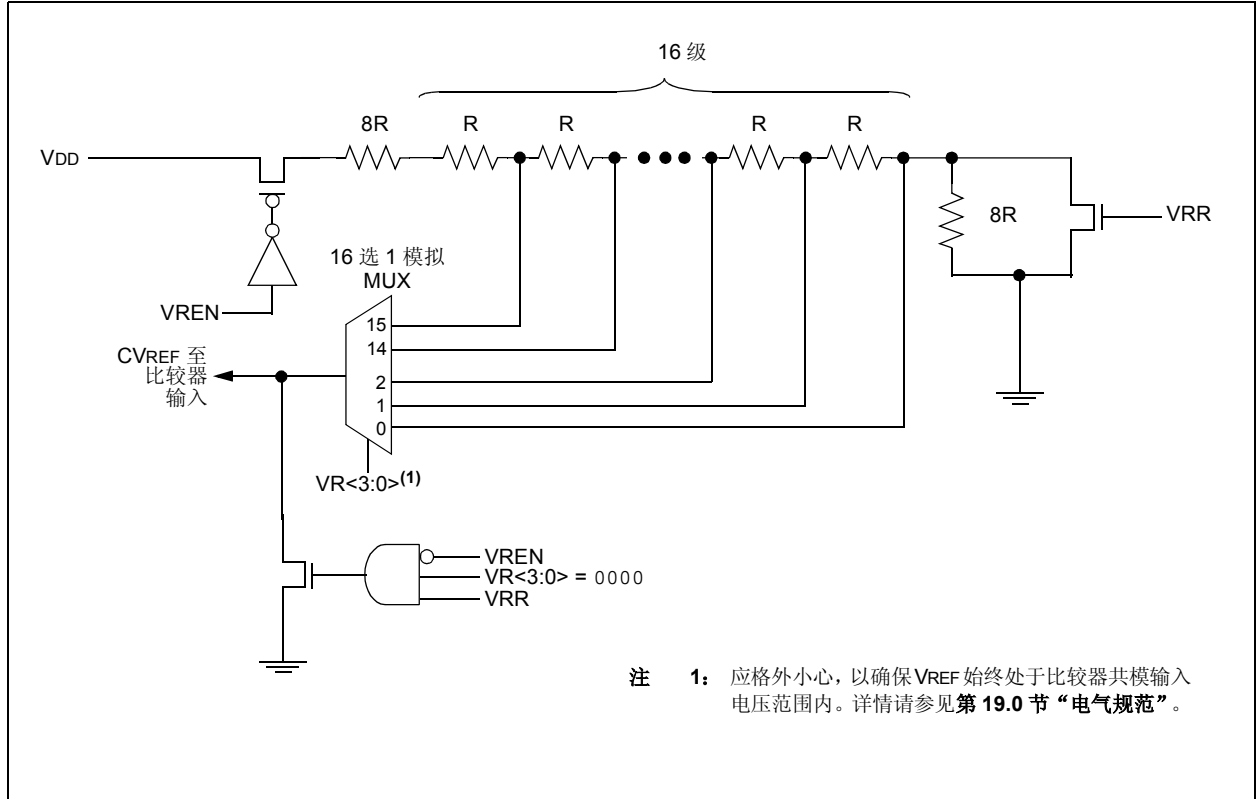


表 8-2: 与比较器和参考电压模块相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000
CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	---- --10
INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	0000 000x
PIE2	OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE	0000 -0-0	0000 -0-0
PIR2	OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF	0000 -0-0	0000 -0-0
PORTA	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	xxxx xxxx	uuuu uuuu
TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111
VRCON	VREN	—	VRR	—	VR3	VR2	VR1	VR0	0-0- 0000	0000 0000

图注: x = 未知, u = 不变, - = 未实现单元 (读为 0)。比较器不使用阴影单元。

PIC16F913/914/916/917/946

注:

9.0 可寻址通用同步 / 异步收发器 (AUSART)

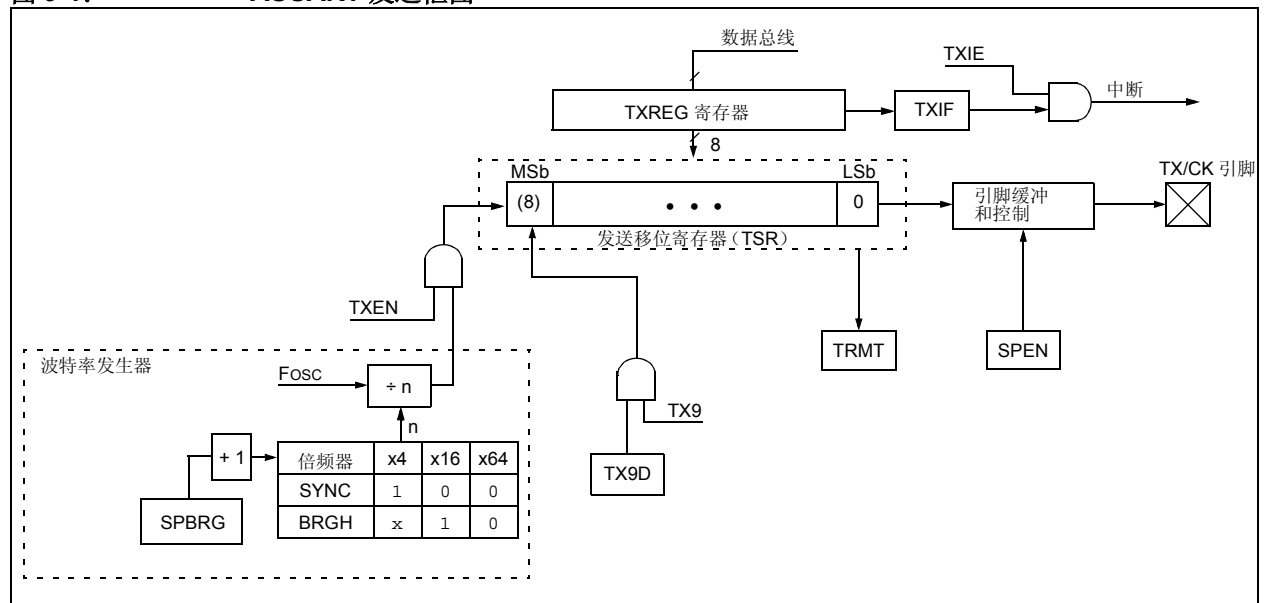
可寻址通用同步 / 异步收发器 (AUSART) 模块是一个串行 I/O 通信外设。该模块包括所有执行与器件程序执行无关的输入或输出串行数据传输所必需的时钟发生器、移位寄存器和数据缓冲器。AUSART 也称为串行通信接口 (Serial Communications Interface, SCI)，它可配置为全双工异步系统，与 CRT 终端和个人计算机等外设系统进行通信；也可以配置为半双工同步系统，与 A/D 或 D/A 集成电路、串行 EEPROM 或其他单片机等外设进行通信。与之通信的单片机通常不具有产生波特率的内部时钟，需要由主同步器件提供外部时钟信号。

AUSART 模块包含如下功能：

- 全双工异步发送和接收
- 双字符输入缓冲
- 单字符输出缓冲
- 可将字符长度设定为 8 位或 9 位
- 9 位模式下的地址检测
- 输入缓冲溢出错误检测
- 接收到字符的帧错误检测
- 半双工同步主模式
- 半双工同步从模式
- 在休眠模式下工作

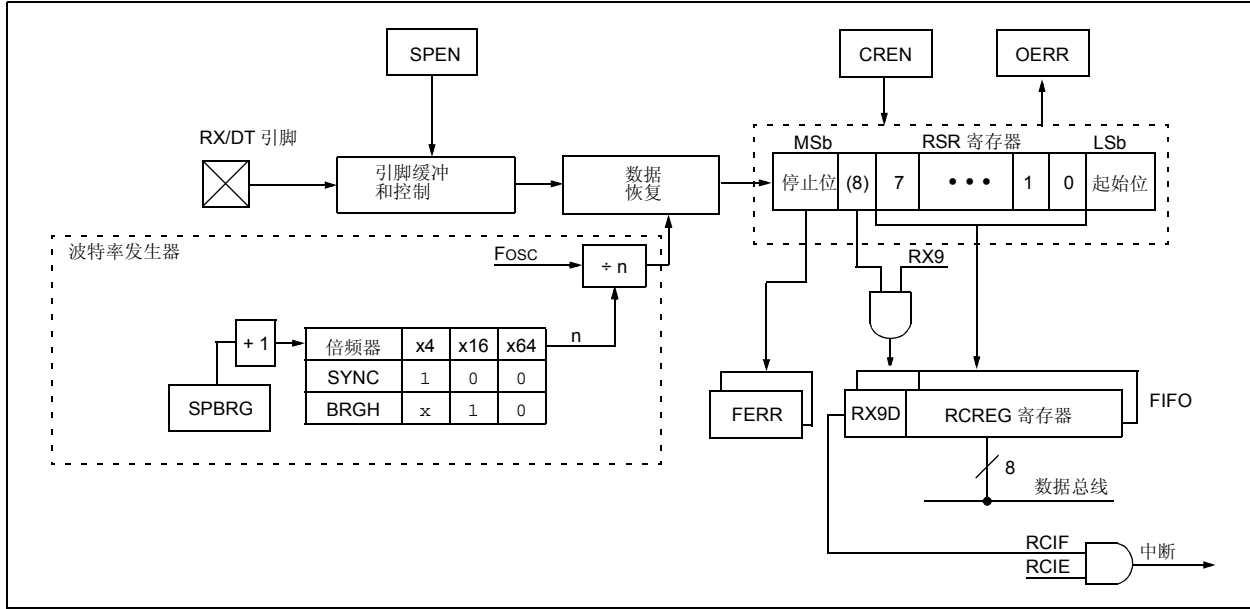
图 9-1 和图 9-2 给出了 AUSART 收发器的框图。

图 9-1: AUSART 发送框图



PIC16F913/914/916/917/946

图 9-2: AUSART 接收框图



AUSART 模块的操作是通过以下两个寄存器控制的:

- 发送状态和控制寄存器 (TXSTA)
- 接收状态和控制寄存器 (RCSTA)

寄存器 9-1 和寄存器 9-2 分别详细介绍了这两个寄存器。

9.1 AUSART 异步模式

AUSART 使用标准非归零码 (non-return-to-zero, NRZ) 格式发送和接收数据。使用 2 种电平实现 NRZ: 由 VoH 标号状态代表数据位 1, VoL 空格状态代表数据位 0。采用 NRZ 格式连续发送相同值的数据位时, 输出电平保持该位的电平, 而不会在发送完每个位后返回中间电平值。NRZ 发送端口在标号状态空闲。每个发送的字符都包括一个起始位, 后面跟有 8 位或 9 位数据位和一个或多个终止字符发送的停止位。起始位总是处于空格状态, 停止位总是处于标号状态。最常用的数据格式为 8 位。每个发送位存在时间为 1/(波特率)。片上专用的 8 位波特率发生器可用于通过系统振荡器产生标准的波特率频率。请参见表 9-5 了解波特率配置示例。

AUSART 首先发送和接收 LSb。AUSART 的发送器和接收器在功能上是独立的, 但采用相同的数据格式和波特率。AUSART 硬件不支持奇偶校验, 但可以用软件实现, 奇偶校验位是第 9 个数据位。

9.1.1 AUSART 异步发送器

图 9-1 所示为 AUSART 发送器的框图。发送器的核心是串行发送移位寄存器 (TSR), 该寄存器不能由软件直接访问。TSR 从发送缓冲器寄存器 TXREG 获取数据。

9.1.1.1 使能发送器

通过配置如下三个控制位使能 AUSART 发送器, 以用于异步操作:

- TXEN = 1
- SYNC = 0
- SPEN = 1

假设所有其他 AUSART 控制位处于其默认状态。

将 TXSTA 寄存器的 TXEN 位置 1, 使能 AUSART 发送器电路。将 TXSTA 寄存器的 SYNC 位清零, 配置 AUSART 以用于异步操作。将 RCSTA 寄存器的 SPEN 位置 1 使能 AUSART 并自动将 TX/CK I/O 引脚配置为输出引脚。

如果 TX/CK 引脚与 LCD 外设共用, 则必须清零 LCDSE1 寄存器的 SE9 位以禁止 LCD SEG9 功能。

注 1: 将 SPEN 位置 1 会自动将 RX/DT I/O 引脚配置为输入引脚, 无需考虑相应的 TRIS 位的状态以及 AUSART 接收器使能与否。可以通过普通端口读 RX/DT 引脚数据, 但无法使用端口锁存输出数据。

2: 将 TXEN 使能位置 1 时, TXIF 发送器中断标志位位置 1。

9.1.1.2 发送数据

向 TXREG 寄存器写入一个字符, 以开始发送。如果这是第一个字符, 或者前一个字符已经完全从 TSR 中清除, TXREG 中的数据会立即发送给 TSR 寄存器。如果 TSR 中仍保存前一字符的全部或部分, 新的字符数据将保存在 TXREG 中, 直到发送完前一字符的停止位为止。然后, 在停止位发送完毕后经过一个 Tcy, TXREG 中待处理数据将被传输到 TSR。当数据从 TXREG 传输至 TSR 后, 立即开始进行起始位、数据位和停止位序列的发送。

9.1.1.3 发送中断标志

只要使能 AUSART 发送器且 TXREG 中没有待发送数据, 就将 PIR1 寄存器的 TXIF 中断标志位置 1。也就是说, 当 TSR 忙于处理字符时和 TXREG 中有排队等待发送的新字符时, 才会清零 TXIF 位。写 TXREG 时, 不立即清零 TXIF 标志位。TXIF 在写指令后的第 2 个指令周期清零。在写 TXREG 后立即查询 TXIF 会返回无效结果。TXIF 为只读位, 不能由软件置 1 或清零。

通过将 PIE1 寄存器的 TXIE 中断允许位置 1 可允许 TXIF 中断。然而, 只要 TXREG 为空, 不管 TXIE 允许位的状态如何, 都会将 TXIF 标志位置 1,

如果要在发送数据时使用中断, 仅当有多个待发送数据时, 才将 TXIE 位置 1。将待发送的最后一个字符写入 TXREG 后, 清零 TXIE 中断允许位。

PIC16F913/914/916/917/946

9.1.1.4 TSR 状态

TXSTA 寄存器的 TRMT 位指示 TSR 寄存器的状态。TRMT 位为只读位。当 TSR 寄存器为空时，将 TRMT 位置 1，当有字符从 TXREG 传送到 TSR 寄存器时，清零 TRMT。TRMT 位保持清零状态，直到所有位从 TSR 寄存器移出为止。TRMT 位与任何中断逻辑均无关联，所以用户必须查询该位来确定 TSR 位的状态。

注： TSR 寄存器并未映射到数据存储寄存器中，因此用户不能访问它。

9.1.1.5 发送 9 位字符

AUSART 支持 9 位字符发送。当 TXSTA 寄存器的 TX9 位置 1 时，AUSART 将移出每个待发送字符的 9 位。TXSTA 寄存器的 TX9D 位为第 9 位，即最高数据位。当发送 9 位数据时，必须先写 TX9D 数据位，然后再将低 8 位写入 TXREG。在写入 TXREG 寄存器后会立即将所有 9 个数据位传输到 TSR 移位寄存器。

使用多个接收器时可使用特殊的 9 位地址模式。请参见第 9.1.2.7 节“地址检测”获得有关地址模式的更多详细信息。

9.1.1.6 设置异步发送：

1. 初始化 SPBRG 寄存器和 BRGH 位，以获得所需的波特率（见第 9.2 节“AUSART 波特率发生器 (BRG)”）。
2. 通过将 SYNC 位清零并将 SPEN 位置 1 使能异步串口。
3. 如果需要发送 9 位数据，则应将 TX9 控制位置 1。当接收器被设置为进行地址检测时，将数据的第 9 位置 1，表示 8 个最低数据位为地址。
4. 将 TXEN 控制位置 1，使能发送，这将导致 TXIF 中断位置 1。
5. 如果需要中断，将 PIE1 寄存器的 TXIE 中断允许位置 1。如果 INTCON 寄存器的 GIE 和 PEIE 位也置 1，将立即产生中断。
6. 如果选择发送 9 位数据，应将第 9 位装入 TX9D 数据位。
7. 将 8 位数据装入 TXREG 寄存器，这将开始发送数据。

图 9-3: 异步发送

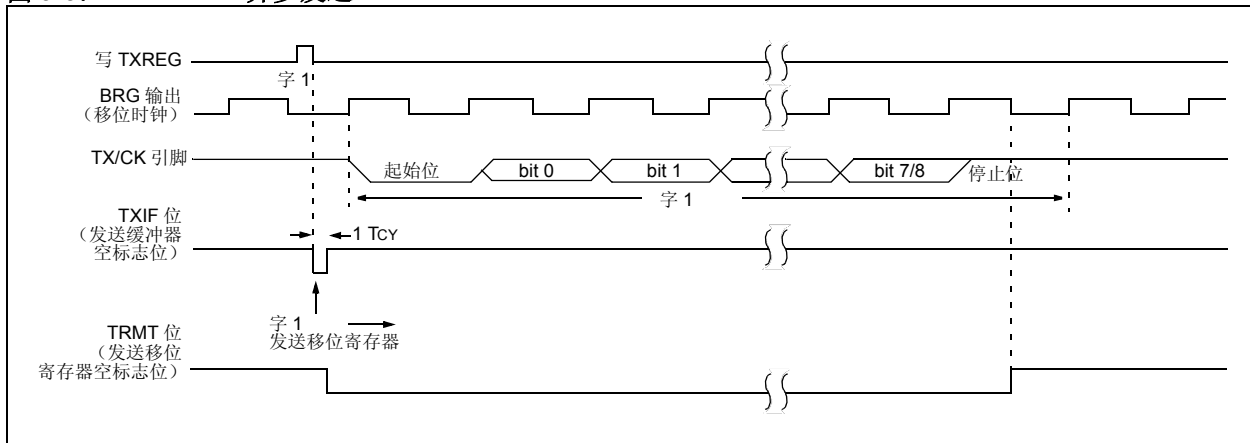
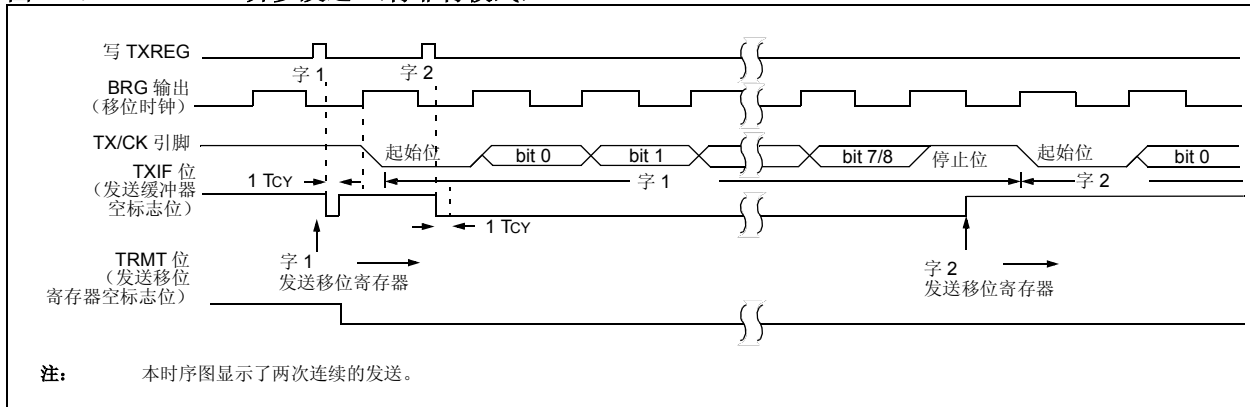


图 9-4: 异步发送（背靠背模式）



注： 本时序图显示了两次连续的发送。

PIC16F913/914/916/917/946

表 9-1: 与异步发送相关的寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	0000 000x
LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE1	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	0000 0000
PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SPBRG	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0	0000 0000	0000 0000
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
TXREG	AUSART 发送数据寄存器								0000 0000	0000 0000
TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010

图注: x = 未知, - = 未实现单元 (读为 0)。异步发送不使用阴影单元。

PIC16F913/914/916/917/946

9.1.2 AUSART 异步接收器

异步模式通常用于 RS-232 系统。图 9-2 给出了接收器的框图。在 RX/DT 引脚上接收数据，并驱动数据恢复电路。数据恢复电路实际上是一个以 16 倍波特率为工作频率的高速移位器，而串行接收移位寄存器（Receive Shift Register, RSR）则工作在比特率下。当字符的全部 8 位或 9 位数据位被移入后，立即将它们传递到一个 2 字符的先进先出（First-In-First-Out, FIFO）存储器。FIFO 缓冲器允许接收 2 个完整的字符和第 3 个字符的起始位，然后必须由软件将收到的数据提供给 AUSART 接收器。FIFO 和 RSR 寄存器不能直接由软件访问。通过 RCREG 寄存器访问接收到的数据。

9.1.2.1 使能接收器

通过配置如下三个控制位使能 AUSART 接收器，以用于异步操作：

- CREN = 1
- SYNC = 0
- SPEN = 1

假设所有其他 AUSART 控制位处于其默认状态。

将 RCSTA 寄存器的 CREN 位置 1，使能 AUSART 接收器电路。将 TXSTA 寄存器的 SYNC 位清零，配置 AUSART 以用于异步操作。将 RCSTA 寄存器的 SPEN 位置 1，使能 AUSART 并自动将 RX/DT I/O 引脚配置为输入引脚。

如果 RX/DT 引脚与 LCD 外设共用，则必须清零 LCDSE1 寄存器的 SE8 位以禁止 LCD SEG8 功能。

注： 将 SPEN 位置 1 会自动将 TX/CK I/O 引脚配置为输出引脚，无需考虑相应的 TRIS 位的状态以及 AUSART 发送器使能与否。端口锁存器与输出驱动器是断开的，从而不能将 TX/CK 引脚用作通用输出引脚。

9.1.2.2 接收数据

接收器数据恢复电路在第一位的下降沿开始接收字符。第一位，通常称为起始位，始终为 0。由数据恢复电路计数半个位时间，到达起始位的中心位置，校验该位是否仍为零。如果该位不为零，数据恢复电路放弃接收该字符，而不会产生错误，并且继续查找起始位的下降沿。如果起始位零校验通过，则数据恢复电路计数一个完整的位时间，到达下一位的中心位置。由择多检测电路对该位进行采样，将相应的采样结果 0 或 1 移入 RSR。重复该过程，直到完成所有数据位的采样并将其全部移入 RSR 寄存器。测量最后一个位时间和采样电平。此位为停止位，始终为 1。如果数据恢复电路在停止位采样到 0，则该字符的帧错误标志位将置 1，反之，该字符帧错误标志位会清零。请参见第 9.1.2.4 节“接收帧错误”获得有关帧错误的更多相关信息。

当收到所有数据位和停止位后，RSR 中的字符会被立即传输到 AUSART 的接收 FIFO，并将 PIR1 寄存器的 RCIF 中断标志位置 1。通过读 RCREG 寄存器将 FIFO 最顶端的字符移出 FIFO。

注： 如果接收 FIFO 溢出，则不能再继续接收其他字符，直到溢出条件被清除。请参见第 9.1.2.5 节“接收溢出错误”获得有关溢出错误的更多相关信息。

9.1.2.3 接收中断

只要使能 AUSART 接收器且在接收 FIFO 中没有待读字符，PIR1 寄存器中的 RCIF 中断标志位就会置 1。RCIF 中断标志位为只读位，不能由软件置 1 或清零。

通过将下列位置 1 允许 RCIF 中断：

- PIE1 寄存器的 RCIE 中断允许位
- INTCON 寄存器的 PEIE 外设中断允许位
- INTCON 寄存器的 GIE 全局中断允许位

如果 FIFO 中有未读字符，无论中断允许位的状态如何，都会将 PIR1 寄存器的 RCIF 中断标志位置 1。

9.1.2.4 接收帧错误

接收 FIFO 缓冲器中的每个字符都有一个相应的帧错误状态位。帧错误指示没有在预期的时间内接收到停止位。由 RCSTA 寄存器的 FERR 位获取帧错误状态。FERR 位代表接收 FIFO 最顶端未读字符的状态。因此，必须在读 RCREG 寄存器之前读 FERR 位。

FERR 位为只读位，且只能用于表示接收 FIFO 的最顶端未读字符。帧错误 (FERR = 1) 并不会阻止接收更多的字符。无需清零 FERR 位。从 FIFO 缓冲器读下一字符，FIFO 指针前进至下一字符和下一相应帧错误。

清零 RCSTA 寄存器的 SPEN 位会复位 AUSART，并强制清零 FERR 位。清零 RCSTA 寄存器的 CREN 位不影响 FERR 位。帧错误本身不会产生中断。

注： 如果接收 FIFO 缓冲器中的所有收到的字符都有帧错误，重复读 RCREG 不会清零 FERR 位。

9.1.2.5 接收溢出错误

接收 FIFO 缓冲器可以保存 2 个字符。但如果在访问 FIFO 之前，接收到完整的第 3 个字符，则会产生溢出错误。此时，RCSTA 寄存器的 OERR 位会置 1。可以读取 FIFO 缓冲器内的字符，但是在错误清除之前，不能再接收其他字符。可以通过清零 RCSTA 寄存器的 CREN 位来清除错误。

9.1.2.6 接收 9 位字符

AUSART 支持 9 位字符接收。将 RCSTA 寄存器的 RX9 位置 1 时，AUSART 将接收到的每个字符的 9 位移入 RSR。RCSTA 寄存器的 RX9D 位是接收 FIFO 顶端未读字符的第 9 位，同时也是最高数据位。当从接收 FIFO 缓冲器读取 9 位数据时，必须在读 RCREG 的低 8 位之前，读取 RX9D 数据位。

9.1.2.7 地址检测

当多个接收器共享同一传输线时（如在 RS-485 系统中），可使用特殊地址检测模式。将 RCSTA 寄存器的 ADDEN 位置 1，使能地址检测模式。

地址检测要求接收 9 位字符。使能地址检测后，只有第 9 位数据位被置 1 的字符可以被传输到接收 FIFO 缓冲器，从而使 PIR1 寄存器的 RCIF 中断标志位置 1。忽略所有其他字符。

由用户软件判断接收到的地址字符是否与其匹配。如果匹配，用户软件必须在下一个停止位产生之前，清零 ADDEN 位以禁止地址检测。当用户软件检测到信息的末尾（由所使用的信息协议判断）时，由软件将 ADDEN 位置 1，从而使接收器返回地址检测模式。

PIC16F913/914/916/917/946

9.1.2.8 异步接收设置:

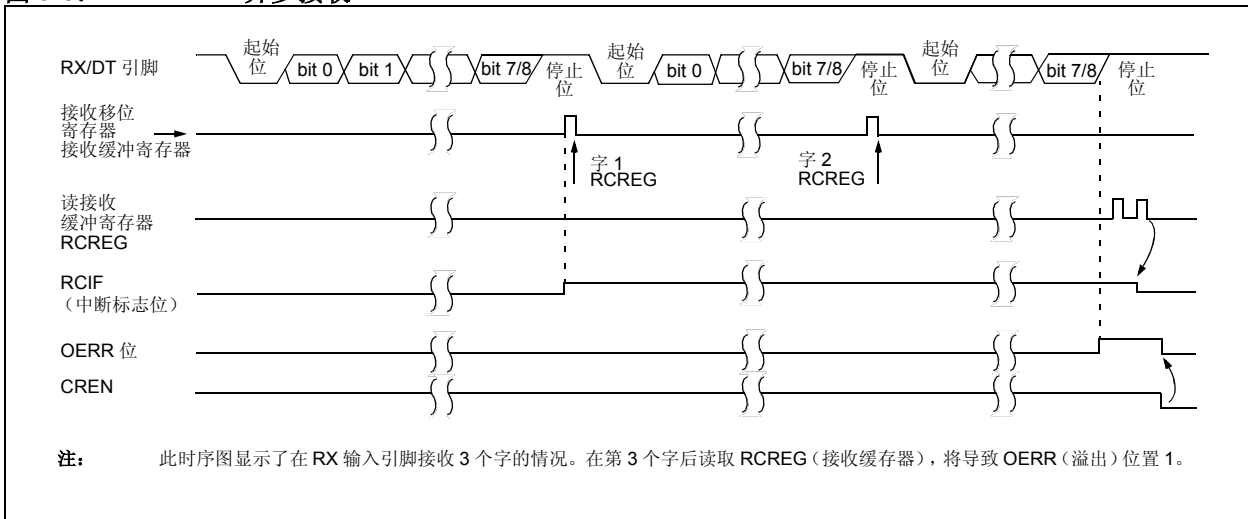
1. 初始化 SPBRG 寄存器和 BRGH 位, 以获得所需的波特率 (见第 9.2 节 “AUSART 波特率发生器 (BRG)”)。
2. 将 SPEN 位置 1, 使能串行端口。必须清零 SYNC 位以执行异步操作。
3. 如果需要中断, 将 PIE1 寄存器的 RCIE 位和 INTCON 寄存器的 GIE 和 PEIE 位置 1。
4. 如果需要接收 9 位数据, 将 RX9 位置 1。
5. 将 CREN 位置 1, 使能接收。
6. 当一个字符从 RSR 传输到接收缓冲器时, 将 PIR1 寄存器的 RCIF 中断标志位置 1。如果 PIE1 寄存器的 RCIE 位也被置 1, 还将产生中断。
7. 读 RCSTA 寄存器获取错误标志位和第 9 位数据位 (如果使能 9 位数据接收)。
8. 读 RCREG 寄存器, 从接收缓冲器获取接收到的 8 个低数据位。
9. 如果产生溢出, 通过清零 CREN 接收器使能位清零 OERR 标志位。

9.1.2.9 9 位地址检测模式设置

此模式通常用在 RS-485 系统中。要设置使能地址检测的异步接收:

1. 初始化 SPBRG 寄存器和 BRGH 位, 以获得所需的波特率 (见第 9.2 节 “AUSART 波特率发生器 (BRG)”)。
2. 将 SPEN 位置 1, 使能串行端口。必须清零 SYNC 位以执行异步操作。
3. 如果需要中断, 将 PIE1 寄存器的 RCIE 位和 INTCON 寄存器的 GIE 和 PEIE 位置 1。
4. 将 RX9 位置 1, 使能 9 位数据接收。
5. 将 ADDEN 位置 1, 使能地址检测。
6. 将 CREN 位置 1, 使能接收。
7. 当一个第 9 位置 1 的字符从 RSR 传输到接收缓冲器时, 将 PIE1 寄存器的 RCIF 中断标志位置 1。如果 PIE1 寄存器的 RCIE 中断允许位也被置 1, 还将产生中断。
8. 读 RCSTA 寄存器获取错误标志位。第 9 个数据位始终置 1。
9. 读 RCREG 寄存器, 从接收缓冲器获取接收到的 8 个低数据位。由软件判断此地址是否为本器件的地址。
10. 如果发生溢出, 通过清零 CREN 接收器使能位清零 OERR 标志位。
11. 如果已经对器件进行了寻址, 将 ADDEN 位清零以允许所有接收到的数据进入接收缓冲器并产生中断。

图 9-5: 异步接收



PIC16F913/914/916/917/946

表 9-2: 与异步接收相关的寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	0000 000x
LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE1	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	0000 0000
PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
RCREG	AUSART 接收数据寄存器								0000 0000	0000 0000
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SPBRG	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0	0000 0000	0000 0000
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010

图注: x = 未知, - = 未实现单元 (读为 0)。异步接收不使用阴影单元。

PIC16F913/914/916/917/946

寄存器 9-1: **TXSTA: 发送状态和控制寄存器**

R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R-1	R/W-0
CSRC	TX9	TXEN ⁽¹⁾	SYNC	—	BRGH	TRMT	TX9D
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **CSRC:** 时钟源选择位
 异步模式:
 忽略
 同步模式:
 1 = 主模式 (时钟来自内部 BRG)
 0 = 从模式 (时钟来自外部时钟源)
- bit 6 **TX9:** 9 位发送使能位
 1 = 选择 9 位发送
 0 = 选择 8 位发送
- bit 5 **TXEN:** 发送使能位 ⁽¹⁾
 1 = 使能发送
 0 = 禁止发送
- bit 4 **SYNC:** AUSART 模式选择位
 1 = 同步模式
 0 = 异步模式
- bit 3 **未实现:** 读为 0
- bit 2 **BRGH:** 高波特率选择位
 异步模式:
 1 = 高速
 0 = 低速
 同步模式:
 在此模式下未使用
- bit 1 **TRMT:** 发送移位寄存器状态位
 1 = TSR 为空
 0 = TSR 已满
- bit 0 **TX9D:** 发送数据的第 9 位
 可以是地址 / 数据位或奇偶校验位。

注 1: 同步模式下, SREN/CREN 的优先级高于 TXEN。

PIC16F913/914/916/917/946

寄存器 9-2: RCSTA: 接收状态和控制寄存器 ⁽¹⁾

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R-0	R-0	R-x
SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 SPEN:** 串行端口使能位
 1 = 使能串行端口 (将 RX/DT 和 TX/CK 引脚配置为串行端口引脚)
 0 = 禁止串行端口 (保持在复位状态)
- bit 6 RX9:** 9 位接收使能位
 1 = 选择 9 位接收
 0 = 选择 8 位接收
- bit 5 SREN:** 单字接收使能位
异步模式:
 忽略
同步主模式:
 1 = 使能单字接收
 0 = 禁止单字接收
 此位在接收完成后清零。
同步从模式:
 忽略
- bit 4 CREN:** 连续接收使能位
异步模式:
 1 = 使能接收器
 0 = 禁止接收器
同步模式:
 1 = 使能连续接收, 直到使能位 CREN 清零 (CREN 的优先级高于 SREN)
 0 = 禁止连续接收
- bit 3 ADDEN:** 地址检测使能位
9 位异步模式 (RX9 = 1):
 1 = 当 RSR<8> 置 1 时, 使能地址检测, 允许中断并装载接收缓冲器
 0 = 禁止地址检测, 接收所有字节并且第 9 位可用作奇偶校验位
8 位异步模式 (RX9 = 0):
 忽略
同步模式:
 必须设置为 0
- bit 2 FERR:** 帧错误标志位
 1 = 帧错误 (读 RCREG 寄存器可更新该位, 并接收下一个有效字节)
 0 = 无帧错误
- bit 1 OERR:** 溢出错误位
 1 = 溢出错误 (清零 CREN 位可将该位清零)
 0 = 无溢出错误
- bit 0 RX9D:** 接收数据的第 9 位
 此位可以是地址 / 数据位或奇偶校验位, 但必须由用户固件计算得到。

PIC16F913/914/916/917/946

9.2 AUSART 波特率发生器 (BRG)

波特率发生器 (Baud Rate Generator, BRG) 是一个 8 位定时器, 专用于支持 AUSART 的异步和同步模式。

SPBRG 寄存器控制着自由运行的波特率定时器的周期。在异步模式下, 由 TXSTA 寄存器的 BRGH 控制波特率倍频器周期。在同步模式下, BRGH 位被忽略。

表 9-3 包含了计算波特率的公式。例 9-1 给出了一个计算波特率和波特率误差的示例。

表 9-3 中给出了已经计算好的各种异步模式下的典型波特率和波特率误差值, 可便于您使用。使用高波特率 (BRGH = 1) 有利于减少波特率误差。

向 SPBRG 寄存器写入新值, 会导致 BRG 定时器复位 (或清零)。这可以确保 BRG 无需等待定时器溢出就可以输出新的波特率。

例 9-1: 计算波特率误差

针对工作在异步模式下, 工作频率 F_{osc} 为 16 MHz 目标波特率为 9600 bps 的器件:

$$\text{目标波特率} = \frac{F_{osc}}{64(SPBRG + 1)}$$

求解 SPBRG:

$$X = \frac{\frac{F_{osc}}{\text{目标波特率}}}{64} - 1$$

$$= \frac{\frac{16000000}{9600}}{64} - 1$$

$$= [25.042] = 25$$

$$\begin{aligned} \text{计算波特率} &= \frac{16000000}{64(25 + 1)} \\ &= 9615 \end{aligned}$$

$$\begin{aligned} \text{误差} &= \frac{\text{计算波特率} - \text{目标波特率}}{\text{目标波特率}} \\ &= \frac{(9615 - 9600)}{9600} = 0.16\% \end{aligned}$$

表 9-3: 波特率计算公式

配置位		AUSART 模式	波特率计算公式
SYNC	BRGH		
0	0	异步	$F_{osc}/[64(n+1)]$
0	1	异步	$F_{osc}/[16(n+1)]$
1	x	同步	$F_{osc}/[4(n+1)]$

图注: x = 忽略, n = SPBRG 寄存器的值

表 9-4: 与波特率发生器相关的寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SPBRG	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0	0000 0000	0000 0000
TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010

图注: x = 未知, - = 未实现单元 (读为 0)。波特率发生器不使用阴影单元。

PIC16F913/914/916/917/946

表 9-5: 异步模式下的波特率

目标 波特率	SYNC = 0, BRGH = 0											
	Fosc = 20.000 MHz			Fosc = 18.432 MHz			Fosc = 11.0592 MHz			Fosc = 8.000 MHz		
	实际 波特率	误差 %	SPBRG 值 (十进制)	实际 波特率	误差 %	SPBRG 值 (十进制)	实际 波特率	误差 %	SPBRG 值 (十进制)	实际 波特率	误差 %	SPBRG 值 (十进制)
300	—	—	—	—	—	—	—	—	—	—	—	—
1200	1221	1.73	255	1200	0.00	239	1200	0.00	143	1202	0.16	103
2400	2404	0.16	129	2400	0.00	119	2400	0.00	71	2404	0.16	51
9600	9470	-1.36	32	9600	0.00	29	9600	0.00	17	9615	0.16	12
10417	10417	0.00	29	10286	-1.26	27	10165	-2.42	16	10417	0.00	11
19.2k	19.53k	1.73	15	19.20k	0.00	14	19.20k	0.00	8	—	—	—
57.6k	—	—	—	57.60k	0.00	7	57.60k	0.00	2	—	—	—
115.2k	—	—	—	—	—	—	—	—	—	—	—	—

目标 波特率	SYNC = 0, BRGH = 0											
	Fosc = 4.000 MHz			Fosc = 3.6864 MHz			Fosc = 2.000 MHz			Fosc = 1.000 MHz		
	实际 波特率	误差 %	SPBRG 值 (十进制)	实际 波特率	误差 %	SPBRG 值 (十进制)	实际 波特率	误差 %	SPBRG 值 (十进制)	实际 波特率	误差 %	SPBRG 值 (十进制)
300	300	0.16	207	300	0.00	191	300	0.16	103	300	0.16	51
1200	1202	0.16	51	1200	0.00	47	1202	0.16	25	1202	0.16	12
2400	2404	0.16	25	2400	0.00	23	2404	0.16	12	—	—	—
9600	—	—	—	9600	0.00	5	—	—	—	—	—	—
10417	10417	0.00	5	—	—	—	10417	0.00	2	—	—	—
19.2k	—	—	—	19.20k	0.00	2	—	—	—	—	—	—
57.6k	—	—	—	57.60k	0.00	0	—	—	—	—	—	—
115.2k	—	—	—	—	—	—	—	—	—	—	—	—

目标 波特率	SYNC = 0, BRGH = 1											
	Fosc = 20.000 MHz			Fosc = 18.432 MHz			Fosc = 11.0592 MHz			Fosc = 8.000 MHz		
	实际 波特率	误差 %	SPBRG 值 (十进制)	实际 波特率	误差 %	SPBRG 值 (十进制)	实际 波特率	误差 %	SPBRG 值 (十进制)	实际 波特率	误差 %	SPBRG 值 (十进制)
300	—	—	—	—	—	—	—	—	—	—	—	—
1200	—	—	—	—	—	—	—	—	—	—	—	—
2400	—	—	—	—	—	—	—	—	—	2404	0.16	207
9600	9615	0.16	129	9600	0.00	119	9600	0.00	71	9615	0.16	51
10417	10417	0.00	119	10378	-0.37	110	10473	0.53	65	10417	0.00	47
19.2k	19.23k	0.16	64	19.20k	0.00	59	19.20k	0.00	35	19231	0.16	25
57.6k	56.82k	-1.36	21	57.60k	0.00	19	57.60k	0.00	11	55556	-3.55	8
115.2k	113.64k	-1.36	10	115.2k	0.00	9	115.2k	0.00	5	—	—	—

PIC16F913/914/916/917/946

表 9-5: 异步模式下的波特率

目标 波特率	SYNC = 0, BRGH = 1											
	Fosc = 4.000 MHz			Fosc = 3.6864 MHz			Fosc = 2.000 MHz			Fosc = 1.000 MHz		
	实际 波特率	误差 %	SPBRG 值 (十进制)	实际 波特率	误差 %	SPBRG 值 (十进制)	实际 波特率	误差 %	SPBRG 值 (十进制)	实际 波特率	误差 %	SPBRG 值 (十进制)
300	—	—	—	—	—	—	—	—	—	300	0.16	207
1200	1202	0.16	207	1200	0.00	191	1202	0.16	103	1202	0.16	51
2400	2404	0.16	103	2400	0.00	95	2404	0.16	51	2404	0.16	25
9600	9615	0.16	25	9600	0.00	23	9615	0.16	12	—	—	—
10417	10417	0.00	23	10473	0.53	21	10417	0.00	11	10417	0.00	5
19.2k	19.23k	0.16	12	19.2k	0.00	11	—	—	—	—	—	—
57.6k	—	—	—	57.60k	0.00	3	—	—	—	—	—	—
115.2k	—	—	—	115.2k	0.00	1	—	—	—	—	—	—

9.3 AUSART 同步模式

同步串行通信通常用于具有一个主器件和一个或多个从器件的系统中。主器件包含产生波特率所必需的电路，并为系统中所有器件提供时钟。从器件可以使用主器件时钟，从而无需内部时钟生成电路。

在同步模式下，有 2 条信号线：双向数据线和时钟线。从器件使用主器件提供的外部时钟，将串行数据移入或移出相应的接收和发送寄存器。因为使用双向数据线，所以同步操作只能采用半双工方式。半双工方式是指：主器件和从器件都可以接收和发送数据，但是不能同时进行接收或发送。AUSART 既可以作为主器件，也可以作为从器件。

同步发送时无需使用起始位和停止位。

9.3.1 同步主模式

下列位用来将 EUSART 配置为同步主器件操作：

- SYNC = 1
- CSRC = 1
- SREN = 0（用于发送）； SREN = 1（用于接收）
- CREN = 0（用于发送）； CREN = 1（用于接收）
- SPEN = 1

将 TXSTA 寄存器的 SYNC 位置 1，配置器件以用于同步操作。将 TXSTA 寄存器的 CSRC 位置 1，将器件配置为主器件。将 RCSTA 寄存器的 SREN 和 CREN 位清零，以确保器件处于发送模式，否则器件配置为接收模式。将 RCSTA 寄存器的 SPEN 位置 1，使能 AUSART。

如果 TX/CK 和 RX/DT 引脚与 LCD 外设共用，必须清零 LCDSE1 寄存器的 SE8 和 SE9 位以禁止 LCD SEG8 和 SEG9 功能。

9.3.1.1 主时钟

同步数据传输使用独立的时钟线同步数据传输。配置为主器件的器件在 TX/CK 引脚发送时钟信号。当 AUSART 被配置为同步发送或接收操作时，TX/CK 引脚输出驱动器自动使能。串行数据位在时钟上升沿发生改变，以确保它们在每个时钟的下降沿有效。每个数据位的时间为一个时钟周期，有多少数据位就有多少个时钟周期。

9.3.1.2 同步主发送

由器件的 RX/DT 引脚输出数据。当 AUSART 配置为同步主发送操作时，器件的 RX/DT 和 TX/CK 引脚输出驱动器自动使能。

向 TXREG 寄存器写入一个字符开始发送。如果 TSR 中仍保存全部或部分前一字符，新的字符将保存在 TXREG 中，直到发送完前一字符的停止位为止。如果这是第一个字符，或者前一个字符已经完全从 TSR 中清除，则 TXREG 中的数据会被立即传输到 TSR 寄存器。当数据从 TXREG 传输到 TSR 后会立即开始发送字符。

每个数据位在主时钟的上升沿发生改变，并保持有效，直至下一个时钟上升沿为止。

注： TSR 寄存器并未映射到数据存储寄存器中，因此用户不能访问它。

9.3.1.3 同步主发送设置：

1. 初始化 SPBRG 寄存器和 BRGH 位，以获得所需的波特率（见第 9.2 节“AUSART 波特率发生器（BRG）”）。
2. 通过将 SYNC、SPEN 和 CSRC 位置 1 可以使能同步主串行端口。
3. 将 SREN 和 CREN 位清零，禁止接收模式。
4. 将 TXEN 位置 1 使能发送模式。
5. 如果需要发送 9 位数据，则将 TX9 位置 1。
6. 如果需要中断，将 PIE1 寄存器中的 TXIE 位和 INTCON 寄存器中的 GIE 和 PEIE 位置 1。
7. 如果选择发送 9 位数据，应该将第 9 位数据装入 TX9D 位。
8. 把数据装入 TXREG 寄存器启动发送。

PIC16F913/914/916/917/946

图 9-6: 同步发送

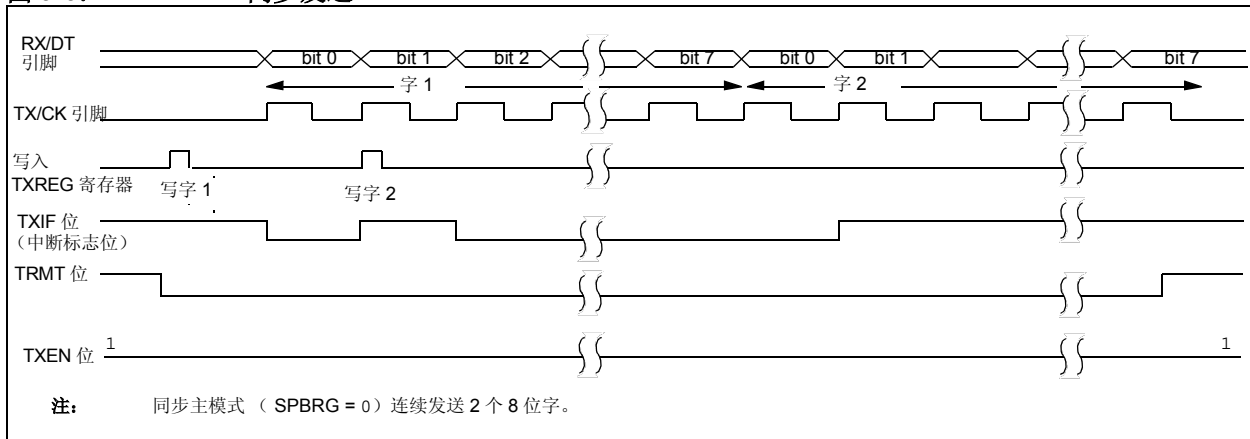


图 9-7: 同步发送 (通过 TXEN 位)

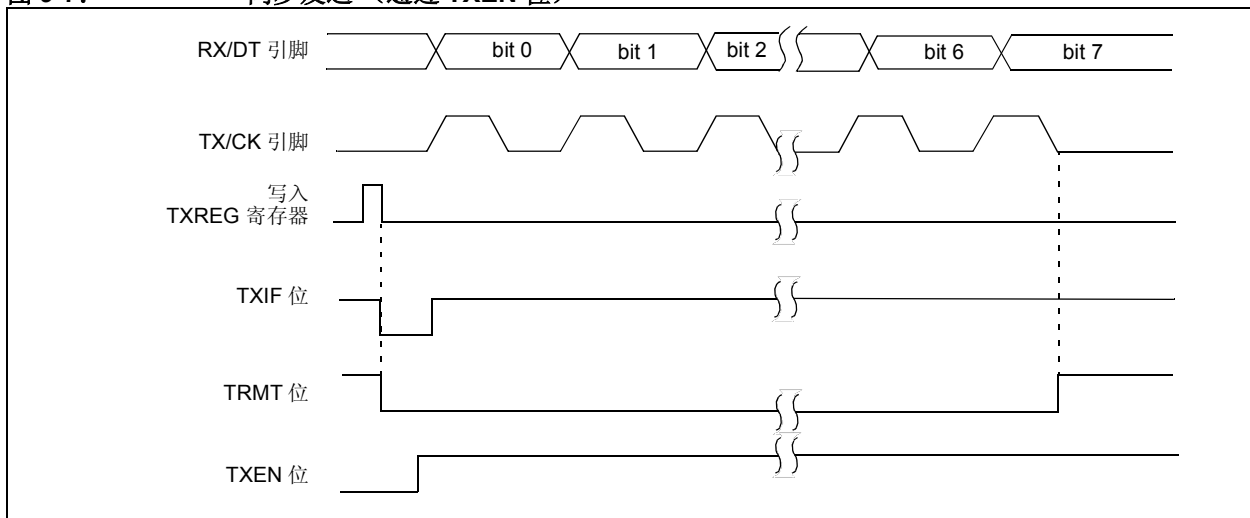


表 9-6: 与同步主发送相关的寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	0000 000x
LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE1	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	0000 0000
PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SPBRG	BRG7	BRG6	BRG5	BRG4	BRG3	BRG2	BRG1	BRG0	0000 0000	0000 0000
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
TXREG	AUSART 发送数据寄存器								0000 0000	0000 0000
TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010

图注: x = 未知, - = 未实现单元 (读为 0)。同步主发送不使用阴影单元。

9.3.1.4 同步主接收

RX/DT 引脚用作接收数据。当 AUSART 配置为同步主接收时，自动禁止器件的 RX/DT 引脚输出驱动器。

在同步模式下，将单字接收使能位（RCSTA 寄存器的 SREN 位）或连续接收使能位（RCSTA 寄存器的 CREN 位）置 1 使能接收。

当将 SREN 置 1，CREN 位清零时，只产生与单字符的数据位数相同的时钟周期数量。一个字符传输结束后，自动清零 SREN 位。将 CREN 置 1 时，将产生连续时钟，直到清零 CREN 为止。如果在接收字符过程中清零 CREN，则 CK 时钟将立即停止，并丢弃接收到的部分字符。如果 SREN 和 CREN 都被置 1，则在第一个字符传输完成时，清零 SREN 位，CREN 的优先级更高。

将 SREN 或 CREN 位置 1，启动接收。在 TX/CK 时钟引脚下降沿采样 RX/DT 引脚上的数据，并将采样数据移入接收移位寄存器（RSR）。当 RSR 接收到一个完整字符时，将 PIR1 寄存器的 RCIF 位置 1，字符自动移入 2 字节接收 FIFO。接收 FIFO 中最顶端字符的低 8 位可通过 RCREG 读取。只要接收 FIFO 中仍有未读字符，则 RCIF 位就保持置 1 状态。

9.3.1.5 从时钟

同步数据传输使用独立的时钟线同步传输数据。配置为从器件的器件在 TX/CK 引脚接收时钟信号。当 AUSART 配置为同步从发送或接收操作时，TX/CK 引脚输出驱动器自动禁止。串行数据位在时钟上升沿发生改变，以确保它们在每个时钟的下降沿有效。每个数据位的时间为一个时钟周期，有多少数据位就有多少个时钟周期。

9.3.1.6 接收溢出错误

接收 FIFO 缓冲器可以保存 2 个字符。在读 RCREG 以访问 FIFO 之前，若完整地收到第 3 个字符，则产生溢出错误。此时，将 RCSTA 寄存器的 OERR 位置 1。FIFO 中先前的数据不会被覆盖。可以读取 FIFO 缓冲器内的 2 个字符，但是在错误清除之前，不能再接收其他字符。只能通过清除溢出条件，将 OERR 位清零。如果发生溢出错误时，SREN 位为置 1 状态，CREN 位为清零状态，则通过读 RCREG 寄存器清除此错误。如果溢出时，CREN 也为置 1 状态，则可以清零 RCSTA 寄存器的 CREN 位，从而清除错误条件。

9.3.1.7 接收 9 位字符

AUSART 支持接收 9 位字符。将 RCSTA 寄存器的 RX9 位置 1 时，AUSART 将接收到的每个字符的 9 位数据移入 RSR。RCSTA 寄存器的 RX9D 位是接收 FIFO 顶端未读字符的第九位数据位（最高数据位）。当从接收 FIFO 缓冲器读取 9 位数据时，必须在读 RCREG 的低 8 位之前，读取 RX9D 数据位。

由于同步模式不支持地址检测，因此必须清零 RCSTA 寄存器的 ADDEN 位。

9.3.1.8 同步主接收设置：

1. 用正确的波特率初始化 SPBRG 寄存器。按需要将 BRGH 位置 1 或清零，以获得所需的波特率。
2. 通过将 SYNC、SPEN 和 CSRC 位置 1 可以使能同步主串行端口。
3. 确保 CREN 和 SREN 位清零。
4. 如果需要中断，将 PIE1 寄存器的 RCIE 位和 INTCON 寄存器的 GIE 和 PEIE 位置 1。
5. 如果需要接收 9 位字符，则将 RX9 位置 1。
6. 将 RCSTA 寄存器的 ADDEN 位清零，禁止校验地址检测。
7. 将 SREN 位置 1，启动接收，或将 CREN 位置 1 使能连续接收。
8. 当字符接收完毕后，将 PIR1 寄存器的 RCIF 中断标志位置 1。如果将 PIE1 寄存器的 RCIE 中断允许位置 1，还会产生中断。
9. 读 RCSTA 寄存器以获取第 9 位数据位（使能时），并判断接收过程中是否产生错误。
10. 读 RCREG 寄存器来读取接收到的 8 位数据。
11. 如果产生溢出错误，清零 RCSTA 寄存器的 CREN 位或清零 SPEN（复位 AUSART）以清除错误。

PIC16F913/914/916/917/946

图 9-8: 同步接收 (主模式, SREN)

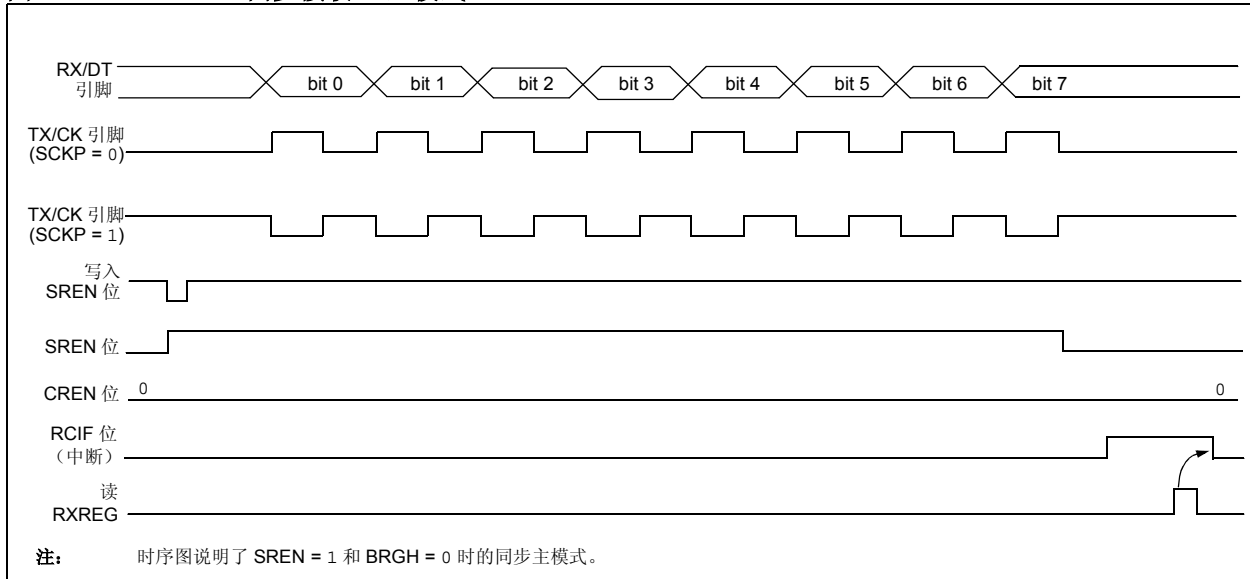


表 9-7: 与同步主接收相关的寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	0000 000x
LCDCON	LCDEN	$\overline{\text{SLPEN}}$	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE1	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	0000 0000
PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
RCREG	AUSART 接收数据寄存器								0000 0000	0000 0000
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010

图注: x = 未知, - = 未实现单元 (读为 0)。同步主接收不使用阴影单元。

PIC16F913/914/916/917/946

9.3.2 同步从模式

下列位用来将 AUSART 配置为同步从操作：

- SYNC = 1
- CSRC = 0
- SREN = 0（用于发送）； SREN = 1（用于接收）
- CREN = 0（用于发送）； CREN = 1（用于接收）
- SPEN = 1

将 TXSTA 寄存器的 SYNC 位置 1，配置器件以用于同步操作。将 TXSTA 寄存器的 CSRC 位清零，将器件配置为从器件。将 RCSTA 寄存器的 SREN 和 CREN 位清零，以确保器件处于发送模式，否则器件将被配置为接收模式。将 RCSTA 寄存器的 SPEN 位置 1，使能 AUSART。

如果 TX/CK 和 RX/DT 引脚与 LCD 外设共用，必须清零 LCDSE1 寄存器的 SE8 和 SE9 位以禁止 LCD SEG8 和 SEG9 功能。

9.3.2.1 AUSART 同步从发送

除了休眠模式以外，同步主模式、从模式的工作原理是相同的（见第 9.3.1.2 节“同步主发送”）。

如果向缓冲器 TXREG 写入 2 个字，然后执行 SLEEP 指令，则会发生以下事件：

1. 第一个字立即传输到 TSR 寄存器并进行发送。
2. 第二个字留在 TXREG 寄存器中。
3. TXIF 位不会置 1。
4. 第一个字符移出 TSR 后，TXREG 寄存器将把第二个字符传输到 TSR，然后标志位 TXIF 置 1。
5. 如果 PEIE 和 TXIE 位都置 1，则由中断将器件从休眠模式唤醒，然后执行下一条指令。如果 GIE 位也置 1，程序将调用中断服务程序。

9.3.2.2 同步从发送设置：

1. 将 SYNC 和 SPEN 位置 1，并将 CSRC 位清零。
2. 将 CREN 和 SREN 位清零。
3. 如果使用中断，应确保将 INTCON 寄存器的 GIE 和 PEIE 位置 1，并将 TXIE 位置 1。
4. 如果需要发送 9 位数据，则将 TX9 位置 1。
5. 将 TXEN 位置 1 使能发送。
6. 将 RCSTA 寄存器的 ADDEN 位清零，禁止校验地址检测。
7. 如果选择发送 9 位数据，将最高位写入 TX9D 位。
8. 将低 8 位数据写入 TXREG 寄存器启动发送。

表 9-8: 与同步从发送相关的寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	0000 000x
LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE1	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	0000 0000
PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
TXREG	AUSART 发送数据寄存器								0000 0000	0000 0000
TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010

图注： x = 未知， - = 未实现单元（读为 0）。同步从发送不使用阴影单元。

PIC16F913/914/916/917/946

9.3.2.3 AUSART 同步从接收

除了以下不同外，同步主、从模式的工作原理是相同的（见第 9.3.1.4 节“同步主接收”）。

- 休眠
- CREN 位总是置 1，因此接收器不能进入空闲状态。
- SREN 位在从模式下被忽略。

如果在进入休眠模式之前，已经将 CREN 位置 1，则在休眠模式仍可接收字符。接收完该字后，RSR 寄存器将把接收到的数据传输到 RCREG 寄存器。如果将 PIE1 寄存器的 RCIE 中断允许位置 1，则将产生中断，并将器件从休眠模式唤醒，然后执行下一条指令。如果 GIE 位也置 1，则程序将跳转到中断向量处执行。

9.3.2.4 同步从接收设置：

1. 将 SYNC 和 SPEN 位置 1，并将 CSRC 位清零。
2. 如果需要中断，将 PIE1 寄存器的 RCIE 位和 INTCON 寄存器的 GIE 和 PEIE 位置 1。
3. 如果需要接收 9 位数据，则将 RX9 位置 1。
4. 将 RCSTA 寄存器的 ADDEN 位清零，禁止校验地址检测。
5. 将 CREN 位置 1，使能接收。
6. 当接收完成后，将 PIR1 寄存器的 RCIF 位置 1。如果 PIE1 寄存器的 RCIE 位也被置 1，还将产生中断。
7. 如果使能 9 位模式，则从 RCSTA 寄存器的 RX9D 位获取最高数据位。
8. 通过读 RCREG 寄存器，可从接收 FIFO 缓冲器获取接收到的 8 个低数据位。
9. 如果产生溢出错误，清零 RCSTA 寄存器的 CREN 位以清除错误。

表 9-9: 与同步从接收相关的寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE1	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	0000 0000
PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
RCREG	AUSART 接收数据寄存器								0000 0000	0000 0000
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010

图注： x = 未知， - = 未实现单元（读为 0）。同步从接收不使用阴影单元。

9.4 AUSART 在休眠期间的工作

只有在同步从模式下，AUSART 在休眠期间才可继续工作。所有其他模式都需要系统时钟，因此不能产生在休眠模式下运行发送或接收移位寄存器所必需的信号。

同步从模式使用外部产生的时钟对发送和接收移位寄存器进行操作。

9.4.1 休眠期间的同步接收

要在休眠期间执行接收操作，在进入休眠模式之前必须满足下列所有条件：

- RCSTA 和 TXSTA 控制寄存器必须配置为同步从接收（见第 9.3.2.4 节“同步从接收设置：”）。
- 如果需要中断，将 PIE1 寄存器的 RCIE 位和 INTCON 寄存器的 PEIE 位置 1。
- 必须通过读取 RCREG 寄存器将 RCIF 中断标志位清零，以卸载接收缓冲器中所有待处理的字符。

进入休眠模式后，器件已准备好分别接受 RX/DT 和 TX/CK 引脚上的数据和时钟信号。当外部器件将数据字完全移入后，将 PIR1 寄存器的 RCIF 中断标志位置 1。从而，将处理器从休眠模式唤醒。

从休眠模式唤醒后，器件将执行 SLEEP 指令后面的指令。如果 INTCON 寄存器的 GIE 全局中断允许位也置 1，则调用地址 004h 处的中断服务程序。

9.4.2 休眠期间的同步发送

要在休眠期间执行发送操作，在进入休眠模式之前必须满足下列所有条件：

- RCSTA 和 TXSTA 控制寄存器必须配置为同步从发送模式（见第 9.3.2.2 节“同步从发送设置：”）。
- 将输出数据写入 TXREG 来清零 TXIF 中断标志位，从而填充 TSR 和发送缓冲器。
- 如果需要中断，将 PIE1 寄存器的 TXIE 位和 INTCON 寄存器的 PEIE 位置 1。

进入休眠模式后，器件已准备好接受 TX/CK 上的时钟信号和发送 RX/DT 引脚上的数据。当外部器件将 TSR 中数据字全部移出后，TXREG 中的待处理字节将被发送到 TSR，且 TXIF 标志位置 1。从而将处理器从休眠模式唤醒。此时，TXREG 可用于接收其他发送字符，此操作将清零 TXIF 标志位。

从休眠模式唤醒后，器件将执行 SLEEP 指令后面的指令。如果 GIE 全局中断允许位也置 1，则调用地址 0004h 处的中断服务程序。

PIC16F913/914/916/917/946

注:

10.0 液晶显示 (LCD) 驱动模块

液晶显示 (Liquid Crystal Display, LCD) 驱动模块产生时序控制来驱动静态或复用的 LCD 面板。在 PIC16F913/916 器件中, 模块最多能驱动 4 个公共端和 16 段的面板。在 PIC16F914/917 器件中, 模块最多能驱动 4 个公共端和 24 段的面板。在 PIC16F946 器件中, 模块最多能驱动 4 个公共端和 42 段的面板。LCD 模块同时可以控制 LCD 像素数据。

LCD 驱动模块支持:

- LCD 面板的直接驱动
- 3 个带有可选择预分频比的 LCD 时钟源
- 多达 4 个公共端:
 - 静态 (1 个公共端)
 - 1/2 复用 (2 个公共端)
 - 1/3 复用 (3 个公共端)
 - 1/4 复用 (4 个公共端)
- 段多达:
 - 16 (PIC16F913/916 器件中)
 - 24 (PIC16F914/917 器件中)
 - 42 (PIC16F946 器件中)
- 静态、1/2 或 1/3 LCD 偏置

注: PIC16F913/916 器件的 COM3 和 SEG15 共用同一物理引脚, 所以使用 1/4 复用显示时 SEG15 不可用。

10.1 LCD 寄存器

该模块包含下列寄存器:

- LCD 控制寄存器 (LCDCON)
- LCD 相位寄存器 (LCDPS)
- 最多 6 个 LCD 段使能寄存器 (LCDSEn)
- 最多 24 个 LCD 数据寄存器 (LCDDATA)

表 10-1: LCD 段寄存器和数据寄存器

器件	LCD 寄存器数	
	段使能	数据
PIC16F913/916	2	8
PIC16F914/917	3	12
PIC16F946	6	24

LCDCON 寄存器 (寄存器 10-1) 控制 LCD 驱动模块的操作。LCDPS 寄存器 (寄存器 10-2) 配置 LCD 时钟源预分频器和波形类型: A 型或 B 型。LCDSE 寄存器 (寄存器 10-3) 配置以下端口引脚的功能。

下列 LCDSE 寄存器可用于控制相应端口引脚:

- LCDSE0 SE<7:0>
- LCDSE1 SE<15:8>
- LCDSE2 SE<23:16>⁽¹⁾
- LCDSE3 SE<31:24>⁽²⁾
- LCDSE4 SE<39:32>⁽²⁾
- LCDSE5 SE<41:40>⁽²⁾

注 1: 仅 PIC16F914/917 和 PIC16F946 器件。
注 2: 仅 PIC16F946 器件。

一旦为 LCD 面板初始化了模块, LCDDATA<11:0> 寄存器的各个位就被清零/置 1 以分别代表透明/不透明像素:

- LCDDATA0 SEG<7:0>COM0
- LCDDATA1 SEG<15:8>COM0
- LCDDATA2 SEG<23:16>COM0
- LCDDATA3 SEG<7:0>COM1
- LCDDATA4 SEG<15:8>COM1
- LCDDATA5 SEG<23:16>COM1
- LCDDATA6 SEG<7:0>COM2
- LCDDATA7 SEG<15:8>COM2
- LCDDATA8 SEG<23:16>COM2
- LCDDATA9 SEG<7:0>COM3
- LCDDATA10 SEG<15:8>COM3
- LCDDATA11 SEG<23:16>COM3

下列寄存器仅在 PIC16F946 器件上可用:

- LCDDATA12 SEG<31:24>COM0
- LCDDATA13 SEG<39:32>COM0
- LCDDATA14 SEG<41:40>COM0
- LCDDATA15 SEG<31:24>COM1
- LCDDATA16 SEG<39:32>COM1
- LCDDATA17 SEG<41:40>COM1
- LCDDATA18 SEG<31:24>COM2
- LCDDATA19 SEG<39:32>COM2
- LCDDATA20 SEG<41:40>COM2
- LCDDATA21 SEG<31:24>COM3
- LCDDATA22 SEG<39:32>COM3
- LCDDATA23 SEG<41:40>COM3

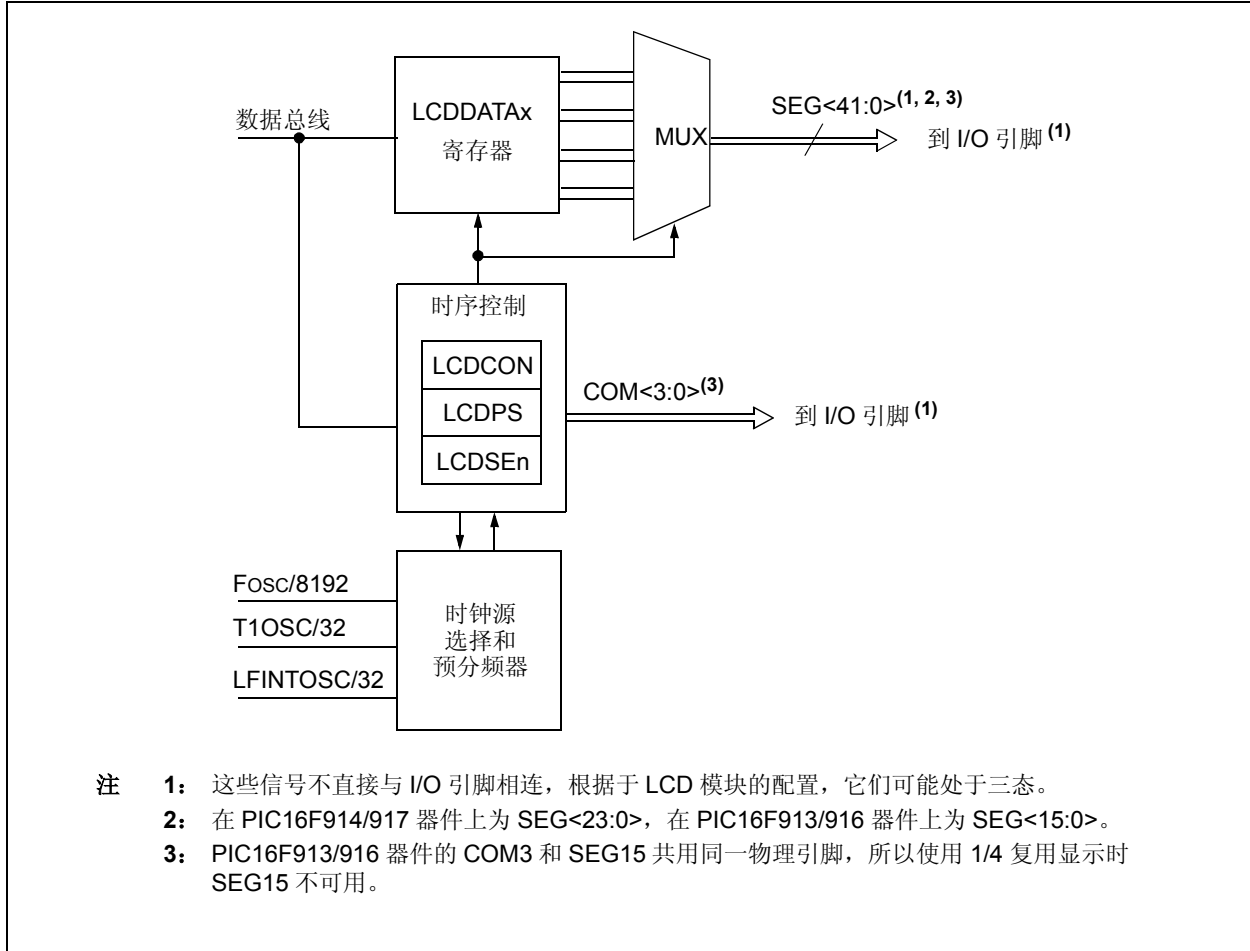
作为示例, 寄存器 10-4 详细说明了 LCDDATAx。

一旦配置了模块后, LCDCON 寄存器的 LCDEN 位就可用来使能或禁止 LCD 模块。通过清零 LCDCON 寄存器的 SLPEN 位可使 LCD 面板在休眠模式下仍继续工作。

注: 在 PIC16F913/916 器件中未实现 LCDDATA2、LCDDATA5、LCDDATA8 和 LCDDATA11 寄存器。

PIC16F913/914/916/917/946

图 10-1: LCD 驱动模块框图



PIC16F913/914/916/917/946

寄存器 10-1: LCDCON: 液晶显示控制寄存器

R/W-0	R/W-0	R/C-0	R/W-1	R/W-0	R/W-0	R/W-1	R/W-1
LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 C = 只可清零位 1 = 置 1 0 = 清零 x = 未知
 - n = 上电复位时的值

- bit 7 **LCDEN:** LCD 驱动使能位
 1 = 使能 LCD 驱动模块
 0 = 禁止 LCD 驱动模块
- bit 6 **SLPEN:** 休眠模式下 LCD 驱动使能位
 1 = 休眠模式下禁止 LCD 驱动模块
 0 = 休眠模式下使能 LCD 驱动模块
- bit 5 **WERR:** LCD 写失败错误位
 1 = 当 LCDPS 寄存器的 WA = 0 时, 写 LCDDATAx 寄存器 (必须由软件清零)
 0 = 无 LCD 写错误
- bit 4 **VLCDEN:** LCD 偏置电压引脚使能位
 1 = 使能 VLCD 引脚
 0 = 禁止 VLCD 引脚
- bit 3-2 **CS<1:0>:** 时钟源选择位
 00 = Fosc/8192
 01 = T1OSC (Timer1) /32
 1x = LFINTOSC (31 kHz) /32
- bit 1-0 **LMUX<1:0>:** 公共端选择位

LMUX<1:0>	复用	最大像素数			偏置
		PIC16F913/916	PIC16F914/917	PIC16F946	
00	静态 (COM0)	16	24	42	静态
01	1/2 (COM<1:0>)	32	48	84	1/2 或 1/3
10	1/3 (COM<2:0>)	48	72	126	1/2 或 1/3
11	1/4 (COM<3:0>)	60 ⁽¹⁾	96	168	1/3

注 1: PIC16F913/916 器件的 COM3 和 SEG15 共用同一引脚, 从而限制器件最多驱动 64 个像素。

PIC16F913/914/916/917/946

寄存器 10-2: LCDPS: LCD 预分频比选择寄存器

R/W-0	R/W-0	R-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0
WFT	BIASMD	LCDA	WA	LP3	LP2	LP1	LP0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7 **WFT:** 波形类型选择位
 1 = B 型波形 (在每一帧边界改变相位)
 0 = A 型波形 (在每一公共端类型内改变相位)

bit 6 **BIASMD:** 偏置模式选择位
当 LMUX<1:0> = 00 时:
 0 = 静态偏置模式 (不要将该位置 1)
当 LMUX<1:0> = 01 时:
 1 = 1/2 偏置模式
 0 = 1/3 偏置模式
当 LMUX<1:0> = 10 时:
 1 = 1/2 偏置模式
 0 = 1/3 偏置模式
当 LMUX<1:0> = 11 时:
 0 = 1/3 偏置模式 (不要将该位置 1)

bit 5 **LCDA:** LCD 工作状态位
 1 = 使能 LCD 驱动模块
 0 = 禁止 LCD 驱动模块

bit 4 **WA:** LCD 写允许状态位
 1 = 允许写入 LCDDATAx 寄存器
 0 = 不允许写入 LCDDATAx 寄存器

bit 3-0 **LP<3:0>:** LCD 预分频比选择位
 1111 = 1:16
 1110 = 1:15
 1101 = 1:14
 1100 = 1:13
 1011 = 1:12
 1010 = 1:11
 1001 = 1:10
 1000 = 1:9
 0111 = 1:8
 0110 = 1:7
 0101 = 1:6
 0100 = 1:5
 0011 = 1:4
 0010 = 1:3
 0001 = 1:2
 0000 = 1:1

PIC16F913/914/916/917/946

寄存器 10-3: LCDSEn: LCD 段使能寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
SEn	SEn	SEn	SEn	SEn	SEn	SEn	SEn
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **SEn:** 段使能位
 1 = 使能引脚的段功能
 0 = 使能引脚的 I/O 功能

寄存器 10-4: LCDDATAx: LCD 数据寄存器

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
SEGx-COMy	SEGx-COMy	SEGx-COMy	SEGx-COMy	SEGx-COMy	SEGx-COMy	SEGx-COMy	SEGx-COMy
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **SEGx-COMy:** 像素点亮位
 1 = 点亮像素 (不透明)
 0 = 不点亮像素 (透明)

PIC16F913/914/916/917/946

10.2 LCD 时钟源选择

LCD 驱动模块具有 3 个可用的时钟源：

- Fosc/8192
- T1OSC/32
- LFINTOSC/32

第一个时钟源是系统时钟的 8192 分频时钟信号 (Fosc/8192)。当系统时钟为 8 MHz 时，选择该分频比将提供约 1 kHz 的输出。该分频比不可编程。相反，LCDPS 寄存器的 LCD 预分频比位 LP<3:0> 则用于设置 LCD 帧时钟速率。

第二个时钟源是 T1OSC/32。当 Timer1 振荡器使用 32.768 kHz 晶振时它同样提供约 1 kHz 的输出。要把 Timer1 振荡器用作时钟源，需将 T1CON 寄存器的 T1OSCEN 位置 1。

第三个时钟源是 31 kHz 的 LFINTOSC/32，它提供大约 1 kHz 的输出。

当处理器休眠时，第二个和第三个时钟源用于维持 LCD 运行。

使用 LCDCON 寄存器的 CS<1:0> 位可选择其中一个时钟源。

10.2.1 LCD 预分频器

一个 4 位计数器可用作 LCD 时钟的预分频器。该预分频器不可直接读写；它的值由 LCDPS 寄存器的 LP<3:0> 位设置，该值决定了预分频器的分配和预分频比。

预分频比从 1:1 到 1:16。

10.3 LCD 偏置类型

LCD 驱动模块可被配置为 3 种偏置类型：

- 静态偏置 (2 种电压等级：Vss 和 VDD)
- 1/2 偏置 (3 种电压等级：Vss、1/2 VDD 和 VDD)
- 1/3 偏置 (4 种电压等级：Vss、1/3 VDD、2/3 VDD 和 VDD)

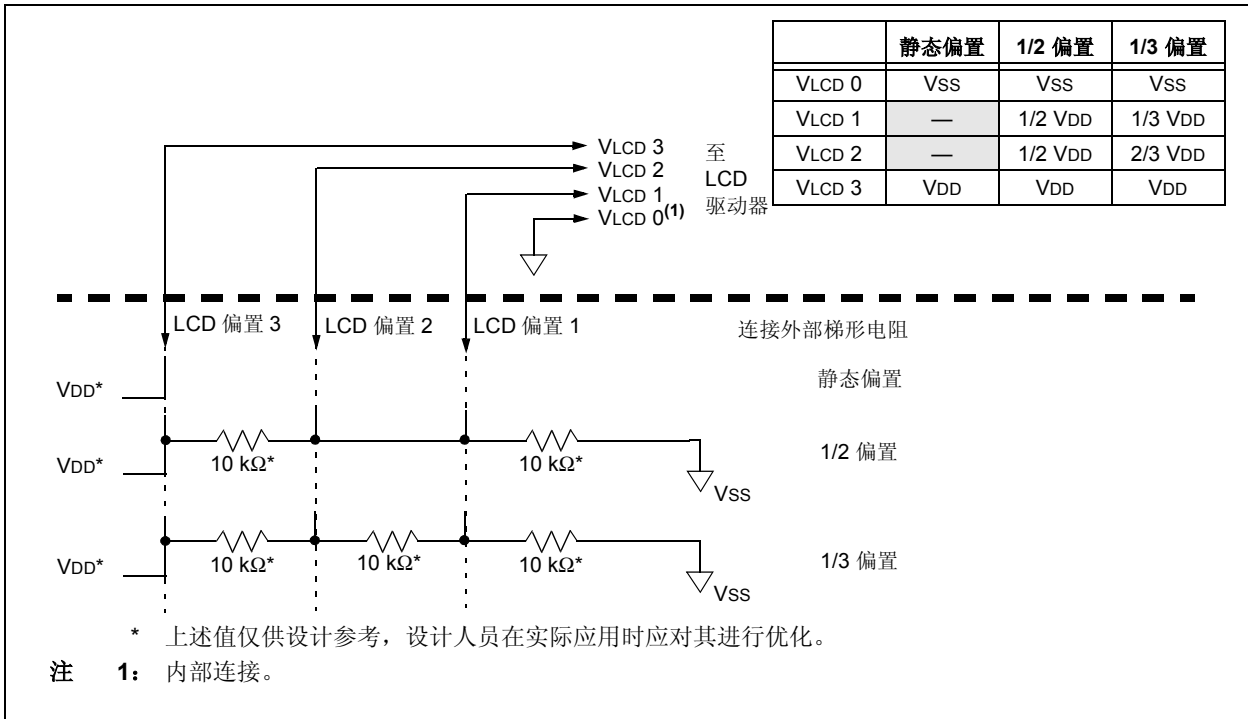
模块使用外部梯形电阻产生 LCD 偏置电压。

外部梯形电阻应该连接到 VLCD1 引脚 (偏置引脚 1)、VLCD2 引脚 (偏置引脚 2)、VLCD3 引脚 (偏置引脚 3) 和 Vss。还应该把 VLCD3 引脚连接到 VDD。

图 10-2 给出了连接梯形电阻与偏置引脚的正确方法。

注： 上电复位 (POR) 时，用于提供 LCD 偏置电压的 VLCD 引脚会被使能，用户必须通过清零 LCDCON 寄存器的 VLCDEN 位来禁止 VLCD 引脚。

图 10-2: LCD 偏置梯形电阻连接框图



PIC16F913/914/916/917/946

10.4 LCD 复用类型

LCD 驱动模块可以被配置为 4 种复用类型：

- 静态（只使用 COM0）
- 1/2 复用（使用 COM<1:0>）
- 1/3 复用（使用 COM<2:0>）
- 1/4 复用（使用 COM<3:0>）

LCDCON 寄存器的 LMUX<1:0> 位的设置决定 RB5、RA2 和 RA3 或 RD0 引脚的功能（详情见表 10-2）。

如果引脚为数字 I/O，相应的 TRIS 位控制数据方向。如果引脚为 COM 驱动，那么该引脚的 TRIS 设置将不起作用。

注： 上电复位时，LCDCON 寄存器的 LMUX<1:0> 位为 11。

表 10-2: RA3/RD0、RA2 和 RB5 的功能

复用	LMUX <1:0>	RA3/RD0 ⁽¹⁾	RA2	RB5
静态	00	数字 I/O	数字 I/O	数字 I/O
1/2	01	数字 I/O	数字 I/O	COM1 驱动
1/3	10	数字 I/O	COM2 驱动	COM1 驱动
1/4	11	COM3 驱动	COM2 驱动	COM1 驱动

注 1： PIC16F913/916 使用 RA3，PIC16F914/917 和 PIC16F946 使用 RD0

10.5 段使能

LCDSEn 寄存器用于选择每个段引脚的引脚功能。引脚功能选择可使每个引脚工作为 LCD 段驱动或者负责提供引脚的备用功能。要把引脚配置为段引脚，LCDSEn 寄存器中的相应位必须置 1。

如果引脚为数字 I/O，相应的 TRIS 位控制数据方向。LCDSEn 寄存器中的任何一位置 1 都会覆盖对应 TRIS 寄存器中相应位的设置。

注： 在上电复位时，这些引脚被配置为数字 I/O。

10.6 像素控制

LCDDATAx 寄存器中的位用于定义像素状态。每一位只定义一个像素。

寄存器 10-4 所示为 LCDDATAx 寄存器中的每一位同各个公共端、段信号间的相互关系。

没有用于显示的 LCD 像素地址可被用作通用 RAM。

10.7 LCD 帧频率

COM 和 SEG 输出改变的速率称为 LCD 帧频率。

表 10-3: 帧频率公式

复用	帧频率 =
静态	时钟源 / (4 x 1 x (LP<3:0> + 1))
1/2	时钟源 / (2 x 2 x (LP<3:0> + 1))
1/3	时钟源 / (1 x 3 x (LP<3:0> + 1))
1/4	时钟源 / (1 x 4 x (LP<3:0> + 1))

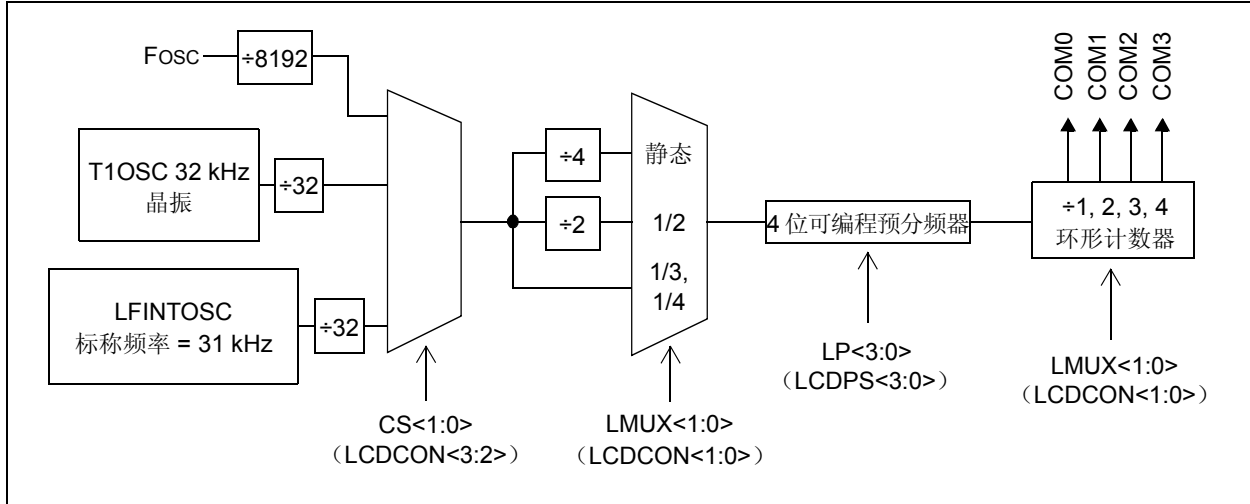
注： 时钟源是 Fosc/8192、T1OSC/32 或 LFINTOSC/32。

表 10-4: 使用 8 MHz 的 Fosc、工作在 32.768 kHz 的 TIMER1 或 LFINTOSC 振荡器时的近似帧频率（单位 Hz）

LP<3:0>	静态	1/2	1/3	1/4
2	85	85	114	85
3	64	64	85	64
4	51	51	68	51
5	43	43	57	43
6	37	37	49	37
7	32	32	43	32

PIC16F913/914/916/917/946

图 10-3: LCD 时钟产生



PIC16F913/914/916/917/946

图 10-4: LCD 段映射工作表 (第 1 部分, 共 2 部分)

LCD 功能	COM0		COM1		COM2		COM3		引脚号			端口	备用功能
	LCDDATAx 地址	LCD 段	LCDDATAx 地址	LCD 段	LCDDATAx 地址	LCD 段	LCDDATAx 地址	LCD 段	28 引脚	40 引脚	64 引脚		
SEG0	LCDDATA0, 0		LCDDATA3, 0		LCDDATA6, 0		LCDDATA9, 0		21	33	15	RB0	INT
SEG1	LCDDATA0, 1		LCDDATA3, 1		LCDDATA6, 1		LCDDATA9, 1		22	34	16	RB1	
SEG2	LCDDATA0, 2		LCDDATA3, 2		LCDDATA6, 2		LCDDATA9, 2		23	35	17	RB2	
SEG3	LCDDATA0, 3		LCDDATA3, 3		LCDDATA6, 3		LCDDATA9, 3		24	36	18	RB3	
SEG4	LCDDATA0, 4		LCDDATA3, 4		LCDDATA6, 4		LCDDATA9, 4		6	6	31	RA4	C1OUT/T0CKI
SEG5	LCDDATA0, 5		LCDDATA3, 5		LCDDATA6, 5		LCDDATA9, 5		7	7	32	RA5	C2OUT/AN4/SS
SEG6	LCDDATA0, 6		LCDDATA3, 6		LCDDATA6, 6		LCDDATA9, 6		14	18	52	RC3	
SEG7	LCDDATA0, 7		LCDDATA3, 7		LCDDATA6, 7		LCDDATA9, 7		3	3	28	RA1	AN1/C2-
SEG8	LCDDATA1, 0		LCDDATA4, 0		LCDDATA7, 0		LCDDATA10, 0		18	26	62	RC7	RX/DT/SDI/SDA
SEG9	LCDDATA1, 1		LCDDATA4, 1		LCDDATA7, 1		LCDDATA10, 1		17	25	61	RC6	TXCK/SCK/ISCL
SEG10	LCDDATA1, 2		LCDDATA4, 2		LCDDATA7, 2		LCDDATA10, 2		16	24	60	RC5	T1CKI/CCP1
SEG11	LCDDATA1, 3		LCDDATA4, 3		LCDDATA7, 3		LCDDATA10, 3		15	23	59	RC4	T1G/SDO
SEG12	LCDDATA1, 4		LCDDATA4, 4		LCDDATA7, 4		LCDDATA10, 4		2	2	27	RA0	AN0/C1-
SEG13	LCDDATA1, 5		LCDDATA4, 5		LCDDATA7, 5		LCDDATA10, 5		28	40	24	RB7	ICSPDAT/ICDDAT
SEG14	LCDDATA1, 6		LCDDATA4, 6		LCDDATA7, 6		LCDDATA10, 6		27	39	23	RB6	ICSPCLK/ICDCK
SEG15	LCDDATA1, 7		LCDDATA4, 7		LCDDATA7, 7		LCDDATA10, 7		5	5	30	RA3	AN3/REF+/COM3*
SEG16	LCDDATA2, 0		LCDDATA5, 0		LCDDATA8, 0		LCDDATA11, 0		—	26	58	RD3	
SEG17	LCDDATA2, 1		LCDDATA5, 1		LCDDATA8, 1		LCDDATA11, 1		—	27	63	RD4	
SEG18	LCDDATA2, 2		LCDDATA5, 2		LCDDATA8, 2		LCDDATA11, 2		—	28	64	RD5	
SEG19	LCDDATA2, 3		LCDDATA5, 3		LCDDATA8, 3		LCDDATA11, 3		—	29	1	RD6	
SEG20	LCDDATA2, 4		LCDDATA5, 4		LCDDATA8, 4		LCDDATA11, 4		—	30	2	RD7	
SEG21	LCDDATA2, 5		LCDDATA5, 5		LCDDATA8, 5		LCDDATA11, 5		—	8	33	RE0	AN5
SEG22	LCDDATA2, 6		LCDDATA5, 6		LCDDATA8, 6		LCDDATA11, 6		—	9	34	RE1	AN6
SEG23	LCDDATA2, 7		LCDDATA5, 7		LCDDATA8, 7		LCDDATA11, 7		—	10	35	RE2	AN7

□ 仅适用于 PIC16F914/917 和 PIC16F946。

* = 仅适用于 PIC16F913/916。

PIC16F913/914/916/917/946

图 10-5: LCD 段映射工作表 (第 2 部分, 共 2 部分)

LCD 功能	COM0		COM1		COM2		COM3		引脚号 64 引脚	端口	备用 功能
	LCDDATA 地址	LCD 段	LCDDATA 地址	LCD 段	LCDDATA 地址	LCD 段	LCDDATA 地址	LCD 段			
SEG24	LCDDATA12, 0		LCDDATA15, 0		LCDDATA18, 0		LCDDATA21, 0		37	RE4	
SEG25	LCDDATA12, 1		LCDDATA15, 1		LCDDATA18, 1		LCDDATA21, 1		42	RE5	
SEG26	LCDDATA12, 2		LCDDATA15, 2		LCDDATA18, 2		LCDDATA21, 2		43	RE6	
SEG27	LCDDATA12, 3		LCDDATA15, 3		LCDDATA18, 3		LCDDATA21, 3		44	RE7	
SEG28	LCDDATA12, 4		LCDDATA15, 4		LCDDATA18, 4		LCDDATA21, 4		45	RF4	
SEG29	LCDDATA12, 5		LCDDATA15, 5		LCDDATA18, 5		LCDDATA21, 5		46	RF5	
SEG30	LCDDATA12, 6		LCDDATA15, 6		LCDDATA18, 6		LCDDATA21, 6		47	RF6	
SEG31	LCDDATA12, 7		LCDDATA15, 7		LCDDATA18, 7		LCDDATA21, 7		48	RF7	
SEG32	LCDDATA13, 0		LCDDATA16, 0		LCDDATA19, 0		LCDDATA22, 0		11	RF0	
SEG33	LCDDATA13, 1		LCDDATA16, 1		LCDDATA19, 1		LCDDATA22, 1		12	RF1	
SEG34	LCDDATA13, 2		LCDDATA16, 2		LCDDATA19, 2		LCDDATA22, 2		13	RF2	
SEG35	LCDDATA13, 3		LCDDATA16, 3		LCDDATA19, 3		LCDDATA22, 3		14	RF3	
SEG36	LCDDATA13, 4		LCDDATA16, 4		LCDDATA19, 4		LCDDATA22, 4		3	RG0	
SEG37	LCDDATA13, 5		LCDDATA16, 5		LCDDATA19, 5		LCDDATA22, 5		4	RG1	
SEG38	LCDDATA13, 6		LCDDATA16, 6		LCDDATA19, 6		LCDDATA22, 6		5	RG2	
SEG39	LCDDATA13, 7		LCDDATA16, 7		LCDDATA19, 7		LCDDATA22, 7		6	RG3	
SEG40	LCDDATA14, 0		LCDDATA17, 0		LCDDATA20, 0		LCDDATA23, 0		7	RG4	
SEG41	LCDDATA14, 1		LCDDATA17, 1		LCDDATA20, 1		LCDDATA23, 1		8	RG5	

仅适用于 PIC16F946。

10.8 LCD 波形产生

因为要产生 LCD 波形，所以不透明像素上的净 AC 电压应该是最大值，而透明像素上的净 AC 电压应该是最小值。任何像素上的净 DC 电压应该为零。

COM 信号表示每个公共端的时间片，而 SEG 中包含像素数据。

像素信号 (COM-SEG) 中将不包含 DC 分量，并且只可取两个 rms 值中的一个。高 rms 值会产生不透明像素，而低 rms 值会产生透明像素。

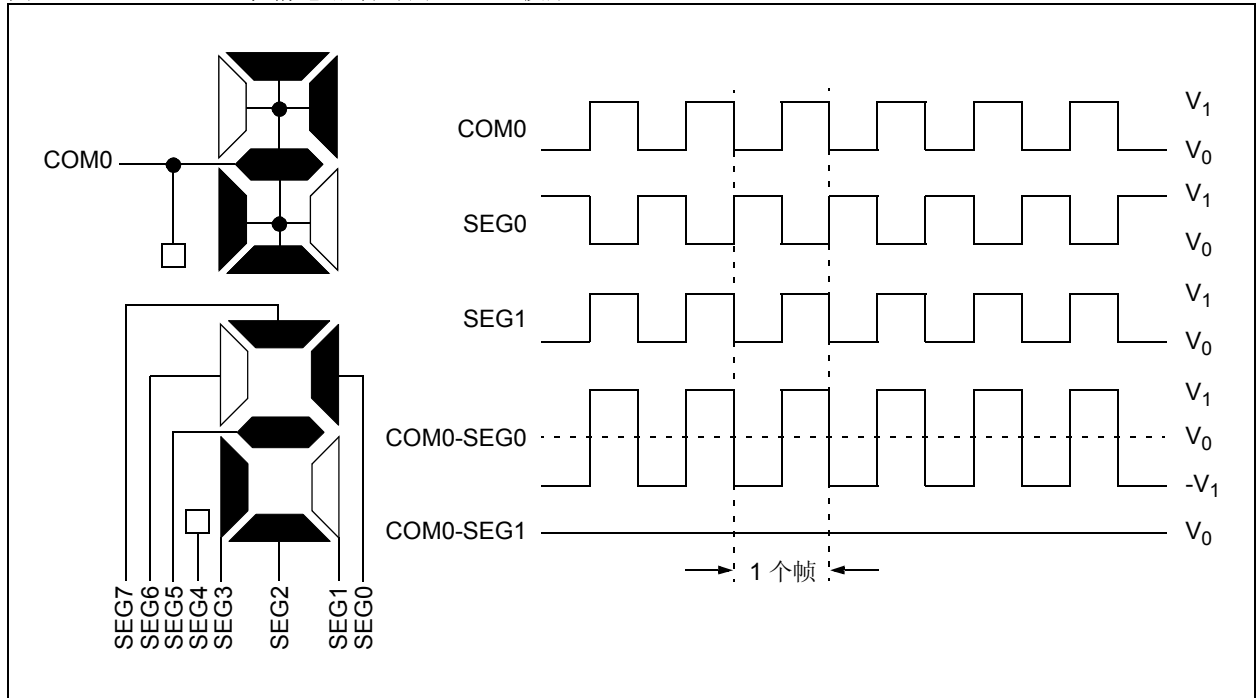
随着公共端数量的增加，两个 rms 值间的差值逐渐减小。这个差值表示显示器可具有的最大对比度。

可以用两种波形驱动 LCD: A 型和 B 型。在 A 型波形中，相位在每个公共端类型中改变，然而在 B 型波形中，相位在每个帧边界上改变。这样，A 型波形在单帧中维持 0 V_{DC}，而 B 型波形则需要两个帧。

- 注 1:** 如果器件休眠时必须使能 LCD 休眠 (LCDCON<SLPEN> = 1)，则必须格外小心，因为只有当所有像素上的 V_{DC} 为 0 时才可执行 SLEEP 指令。
- 注 2:** 当 LCD 时钟源为 Fosc/8192 时，不管 LCDCON<SLPEN> 设置如何，只要执行 SLEEP 指令，LCD 就会进入休眠状态。因而当执行 SLEEP 指令时应注意查看所有像素上的 V_{DC} 是否为 0。

图 10-6 至图 10-16 所示为 A 型和 B 型波形在静态、1/2 复用、1/3 复用和 1/4 复用驱动时的波形。

图 10-6: 在静态驱动时的 A/B 型波形



PIC16F913/914/916/917/946

图 10-7: 在 1/2 复用、1/2 偏置驱动时的 A 型波形

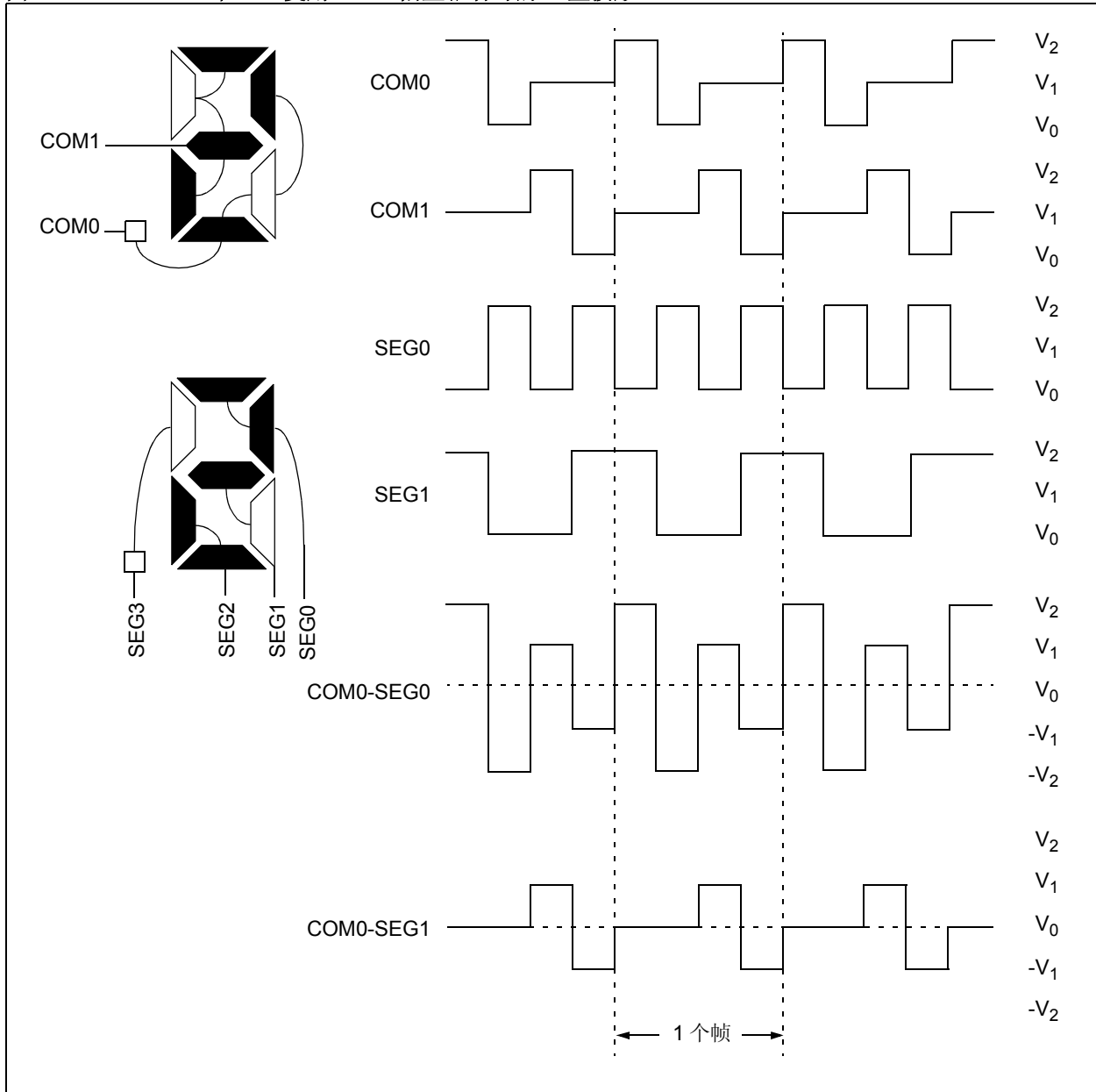
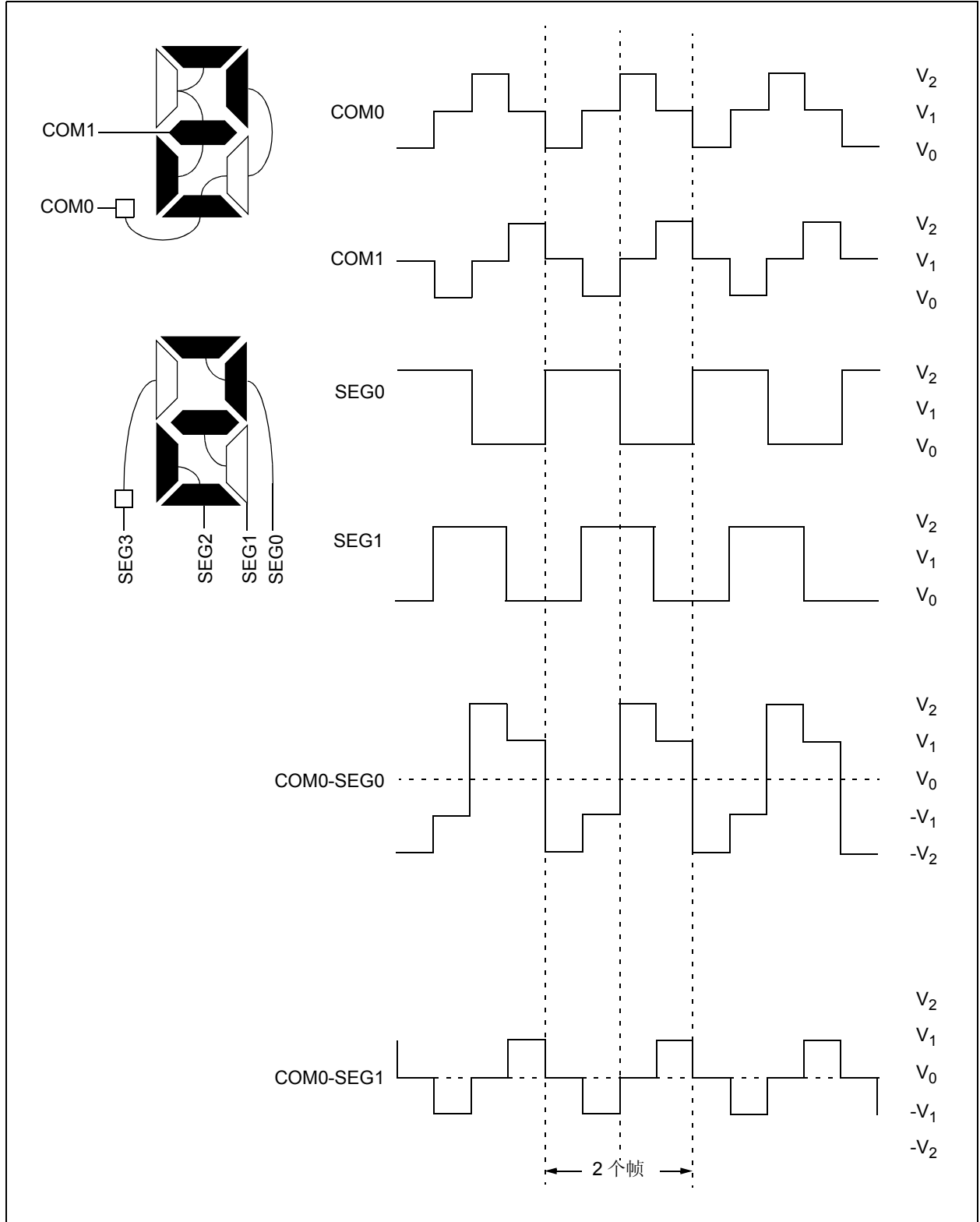


图 10-8: 在 1/2 复用、1/2 偏置驱动时的 B 型波形



PIC16F913/914/916/917/946

图 10-9: 在 1/2 复用、1/3 偏置驱动时的 A 型波形

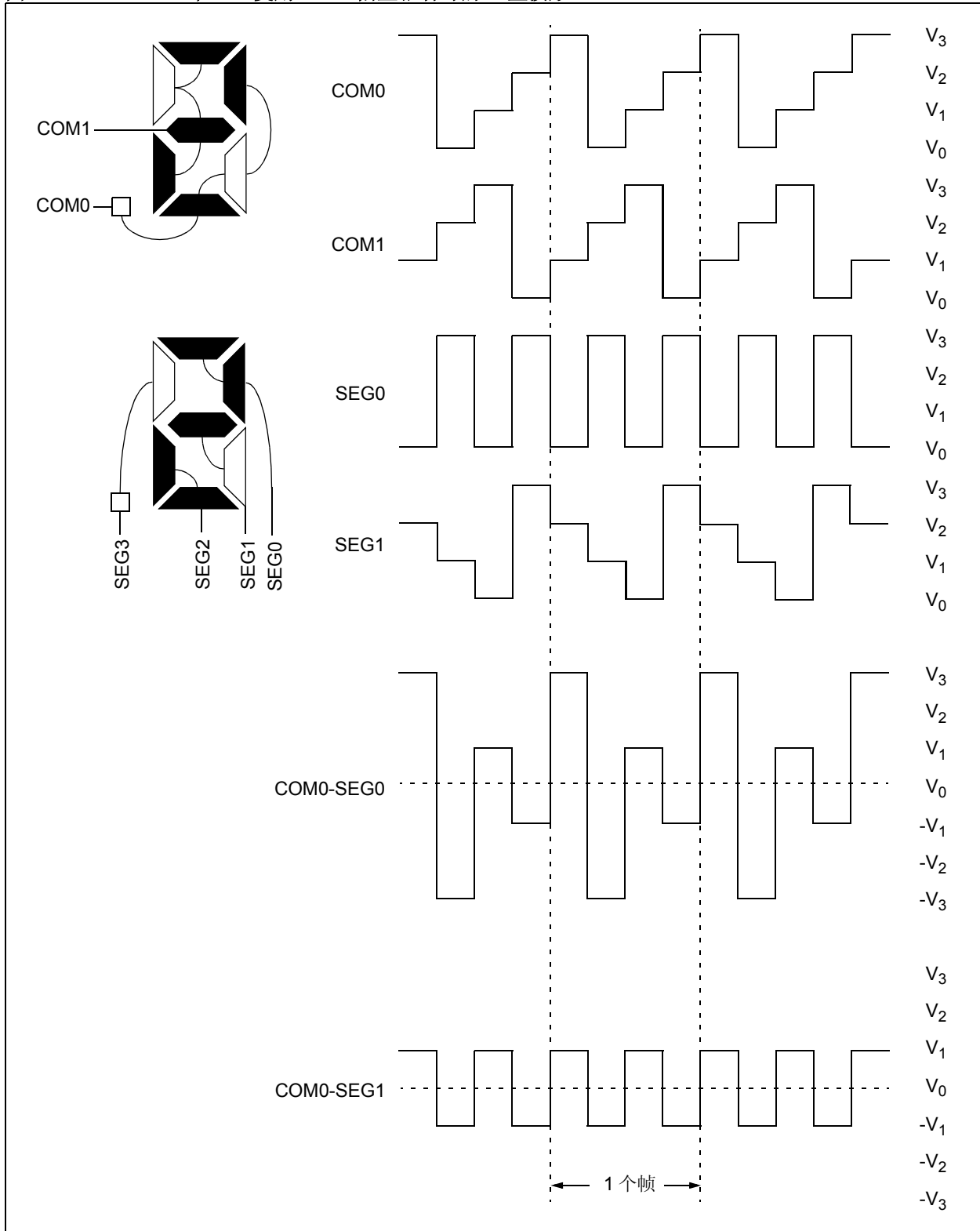
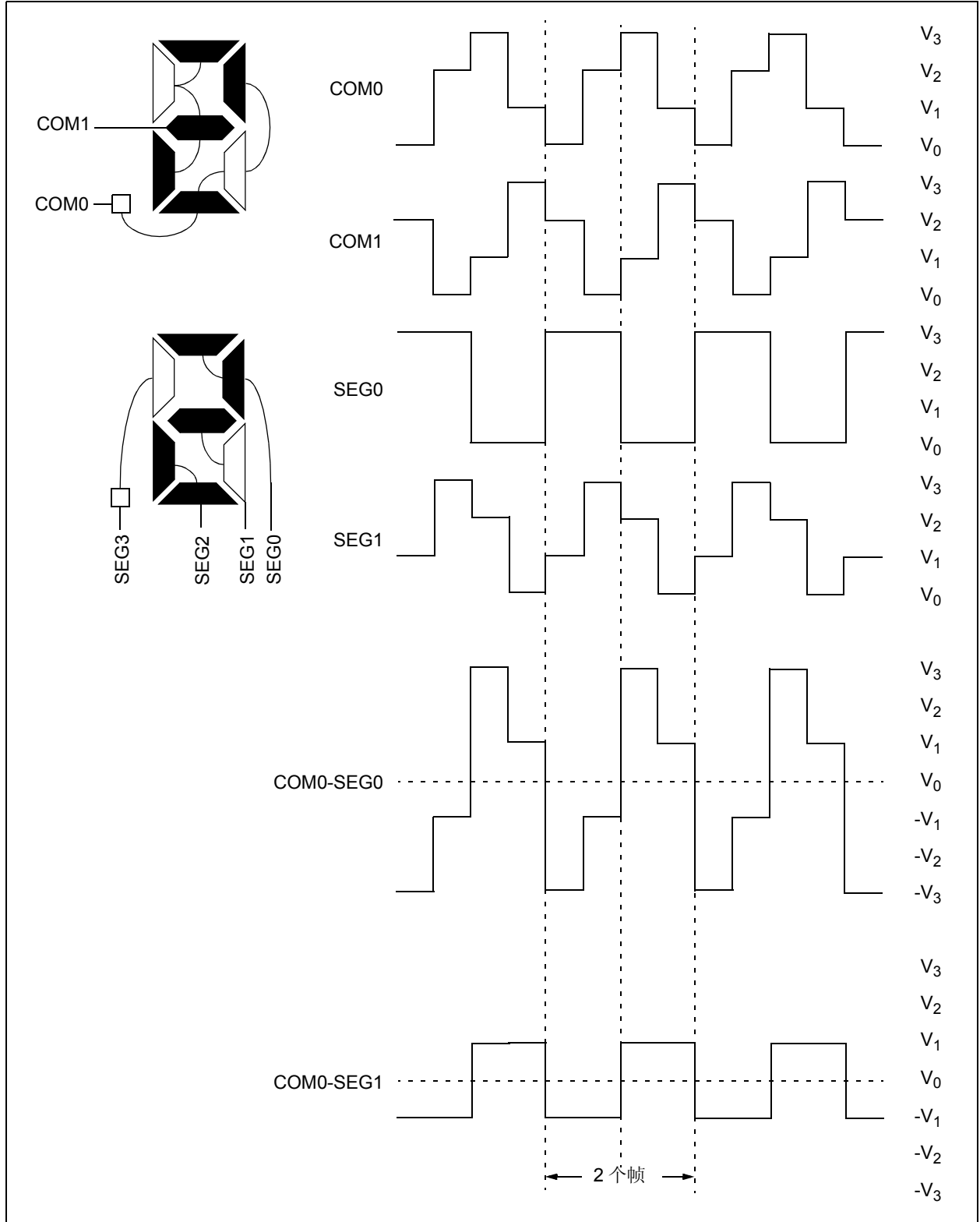


图 10-10: 在 1/2 复用、1/3 偏置驱动时的 B 型波形



PIC16F913/914/916/917/946

图 10-11: 在 1/3 复用、1/2 偏置驱动时的 A 型波形

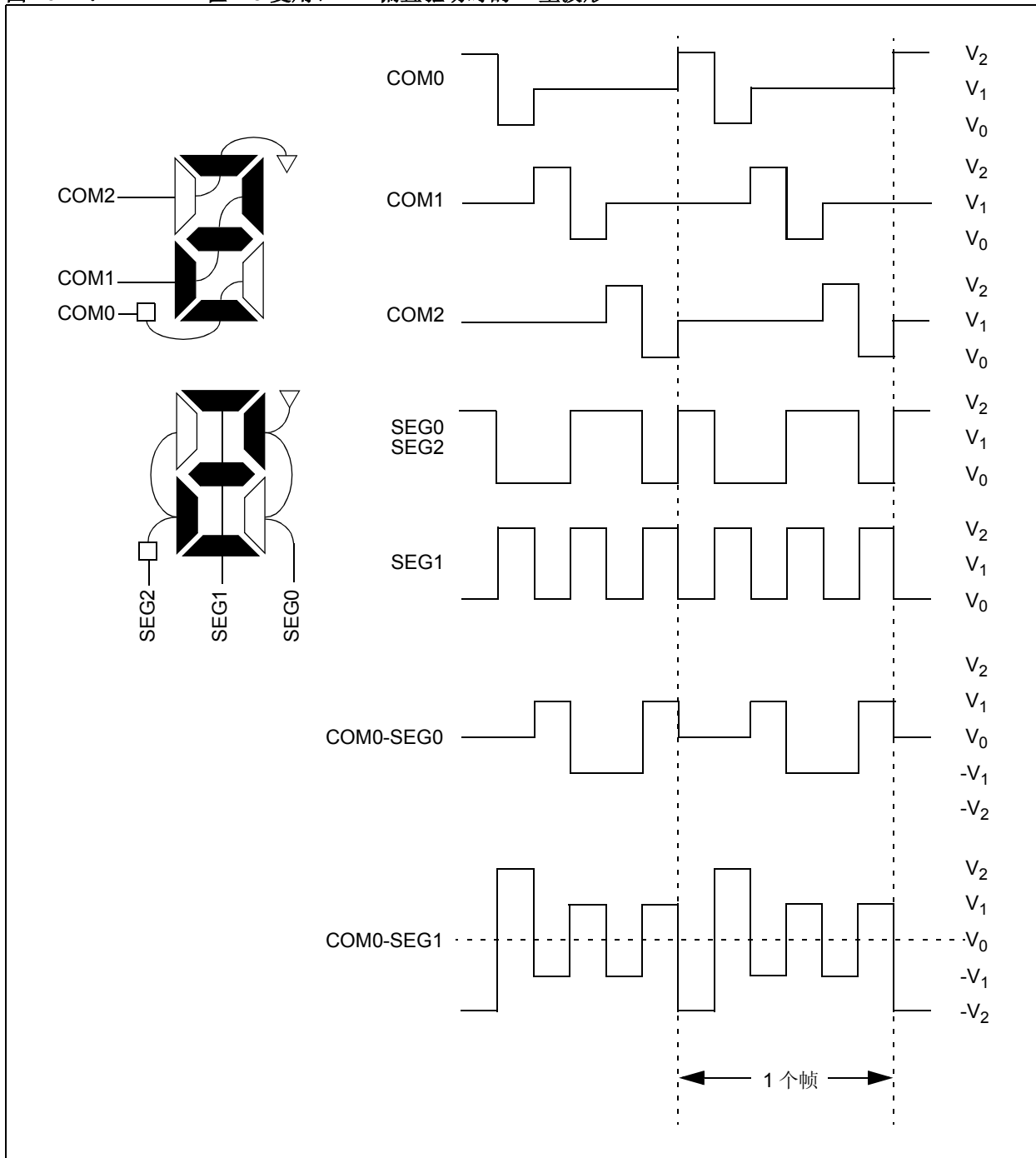
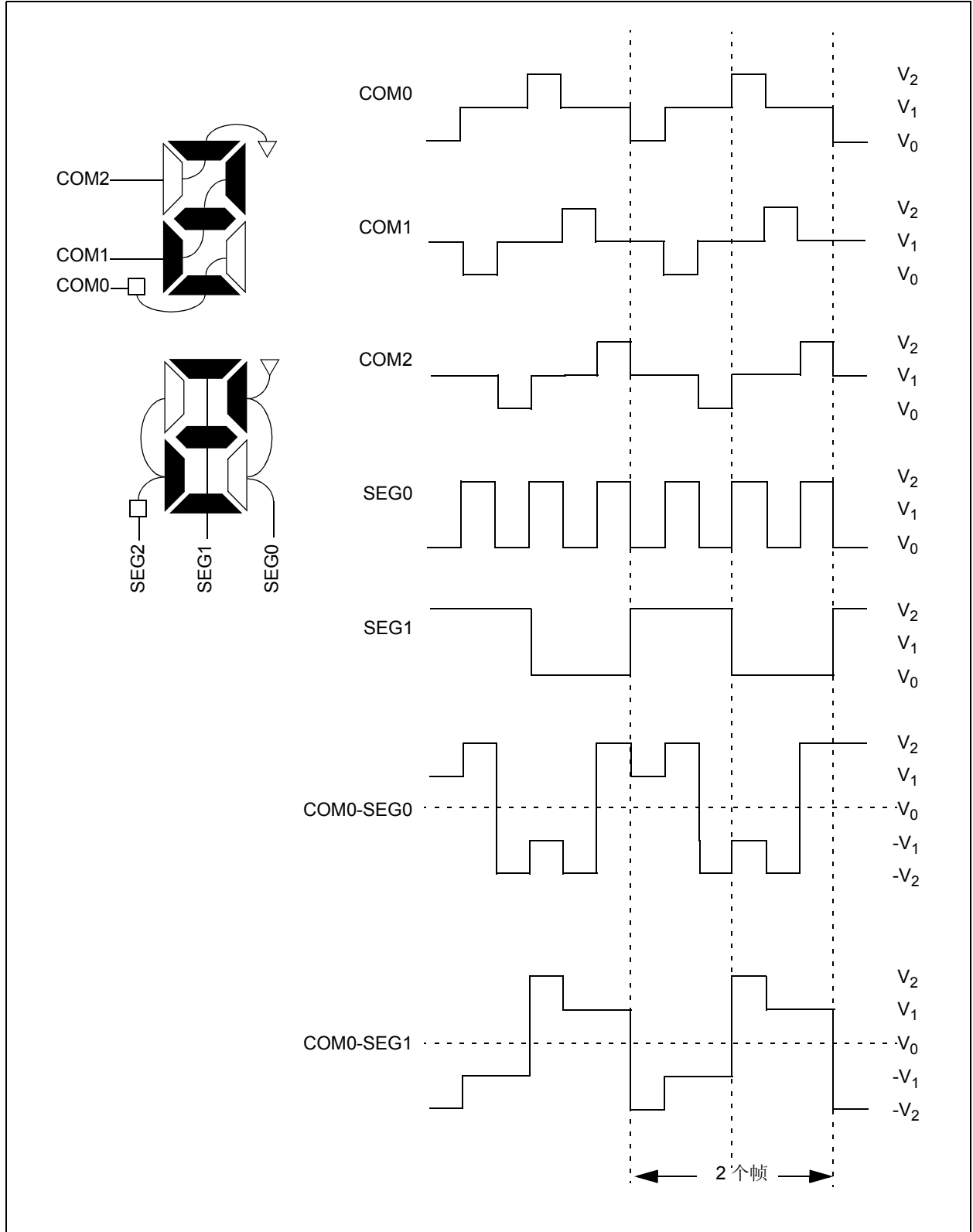


图 10-12: 在 1/3 复用、1/2 偏置驱动时的 B 型波形



PIC16F913/914/916/917/946

图 10-13: 在 1/3 复用、1/3 偏置驱动时的 A 型波形

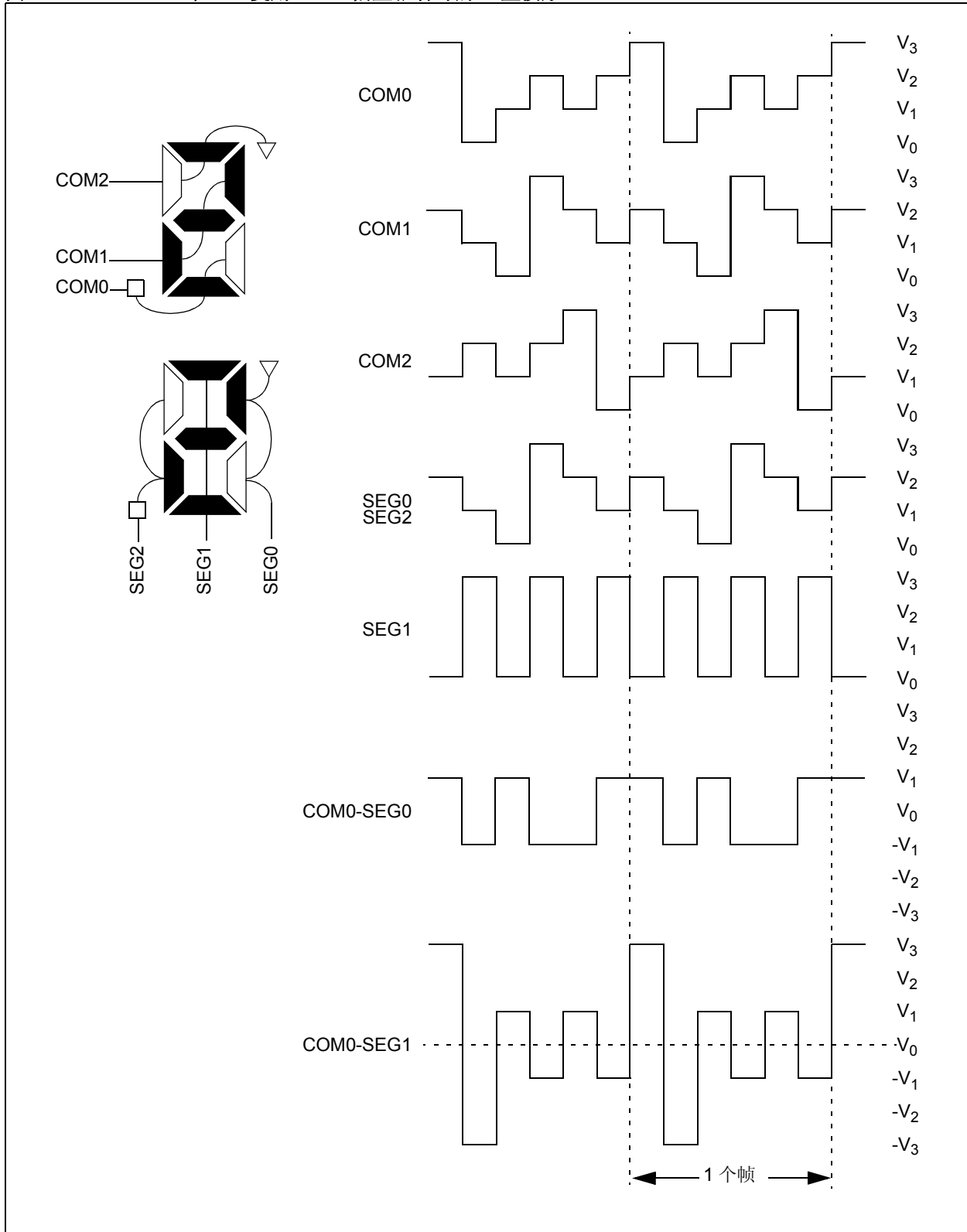
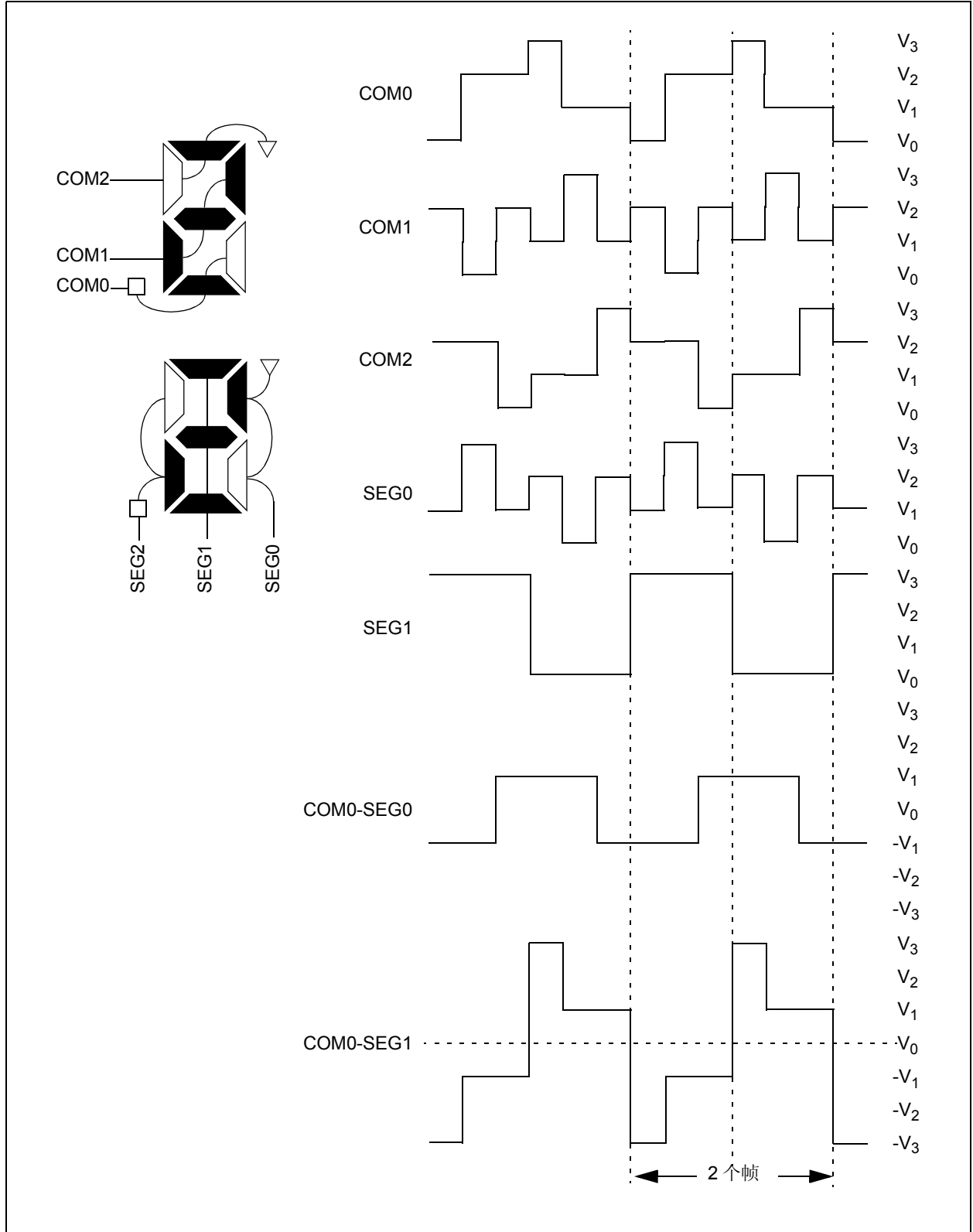


图 10-14: 在 1/3 复用、1/3 偏置驱动时的 B 型波形



PIC16F913/914/916/917/946

图 10-15: 在 1/4 复用、1/3 偏置驱动时的 A 型波形

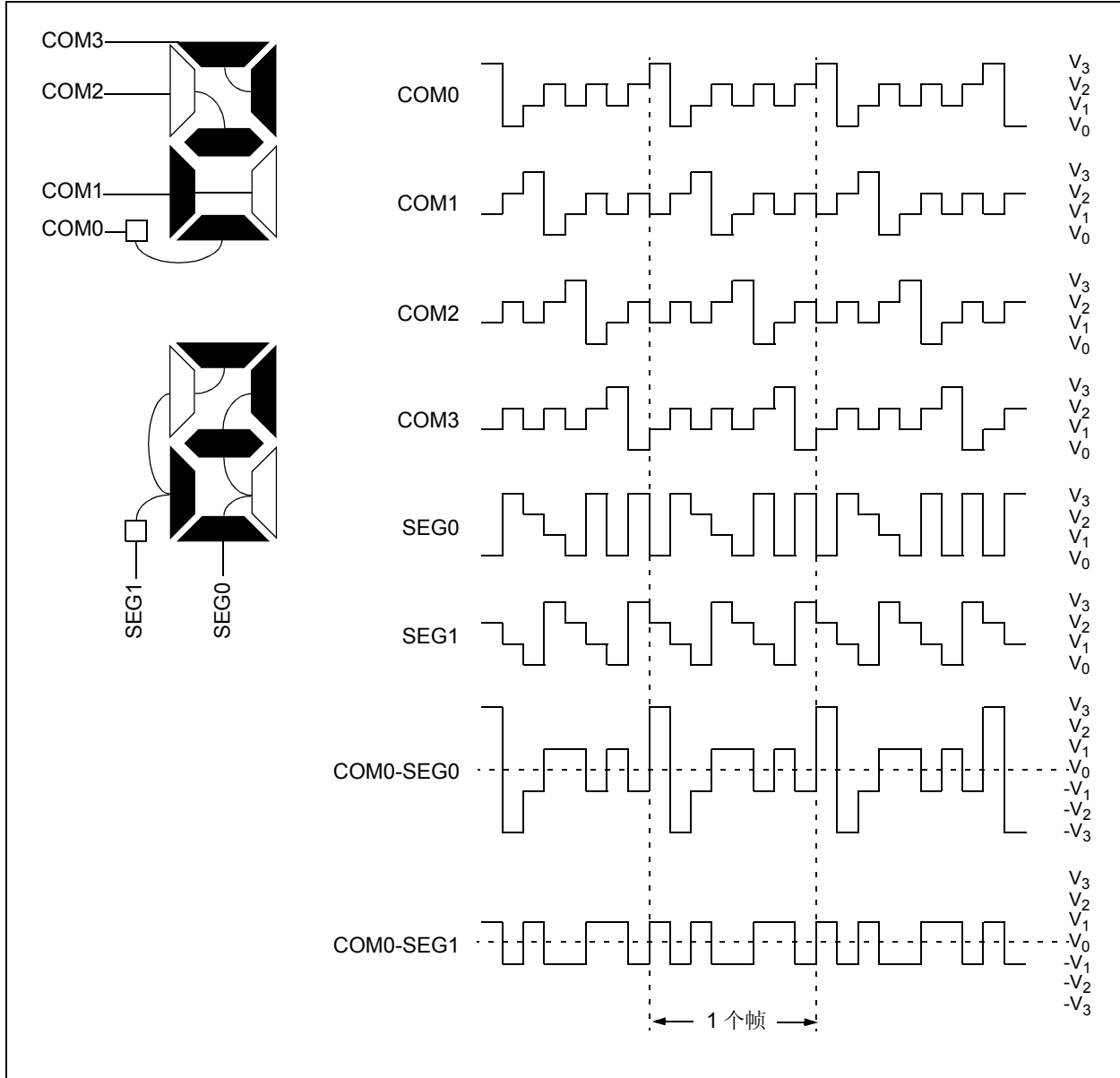
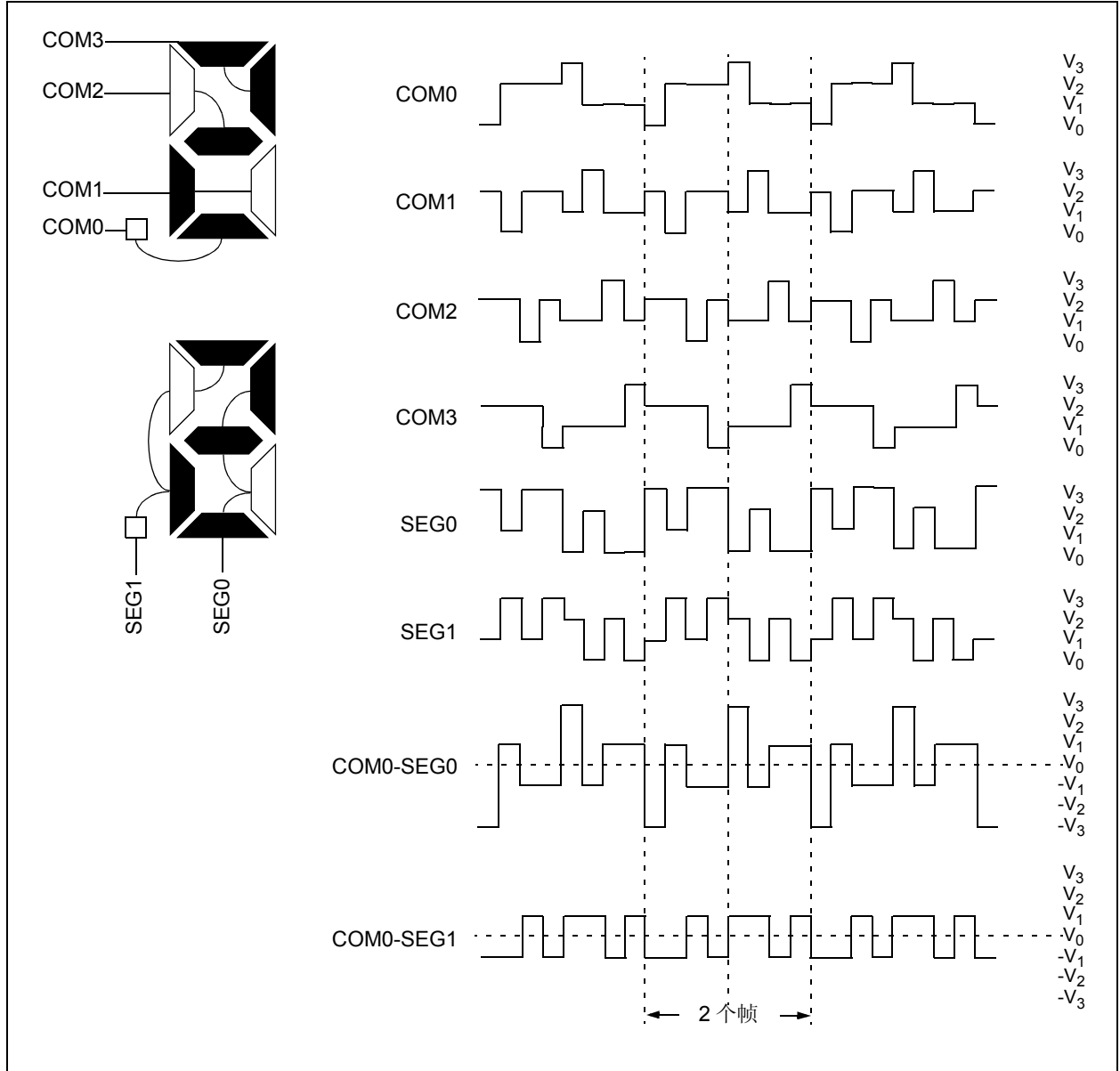


图 10-16: 在 1/4 复用、1/3 偏置驱动时的 B 型波形



PIC16F913/914/916/917/946

10.9 LCD 中断

LCD 时序发生提供了一个中断，该中断定义 LCD 的帧时序。

一个新帧开始于 COM0 公共端信号的前沿。在 LCD 控制器完成对帧所需的所有像素数据的访问后将立即产生中断。中断发生在帧边界前的某一固定时间 (TFINT)，如图 10-17 所示。在中断发生的 TFWR 时间后，LCD 控制器将开始访问下一帧数据。新数据必须在 TFWR 内写入，因为在此间隔后 LCD 控制器将开始访问下一帧数据。

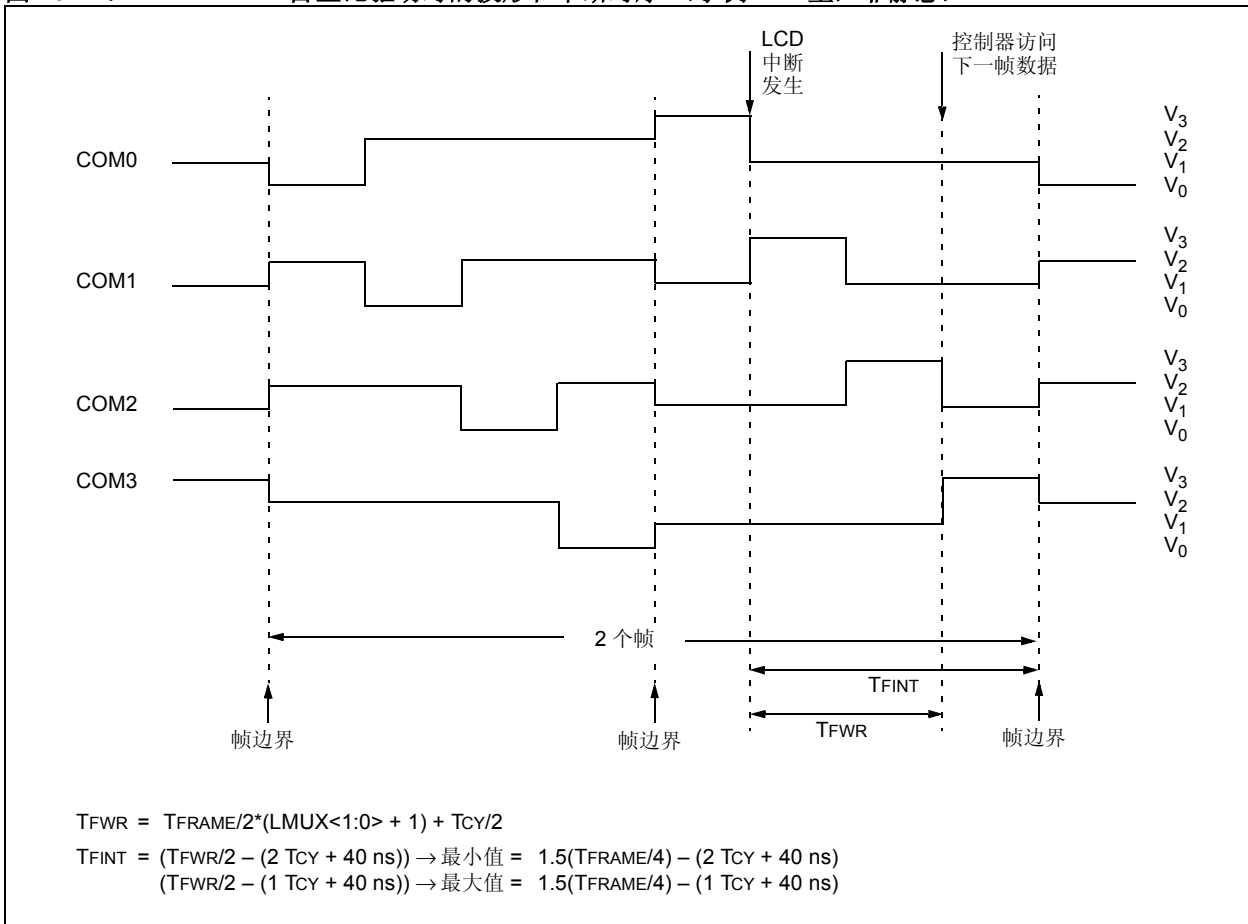
当 LCD 驱动器由 B 型波形驱动且 LMUX<1:0> 位不等于 00 (静态驱动) 时，必须处理一些额外的问题。由于需要两帧来维持像素上的 DC 电压为零，因此在此期间像素数据要保持不变。一旦像素数据发生改变，奇数帧波

形和偶数帧波形不再互补，在面板中会引入一个直流分量。因此，当使用 B 型波形时，用户必须同步帧中断后的下一帧中发生的 LCD 像素更新。

在 B 型波形时要使写入时序正确，中断将只能发生在完整的相位间隔内。当禁止写入时，一旦用户试图进行写操作，LCDCON 寄存器的 WERR 位将被置 1，且不会发生写操作。

注： 当选择 A 型波形和选择不复用 (静态) 的 B 型波形时不产生中断。

图 10-17: 1/4 占空比驱动时的波形和中断时序 (示例— B 型, 非静态)



10.10 在睡眠模式下工作

LCD模块可以工作在睡眠模式下。模式选择由LCDCON寄存器中的SLPEN位控制。将SLPEN位置1将允许LCD模块进入睡眠模式。清零SLPEN位将使模块在睡眠模式下继续工作。

如果执行SLEEP指令并且 $\overline{\text{SLPEN}} = 1$ ，LCD模块将中止所有的功能，进入极低的电流消耗模式。模块将立即停止工作，并在段和公共端上输出最小LCD驱动电压。图10-18所示为此操作过程。

要确保没有直流分量引入面板，应在LCD帧边界后立即执行SLEEP指令。对于B型（非静态）复用，可用LCD中断判定帧边界。参见第10.9节“LCD中断”中的公式来计算延时。在所有其他模式下，LCDA位均可用于确定显示的时间。要使用该方法，在进入睡眠模式时，应执行以下序列：

- 清零LCDEN
- 等待LCDA清零
- 使用PORT和TRIS寄存器将所有LCD引脚驱动为停止状态
- 执行SLEEP指令

注： 如果LCDEN位被清零，LCD模块将在帧完成时被禁止。此时，端口引脚将恢复数字功能。要最小化由于悬空数字输入而产生的功耗，应该使用PORT和TRIS寄存器将LCD引脚驱动为低电平。

如果执行SLEEP指令并且 $\overline{\text{SLPEN}} = 0$ ，模块将继续显示LCDDATA寄存器的当前内容。要使模块在睡眠模式下继续工作，时钟源必须为LFINTOSC或T1OSC外部振荡器。在睡眠模式下，LCD数据不能改变。在此模式下，LCD模块电流消耗并未降低；然而，器件的整体功耗将因内核和其他外设功能的关闭而降低。

表10-5给出了LCD模块在睡眠模式下使用三个可用时钟源中每一个时钟源时的状态：

表 10-5: 睡眠模式下 LCD 模块的状态

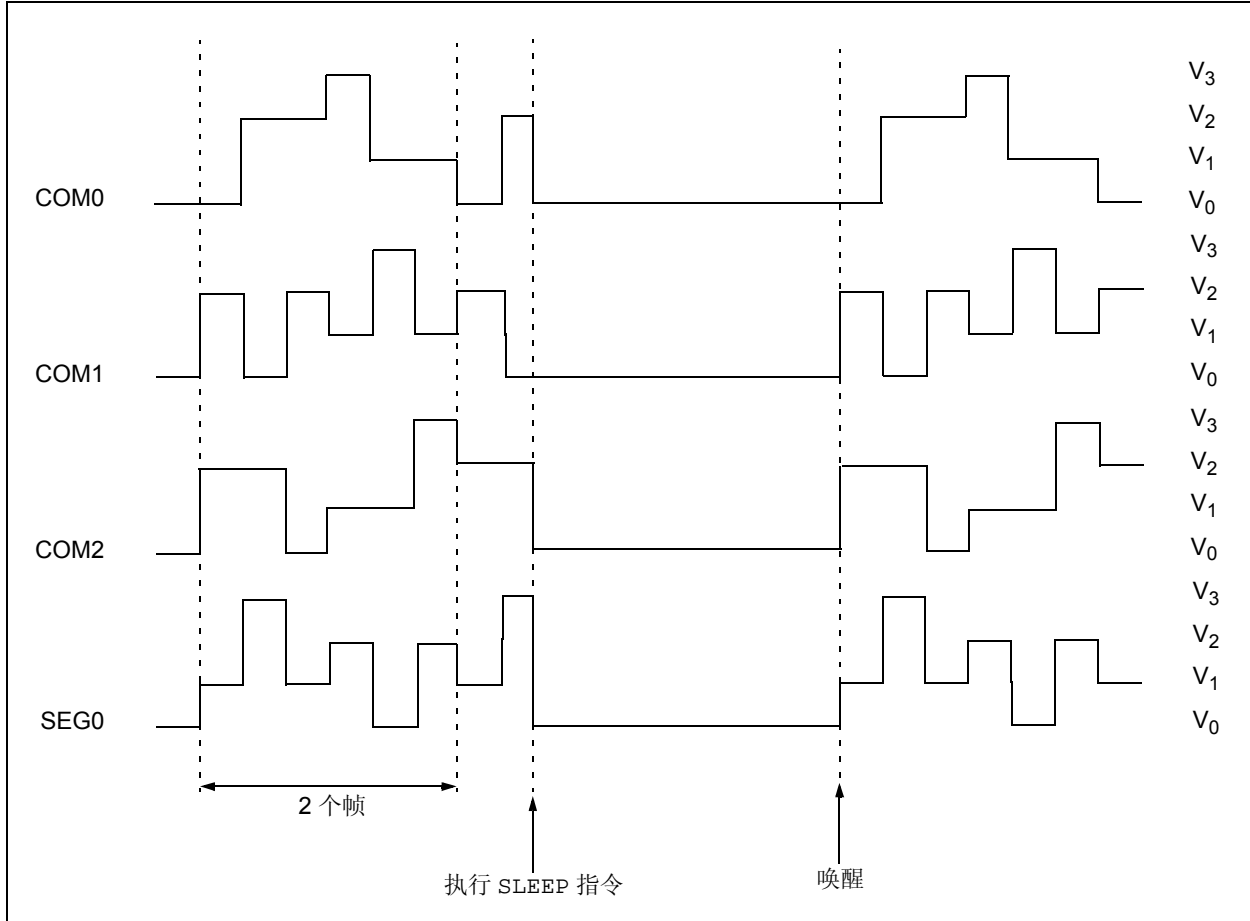
时钟源	$\overline{\text{SLPEN}}$	在睡眠模式下是否工作?
T1OSC	0	是
	1	否
LFINTOSC	0	是
	1	否
Fosc/4	0	否
	1	否

注： 要使LCD模块在睡眠模式下工作，必须使用LFINTOSC或外部T1OSC振荡器。

如果产生LCD中断（非静态复用模式的B型波形）且LCDIE = 1，则器件将会在下一个帧边界从睡眠模式中唤醒。

PIC16F913/914/916/917/946

图 10-18: 当 $\overline{\text{SLPEN}} = 1$ 时进入 / 退出休眠模式



10.11 配置 LCD 模块

以下是配置 LCD 模块的步骤：

1. 使用 LCDPS 寄存器的 LP<3:0> 位选择帧时钟预分频比。
2. 使用 LCDSEn 寄存器把相应的引脚配置为段驱动引脚。
3. 使用 LCDCON 寄存器配置 LCD 模块：
 - 使用 LMUX<1:0> 位配置复用和偏置模式
 - 使用 CS<1:0> 位配置时钟源
 - 使用 SLPEN 位配置休眠模式
4. 把像素数据的初始值写入 LCDDATA0 到 LCDDATA11 (PIC16F946 器件上为 LCDDATA23) 像素数据寄存器。
5. 清零 PIR2 寄存器中的 LCD 中断标志位 LCDIF, 如果需要, 将 PIE2 寄存器中的 LCDIE 位置 1 允许中断。
6. 通过将 LCDCON 寄存器的 VLCDEN 位置 1 使能偏置电压引脚 (VLCD<3:1>)。
7. 将 LCDCON 寄存器的 LCDEN 位置 1, 使能 LCD 模块。

10.12 禁止 LCD 模块

要禁止 LCD 模块, 应向 LCDCON 寄存器写入全 0。

10.13 LCD 电流消耗

使用 LCD 模块时, 电流消耗包含以下三方面:

1. 选择的振荡器
2. LCD 偏置源
3. 给 LCD 段充电所需的电流

与其他因素相比, 只有 LCD 模块上的电流消耗可以忽略。

选择的振荡器:

对于休眠期间的 LCD 操作, T10c 或 LFINTOSC 时钟源需要作为主系统振荡器 (在休眠期间被禁止) 使用。休眠期间, LFINTOSC 电流消耗由电气参数 D021 给出, 此时 LFINTOSC 与看门狗定时器使用同一个内部振荡器电路。

LCD 偏置源:

LCD 偏置源通常是一个外部梯形电阻, 该电阻本身消耗电流。

给 LCD 段充电所需的电流:

可以把 LCD 段看作电容, 该电容必须在每一帧进行充放电。LCD 段的大小及其技术决定 LCD 段的电容。

PIC16F913/914/916/917/946

表 10-6: 与 LCD 操作相关的寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBFIF	0000 000x	0000 000x
LCDDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDDATA0	SEG7 COM0	SEG6 COM0	SEG5 COM0	SEG4 COM0	SEG3 COM0	SEG2 COM0	SEG1 COM0	SEG0 COM0	xxxx xxxx	uuuu uuuu
LCDDATA1	SEG15 COM0	SEG14 COM0	SEG13 COM0	SEG12 COM0	SEG11 COM0	SEG10 COM0	SEG9 COM0	SEG8 COM0	xxxx xxxx	uuuu uuuu
LCDDATA2 ⁽²⁾	SEG23 COM0	SEG22 COM0	SEG21 COM0	SEG20 COM0	SEG19 COM0	SEG18 COM0	SEG17 COM0	SEG16 COM0	xxxx xxxx	uuuu uuuu
LCDDATA3	SEG7 COM1	SEG6 COM1	SEG5 COM1	SEG4 COM1	SEG3 COM1	SEG2 COM1	SEG1 COM1	SEG0 COM1	xxxx xxxx	uuuu uuuu
LCDDATA4	SEG15 COM1	SEG14 COM1	SEG13 COM1	SEG12 COM1	SEG11 COM1	SEG10 COM1	SEG9 COM1	SEG8 COM1	xxxx xxxx	uuuu uuuu
LCDDATA5 ⁽²⁾	SEG23 COM1	SEG22 COM1	SEG21 COM1	SEG20 COM1	SEG19 COM1	SEG18 COM1	SEG17 COM1	SEG16 COM1	xxxx xxxx	uuuu uuuu
LCDDATA6	SEG7 COM2	SEG6 COM2	SEG5 COM2	SEG4 COM2	SEG3 COM2	SEG2 COM2	SEG1 COM2	SEG0 COM2	xxxx xxxx	uuuu uuuu
LCDDATA7	SEG15 COM2	SEG14 COM2	SEG13 COM2	SEG12 COM2	SEG11 COM2	SEG10 COM2	SEG9 COM2	SEG8 COM2	xxxx xxxx	uuuu uuuu
LCDDATA8 ⁽²⁾	SEG23 COM2	SEG22 COM2	SEG21 COM2	SEG20 COM2	SEG19 COM2	SEG18 COM2	SEG17 COM2	SEG16 COM2	xxxx xxxx	uuuu uuuu
LCDDATA9	SEG7 COM3	SEG6 COM3	SEG5 COM3	SEG4 COM3	SEG3 COM3	SEG2 COM3	SEG1 COM3	SEG0 COM3	xxxx xxxx	uuuu uuuu
LCDDATA10	SEG15 COM3	SEG14 COM3	SEG13 COM3	SEG12 COM3	SEG11 COM3	SEG10 COM3	SEG9 COM3	SEG8 COM3	xxxx xxxx	uuuu uuuu
LCDDATA11 ⁽²⁾	SEG23 COM3	SEG22 COM3	SEG21 COM3	SEG20 COM3	SEG19 COM3	SEG18 COM3	SEG17 COM3	SEG16 COM3	xxxx xxxx	uuuu uuuu
LCDDATA12 ⁽³⁾	SEG31 COM0	SEG30 COM0	SEG29 COM0	SEG28 COM0	SEG27 COM0	SEG26 COM0	SEG25 COM0	SEG24 COM0	xxxx xxxx	uuuu uuuu
LCDDATA13 ⁽³⁾	SEG39 COM0	SEG38 COM0	SEG37 COM0	SEG36 COM0	SEG35 COM0	SEG34 COM0	SEG33 COM0	SEG32 COM0	xxxx xxxx	uuuu uuuu
LCDDATA14 ⁽³⁾	—	—	—	—	—	—	SEG41 COM0	SEG40 COM0	---- --xx	---- --uu
LCDDATA15 ⁽³⁾	SEG31 COM1	SEG30 COM1	SEG29 COM1	SEG28 COM1	SEG27 COM1	SEG26 COM1	SEG25 COM1	SEG24 COM1	xxxx xxxx	uuuu uuuu
LCDDATA16 ⁽³⁾	SEG39 COM1	SEG38 COM1	SEG37 COM1	SEG36 COM1	SEG35 COM1	SEG34 COM1	SEG33 COM1	SEG32 COM1	xxxx xxxx	uuuu uuuu
LCDDATA17 ⁽³⁾	—	—	—	—	—	—	SEG41 COM1	SEG40 COM1	---- --xx	---- --uu
LCDDATA18 ⁽³⁾	SEG31 COM2	SEG30 COM2	SEG29 COM2	SEG28 COM2	SEG27 COM2	SEG26 COM2	SEG25 COM2	SEG24 COM2	xxxx xxxx	uuuu uuuu
LCDDATA19 ⁽³⁾	SEG39 COM2	SEG38 COM2	SEG37 COM2	SEG36 COM2	SEG35 COM2	SEG34 COM2	SEG33 COM2	SEG32 COM2	xxxx xxxx	uuuu uuuu
LCDDATA20 ⁽³⁾	—	—	—	—	—	—	SEG41 COM2	SEG40 COM2	---- --xx	---- --uu
LCDDATA21 ⁽³⁾	SEG31 COM3	SEG30 COM3	SEG29 COM3	SEG28 COM3	SEG27 COM3	SEG26 COM3	SEG25 COM3	SEG24 COM3	xxxx xxxx	uuuu uuuu
LCDDATA22 ⁽³⁾	SEG39 COM3	SEG38 COM3	SEG37 COM3	SEG36 COM3	SEG35 COM3	SEG34 COM3	SEG33 COM3	SEG32 COM3	xxxx xxxx	uuuu uuuu
LCDDATA23 ⁽³⁾	—	—	—	—	—	—	SEG41 COM3	SEG40 COM3	---- --xx	---- --uu
LCDPS	WFT	BIASMD	LCDA	WA	LP3	LP2	LP1	LP0	0000 0000	0000 0000
LCDSE0	SE7	SE6	SE5	SE4	SE3	SE2	SE1	SE0	0000 0000	uuuu uuuu
LCDSE1	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	uuuu uuuu

图注: x = 未知, u = 不变, - = 未实现单元 (读为 0)。LCD 模块不使用阴影单元。

注 1: 可以根据所选择的振荡器模式将这些引脚配置为端口引脚。

2: 仅适用于 PIC16F914/917 和 PIC16F946 器件。

3: 仅适用于 PIC16F946 器件。

PIC16F913/914/916/917/946

表 10-6: 与 LCD 操作相关的寄存器 (续)

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
LCDSE2 ⁽²⁾	SE23	SE22	SE21	SE20	SE19	SE18	SE17	SE16	0000 0000	uuuu uuuu
LCDSE3 ⁽³⁾	SE31	SE30	SE29	SE28	SE27	SE26	SE25	SE24	0000 0000	0000 0000
LCDSE4 ⁽³⁾	SE39	SE38	SE37	SE36	SE35	SE34	SE33	SE32	0000 0000	0000 0000
LCDSE5 ⁽³⁾	—	—	—	—	—	—	SE41	SE40	---- --00	---- --00
PIE2	OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE	0000 -0-0	0000 -0-0
PIR2	OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF	0000 -0-0	0000 -0-0
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON	0000 0000	uuuu uuuu

图注: x = 未知, u = 不变, - = 未实现单元 (读为 0)。LCD 模块不使用阴影单元。

- 注
- 1: 可以根据所选择的振荡器模式将这些引脚配置为端口引脚。
 - 2: 仅适用于 PIC16F914/917 和 PIC16F946 器件。
 - 3: 仅适用于 PIC16F946 器件。

PIC16F913/914/916/917/946

注:

11.0 可编程低电压检测 (PLVD) 模块

可编程低电压检测 (Programmable Low-Voltage Detect, PLVD) 模块是电源电压检测器, 用于监视内部电源电压。此模块通常用于密钥卡以及其他在电池电压下降时需要采取某些措施的器件。

PLVD 模块有如下特性:

- 8 个可编程跳变点
- 在 VDD 下降沿触发中断
- 稳定参考电压指示
- 在休眠期间工作

图 11-1 所示为 PLVD 模块的框图。

图 11-1: PLVD 框图

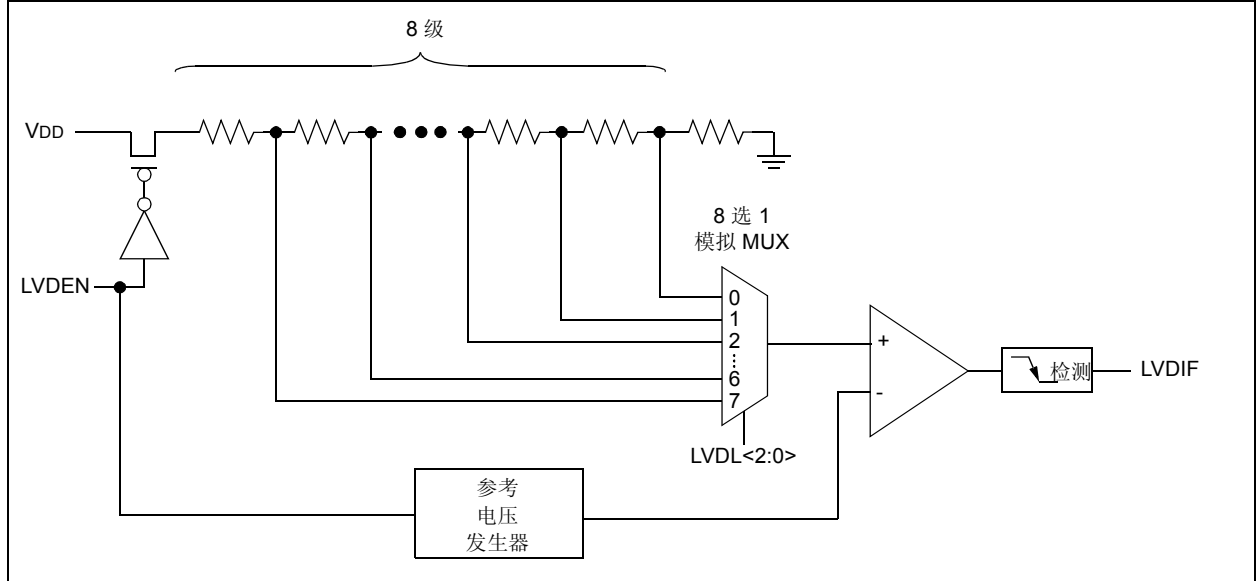
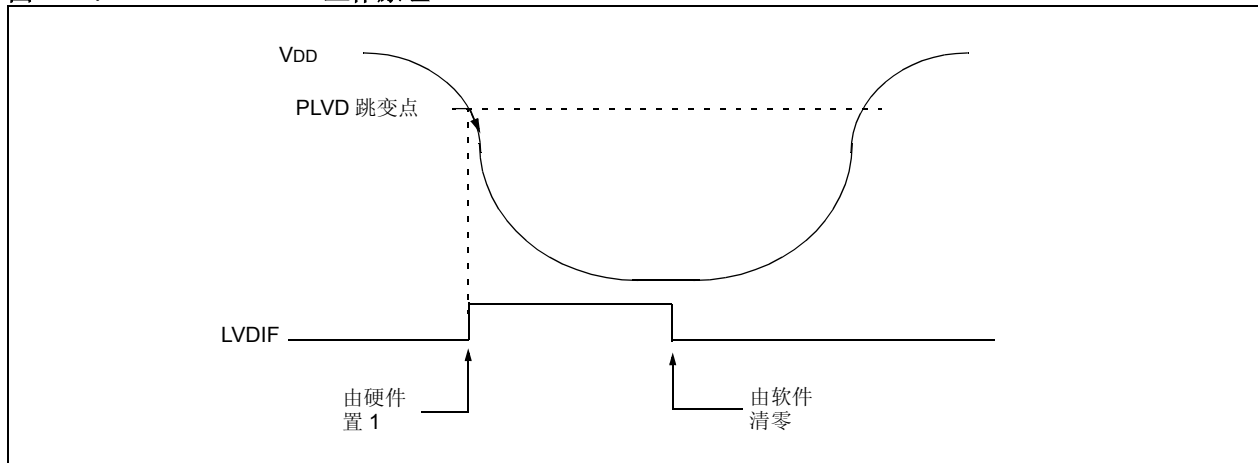


图 11-2: PLVD 工作原理



PIC16F913/914/916/917/946

11.1 PLVD 工作原理

必须执行下列步骤以使 PLVD 工作：

- 通过将 LVDCON 寄存器的 LVDEN 位置 1 使能该模块。
- 通过将 LVDCON 寄存器的 LVDL<2:0> 位置 1 配置跳变点。
- 等待直到参考电压稳定。请参见第 11.4 节“稳定参考电压指示”。
- 将 PIR2 寄存器的 LVDIF 位清零。

如果 V_{DD} 电压低于 PLVD 跳变点，则将 LVDIF 位置 1。LVDIF 位保持置 1 状态，直到用软件清零。请参见图 11-2。

11.2 可编程跳变点

可以选择 8 个电压值中的一个做为 PLVD 跳变点。LVDCON 寄存器的 LVDL 位用于选择该跳变点。关于可用 PLVD 跳变点的信息，请参见寄存器 11-1。

11.3 在 V_{DD} 下降沿触发中断

如果 V_{DD} 低于 PLVD 跳变点，下降沿检测器会将 LVDIF 位置 1。请参见图 11-2。如果下列位也被置 1，则将产生中断：

- INTCON 寄存器的 GIE 和 PEIE 位
- PIE2 寄存器的 LVDIE 位

必须用软件将 LVDIF 位清零。如果用软件将 LVDIF 位置 1，即可通过模拟 PLVD 事件产生中断。

11.4 稳定参考电压指示

使能 PLVD 模块时，在 PLVD 提供有效结果之前必须保证参考电压稳定。关于稳定时间，请参考第 19.0 节“电气规范”中的表 19-13。

HFINTOSC 运行时，LVDCON 寄存器的 IRVST 位表示参考电压的稳定性。IRVST 位置 1 时，参考电压稳定。

11.5 在休眠期间工作

要从休眠模式唤醒，应将 PIE2 寄存器的 LVDIE 位和 INTCON 寄存器的 PEIE 位置 1。如果 LVDIE 和 PEIE 位都置 1，器件将从休眠模式唤醒，并执行下一条指令。如果 GIE 位也置 1，在从休眠模式唤醒后第一条指令执行完成时，程序将调用中断服务程序。

PIC16F913/914/916/917/946

寄存器 11-1: LVDCON: 低电压检测控制寄存器

U-0	U-0	R-0	R/W-0	U-0	R/W-1	R/W-0	R/W-0
—	—	IRVST ⁽¹⁾	LV DEN	—	LV DL2	LV DL1	LV DL0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7-6 **未实现:** 读为 0
- bit 5 **IRVST:** 内部参考电压稳定状态标志位 ⁽¹⁾
 1 = 表示 PLVD 稳定且 PLVD 中断可靠
 0 = 表示 PLVD 不稳定, 不应允许 PLVD 中断
- bit 4 **LV DEN:** 低电压检测模块使能位
 1 = 使能 PLVD 模块, 让 PLVD 电路及支持参考电路上电
 0 = 禁止 PLVD 模块, 让 PLVD 电路及支持参考电路掉电
- bit 3 **未实现:** 读为 0
- bit 2-0 **LV DL<2:0>:** 低电压检测级别位 (标称值) ⁽³⁾
 111 = 4.5V
 110 = 4.2V
 101 = 4.0V
 100 = 2.3V (默认值)
 011 = 2.2V
 010 = 2.1V
 001 = 2.0V⁽²⁾
 000 = 保留

- 注 1: IRVST 位仅在 HFINTOSC 运行时可用。
 2: 未经测试并低于最小工作条件。
 3: 请参见第 19.0 节“电气规范”。

表 11-1: 与可编程低电压检测寄存器相关的寄存器

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
LVDCON	—	—	IRVST	LV DEN	—	LV DL2	LV DL1	LV DL0	--00 -100	--00 -100
PIE2	OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE	0000 -0-0	0000 -0-0
PIR2	OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF	0000 -0-0	0000 -0-0

图注: x = 未知, - = 未实现 (读为 0)。PLVD 模块不使用阴影单元。

PIC16F913/914/916/917/946

注:

12.0 模数转换器 (ADC) 模块

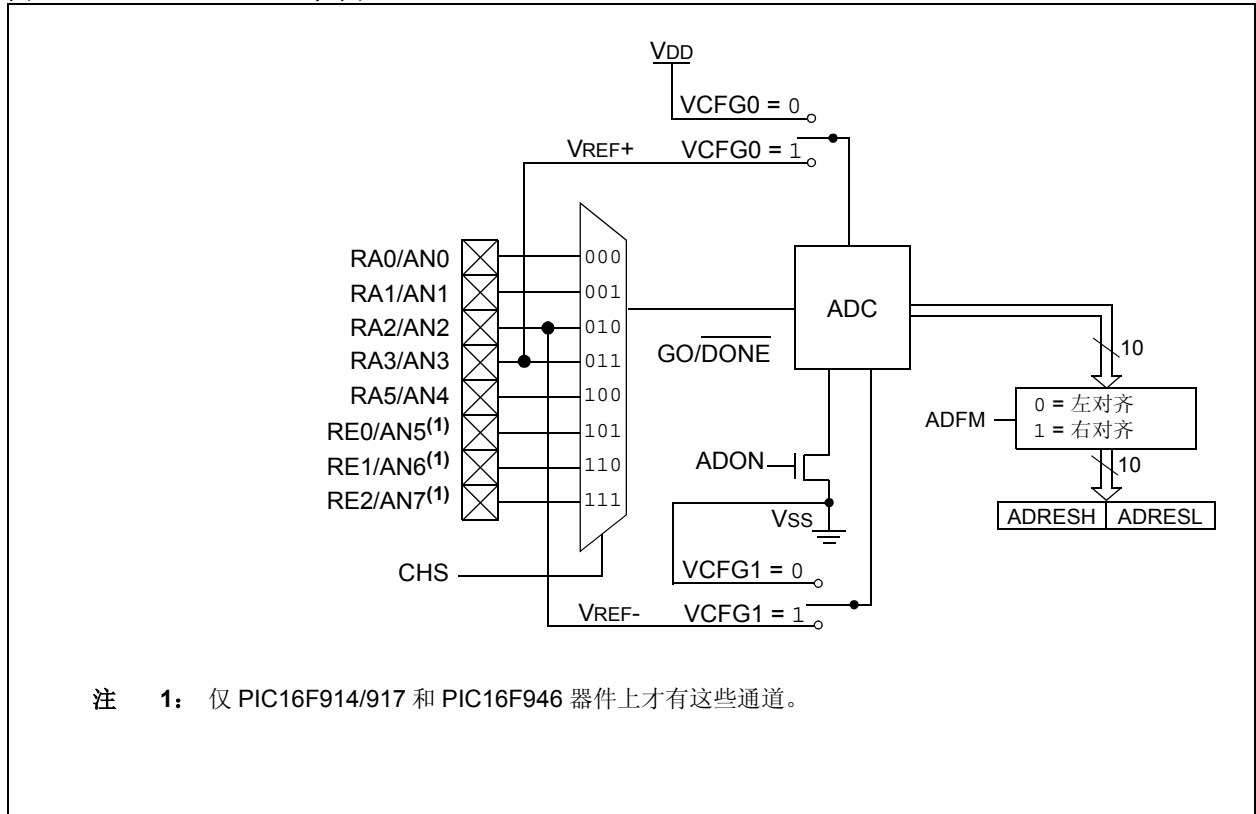
模数转换器 (Analog-to-Digital converter, ADC) 可以将模拟输入信号转换为表示该信号的一个 10 位二进制表示。器件采用模拟输入通道, 它们共用一个采样保持电路。采样保持电路的输出与模数转换器的输入相连。转换器采用逐次逼近法产生一个 10 位二进制结果, 并将该转换结果存入 ADC 结果寄存器 (ADRESH 和 ADRESL)。

用软件选择 ADC 参考电压来自内部还是外部。

ADC 在转换完成之后可产生中断。此中断可以将器件从休眠状态唤醒。

图 12-1 为 ADC 的框图。

图 12-1: ADC 框图



注 1: 仅 PIC16F914/917 和 PIC16F946 器件上才有这些通道。

PIC16F913/914/916/917/946

12.1 ADC 配置

配置和使用 ADC 时，必须考虑以下功能：

- 端口配置
- 通道选择
- ADC 参考电压选择
- ADC 转换时钟源
- 中断控制
- 结果格式化

12.1.1 端口配置

ADC 既可以转换模拟信号，又可以转换数字信号。当转换模拟信号时，通过将相应的 TRIS 和 ANSEL 位置 1，可将 I/O 引脚配置为模拟输入引脚。更多详细信息，请参见相应的端口章节。

注： 对定义为数字输入的引脚施加模拟电压可能导致输入缓冲器出现过电流。

12.1.2 通道选择

由 ADCON0 寄存器的 CHS 位决定将哪一路通道与采样保持电路相连。

如果更改了通道，在下一个转换开始前需要一定的延迟。更多详细信息请参见第 12.2 节“ADC 工作原理”。

12.1.3 ADC 参考电压

由 ADCON0 寄存器的 VCFG 位单独控制正负参考电压。正参考电压可以是 VDD 或外部电压源。同样，负参考电压可以是 VSS 或外部电压源。

12.1.4 转换时钟

可通过 ADCON1 寄存器的 ADCS 位来用软件选择转换的时钟源。有以下 7 种时钟频率可供选择：

- Fosc/2
- Fosc/4
- Fosc/8
- Fosc/16
- Fosc/32
- Fosc/64
- FRC（专用内部振荡器）

完成一位转换的时间定义为 TAD。一次完整的 10 位转换需要 11 个 TAD 周期，如图 12-2 所示。

必须符合相应的 TAD 规范，才能获得正确的转换结果。更多详细信息，请参见第 19.0 节“电气规范”中的 A/D 转换要求。表 12-1 给出了正确选择 ADC 时钟的示例。

注： 除非使用 FRC，否则系统时钟频率的任何改变都会改变 ADC 时钟频率，从而对 ADC 转换结果产生不利影响。

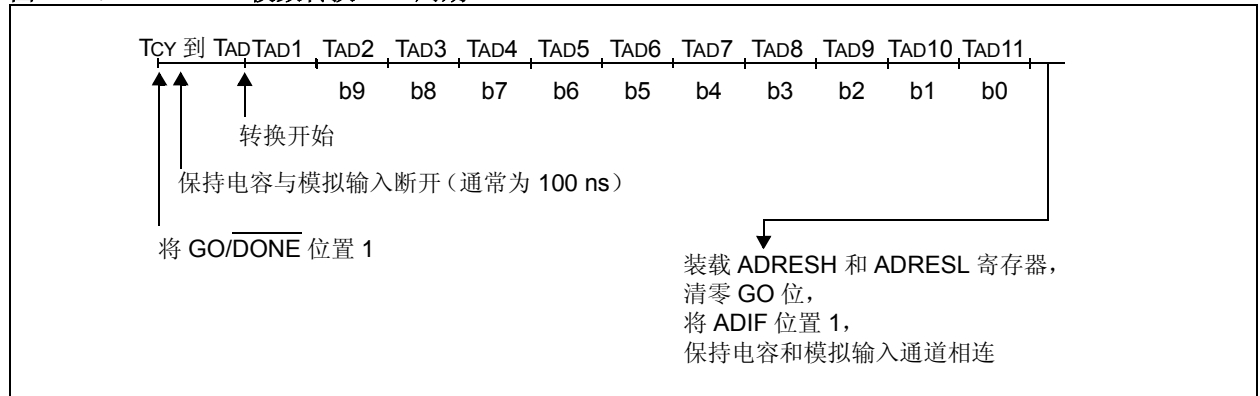
表 12-1: ADC 时钟周期 (TAD) 与器件工作频率的关系 (VDD ≥ 3.0V)

ADC 时钟周期 (TAD)		器件频率 (Fosc)			
ADC 时钟源	ADCS<2:0>	20 MHz	8 MHz	4 MHz	1 MHz
Fosc/2	000	100 ns ⁽²⁾	250 ns ⁽²⁾	500 ns ⁽²⁾	2.0 μs
Fosc/4	100	200 ns ⁽²⁾	500 ns ⁽²⁾	1.0 μs ⁽²⁾	4.0 μs
Fosc/8	001	400 ns ⁽²⁾	1.0 μs ⁽²⁾	2.0 μs	8.0 μs ⁽³⁾
Fosc/16	101	800 ns ⁽²⁾	2.0 μs	4.0 μs	16.0 μs ⁽³⁾
Fosc/32	010	1.6 μs	4.0 μs	8.0 μs ⁽³⁾	32.0 μs ⁽³⁾
Fosc/64	110	3.2 μs	8.0 μs ⁽³⁾	16.0 μs ⁽³⁾	64.0 μs ⁽³⁾
FRC	x11	2-6 μs ^(1,4)	2-6 μs ^(1,4)	2-6 μs ^(1,4)	2-6 μs ^(1,4)

图注: 建议不要使用阴影单元内的值。

- 注 1:** 对于 VDD > 3.0V 的情况, FRC 时钟源的典型 TAD 时间为 4 μs。
注 2: 这些值均违反了最小 TAD 时间要求。
注 3: 为了加快转换速度, 建议选用别的时钟源。
注 4: 当器件的工作频率高于 1 MHz 时, 仅当在休眠期间进行转换时才推荐使用 FRC 时钟源。

图 12-2: 模数转换 TAD 周期



12.1.5 中断

ADC 模块允许在完成模数转换后产生中断。ADC 中断标志位是 PIR1 寄存器中的 ADIF 位。ADC 中断允许位是 PIE1 寄存器中的 ADIE 位。ADIF 位必须用软件清零。

注: 每次转换结束后都会将 ADIF 位置 1, 而与否允许 ADC 中断无关。

不管器件处于工作模式还是休眠模式都可以产生中断。如果器件处于休眠模式, 中断可将器件唤醒。当将器件从休眠状态唤醒后, 总是执行 SLEEP 指令后的下一条指令。如果用户尝试使器件从休眠状态唤醒并继续执行主程序代码, 必须禁止全局中断。如果允许全局中断, 将跳转到中断服务程序。

更多详细信息, 请参见第 12.1.5 节“中断”。

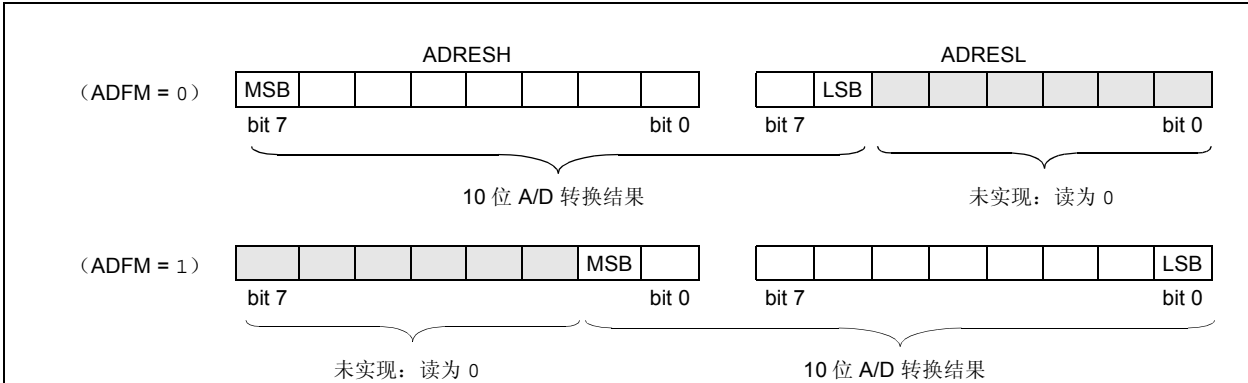
PIC16F913/914/916/917/946

12.1.6 结果格式化

10 位 A/D 转换结果可采用两种格式：左对齐或右对齐。由 ADCON0 寄存器中的 ADFM 位控制输出格式。

图 12-3 给出了这两种输出格式。

图 12-3: 10 位 A/D 转换结果的格式



12.2 ADC 工作原理

12.2.1 启动转换

要启用 ADC 模块，必须将 ADCON0 寄存器中的 ADON 位置 1。将 ADCON0 寄存器的 GO/DONE 位置 1 启动模数转换。

注： 不能用开启 ADC 的同一指令将 GO/DONE 位置 1。请参见第 12.2.6 节“A/D 转换过程”。

12.2.2 完成转换

当转换完成时，ADC 模块将：

- 清零 GO/DONE 位
- 将 ADIF 标志位置 1
- 用新的转换结果更新 ADRESH:ADRESL 寄存器

12.2.3 终止转换

如果必须要在转换完成前终止转换，则可用软件清零 GO/DONE 位。不会用部分完成的模数转换结果更新 ADRESH:ADRESL 寄存器。因此，ADRESH:ADRESL 寄存器对将保持上次转换所得到的值。此外，必须经过 2 个 TAD 的延时才能开始下一次采集。延时过后，将自动开始对选定通道的输入信号进行采集。

注： 器件复位强制所有寄存器进入各自的复位状态。因此，复位会关闭 ADC 模块并且终止任何待处理的转换。

12.2.4 ADC 在休眠模式下的工作原理

ADC 模块可以在休眠模式下运行。这就要求 ADC 时钟源被设置为 FRC 项。若选择了 FRC 时钟源，ADC 在开始转换之前要多等待一个指令周期，从而允许执行 SLEEP 指令，以减少转换时的系统噪声。如果允许 ADC 中断，当转换结束时，将使器件从休眠模式唤醒。如果禁止 ADC 中断，即使 ADON 位保持置 1，转换结束后也还是会关闭 ADC 模块。

如果 ADC 时钟源不是 FRC，即使 ADON 位保持置 1，SLEEP 指令还是会中止当前的转换，并关闭 ADC 模块。

12.2.5 特殊事件触发器

CCP 特殊事件触发器允许在没有软件介入的情况下，周期性地进行 ADC 测量。引发触发时，由硬件将 GO/DONE 位置 1，并将 Timer1 计数器复位为 0。

使用特殊事件触发器不能确保正确的 ADC 时序。由用户来确保满足 ADC 的时序要求。

更多详细信息，请参见第 15.0 节“捕捉 / 比较 / PWM (CCP) 模块”。

12.2.6 A/D 转换过程

下列步骤给出了使用 ADC 进行模数转换的示例：

1. 配置端口：
 - 禁止引脚输出驱动器（见 TRIS 寄存器）
 - 将引脚配置为模拟输入引脚
2. 配置 ADC 模块：
 - 选择 ADC 转换时钟
 - 配置参考电压
 - 选择 ADC 输入通道
 - 选择结果格式
 - 启动 ADC 模块
3. 配置 ADC 中断（可选）：
 - 清零 ADC 中断标志位
 - 允许 ADC 中断
 - 允许外设中断
 - 允许全局中断 **(1)**
4. 等待所需的采集时间 **(2)**。
5. 通过将 GO/DONE 位置 1 启动转换。
6. 等待 ADC 转换完成，通过以下两种方法之一判断转换是否完成：
 - 查询 GO/DONE 位
 - 等待 ADC 中断（允许中断）
7. 读 ADC 结果
8. 将 ADC 中断标志位清零（如果允许中断的话，必须进行此操作）。

注 1: 如果用户尝试在使器件从休眠模式唤醒后继续执行主程序代码，则必须禁止全局中断。

2: 请参见第 12.3 节“A/D 采集要求”。

例 12-1: A/D 转换

```

;This code block configures the ADC
;for polling, Vdd reference, Frc clock
;and AN0 input.
;
;Conversion start & polling for completion
; are included.
;
BANKSEL    ADCON1    ;
MOVLW     B'01110000' ;ADC Frc clock
MOVWF     ADCON1    ;
BANKSEL    TRISA     ;
BSF       TRISA,0   ;Set RA0 to input
BANKSEL    ANSEL     ;
BSF       ANSEL,0   ;Set RA0 to analog
BANKSEL    ADCON0    ;
MOVLW     B'10000001' ;Right justify,
MOVWF     ADCON0    ;Vdd Vref, AN0, On
CALL     SampleTime ;Acquisiton delay
BSF       ADCON0,GO ;Start conversion
BTFSC    ADCON0,GO  ;Is conversion done?
GOTO     $-1        ;No, test again
BANKSEL    ADRESH    ;
MOVF     ADRESH,W   ;Read upper 2 bits
MOVWF    RESULTHI   ;store in GPR space
BANKSEL    ADRESL    ;
MOVF     ADRESL,W   ;Read lower 8 bits
MOVWF    RESULTLO   ;Store in GPR space
    
```

12.2.7 ADC 寄存器定义

以下寄存器用于控制 ADC 的操作。

PIC16F913/914/916/917/946

寄存器 12-1: ADCON0: A/D 控制寄存器 0

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	VCFG1	VCFG0	CHS2	CHS1	CHS0	GO/DONE	ADON
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **ADFM:** A/D 转换结果格式选择位
 1 = 右对齐
 0 = 左对齐
- bit 6 **VCFG1:** 参考电压选择位
 1 = VREF- 引脚
 0 = VSS
- bit 5 **VCFG0:** 参考电压选择位
 1 = VREF+ 引脚
 0 = VSS
- bit 4-2 **CHS<2:0>:** 模拟通道选择位
 000 = AN0
 001 = AN1
 010 = AN2
 011 = AN3
 100 = AN4
 101 = AN5⁽¹⁾
 110 = AN6⁽¹⁾
 111 = AN7⁽¹⁾
- bit 1 **GO/DONE:** A/D 转换状态位
 1 = A/D 转换正在进行。将该位置 1 可启动 A/D 转换。
 当 A/D 转换完成以后, 该位由硬件自动清零
 0 = A/D 转换完成 / 不在进行
- bit 0 **ADON:** ADC 使能位
 1 = 使能 ADC
 0 = 禁止 ADC, 且不消耗工作电流

注 1: 在 28 引脚器件上不可用。

PIC16F913/914/916/917/946

寄存器 12-2: **ADCON1: A/D 控制寄存器 1**

U-0	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0	U-0
—	ADCS2	ADCS1	ADCS0	—	—	—	—
bit 7							bit 0

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

- n = 上电复位时的值

1 = 置 1

0 = 清零

x = 未知

bit 7 **未实现:** 读为 0

bit 6-4 **ADCS<2:0>:** A/D 转换时钟选择位

000 = Fosc/2

001 = Fosc/8

010 = Fosc/32

x11 = FRC (时钟信号由专用的内部振荡器产生, 最高频率可达 500 kHz)

100 = Fosc/4

101 = Fosc/16

110 = Fosc/64

bit 3-0 **未实现:** 读为 0

PIC16F913/914/916/917/946

寄存器 12-3: ADRESH: ADC 结果寄存器的高字节 (ADRESH) ADFM = 0

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
ADRES9	ADRES8	ADRES7	ADRES6	ADRES5	ADRES4	ADRES3	ADRES2
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **ADRES<9:2>**: ADC 结果寄存器位
 10 位转换结果的高 8 位

寄存器 12-4: ADRESL: ADC 结果寄存器的低字节 (ADRESL) ADFM = 0

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
ADRES1	ADRES0	—	—	—	—	—	—
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 **ADRES<1:0>**: ADC 结果寄存器位
 10 位转换结果的低 2 位

bit 5-0 **保留**: 未用。

寄存器 12-5: ADRESH: ADC 结果寄存器的高字节 (ADRESH) ADFM = 1

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
—	—	—	—	—	—	ADRES9	ADRES8
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-2 **保留**: 未用。

bit 1-0 **ADRES<9:8>**: ADC 结果寄存器位
 10 位转换结果的高 2 位

寄存器 12-6: ADRESL: ADC 结果寄存器的低字节 (ADRESL) ADFM = 1

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
ADRES7	ADRES6	ADRES5	ADRES4	ADRES3	ADRES2	ADRES1	ADRES0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **ADRES<7:0>**: ADC 结果寄存器位
 10 位转换结果的低 8 位

12.3 A/D 采集要求

为了使 ADC 转换达到规定精度，必须使充电保持电容（CHOLD）充满至输入通道的电平。图 12-4 给出了模拟输入电路模型。信号源阻抗（Rs）和内部采样开关阻抗（Rss）直接影响给电容 CHOLD 充电所需要的时间。采样开关阻抗（Rss）随器件电压（VDD）不同而有所不同，请参见图 12-4。模拟信号源的最大阻抗推荐值为 10 kΩ。采集时间随着阻抗的降低而缩短。选择（或改变）模拟输

入通道后，在启动转换前必须对 A/D 进行采集。可以使用公式 12-1 来计算最小采集时间。该公式假设误差为 1/2 LSb（ADC 转换需要 1024 步）。1/2 LSb 误差是 ADC 达到规定分辨率所允许的最大误差。

公式 12-1: 采集时间示例

假设：温度 = 50°C，且外部阻抗为 10kΩ (5.0V VDD)

$$\begin{aligned} T_{ACQ} &= \text{放大器稳定时间} + \text{保持电容充电时间} + \text{温度系数} \\ &= T_{AMP} + T_C + T_{COFF} \\ &= 2\mu\text{s} + T_C + [(\text{温度} - 25^\circ\text{C}) (0.05 \mu\text{s}/^\circ\text{C})] \end{aligned}$$

可以使用如下公式估算 Tc 的值：

$$V_{APPLIED} \left(1 - \frac{1}{(2^{n+1}) - 1} \right) = V_{CHOLD} \quad ; [1] \text{ 在 } 1/2 \text{ lsb 误差范围内对 } V_{CHOLD} \text{ 进行充电}$$

$$V_{APPLIED} \left(1 - e^{\frac{-T_C}{RC}} \right) = V_{CHOLD} \quad ; [2] \text{ 依照 } V_{APPLIED} \text{ 对 } V_{CHOLD} \text{ 进行充电}$$

$$V_{APPLIED} \left(1 - e^{\frac{-T_C}{RC}} \right) = V_{APPLIED} \left(1 - \frac{1}{(2^{n+1}) - 1} \right); \text{ 结合 [1] 和 [2]}$$

注：此处 n 为 ADC 的位数。

计算 Tc：

$$\begin{aligned} T_C &= -CHOLD(RIC + RSS + RS) \ln(1/2047) \\ &= -10\text{pF}(1\text{k}\Omega + 7\text{k}\Omega + 10\text{k}\Omega) \ln(0.0004885) \\ &= 1.37\mu\text{s} \end{aligned}$$

因此：

$$\begin{aligned} T_{ACQ} &= 2\mu\text{s} + 1.37\mu\text{s} + [(50^\circ\text{C} - 25^\circ\text{C})(0.05\mu\text{s}/^\circ\text{C})] \\ &= 4.67\mu\text{s} \end{aligned}$$

- 注 1:** 由于可以将参考电压（VREF）消掉，因此它对公式的结果不会产生影响。
- 2:** 在每次转换后，充电保持电容（CHOLD）并不放电。
- 3:** 模拟信号源的最大阻抗推荐值为 10 kΩ。它必须符合引脚漏电流规范中的规定。

PIC16F913/914/916/917/946

图 12-4: 模拟输入模型

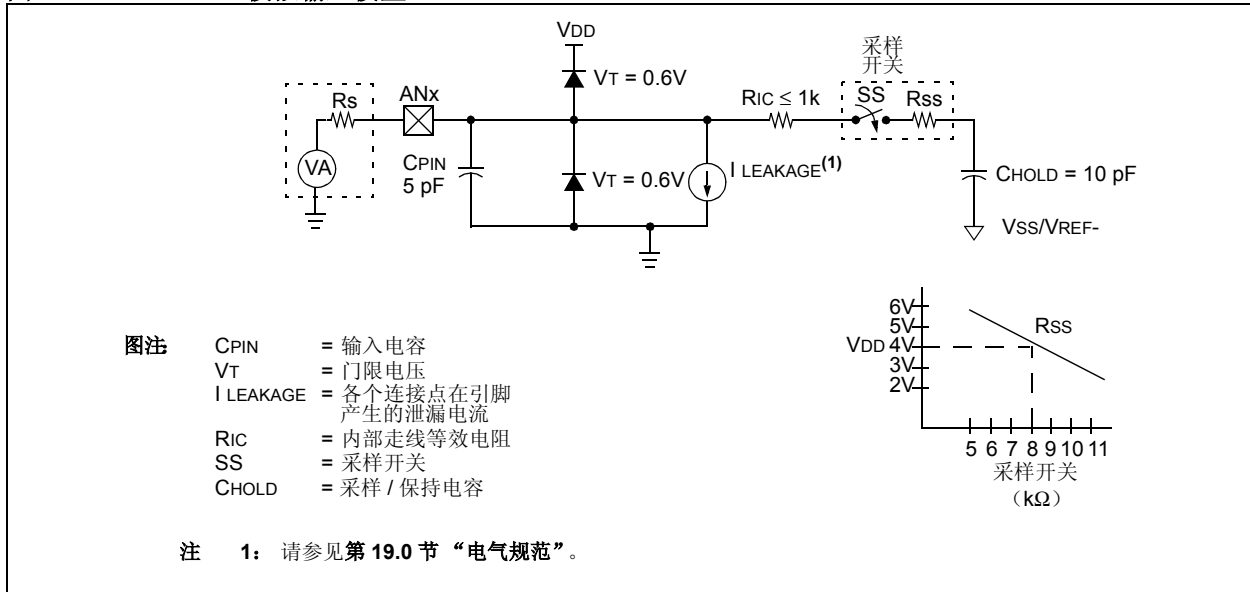
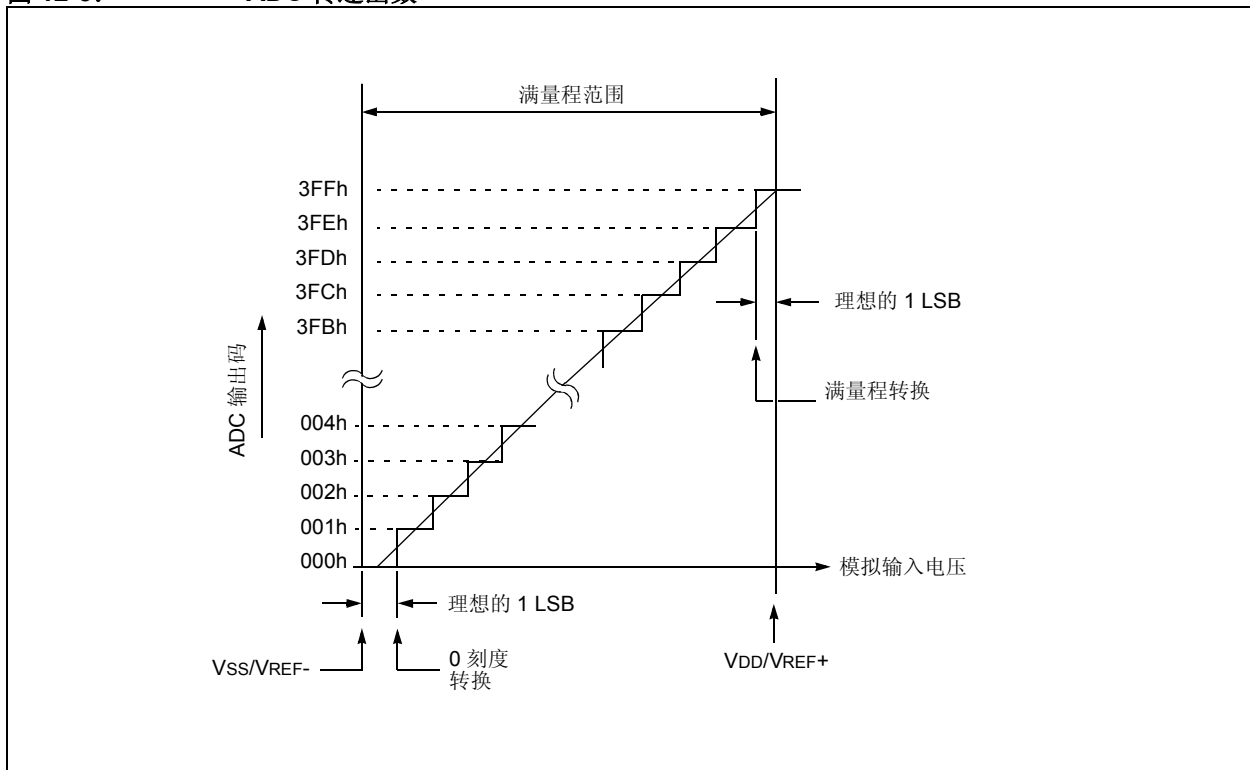


图 12-5: ADC 传递函数



PIC16F913/914/916/917/946

表 12-2: 与 ADC 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
ADCON0	ADFM	VCFG1	VCFG0	CHS2	CHS1	CHS0	GO/DONE	ADON	0000 0000	0000 0000
ADCON1	—	ADCS2	ADCS1	ADCS0	—	—	—	—	-000 ----	-000 ----
ANSEL	ANS7	ANS6	ANS5	ANS4	ANS3	ANS2	ANS1	ANS0	1111 1111	1111 1111
ADRESH	A/D 结果寄存器的高字节								xxxx xxxx	uuuu uuuu
ADRESL	A/D 结果寄存器的低字节								xxxx xxxx	uuuu uuuu
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE0	SE7	SE6	SE5	SE4	SE3	SE2	SE1	SE0	0000 0000	0000 0000
LCDSE1	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	0000 0000
LCDSE2 ⁽¹⁾	SE23	SE22	SE21	SE20	SE19	SE18	SE17	SE16	0000 0000	0000 0000
PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
PORTA	RA7	RA6	RA5	RA4	RA3	RA2	RA1	RA0	xxxx xxxx	uuuu uuuu
PORTB	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx xxxx	uuuu uuuu
PORTE	RE7	RE6	RE5	RE4	RE3	RE2	RE1	RE0	xxxx xxxx	uuuu uuuu
TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111
TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 ----	1111 ----
TRISE	TRISE7	TRISE6	TRISE5	TRISE4	TRISE3	TRISE2	TRISE1	TRISE0	1111 1111	1111 1111

图注: x = 未知, u = 不变, - = 未实现 (读为 0)。ADC 模块不使用阴影单元。

PIC16F913/914/916/917/946

注:

13.0 数据 EEPROM 和闪存程序存储器控制

数据 EEPROM 是可读写的存储器，而闪存程序存储器在正常工作（整个 VDD 范围）期间是可读的。这两种存储器没有直接映射到文件寄存器空间，而是通过特殊功能寄存器间接寻址。有 6 个 SFR 用于访问这两种存储器：

- EECON1
- EECON2
- EEDATL
- EEDATH
- EEADRL
- EEADRH

当与数据存储器模块接口时，EEDATL 寄存器存放要读写的 8 位数据，而 EEADRL 寄存器存放被访问的 EE 数据单元的地址。该系列中的器件具有 256 字节的数据 EEPROM，地址范围为 00h 到 FFh。

当与程序存储器模块接口时，EEDATH 和 EEDATH 寄存器形成双字节字，存放要读的 14 位数据，而 EEADRL 和 EEADRH 寄存器形成双字节字，存放被访问的 EEPROM 存储单元的 13 位地址。本类器件具有 4K 和 8K 字的程序闪存，地址范围分别为 0h-0FFFh 和 0h-1FFFh。程序存储器允许以字为单位读取。

EEPROM 数据存储器允许以字节为单位读写。字节写操作会自动擦除目标存储单元并写入新数据（在写入前擦除）。

写入时间由片上定时器控制。写入和擦除电压是由片上充电泵产生的，此充电泵使得在器件电压范围内进行字节或字操作成为可能。

当器件被代码保护时，CPU 仍可继续读写数据 EEPROM 存储器和读程序存储器。当代码保护时，器件编程器将不再能访问数据或程序存储器。

13.1 EEADRL 和 EEADRH 寄存器

EEADRL 和 EEADRH 寄存器能寻址最大 256 字节的数据 EEPROM 或最大 8K 字的程序闪存。

当选择程序地址值时，地址的高字节被写入 EEADRH 寄存器而低字节被写入 EEADRL 寄存器。当选择数据地址值时，只将地址的低字节写入 EEADRL 寄存器。

13.1.1 EECON1 和 EECON2 寄存器

EECON1 是访问 EE 存储器的控制寄存器。

控制位 EEPGD 决定访问的是程序存储器还是数据存储器。当被清零时，和在复位时一样，任何后续操作都将针对数据存储器进行。当置 1 时，任何后续操作都将针对程序存储器进行。程序存储器是只读的。

控制位 RD 和 WR 分别启动读和写。用软件只能将这些位置 1 而无法清零。在读或写操作完成后，由硬件将它们清零。由于无法用软件将 WR 位清零，可避免因意外而过早地终止写操作。

当 WREN 置 1 时，允许对数据 EEPROM 执行写操作。上电时，WREN 位被清零。当正常的写入操作被 MCLR 复位或 WDT 超时复位中断时，WRERR 位会置 1。在这些情况下，复位后用户可以检查 WRERR 位。复位时数据寄存器和地址寄存器将被清零。然后用户代码可以运行适当的恢复程序。

当写操作完成时，PIR1 寄存器的中断标志位 EEIF 被置 1。此标志位必须用软件清零。

EECON2 不是物理寄存器。读 EECON2 得到的全部是 0。EECON2 寄存器仅在数据 EEPROM 写过程中使用。

PIC16F913/914/916/917/946

寄存器 13-1: EEDATL: EEPROM/ 程序存储器数据低字节寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEDATL7	EEDATL6	EEDATL5	EEDATL4	EEDATL3	EEDATL2	EEDATL1	EEDATL0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **EEDATL<7:0>**: 要从数据 EEPROM 中读取或向数据 EEPROM 写入的字节值, 或者要从程序存储器中读取的字节值

寄存器 13-2: EEADRL: EEPROM/ 程序存储器地址低字节寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EEADRL7	EEADRL6	EEADRL5	EEADRL4	EEADRL3	EEADRL2	EEADRL1	EEADRL0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **EEADRL<7:0>**: 指定 EEPROM 读 / 写操作的 256 个存储单元中的一个或程序存储器读操作的低字节地址

寄存器 13-3: EEDATH: 程序存储器数据高字节寄存器

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	EEDATH5	EEDATH4	EEDATH3	EEDATH2	EEDATH1	EEDATH0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 未实现: 读为 0

bit 5-0 **EEDATH<5:0>**: 从程序存储器中读取的字节值

寄存器 13-4: EEADRH: 程序存储器地址高字节寄存器

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	EEADRH4	EEADRH3	EEADRH2	EEADRH1	EEADRH0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-5 未实现: 读为 0

bit 4-0 **EEADRH<4:0>**: 指定程序存储器读取的高字节地址

PIC16F913/914/916/917/946

寄存器 13-5: **EECON1: EEPROM 控制寄存器**

R/W-x	U-0	U-0	U-0	R/W-x	R/W-0	R/S-0	R/S-0
EEPGD	—	—	—	WRERR	WREN	WR	RD
bit 7							bit 0

图注:

S = 只能被置 1 的位

R = 可读位

- n = 上电复位时的值

W = 可写位

1 = 置 1

U = 未实现位, 读为 0

0 = 清零

x = 未知

- bit 7 **EEPGD:** 程序 / 数据 EEPROM 选择位
1 = 访问程序存储器
0 = 访问数据存储器
- bit 6-4 **未实现:** 读为 0
- bit 3 **WRERR:** EEPROM 错误标志位
1 = 写操作过早终止 (正常工作期间的任何 $\overline{\text{MCLR}}$ 复位、WDT 复位, 或欠压复位)
0 = 写操作完成
- bit 2 **WREN:** EEPROM 写使能位
1 = 允许写
0 = 禁止写入数据 EEPROM
- bit 1 **WR:** 写控制位
EEPGD = 1:
此位被忽略。
EEPGD = 0:
1 = 启动写周期 (写操作一旦完成, 由硬件清零该位。用软件只能将 WR 位置 1, 但不能清零。)
0 = 数据 EEPROM 写周期完成
- bit 0 **RD:** 读控制位
1 = 启动存储器读操作 (由硬件清零 RD, 用软件只能将 RD 位置 1, 而不能清零。)
0 = 不启动存储器读操作

PIC16F913/914/916/917/946

13.1.2 读数据 EEPROM 存储器

要读取数据存储单元，用户必须将地址写入 EEADRL 寄存器，清零 EEPGD 控制位，然后将 EECON1 寄存器中的控制位 RD 置 1。在紧接着的下一个周期，EEDATL 寄存器中就有数据了，因此该数据可由下一条指令读取。EEDATL 将把此值保存至下一次用户向该单元读取或写入数据时（在写操作过程中）为止。

例 13-1: 读取数据 EEPROM

```
BANKSEL EEADRL      ;
MOVWF  DATA_EE_ADDR,W ;Data Memory
MOVWF  EEADRL      ;Address to read
BANKSEL EECON1      ;
BCF    EECON1,EEPGD ;Point to Data
                        ;memory
BSF    EECON1,RD    ;EE Read
BANKSEL EEDATL      ;
MOVWF  EEDATL,W    ;W = EEPROM Data
```

13.1.3 写数据 EEPROM 存储器

要写 EEPROM 数据存储单元，用户应首先将该单元的地址写入 EEADRL 寄存器并将数据写入 EEDATL 寄存器。然后用户必须按特定顺序开始写入每个字节。

如果没有完全按照下面的指令顺序（即首先将 55h 写入 EECON2，随后将 AAh 写入 EECON2，最后将 WR 位置 1）写每个字节，将不会启动写操作。在该代码段中应禁止中断。

此外，必须将 EECON1 中的 WREN 位置 1 以能写操作。这种机制可防止由于代码执行错误（异常）（即程序跑飞）导致误写 EEPROM。除了更新 EEPROM 时以外，用户应该始终保持 WREN 位清零。WREN 位不能由硬件清零。

一个写序列启动后，清零 WREN 位将不会影响此写周期。除非 WREN 位置 1，否则 WR 位将无法置 1。

写周期完成时，WR 位由硬件清零并且 EE 写完成中断标志位 (EEIF) 置 1。用户可以允许中断或查询此位。EEIF 必须用软件清零。

下面是写 EEPROM 数据存储器的步骤：

1. 如果没有实现第 10 步，检查 WR 位以判断写操作是否正在进行。
2. 将地址写入 EEADRL。确保地址不大于器件存储器大小。
3. 写 8 位数据值，将其编程到 EEDATL 寄存器。
4. 清零 EEPGD 位，以指向 EEPROM 数据存储。
5. 将 WREN 置 1，使能编程操作。
6. 如果已经允许了中断，请将其禁止。
7. 执行 5 个特殊指令序列：
 - 分两步将 55h 写入 EECON2（首先写入 W，然后写入 EECON2）
 - 分两步将 AAh 写入 EECON2（首先写入 W，然后写入 EECON2）
 - 将 WR 位置 1
8. 允许中断（如果使用中断）。
9. 清零 WREN 位，禁止编程操作。
10. 当写周期完成时，WR 位被清零，EEIF 中断标志位被置 1。（EEIF 必须用固件清零。）如果未实现步骤 1，固件应检查 EEIF 是否置 1 或 WR 是否清零，以判断编程周期是否结束。

例 13-2: 写入数据 EEPROM

```
BANKSEL EECON1      ;
BTFSC  EECON1,WR    ;Wait for write
GOTO   $-1          ;to complete
BANKSEL EEADRL      ;
MOVWF  DATA_EE_ADDR,W ;Data Memory
MOVWF  EEADRL      ;Address to write
MOVWF  DATA_EE_DATA,W ;Data Memory Value
MOVWF  EEDATL      ;to write
BANKSEL EECON1      ;
BCF    EECON1,EEPGD ;Point to DATA
                        ;memory
BSF    EECON1,WREN  ;Enable writes

BCF    INTCON,GIE   ;Disable INTs.
MOVLW  55h          ;
MOVWF  EECON2      ;Write 55h
MOVLW  AAh          ;
MOVWF  EECON2      ;Write AAh
BSF    EECON1,WR    ;Set WR bit to
                        ;begin write
BSF    INTCON,GIE   ;Enable INTs.
BCF    EECON1,WREN  ;Disable writes
```

必需的
序列

13.1.4 读闪存程序存储器

要读取程序存储器单元，用户必须将地址的两个字节分别写入 EEADRL 和 EEADRH 寄存器，将 EEPGD 控制位置 1，然后将 EECON1 寄存器中的控制位 RD 置 1。一旦设置好读控制位，闪存程序存储器控制器将使用第二个指令周期来读数据。这会导致紧随“BSF EECON1, RD”指令的第二条指令被忽略。在紧接着的下一个周期 EEDATL 和 EEDATH 寄存器中就有数据了，因此在随后的指令中将该数据读作两个字节。EEDATL 和 EEDATH 寄存器将把此值保存至下一次用户向该单元读取或写入数据时（在写操作过程中）为止。

- 注 1:** 程序存储器读操作后的两条指令必须为 NOP，从而阻止用户在 RD 位置 1 后的下一条指令执行双周期指令。
- 2:** 当 EEPGD = 1 时如果 WR 位置 1，它会立即复位为 0，而不执行任何操作。

例 13-3: 读闪存存储器

```

      BANKSEL  EEADRL      ;
      MOVLW   MS_PROG_EE_ADDR;
      MOVWF  EEADRH      ;MS Byte of Program Address to read
      MOVLW   LS_PROG_EE_ADDR;
      MOVWF  EEADRL      ;LS Byte of Program Address to read
      BANKSEL  EECON1     ;
      BSF    EECON1, EEPGD ;Point to PROGRAM memory
      BSF    EECON1, RD   ;EE Read
      ;
      NOP
      NOP                ;Any instructions here are ignored as program
                        ;memory is read in second cycle after BSF
      ;

      BANKSEL  EEDATL     ;
      MOVF    EEDATL, W   ;W = LS Byte of EEPROM Data program
      MOVWF  DATAL       ;
      MOVF    EEDATH, W   ;W = MS Byte of EEPROM Data program
      MOVWF  DATAH      ;
```

必需的
序列

PIC16F913/914/916/917/946

图 13-1: 闪存程序存储器读周期执行时序

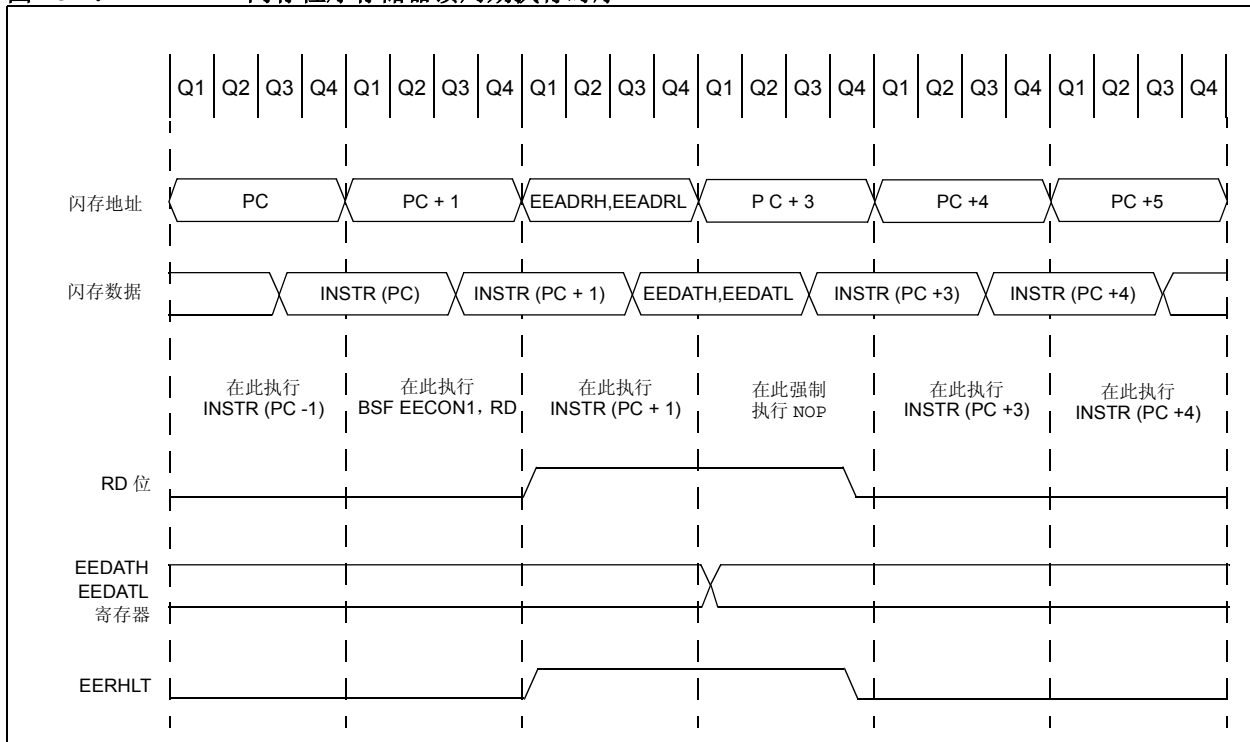


表 13-1: 与数据 EEPROM 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
EEADRH	—	—	—	EEADRH4	EEADRH3	EEADRH2	EEADRH1	EEADRH0	---0 0000	---0 0000
EEADRL	EEADRL7	EEADRL6	EEADRL5	EEADRL4	EEADRL3	EEADRL2	EEADRL1	EEADRL0	0000 0000	0000 0000
EECON1	EEPGD	—	—	—	WRERR	WREN	WR	RD	0--- x000	---- q000
EECON2	EEPROM 控制寄存器 2 (非物理寄存器)								---- ----	---- ----
EEDATH	—	—	EEDATH5	EEDATH4	EEDATH3	EEDATH2	EEDATH1	EEDATH0	--00 0000	--00 0000
EEDATL	EEDATL7	EEDATL6	EEDATL5	EEDATL4	EEDATL3	EEDATL2	EEDATL1	EEDATL0	0000 0000	0000 0000

图注: x = 未知, u = 不变, - = 未实现 (读为 0), q = 具体值根据条件而定。
数据 EEPROM 模块不使用阴影单元。

14.0 SSP 模块概述

同步串行端口（SSP）模块是用于同其他外设或单片机进行通信的串行接口。这些外设可能是串行EEPROM、移位寄存器、显示驱动器以及A/D转换器等。SSP模块有下列两种工作模式：

- 串行外设接口（Serial Peripheral Interface, SPI）
- 内部集成电路（Inter-Integrated Circuit, I²C™）

请参考应用笔记 AN578 “Use of the SSP Module in the Multi-Master Environment”（DS00578）。

14.1 SPI 模式

本节包含寄存器定义和 SPI 模块的可操作特性。

SPI 模式允许同时同步发送和接收 8 位数据。通常使用以下三个引脚来完成通信：

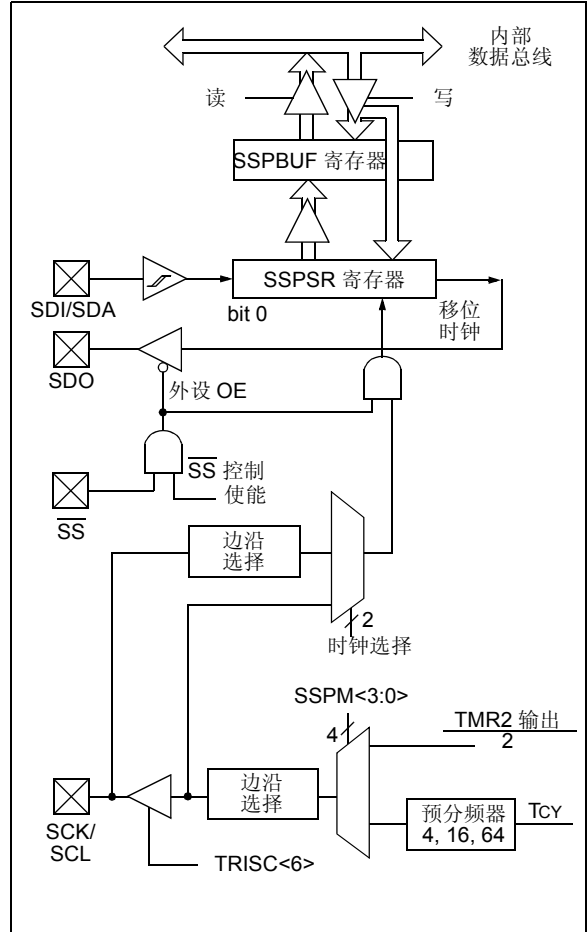
- 串行数据输出（Serial Data Out, SDO）
- 串行数据输入（Serial Data In, SDI）
- 串行时钟（Serial Clock, SCK）

此外，当工作在从模式下可以使用第 4 个引脚：

- 从选择（ \overline{SS} ）

- 注 1:** 当 SPI 用于从模式且使能了 \overline{SS} 引脚控制（SSPCON 寄存器中的 SSPM<3:0> = 0100）时，如果 \overline{SS} 引脚设置为 VDD，那么 SPI 模块将复位。
- 2:** 当 SPI 工作在从模式下并且 CKE = 1，则必须使能 \overline{SS} 引脚控制。
- 3:** 当 SPI 用于从模式且使能了 \overline{SS} 引脚控制（SSPCON 寄存器中的 SSPM<3:0> = 0100）时， \overline{SS} 引脚的状态会影响从 TRISC<4> 位读回的状态。从 SSP 模块向 PORTC 发送的外设输出使能信号控制从 TRISC<4> 位读回的状态（如需了解 PORTC 的更多信息，请参见第 19.0 节“电气规范”）。如果在 \overline{SS} 引脚处于高电平时，对 TRISC 寄存器执行读—修改—写指令（如 BSF），将使 TRISC<4> 位置 1，从而禁止 SDO 输出。

图 14-1: SSP 框图（SPI 模式）



PIC16F913/914/916/917/946

寄存器 14-1: **SSPSTAT: 同步串行端口状态寄存器**

R/W-0	R/W-0	R-0	R-0	R-0	R-0	R-0	R-0
SMP	CKE	D/A	P	S	R/W	UA	BF
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **SMP:** SPI 数据输入采样阶段位
SPI 主模式:
 1 = 在数据输出时间结束时采样输入数据
 0 = 在数据输出时间中间采样输入数据 (Microwire)
SPI 从模式:
 当 SPI 用于从模式时, 必须将 SMP 清零
I²C™ 模式:
 此位必须保持清零
- bit 6 **CKE:** SPI 时钟边沿选择位
SPI 模式, CKP = 0:
 1 = 数据在 SCK 的上升沿稳定 (Microwire 备用方案)
 0 = 数据在 SCK 的下降沿稳定
SPI 模式, CKP = 1:
 1 = 数据在 SCK 的下降沿稳定 (Microwire 默认方案)
 0 = 数据在 SCK 的上升沿稳定
I²C 模式:
 此位必须保持清零
- bit 5 **D/A:** 数据 / 地址位 (仅 I²C 模式)
 1 = 表示上次接收或发送的字节是数据
 0 = 表示上次接收或发送的字节是地址
- bit 4 **P:** 停止位 (仅 I²C 模式)
 当禁止 SSP 模块或上次检测到起始位时, 该位被清零。
 SSPEN 被清零。
 1 = 表示上次检测到了停止位 (此位在复位时为 0)
 0 = 表示上次未检测到停止位
- bit 3 **S:** 启动位 (仅 I²C 模式)
 当禁止 SSP 模块或上次检测到停止位时, 该位被清零。
 SSPEN 被清零。
 1 = 表示上次检测到了起始位 (此位在复位时为 0)
 0 = 表示上次未检测到起始位
- bit 2 **R/W:** 读 / 写信息位 (仅 I²C 模式)
 该位用来保存在上次地址匹配后的 R/W 位信息。此位仅在地址匹配与遇到下一个起始位、停止位或 ACK 位之间有效。
 1 = 读
 0 = 写
- bit 1 **UA:** 更新地址位 (仅 10 位 I²C 模式)
 1 = 表示用户需要更新 SSPADD 寄存器中的地址
 0 = 不需要更新地址
- bit 0 **BF:** 缓冲器满状态位
接收 (SPI 和 I²C 模式):
 1 = 接收完成, SSPBUF 满
 0 = 接收未完成, SSPBUF 空
发送 (仅 I²C 模式):
 1 = 正在发送, SSPBUF 满
 0 = 发送完成, SSPBUF 空

PIC16F913/914/916/917/946

寄存器 14-2: SSPCON: 同步串行端口控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
WCOL	SSPOV	SSPEN	CKP	SSPM3 ⁽²⁾	SSPM2 ⁽²⁾	SSPM1 ⁽²⁾	SSPM0 ⁽²⁾
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7** **WCOL:** 写冲突检测位
 1 = 正在发送前一个字时, 又有数据写入 SSPBUF 寄存器 (必须由软件清零)
 0 = 无冲突
- bit 6** **SSPOV:** 接收溢出指示位
在 SPI 模式下:
 1 = SSPBUF 寄存器中仍保存前一数据时, 又接收到一个新的字节。如果溢出, SSPSR 中的数据会丢失。溢出只会在从模式下发生。即使只是发送数据, 用户也必须读 SSPBUF, 以避免将溢出标志位置 1。在主模式下, 溢出位不会被置 1, 因为每次接收 (和发送) 新数据都是通过写入 SSPBUF 寄存器启动。
 0 = 无溢出
在 I²C™ 模式下:
 1 = SSPBUF 寄存器中仍保存前一数据时, 又接收到一个新的字节。SSPOV 在发送模式下被忽略。两种模式下都必须由软件将 SSPOV 清零。
 0 = 无溢出
- bit 5** **SSPEN:** 同步串行端口使能位
在 SPI 模式下:
 1 = 使能串行端口并将 SCK、SDO 和 SDI 配置为串行端口引脚
 0 = 禁止串行端口并将这些引脚配置为 I/O 端口引脚
在 I²C 模式下:
 1 = 使能串行端口并将 SDA 和 SCL 引脚配置为串行端口引脚
 0 = 禁止串行端口并将这些引脚配置为 I/O 端口引脚
 在两种模式下, 当使能时, 这些引脚必须被正确配置为输入或输出。
- bit 4** **CKP:** 时钟极性选择位
在 SPI 模式下:
 1 = 空闲状态时, 时钟为高电平 (Microwire 默认方案)
 0 = 空闲状态时, 时钟为低电平 (Microwire 备用方案)
在 I²C 模式下:
SCK 释放控制
 1 = 使能时钟
 0 = 保持时钟为低电平 (时钟低电平时间延长)。(用于确保数据建立时间。)
- bit 3-0** **SSPM<3:0>:** 同步串行端口模式选择位
 0000 = SPI 主模式, 时钟 = Fosc/4
 0001 = SPI 主模式, 时钟 = Fosc/16
 0010 = SPI 主模式, 时钟 = Fosc/64
 0011 = SPI 主模式, 时钟 = TMR2 输出 /2
 0100 = SPI 从模式, 时钟 = SCK 引脚。使能 SS 引脚控制
 0101 = SPI 从模式, 时钟 = SCK 引脚。禁止 SS 引脚控制。SS 可作为 I/O 引脚使用。
 0110 = I²C 从模式, 7 位地址
 0111 = I²C 从模式, 10 位地址
 1000 = 保留
 1001 = 保留
 1010 = 保留
 1011 = I²C 固件控制主模式 (从空闲模式)
 1100 = 保留
 1101 = 保留
 1110 = I²C 从模式, 7 位地址, 并允许起始位和停止位中断
 1111 = I²C 从模式, 10 位地址, 并允许起始位和停止位中断

PIC16F913/914/916/917/946

14.2 工作原理

当初始化 SPI 时，需要通过对其相应的控制位（SSPCON<5:0> 和 SSPSTAT<7:6>）编程来指定几个选项。这些控制位用于设置以下选项：

- 主模式（SCK 作为时钟输出）
- 从模式（SCK 作为时钟输入）
- 时钟极性（SCK 的空闲状态）
- 输入数据的采样阶段（数据输出时间的中间或末端）
- 时钟边沿（在 SCK 的上升沿 / 下降沿输出数据）
- 时钟速率（仅用于主模式）
- 从选择模式（仅用于从模式）

SSP 模块由一个发送 / 接收移位寄存器（SSPSR）和一个缓冲寄存器（SSPBUF）组成。SSPSR 对进出器件的数据进行移位，最高有效位在前。在新数据接收完毕前，SSPBUF 保存上次写入 SSPSR 的数据。一旦 8 位数据接收完毕，该字节就被移入 SSPBUF 寄存器。然后，SSPSTAT 寄存器中的缓冲器满状态位 BF 和中断标志位 SSPIF 被置 1。在数据发送 / 接收期间，任何试图写 SSPBUF 寄存器中的操作都会被忽略，并且 SSPCON 寄存器的写冲突检测位 WCOL 会置 1。此时用户必须用软件将 WCOL 位清零，否则无法判别以后对 SSPBUF 的写操作是否成功。

为确保应用软件能有效地接收数据，应该在要发送的下一数据字节写入 SSPBUF 之前，读取 SSPBUF 中现有的数据。SSPSTAT 寄存器中的缓冲器满标志位 BF 指出将接收到的数据装入 SSPBUF（发送完成）的时间。当 SSPBUF 中的数据被读取后，BF 位即被清零。如果 SPI 仅仅作为一个发送器，则不必理会接收的数据。通常，可用 SSP 中断来判断发送和接收完成的时间。必须读取和 / 或写入 SSPBUF。如果不打算使用中断，用软件查询的方法同样可确保不会发生写冲突。例 14-1 说明了装载 SSPBUF（SSPSR）进行数据发送的过程。

不能直接读写 SSPSR 寄存器，只能通过寻址 SSPBUF 寄存器来访问。此外，SSP 状态寄存器（SSPSTAT）指示各种状态条件。

例 14-1: 装载 SSPBUF（SSPSR）寄存器

```
BANKSEL    SSPSTAT    ;
LOOP      BTFSS      SSPSTAT, BF    ;Has data been received(transmit complete)?
          GOTO       LOOP           ;No
BANKSEL    SSPBUF      ;
          MOVF       SSPBUF, W      ;WREG reg = contents of SSPBUF
          MOVWF      RXDATA         ;Save in user RAM, if data is meaningful
          MOVF       TXDATA, W     ;W reg = contents of TXDATA
          MOVWF      SSPBUF         ;New data to xmit
```

14.3 使能 SPI I/O

要使能串行端口，SSPCON 寄存器中的 SSP 使能位 SSPEN 必须置 1。要复位或重新配置 SPI 模式，应先将 SSPEN 位清零，重新初始化 SSPCON 寄存器，然后将 SSPEN 位置 1。这将把 SDI、SDO、SCK 和 SS 引脚配置为串行端口引脚。要让上述引脚用于串行端口功能，应对它们的数据方向位（在 TRISA 和 TRISC 寄存器中）做如下设置：

- TRISC<7> 位必须置 1
- SDI 由 SPI 模块自动控制
- 对于 SDO，必须将 TRISC<4> 位清零
- 对于 SCK（主模式），必须将 TRISC<6> 位清零
- 对于 SCK（从模式），必须将 TRISC<6> 位置 1
- 对于 \overline{SS} （如果使能），必须将 TRISA<5> 位置 1

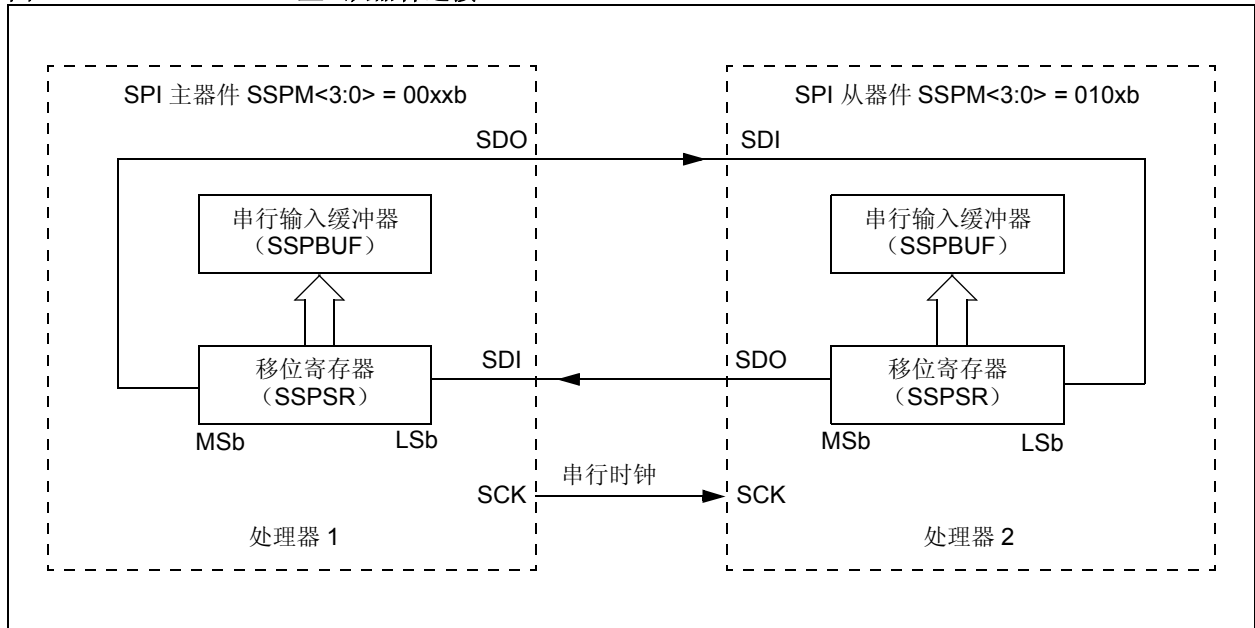
对于不需要的任何串行端口功能，可通过将对应的数据方向（TRISA 和 TRISC）寄存器设置为相反值来屏蔽。

14.4 典型连接

图 14-2 给出了两个单片机之间的典型连接。主器件（处理器 1）通过发送 SCK 信号来启动数据传输。在两个处理器的移位寄存器之间，数据在编程设定的时钟边沿被传送，并在相反的时钟边沿被锁存。必须将两个处理器的时钟极性（CKP）设置为相同，这样两个控制器就可以同时收发数据。数据是否有效，取决于应用软件。这就导致以下三种数据传输情形：

- 主器件发送数据 — 从器件发送无效（Dummy）数据
- 主器件发送数据 — 从器件发送数据
- 主器件发送无效数据 — 从器件发送数据

图 14-2: SPI 主 / 从器件连接



PIC16F913/914/916/917/946

14.5 主模式

因为由主器件控制 SCK 信号，所以它可以在任意时刻启动数据传输。主器件根据软件协议确定从器件（图 14-2 中的处理器 2）应在何时广播数据。

在主模式下，数据一旦写入 SSPBUF 寄存器就开始发送或接收。如果只打算将 SPI 作为接收器，则可以禁止 SDO 输出（将其设置为输入）。SSPSR 寄存器按设置的时钟速率，对 SDI 引脚上的信号进行连续移位输入。每收到一个字节，就将其装入 SSPBUF 寄存器，就像接收到普通字节一样（中断和状态位相应置 1）。这在以“线路操作监控”（Line Activity Monitor）方式工作的接收器应用中很有用。

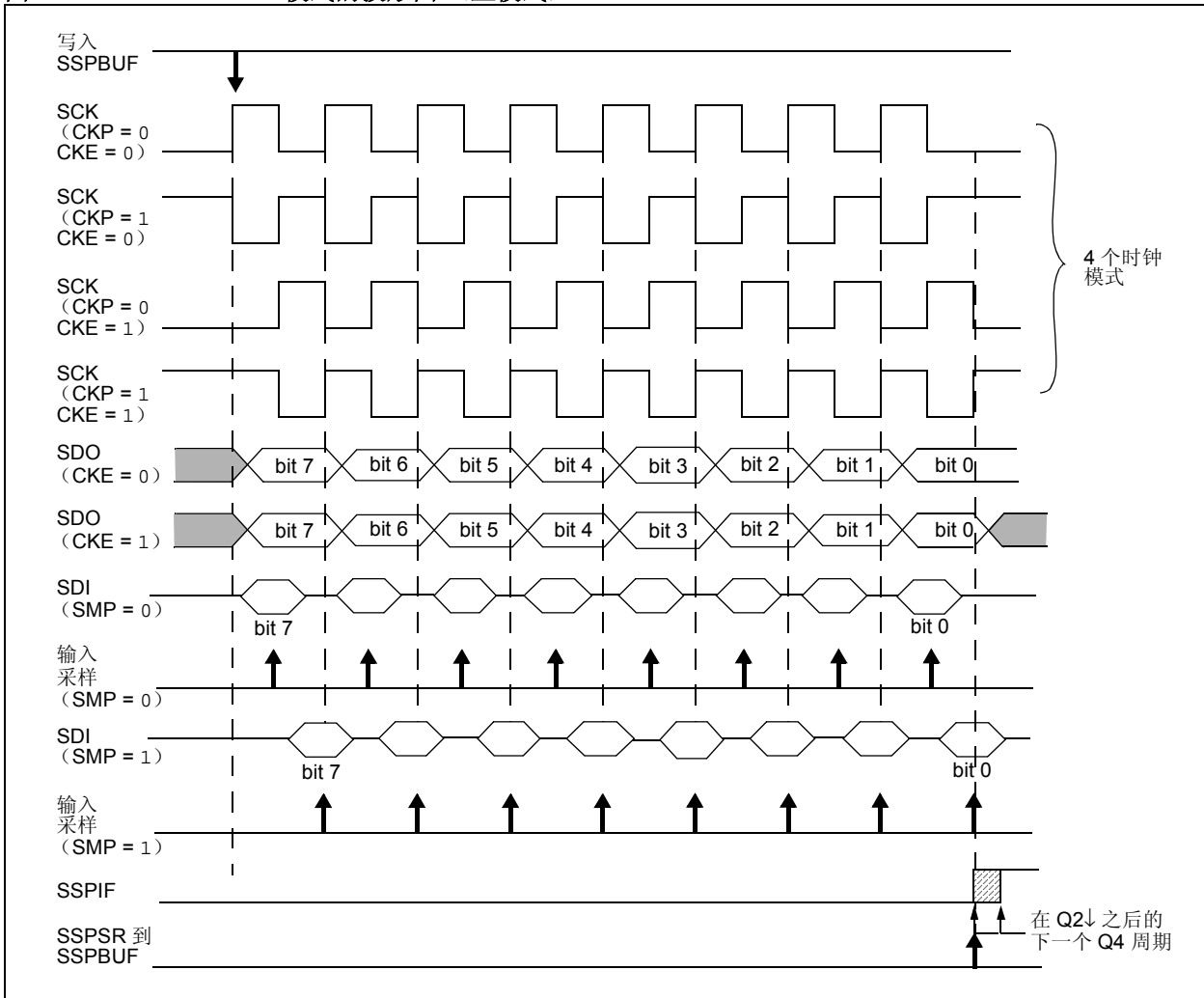
可通过对 SSPCON 寄存器中的 CKP 位进行适当的编程来选择时钟极性。图 14-3、图 14-5 和图 14-6 将给出 SPI 通信的波形图，其中首先发送的是最高有效位。在主模式下，SPI 时钟速率（比特率）可由用户编程设定为下面几种方式之一：

- $F_{osc}/4$ （或 T_{cy} ）
- $F_{osc}/16$ （或 $4 \cdot T_{cy}$ ）
- $F_{osc}/64$ （或 $16 \cdot T_{cy}$ ）
- Timer2 输出 /2

这样可使数据传输速率最高达到 5 Mbps（时钟频率为 20 MHz）。

图 14-3 给出了主模式的波形图。当 CKE 位置 1 时，SDO 数据在 SCK 出现时钟边沿前一直有效。图中所示的输入采样的变化由 SMP 状态位反映。图中给出了将接收到的数据装入 SSPBUF 的时间。

图 14-3: SPI 模式的波形图（主模式）



14.6 从模式

在从模式下，当 SCK 引脚上出现外部时钟脉冲时发送和接收数据。当最后一位数据被锁存后，中断标志位 SSPIF 置 1。

在从模式下，外部时钟由 SCK 引脚上的外部时钟源提供。外部时钟必须满足电气规范中规定的高电平和低电平的最短时间要求。

在休眠模式下，从器件仍可发送 / 接收数据。当接收到一个字节时，器件从休眠状态唤醒。

14.7 从选择同步

SS 引脚允许器件工作于同步从模式。SPI 必须处于从模式，并使能 SS 引脚控制 (SSPCON<3:0> = 0100)。要让 SS 引脚充当输入端，则不能将此引脚驱动为低电平。数据锁存器必须为高电平。当 SS 引脚为低电平时，使能数据的发送和接收，同时驱动 SDO 引脚。当 SS 引

脚变为高电平时，即使是在字节的发送过程中，SDO 引脚也不再被驱动，而是变成悬空输出状态。根据应用的需要，可在 SDO 引脚上外接上拉 / 下拉电阻。

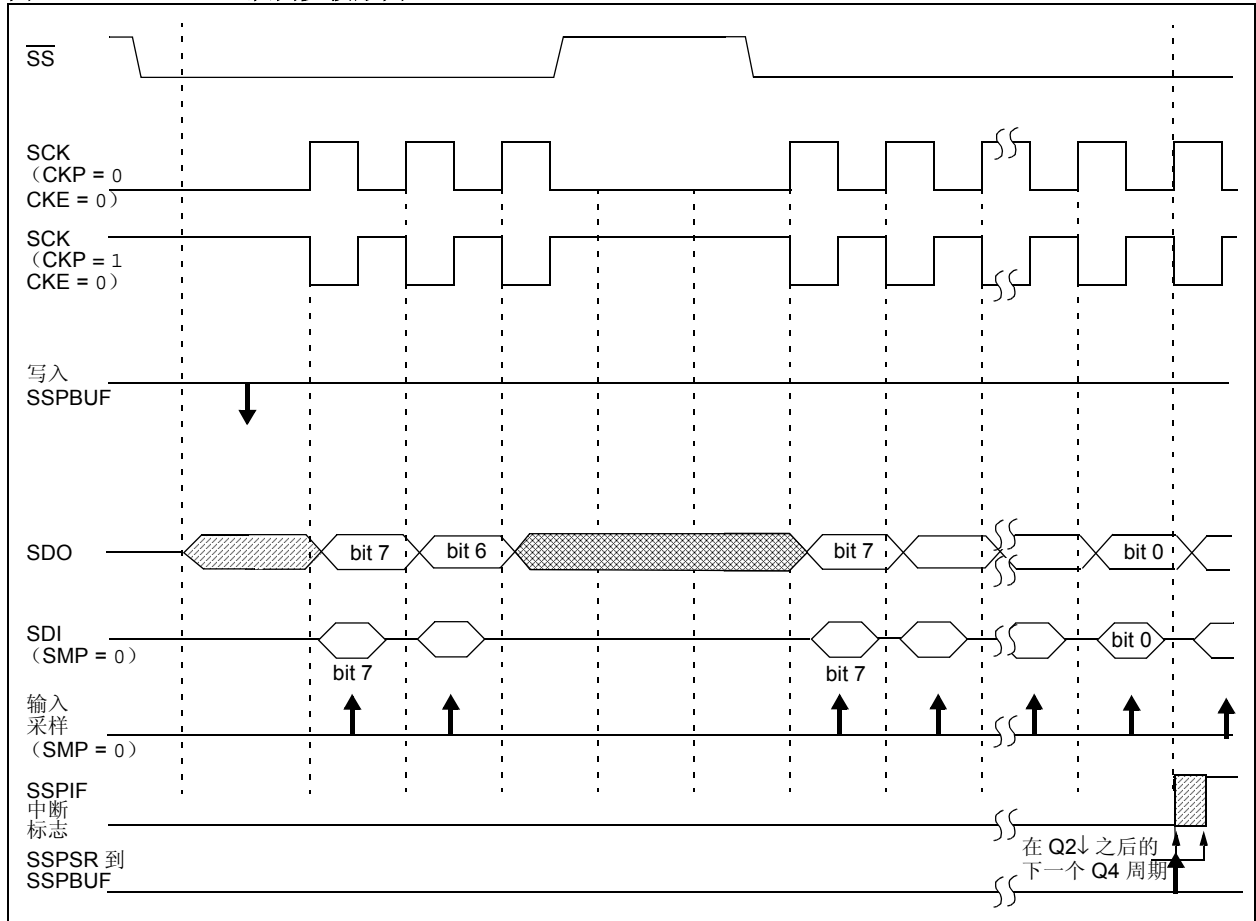
注 1: 当 SPI 处于从模式且使能了 SS 引脚控制 (SSPCON<3:0> = 0100) 时，如果 SS 引脚设置为 VDD，那么 SPI 模块将复位。

2: 如果 SPI 工作在从模式下并且 CKE 置 1，则必须使能 SS 引脚控制。

当 SPI 模块复位时，位计数器被强制为 0。这可以通过强制将 SS 引脚拉为高电平或将 SSPEN 位清零实现。

将 SDO 引脚和 SDI 引脚相连，可以仿真二线制通信。当 SPI 需要作为接收器工作时，SDO 引脚可以被配置为输入端。这样就禁止了从 SDO 发送数据。因为 SDI 不会引起总线冲突，因而总是可以将其保留为输入 (SDI 功能)。

图 14-4: 从同步波形图



PIC16F913/914/916/917/946

图 14-5: SPI 模式的波形图 (从模式且 $CKE = 0$)

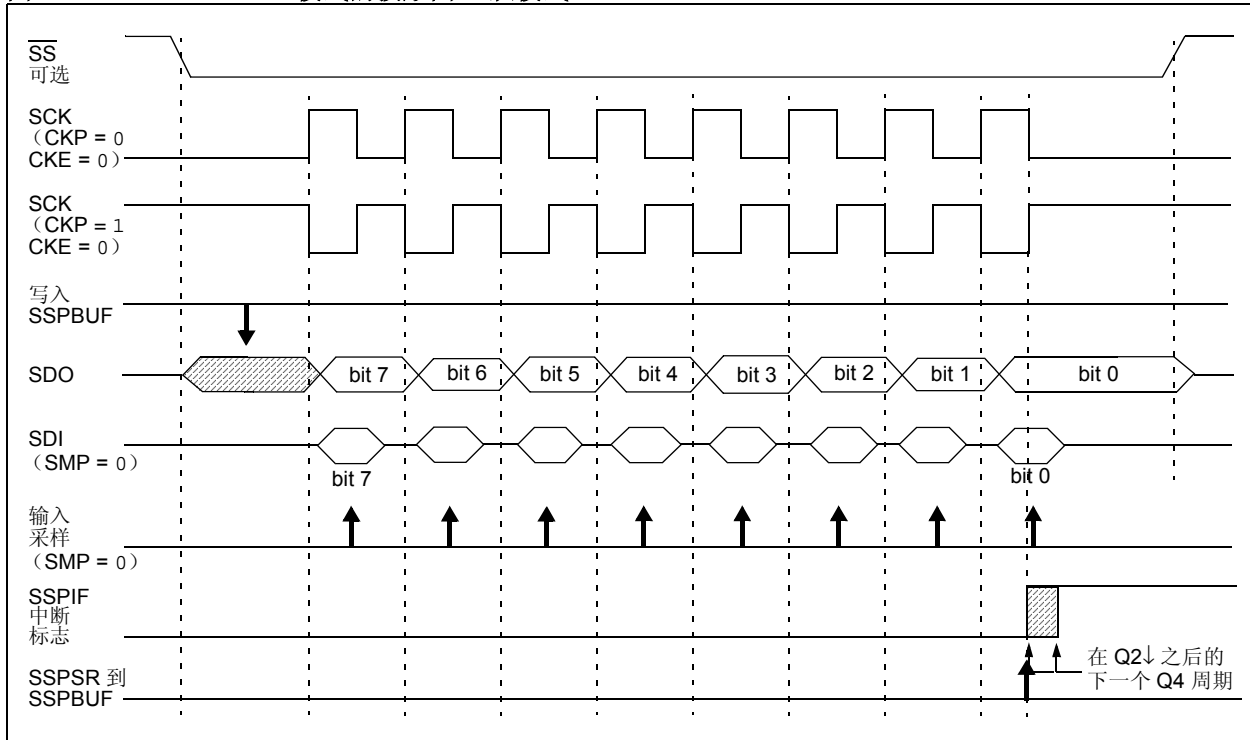
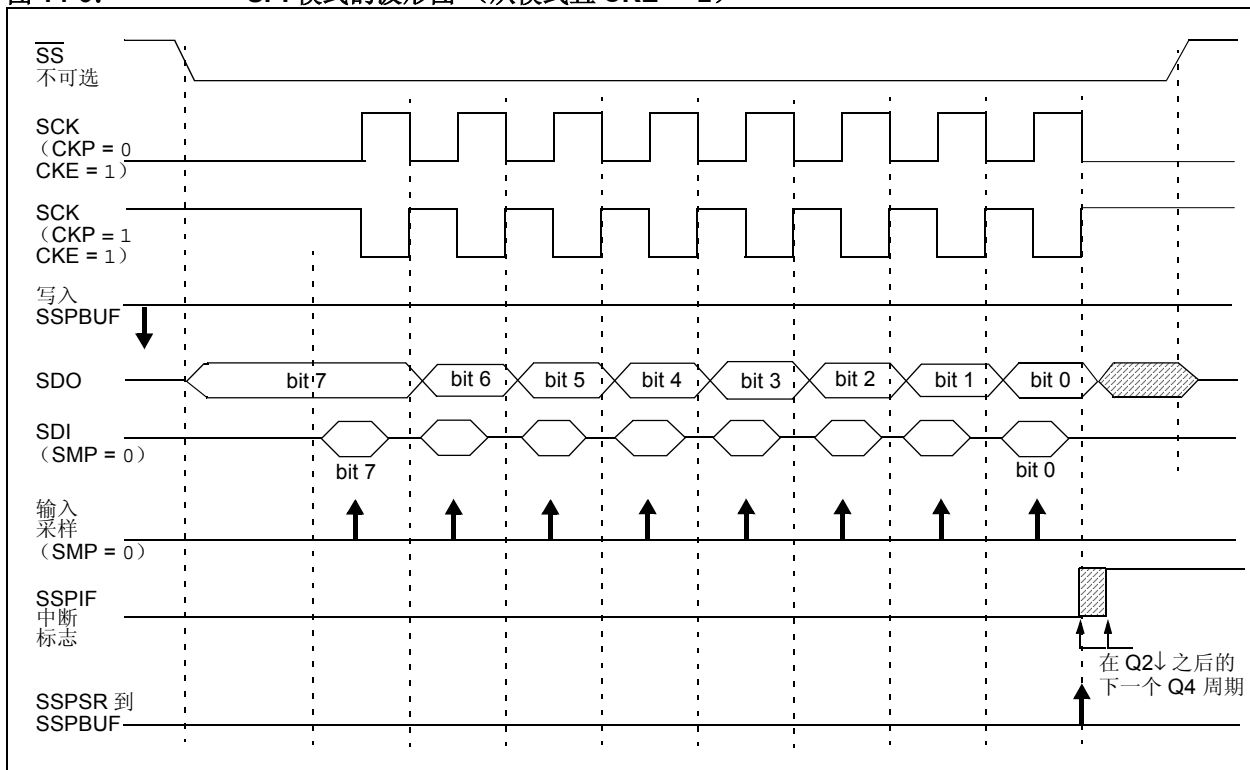


图 14-6: SPI 模式的波形图 (从模式且 $CKE = 1$)



14.8 休眠模式下的工作

在主模式下，进入休眠模式后所有模块的时钟都停振，在器件被唤醒前，发送/接收也将保持原先的状态。在器件恢复正常工作模式后，模块将继续发送/接收数据。

在从模式下，SPI 发送/接收移位寄存器与器件异步工作。这可以使器件在休眠状态时，仍可使数据被移入 SPI 发送/接收移位寄存器。当接收完 8 位数据后，SSP 中断标志位将置 1，如果此时该中断是允许的，还将唤醒器件。

14.9 复位的影响

复位会禁止 SSP 模块并终止当前的数据传输。

14.10 总线模式兼容性

表 14-1 所示是标准 SPI 模式与 CKP 和 CKE 控制位状态的对应关系。

表 14-1: SPI 总线模式

标准 SPI 模式术语	控制位状态	
	CKP	CKE
0, 0	0	1
0, 1	0	0
1, 0	1	1
1, 1	1	0

还有一个 SMP 位，该位控制数据采样的时间。

表 14-2: 与 SPI 操作相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE0	SE7	SE6	SE5	SE4	SE3	SE2	SE1	SE0	0000 0000	0000 0000
LCDSE1	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	0000 0000
PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SSPBUF	同步串行端口接收缓冲器 / 发送寄存器								xxxx xxxx	uuuu uuuu
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
SSPSTAT	SMP	CKE	D/A	P	S	R/W	UA	BF	0000 0000	0000 0000
TRISA	TRISA7	TRISA6	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	1111 1111	1111 1111
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111

图注: x = 未知, u = 不变, - = 未实现单元 (读为 0)。SPI 模式下的 SSP 不使用阴影单元。

PIC16F913/914/916/917/946

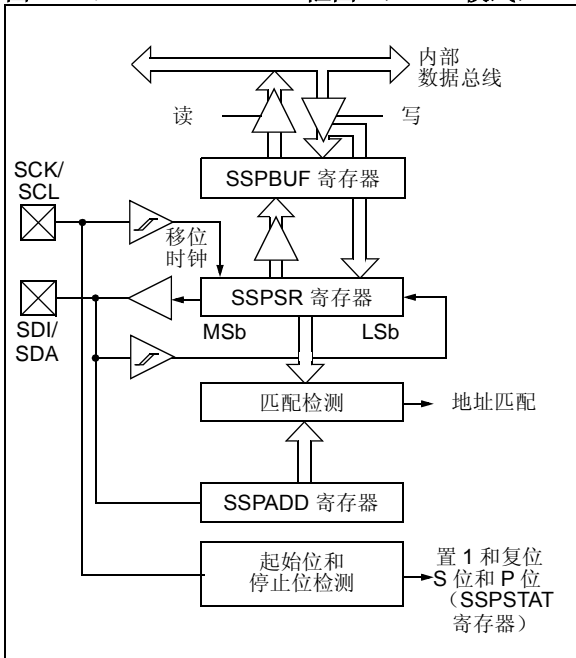
14.11 SSP I²C 工作原理

I²C 模式下的 SSP 模块能实现全部从动功能（除广播呼叫支持外），且硬件支持起始位和停止位中断，以便于固件实现主控功能。SSP 模块实现标准模式规范以及 7 位和 10 位寻址。

有两个引脚用于数据传输：RC6/TX/CK/SCK/SCL/SEG9 引脚作为时钟线（SCL），而 RC7/RX/DT/SDI/SDA/SEG8 引脚作为数据线（SDA）。

通过将 SSP 使能位 SSPEN（SSPCON<5>）置 1 以使用 SSP 模块的功能。

图 14-7: SSP 框图 (I²C™ 模式)



SSP 模块有 5 个寄存器用于 I²C 操作，这 5 个寄存器是：

- SSP 控制寄存器（SSPCON）
- SSP 状态寄存器（SSPSTAT）
- 串行接收 / 发送缓冲器（SSPBUF）
- SSP 移位寄存器（SSPSR）— 不可直接访问
- SSP 地址寄存器（SSPAD）

SSPCON 寄存器用于控制 I²C 的工作。可通过设置四个模式选择位（SSPCON<3:0>）选择以下 I²C 模式之一：

- I²C 从模式（7 位地址）
- I²C 从模式（10 位地址）
- I²C 从模式（7 位地址），允许起始位和停止位中断以支持固件主模式
- I²C 从模式（10 位地址），允许起始位和停止位中断以支持固件主模式
- 允许 I²C 起始位和停止位中断以支持固件主模式，而从模式空闲

任何 I²C 模式的选择，在 SSPEN 置 1 后都会强制 SCL 和 SDA 引脚为漏极开路（假定通过编程将相应的 TRISC 位置 1，使这些引脚成为输入引脚）。必须在 SCL 和 SDA 引脚上外接上拉电阻，才能使 I²C 模块正常工作。

14.12 从模式

在从模式下，SCL 引脚和 SDA 引脚必须被配置为输入（TRISC<7,6> 置 1）。必要时 SSP 模块将用输出数据改写输入状态（从发送器）。

当地址匹配或在地址匹配后发送的数据被接收时，硬件会自动产生一个应答（ACK）脉冲，并把当时 SSPSR 寄存器中接收到的值装入 SSPBUF 寄存器。

某些条件会使 SSP 模块不发出此 ACK 脉冲。这些条件包括（之一或全部）：

- a) 在接收到数据前，SSPSTAT 寄存器中的缓冲器满标志位 BF 置 1。
- b) 在接收到数据前，SSPCON 寄存器中的溢出标志位 SSPOV 置 1。

在这种情况下，SSPSR 寄存器的值不会载入 SSPBUF，但是 PIR1 寄存器中的 SSPIF 位会置 1。表 14-3 显示了当已知 BF 位和 SSPOV 位的状态时，接收到数据发送字节时产生的结果。阴影单元显示了当用户软件没有正确将溢出状态清零时的情况。通过读 SSPBUF 寄存器可以将标志位 BF 清零，而 SSPOV 位则由软件清零。

为确保正常工作，SCL 时钟输入必须满足最小高电平和最小低电平时间要求。要了解 I²C 规范的高低电平时间和对 SSP 模块的具体要求，请参见第 19.0 节“电气规范”。

14.12.1 寻址

一旦 SSP 模块被使能，它就会等待启动条件发生。启动条件发生后，8 位数据被移入 SSPSR 寄存器。在时钟（SCL）线的上升沿采样所有的输入位。在第 8 个时钟（SCL）脉冲的下降沿寄存器 SSPSR<7:1> 的值会和 SSPADD <7:1> 寄存器的值比较。如果地址匹配，并且 BF 和 SSPOV 都被清零，会发生下列事件：

- SSPSR 寄存器的值被装入 SSPBUF 寄存器。
- 缓冲器满标志位 BF 被置 1。
- 产生 ACK 脉冲。
- 在第 9 个 SCL 脉冲的下降沿，PIR1 寄存器的 SSP 中断标志位 SSPIF 被置 1（如果允许中断，则产生中断）。

在 10 位地址模式下，从器件需要收到两个地址字节（图 14-8）。第一个地址字节的高 5 位将指定这是否是一个 10 位地址。R/W 位（SSPSTAT<2>）必须指定写操作，这样从器件才能接收到第二个地址字节。对于 10 位地址，第一个字节等于“1111 0 A9 A8 0”，其中 A9 和 A8 是该地址的两个最高有效位。

10 位地址的工作步骤如下，其中 7-9 步是针对从发送器而言的：

- 接收地址的第一个（高）字节（SSPIF 位、BF 位和 UA 位（SSPSTAT<1>）置 1）。
- 用地址的第二个（低）字节更新 SSPADD 寄存器（UA 位清零并释放 SCL 线）。
- 读 SSPBUF 寄存器（BF 位清零）并将标志位 SSPIF 清零。
- 接收地址的第二个（低）字节（SSPIF 位、BF 位和 UA 位置 1）。
- 用地址的第一个（高）字节更新 SSPADD 寄存器；如果匹配，则释放 SCL 线，这将清零 UA 位。
- 读 SSPBUF 寄存器（BF 位清零）并将标志位 SSPIF 清零。
- 接收重复启动条件。
- 接收地址的第一个（高）字节（SSPIF 位和 BF 位置 1）。
- 读 SSPBUF 寄存器（BF 位清零）并将标志位 SSPIF 清零。

表 14-3: 接收到传输数据后的动作

接收到传输数据时的状态位		SSPSR → SSPBUF	产生 ACK 脉冲	SSPIF 位置 1 (如果允许 SSP 中断, 还将产生 SSP 中断)
BF	SSPOV			
0	0	是	是	是
1	0	否	否	是
1	1	否	否	是
0	1	否	否	是

注： 阴影单元表示用户软件没有正确清除溢出条件时的情况。

PIC16F913/914/916/917/946

14.12.2 接收

当地址字节的 $\overline{R/W}$ 位清零并发生地址匹配时，SSPSTAT 寄存器中的 $\overline{R/W}$ 位清零。接收到的地址被装入 SSPBUF 寄存器。

当发生地址字节溢出时，则不会产生应答 (\overline{ACK}) 脉冲。溢出条件是指 SSPSTAT 寄存器中的 BF 位置 1，或者 SSPCON 寄存器的 SSPOV 位置 1。这是一个由于用户固件导致的错误状态。

每个数据传输字节都会产生 SSP 中断。PIR1 寄存器中的标志位 SSPIF 必须用软件清零。通过 SSPSTAT 寄存器可以确定该字节的状态。

图 14-8: I²C™ 接收波形 (7 位地址)

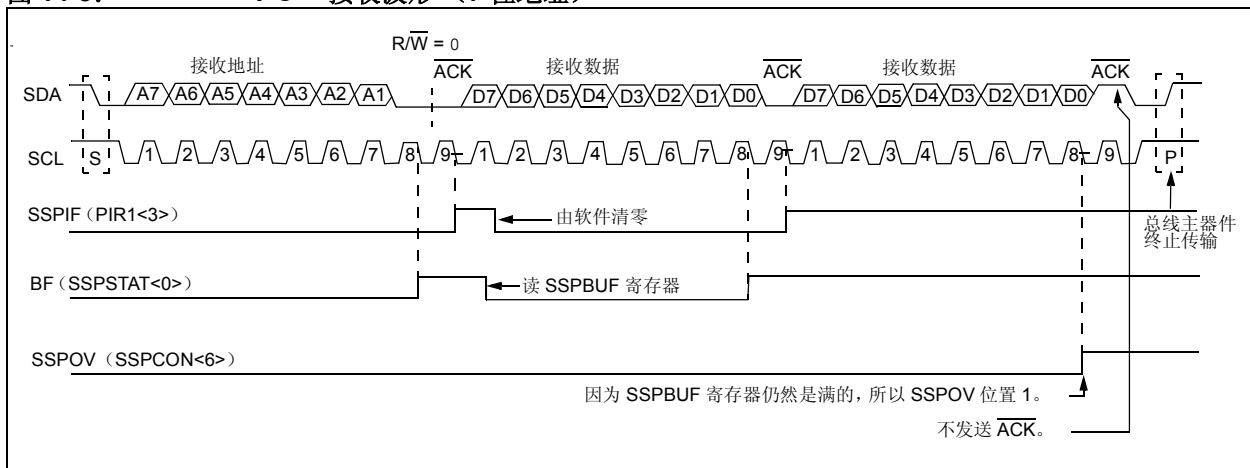
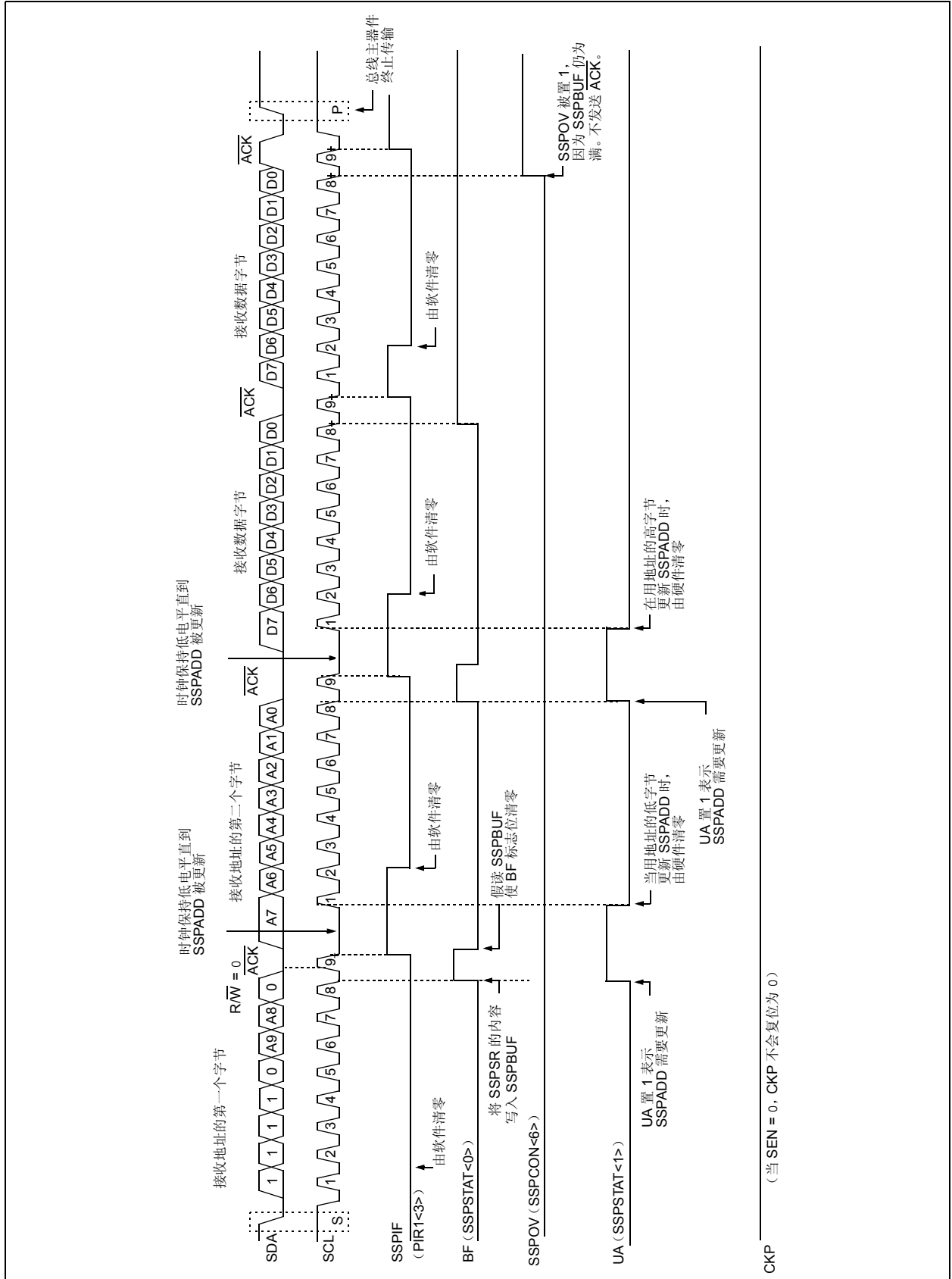


图 14-9: I²C™ 从模式接收时序 (10 位地址)



PIC16F913/914/916/917/946

14.12.3 发送

当输入地址字节的 $\overline{R/\overline{W}}$ 位置 1 并发生地址匹配时，SSPSTAT 寄存器中的 $\overline{R/W}$ 位被置 1。接收到的地址被装入 SSPBUF 寄存器。ACK 脉冲在第 9 位上发送，RC6/TX/CK/SCK/SCL/SEG9 引脚保持低电平。发送数据必须被装入 SSPBUF 寄存器，同时也装入 SSPSR 寄存器。然后，应通过将 SSPCON 寄存器中的 CKP 位置 1 来使能 RC6/TX/CK/SCK/SCL/SEG9 引脚。主器件必须在发出另一个时钟脉冲前监视 SCL 引脚。从器件可以通过延长时钟低电平时间不与主器件同步。8 个数据位在 SCL 输入的下降沿被移出。这可以确保在 SCL 为高电平期间 SDA 信号是有效的（图 14-10）。

每个数据传输字节都会产生 SSP 中断。标志位 SSPIF 必须用软件清零，SSPSTAT 寄存器用于确定字节的状态。标志位 SSPIF 在第 9 个时钟脉冲的下降沿被置 1。

对于从发送器，来自主接收器的 ACK 脉冲将在第 9 个 SCL 输入脉冲的上升沿被锁存。若 SDA 线为高电平（无 ACK 应答信号），则表示数据传输已完成。在这种情况下，如果从器件锁存了 ACK，将复位从逻辑（复位 SSPSTAT 寄存器），同时从器件监视下一个起始位的出现。如果 SDA 线为低电平（ACK），则必须将下一个要发送的数据装入 SSPBUF 寄存器和 SSPSR 寄存器。然后，通过将 CKP 位置 1 使能 RC6/TX/CK/SCK/SCL/SEG9 引脚。

图 14-10: I²C™ 发送波形（7 位地址）

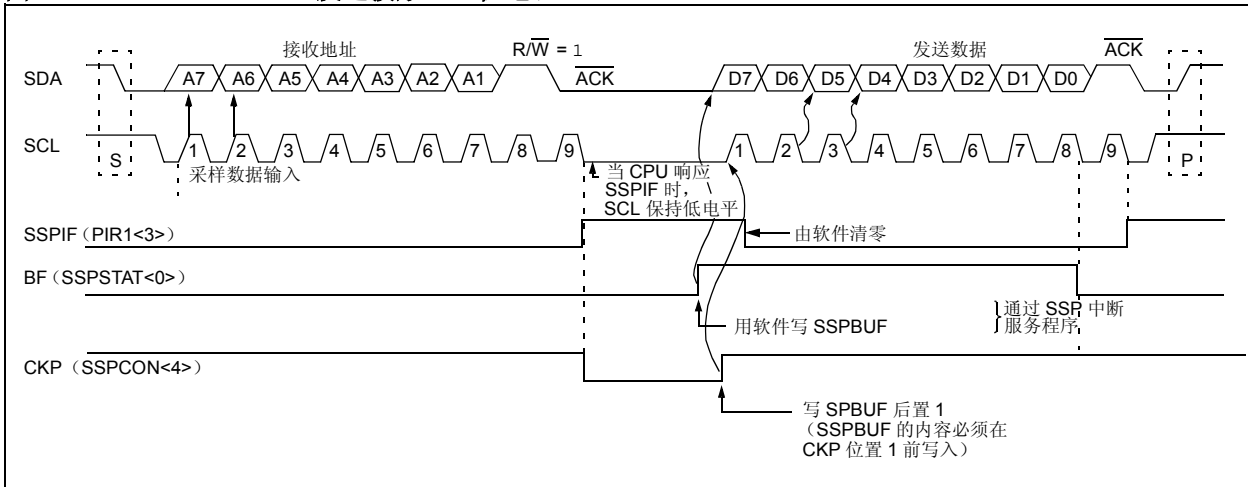
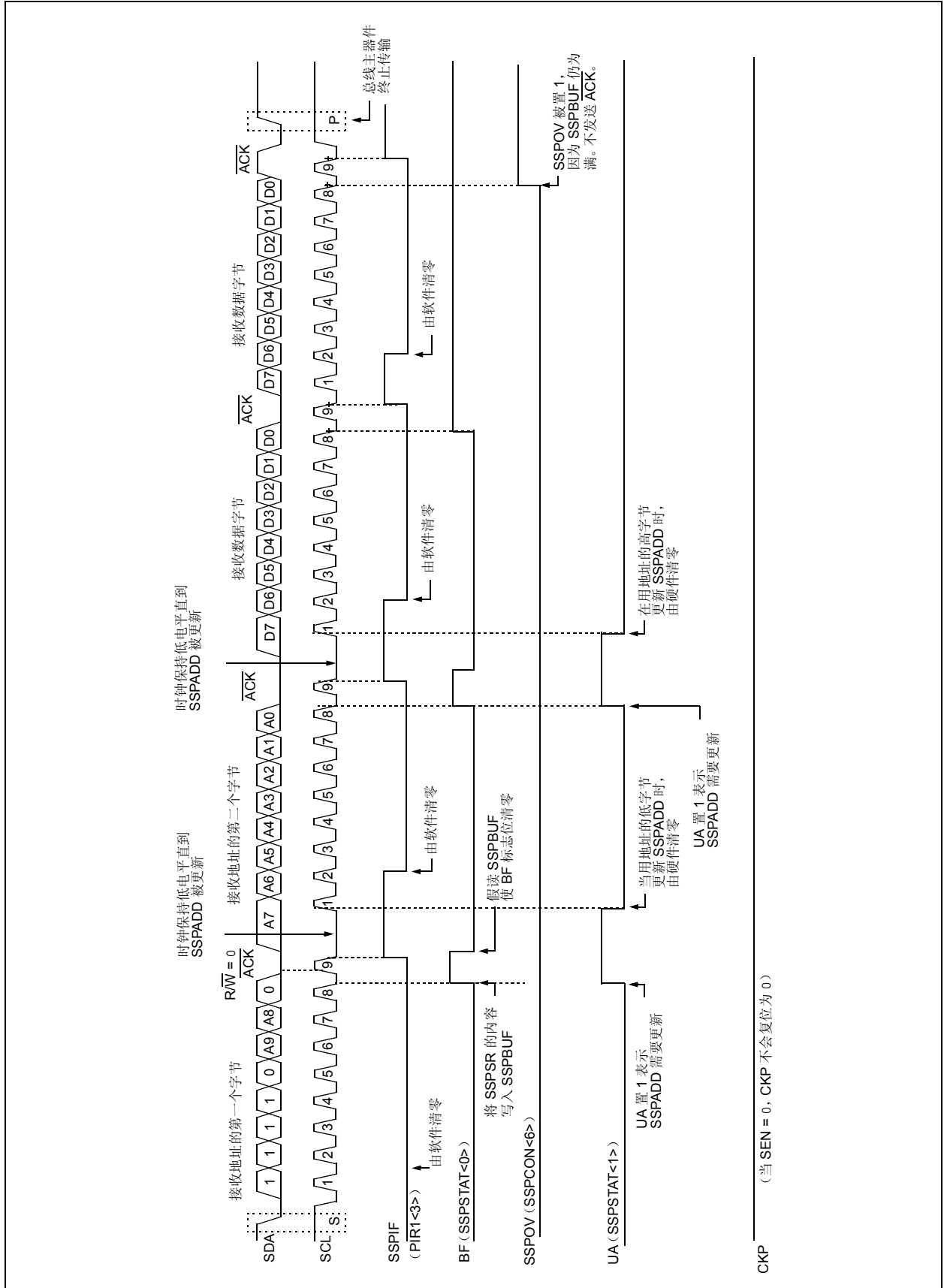


图 14-11: I²C™ 从模式发送时序 (10 位地址)



PIC16F913/914/916/917/946

14.13 主模式

主模式通过固件在检测到启动条件和停止条件时产生中断来工作。停止 (P) 位和起始 (S) 位在复位时或禁止 SSP 模块时被清零。停止 (P) 位和起始 (S) 位会根据启动和停止条件翻转。当 P 位置 1 时, 可以获得 I²C 总线的控制权; 否则, P 位和 S 位都清零, 总线处于空闲状态。

在主模式下, SCL 和 SDA 线通过清零相应的 TRISC<7,6> 位来控制。输出电平始终为低电平, 而与 PORTC<7,6> 的值无关。因此当发送数据时, 必须用数据位 1 将 TRISC<6> 位置 1 (输入), 并且用数据位 0 将 TRISC<7> 位清零 (输出)。对于 SCL 线, 也可使用 TRISC<6> 位采用同样的方法进行控制。SCL 和 SDA 引脚上必须外接上拉电阻, 才能使 I²C 模块正常工作。

下列事件会使 SSP 中断标志位 SSIPIF 置 1 (如果允许 SSP 中断, 则产生中断):

- 启动条件
- 停止条件
- 发送 / 接收到数据传输字节

可用从模式空闲 (SSPM<3:0> = 1011) 或从模式活动完成主模式操作。当同时使能主模式和从模式时, 需要使用软件区分中断源。

14.14 多主器件模式

在多主器件模式下, 在检测到启动条件和停止条件时产生的中断可用于判断总线是否空闲。停止 (P) 位和起始 (S) 位在复位时或禁止 SSP 模块时被清零。停止 (P) 位和起始 (S) 位会根据启动和停止条件翻转。当 P 位 (SSPSTAT<4>) 置 1 时, 可以获得 I²C 总线的控制权; 否则, P 位和 S 位都清零, 总线处于空闲状态。当总线处于忙状态且允许 SSP 中断时, 一旦产生停止条件就会产生中断。

在多主器件操作中, 必须监视 SDA 线以确定信号电平是否为所需的输出电平。此检查仅需在输出为高电平时进行。如果期望输出高电平, 但检测到的是低电平, 器件就需要释放 SDA 和 SCL 线 (TRISC<7,6> 位置 1)。此仲裁在以下两个阶段可能会失败:

- 地址传输
- 数据传输

当使能从逻辑电路时, 从器件将继续接收数据。如果在地址传输阶段仲裁失败, 可能表示与器件的通信正在进行中。如果寻址到器件, 则将会产生一个 ACK 脉冲。如果在数据传输阶段仲裁失败, 则器件需要在以后重新传输数据。

14.14.1 时钟同步与 CKP 位

当 CKP 位被清零时, SCL 输出被强制为 0。然而, 将 CKP 位置 1 不会将 SCL 输出拉为低电平, 除非已经采样到 SCL 输出为低电平。因此, CKP 位不会将 SCL 线拉为低电平, 直到外部 I²C 主器件将 SCL 线拉低为止。SCL 输出将保持低电平, 直到 CKP 位置 1 且 I²C 总线上的所有其他器件将 SCL 电平拉高为止。这可以确保对 CKP 位的写操作不会违反 SCL 的最小高电平时间要求 (见图 14-12)

PIC16F913/914/916/917/946

图 14-12: 时钟同步时序

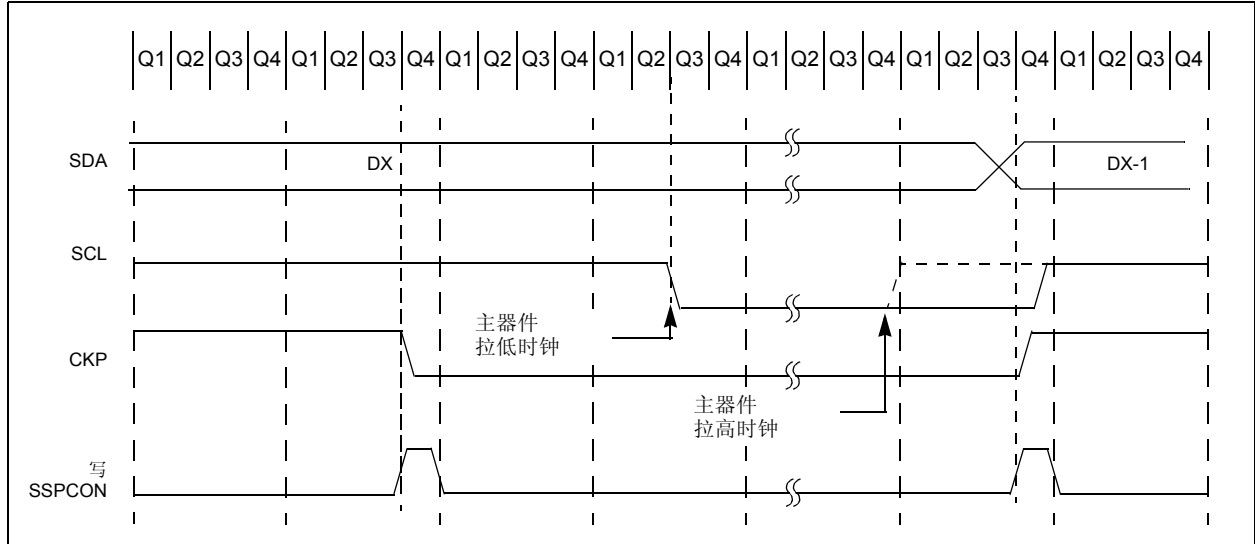


表 14-4: 与 I²C™ 操作相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE1	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	0000 0000
PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IF	TMR1IF	0000 0000	0000 0000
PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SSPBUF	同步串行端口接收缓冲器 / 发送寄存器								xxxx xxxxx	uuuu uuuu
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
SSPSTAT	SMP ⁽¹⁾	CKE ⁽¹⁾	D/A	P	S	R/W	UA	BF	0000 0000	0000 0000
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111

图注: - = 未实现单元 (读为 0), u = 不变, x = 未知。SSP 模块不使用阴影单元。

注 1: 保持这些位清零

PIC16F913/914/916/917/946

注:

15.0 捕捉 / 比较 / PWM (CCP) 模块

捕捉 / 比较 / PWM 模块是允许用户定时和控制不同事件的外设。在捕捉模式下，该外设能对事件的持续时间计时。比较模式允许用户在达到预先设定的定时时间后触发一个外部事件。PWM 模式可产生频率和占空比都可变化的脉宽调制信号。

表 15-1 所示为该模块所需的定时器资源。

可以在应用笔记 AN594 “Using the CCP Modules” (DS00594) 中找到有关 CCP 模块的更多信息。

表 15-1: CCP 模块 — 需要的定时器资源

CCP 模式	定时器资源
捕捉	Timer1
比较	Timer1
PWM	Timer2

表 15-2: 两个 CCP 模块的相互关系

CCPx 模式	CCPy 模式	相互关系
捕捉	捕捉	使用相同的 TMR1 时基
捕捉	比较	使用相同的 TMR1 时基
比较	比较	使用相同的 TMR1 时基
PWM	PWM	所有的 PWM 将具有相同的频率和更新速率 (TMR2 中断)。上升沿对齐。
PWM	捕捉	无
PWM	比较	无

注: 本文档中的 CCPRx 和 CCPx 分别指代 CCPR1 或 CCPR2 和 CCP1 或 CCP2。

PIC16F913/914/916/917/946

寄存器 15-1: **CCPxCON: CCPx 控制寄存器**

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	CCPxX	CCPxY	CCP1M3	CCP1M2	CCP1M1	CCP1M0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 - n = 上电复位时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 **未实现:** 读为 0

bit 5-4 **CCPxX:CCPxY:** PWM 最低有效位
捕捉模式:
 未用
比较模式:
 未用
PWM 模式:
 这些位是 PWM 占空比的低 2 位。高 8 位在 CCPRxL 中。

bit 3-0 **CCPxM<3:0>:** CCP 模式选择位
 0000 = 关闭捕捉 / 比较 / PWM (复位 CCP 模块)
 0001 = 未用 (保留)
 0010 = 未用 (保留)
 0011 = 未用 (保留)
 0100 = 捕捉模式, 在每个下降沿捕捉一次
 0101 = 捕捉模式, 在每个上升沿捕捉一次
 0110 = 捕捉模式, 每 4 个上升沿捕捉一次
 0111 = 捕捉模式, 每 16 个上升沿捕捉一次
 1000 = 比较模式, 匹配时将输出置为高电平 (CCPxIF 位置 1)
 1001 = 比较模式, 匹配时将输出置为低电平 (CCPxIF 位置 1)
 1010 = 比较模式, 匹配时产生软件中断 (CCPxIF 位置 1, CCPx 引脚不受影响)
 1011 = 比较模式, 触发特殊事件 (CCPxIF 位置 1, TR1 复位, 而且如果使能了 ADC 模块则启动 A/D 转换。CCPx 引脚不受影响)
 11xx = PWM 模式。

15.1 捕捉模式

在捕捉模式下，当在引脚 CCPx 上发生事件时，CCPRxH:CCPRxL 寄存器对将捕捉 TMR1 寄存器的 16 位值。触发捕捉的事件可被定义为以下四者之一，并由 CCPxCON 寄存器中的 CCPxM<3:0> 位配置：

- 每出现一个下降沿
- 每出现一个上升沿
- 每出现 4 个上升沿
- 每出现 16 个上升沿

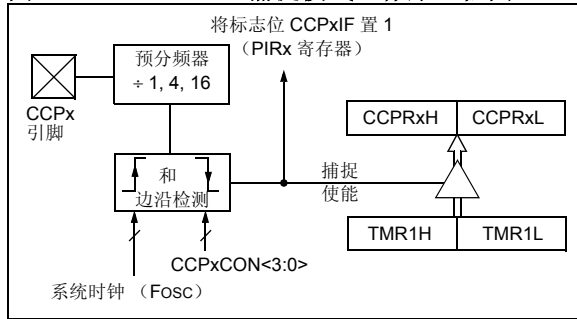
当捕捉发生时，PIRx 寄存器的中断请求标志位 CCPxIF 置 1，但必须用软件将其清零。如果在 CCPRxH 和 CCPRxL 寄存器对中的值被读取之前发生了另一次捕捉，那么之前捕捉的值将会被新值覆盖（见图 15-1）。

15.1.1 CCPx 引脚配置

在捕捉模式下，应该通过将相应的 TRIS 控制位置 1 把 CCPx 引脚配置为输入引脚。

注： 如果将 CCPx 引脚配置为输出引脚，对该端口的写操作可能引发一次捕捉事件。

图 15-1: 捕捉模式工作原理框图



15.1.2 TIMER1 模式选择

欲使 CCP 模块使用捕捉功能，Timer1 必须工作在定时器或同步计数器模式下。在异步计数器模式下，可能无法进行捕捉操作。

15.1.3 软件中断

当捕捉模式改变时，可能会产生误捕捉中断。用户应该保持 PIEx 寄存器中的 CCPxIE 中断允许位为零以避免产生误中断，而且应该在工作模式发生任何改变之后清零 PIRx 寄存器中的 CCPxIF 中断标志位。

15.1.4 CCP 预分频器

有四种预分频器设置，由 CCPxCON 寄存器中的 CCPxM<3:0> 位指定。每当 CCP 模块被关闭或者没有处于捕捉模式时，预分频器计数器就会被清零。任何复位都会清零预分频器计数器。

从一个捕捉预分频比切换到另一个捕捉预分频比不会将预分频计数器清零但可能会产生误中断。要避免出现这种不期望的操作，应在改变预分频比前通过清零 CCPxCON 寄存器关闭模块（见例 15-1）。

例 15-1: 切换捕捉预分频比

```

BANKSEL CCP1CON    ;Set Bank bits to point
                    ;to CCP1CON
CLRWF  CCP1CON     ;Turn CCP module off
MOVLW  NEW_CAPT_PS ;Load the W reg with
                    ; the new prescaler
MOVWF  CCP1CON     ; move value and CCP ON
                    ; value
    
```

PIC16F913/914/916/917/946

15.2 比较模式

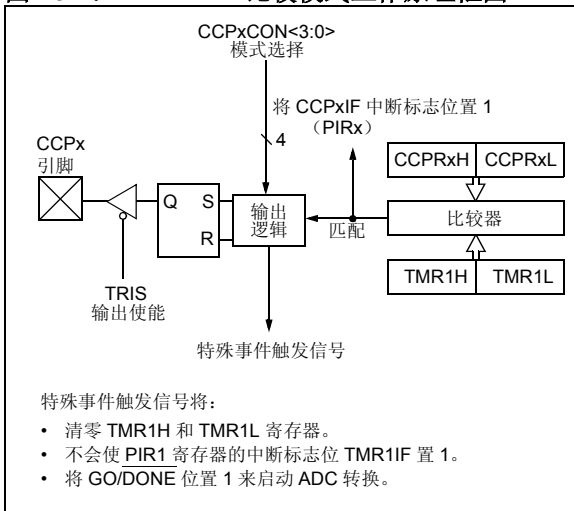
在比较模式下，始终用 16 位 CCPRx 寄存器值与 TMR1 寄存器对的值进行比较。当发生匹配时，CCPx 模块可能会出现以下几种情况：

- CCPx 的输出电平翻转。
- CCPx 输出高电平。
- CCPx 输出低电平。
- 产生特殊事件触发信号。
- 产生软件中断。

引脚的动作由 CCPxCON 寄存器中的 CCPxM<3:0> 控制位的值决定。

所有比较模式都可以产生中断。

图 15-2: 比较模式工作原理框图



15.2.1 CCPx 引脚配置

用户必须通过清零相关的 TRIS 位将 CCPx 引脚配置为输出引脚。

注： 清零 CCPxCON 寄存器将 CCPx 比较输出锁存器强制为默认的低电平状态。这不是 PORT I/O 数据锁存器。

15.2.2 TIMER1 模式选择

在比较模式下，Timer1 必须运行在定时器模式或同步计数器模式下。在异步计数器模式下，可能无法进行比较操作。

15.2.3 软件中断模式

当选择了产生软件中断模式时 (CCPxM<3:0> = 1010)，CCPx 模块不会控制 CCPx 引脚 (见 CCPxCON 寄存器)。

15.2.4 特殊事件触发信号

当选择了特殊事件触发模式时 (CCPxM<3:0> = 1011)，CCPx 模块将执行如下操作：

- 复位 Timer1
- 如果使能了 ADC 还将启动 ADC 转换

在该模式下，CCPx 模块不控制 CCPx 引脚 (见 CCPxCON 寄存器)。

当 TMR1H 和 TMR1L 寄存器对与 CCPRxH 和 CCPRxL 寄存器对匹配时，CCP 会立即产生特殊事件触发信号输出。TMR1H 和 TMR1L 寄存器对将在 Timer1 时钟的下一个上升沿复位。这使 CCPRxH 和 CCPRxL 寄存器对实际上成为 Timer1 的 16 位可编程周期寄存器。

- 注**
- 1: 来自 CCP 模块的特殊事件触发信号不会将 PIR1 寄存器的 TMRxIF 中断标志位置 1。
 - 2: 在产生特殊事件触发信号的边沿和产生 Timer1 复位的时钟边沿之间改变 CCPRxH 和 CCPRxL 寄存器对的内容可清除匹配条件，从而阻止复位发生。

15.3 PWM 模式

PWM 模式在 CCPx 引脚上产生脉宽调制信号。由下列寄存器确定占空比、周期和分辨率：

- PR2
- T2CON
- CCPRxL
- CCPxCON

在脉宽调制 (Pulse-Width Modulation, PWM) 模式下, CCP 模块会在 CCPx 引脚上产生高达 10 位分辨率的 PWM 输出。由于 CCPx 引脚与端口数据锁存器复用, 必须清零相应的 TRIS 位才能使用 CCPx 引脚的输出驱动器。

注: 清零 CCPxCON 寄存器将会放弃 CCPx 对 CCPx 引脚的控制权。

图 15-3 给出了 PWM 操作的简化框图。

图 15-4 给出了 PWM 信号的典型波形。

欲知设置 CCP 模块进行 PWM 操作的详细步骤, 请参见第 15.3.7 节“设置 PWM 工作模式”。

一个 PWM 输出 (图 15-2) 包含一个时基 (周期) 和一段输出保持为高电平的时间 (占空比)。

图 15-4: CCP PWM 输出

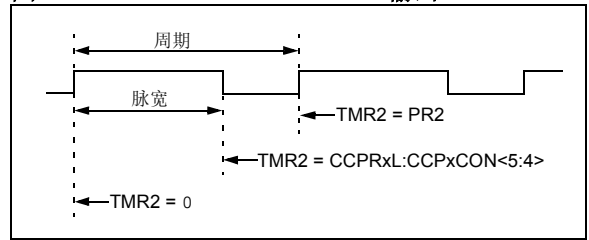
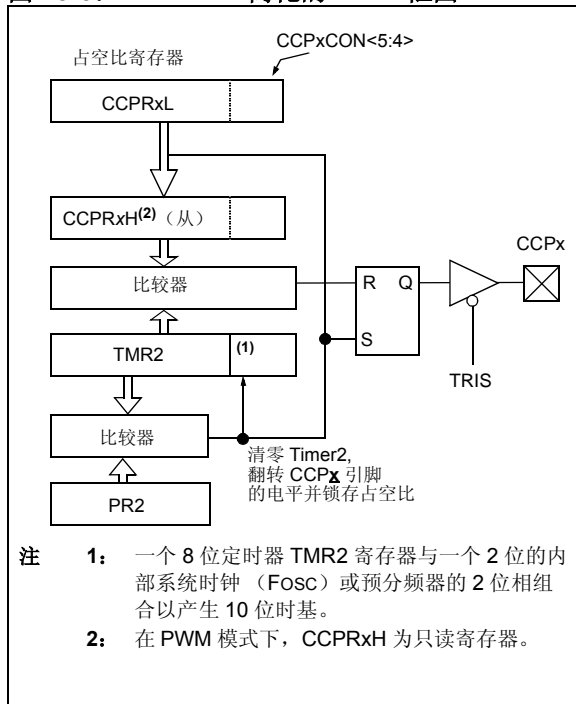


图 15-3: 简化的 PWM 框图



PIC16F913/914/916/917/946

15.3.1 PWM 周期

PWM 周期由 Timer2 的 PR2 寄存器来指定。可以使用公式 15-1 计算 PWM 周期。

公式 15-1: PWM 周期

$$PWM周期 = [(PR2) + 1] \cdot 4 \cdot T_{osc} \cdot (TMR2 \text{ 预分频值})$$

注: $T_{osc} = 1/F_{osc}$

当 TMR2 等于 PR2 时，在下一个递增计数周期中将发生以下三个事件：

- TMR2 被清零
- CCPx 引脚被置 1（例外情况：如果 PWM 占空比 = 0%，CCPx 引脚将不被置 1）。
- PWM 占空比从 CCPRxL 锁存到 CCPRxH。

注: Timer2 后分频器（见第 7.1 节“Timer2 工作原理”）不被用于确定 PWM 频率。

15.3.2 PWM 占空比

可通过将一个 10 位值写入以下多个寄存器来指定 PWM 占空比：CCPRxL 寄存器和 CCPxCON 寄存器中的 CCPx<1:0> 位。CCPRxL 保存占空比的高 8 位，而 CCPxCON 寄存器中的 CCPx<1:0> 位保存占空比的低 2 位。可以在任何时候写入 CCPRxL 和 CCPxCON 寄存器的 CCPx<1:0> 位，但直到周期结束（即，PR2 和 TMR2 寄存器之间发生匹配）后，占空比的值才被锁存到 CCPRxH 中。在 PWM 模式下，CCPRxH 是只读寄存器。

公式 15-2 用于计算 PWM 脉宽。

公式 15-3 用于计算 PWM 占空比。

公式 15-2: 脉宽

$$脉宽 = (CCPRxL:CCPxCON<5:4>) \cdot T_{osc} \cdot (TMR2 \text{ 预分频值})$$

公式 15-3: 占空比

$$占空比 = \frac{(CCPRxL:CCPxCON<5:4>)}{4(PR2 + 1)}$$

CCPRxH 寄存器和一个 2 位的内部锁存器用于为 PWM 占空比提供双重缓冲。这种双重缓冲机制极其重要，可以避免在 PWM 工作过程中产生毛刺。

一个 8 位定时器 TMR2 寄存器与一个 2 位的内部系统时钟（Fosc）或预分频器的 2 位相组合以产生 10 位时基。如果将 Timer2 预分频比设置为 1:1，则使用系统时钟。

当 10 位时基的值与 CCPRxH 和 2 位锁存器的值匹配时，会使 CCPx 引脚输出低电平（见图 15-3）。

PIC16F913/914/916/917/946

15.3.3 PWM 分辨率

分辨率决定在给定周期内的可用占空比数。例如，10 位分辨率将产生 1024 个离散的占空比，而 8 位分辨率将产生 256 个离散的占空比。

当 PR2 为 255 时，PWM 的最大分辨率为 10 位。如公式 15-4 所示，分辨率是 PR2 寄存器值的函数。

公式 15-4: PWM 分辨率

$$\text{分辨率} = \frac{\log[4(PR2 + 1)]}{\log(2)} \text{ 位}$$

注：如果脉宽值大于周期值，则指定的 PWM 引脚电平将保持不变。

表 15-3: PWM 频率与分辨率示例 (Fosc = 20 MHz)

PWM 频率	1.22 kHz	4.88 kHz	19.53 kHz	78.12 kHz	156.3 kHz	208.3 kHz
定时器预分频值 (1、4 或 16)	16	4	1	1	1	1
PR2 值	0xFF	0xFF	0xFF	0x3F	0x1F	0x17
最大分辨率 (位)	10	10	10	8	7	6.6

表 15-4: PWM 频率与分辨率示例 (Fosc = 8 MHz)

PWM 频率	1.22 kHz	4.90 kHz	19.61 kHz	76.92 kHz	153.85 kHz	200.0 kHz
定时器预分频值 (1、4 或 16)	16	4	1	1	1	1
PR2 值	0x65	0x65	0x65	0x19	0x0C	0x09
最大分辨率 (位)	8	8	8	6	5	5

PIC16F913/914/916/917/946

15.3.4 休眠模式下的操作

在休眠模式下，TMR2 寄存器将不会递增，并且模块的状态将保持不变。如果 CCPx 引脚有输出，它将继续保持该输出值不变。当器件被唤醒时，TMR2 将从原先的状态继续工作。

15.3.5 系统时钟频率的改变

PWM 频率是由系统时钟频率产生的。系统时钟频率发生任何变化都会使 PWM 频率发生变化。更多详细信息，请参见第 4.0 节“振荡器模块（带故障保护时钟监视器）”。

15.3.6 复位的影响

任何复位都会将所有端口强制为输入模式，并强制 CCP 寄存器进入复位状态。

15.3.7 设置 PWM 工作模式

当配置 CCP 模块使之工作于 PWM 模式时应遵循以下步骤：

1. 通过将相应的 TRIS 位置 1，禁止 PWM 引脚（CCPx）的输出驱动器。
2. 通过装载 PR2 寄存器来设置 PWM 周期。
3. 通过用适当的值装载 CCPxCON 寄存器来配置 CCP 模块使之工作于 PWM 模式。
4. 通过装载 CCPRxL 寄存器和 CCPxCON 寄存器中的 CCPx 位来设置 PWM 占空比。
5. 配置并启动 Timer2:
 - 清零 PIR1 寄存器中的 TMR2IF 中断标志位。
 - 通过装载 T2CON 寄存器中的 T2CKPS 位来设置 Timer2 预分频值。
 - 通过将 T2CON 寄存器中的 TMR2ON 位置 1 来使能 Timer2。
6. 在新的 PWM 周期开始后，使能 PWM 输出:
 - 等待 Timer2 溢出（将 PIR1 寄存器中的 TMR2IF 位置 1）。
 - 通过清零相应的 TRIS 位使能 CCPx 引脚输出驱动器。

表 15-5: 与捕捉、比较和 PWM 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
CCPxCON	—	—	CCPxX	CCPxY	CCPxM3	CCPxM2	CCPxM1	CCPxM0	--00 0000	--00 0000
CCPRxL	捕捉 / 比较 / PWM 寄存器 X 低字节								xxxx xxxx	uuuu uuuu
CCPRxH	捕捉 / 比较 / PWM 寄存器 X 高字节								xxxx xxxx	uuuu uuuu
CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	---- --10
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBFIF	0000 000x	0000 000x
LCDCON	LCDEN	SLPEN	WERR	VLCDEN	CS1	CS0	LMUX1	LMUX0	0001 0011	0001 0011
LCDSE1	SE15	SE14	SE13	SE12	SE11	SE10	SE9	SE8	0000 0000	0000 0000
PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIE2	OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE	0000 -0-0	0000 -0-0
PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
PIR2	OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF	0000 -0-0	0000 -0-0
RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
SSPCON	WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0	0000 0000	0000 0000
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYN \bar{C}	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
TMR1L	16 位 TMR1 寄存器低字节的保持寄存器								xxxx xxxx	uuuu uuuu
TMR1H	16 位 TMR1 寄存器高字节的保持寄存器								xxxx xxxx	uuuu uuuu
TMR2	Timer2 模块寄存器								0000 0000	0000 0000
TRISC	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	1111 1111	1111 1111
TRISD ⁽¹⁾	TRISD7	TRISD6	TRISD5	TRISD4	TRISD3	TRISD2	TRISD1	TRISD0	1111 1111	1111 1111

图注： - = 未实现单元（读为 0），u = 不变，x = 未知。捕捉 / 比较 / PWM 不使用阴影单元。

注 1： 仅 PIC16F914/917 和 PIC16F946。

16.0 CPU 的特性

PIC16F91X/946 系列器件包含的许多特性旨在最大限度地提高系统的可靠性，通过减少外部元件将成本降至最低，并且还提供了低功耗和代码保护功能。

这些功能包括：

- 复位
 - 上电复位 (POR)
 - 上电延时定时器 (PWRT)
 - 振荡器起振定时器 (OST)
 - 欠压复位 (BOR)
- 中断
- 看门狗定时器 (WDT)
- 振荡器选择
- 休眠
- 代码保护
- ID 地址单元
- 在线串行编程

PIC16F91X/946 系列器件有两个用于提供必要的上电延时的定时器。一个是振荡器起振定时器 (OST)，旨在确保芯片在晶振达到稳定前始终处于复位状态。另一个是上电延时定时器 (PWRT)，仅在上电时提供 64 ms (标称值) 的固定延时，用来确保器件在供电电压稳定之前处于复位状态。如果出现欠压条件，同样有可使器件复位的电路，该电路使用上电延时定时器提供至少 64 ms 的复位延时。具有这三种片上功能，大多数应用将不需要外部复位电路。

休眠模式是为提供一种电流消耗很低的掉电工作模式而设计的。用户可通过以下方法将器件从休眠模式唤醒：

- 外部复位
- 看门狗定时器唤醒
- 中断

还有几种振荡器可供选择，以使器件适应各种应用。选择 INTOSC 可节约系统的成本，而选择 LP 晶振可以节能。可以使用一组配置位来选择各种时钟选项 (见寄存器 16-1)。

PIC16F913/914/916/917/946

16.1 配置位

可以通过对配置位编程（读为 0）或不编程（读为 1）来选择不同的器件配置，如寄存器 16-1 所示。这些配置位被映射到程序存储器中地址为 2007h 的单元中。

注： 地址 2007h 超出了用户程序存储空间，而是属于特殊配置存储空间（2000h-3FFFh），仅能在编程期间对它进行访问。更多详细信息，请参见“PIC16F91X/946 Memory Programming Specification”（DS41244）。

寄存器 16-1: CONFIG1: 配置字寄存器 1

			$\overline{\text{DEBUG}}$	FCMEN	IESO	BOREN1	BOREN0	
bit 15								bit 8
$\overline{\text{CPD}}$	$\overline{\text{CP}}$	MCLRE	$\overline{\text{PWRT}}E$	WDTE	FOSC2	FOSC1	FOSC0	
bit 7							bit 0	

- bit 15-13 **未实现：** 读为 1
- bit 12 **DEBUG：** 在线调试器模式位
1 = 禁止在线调试器，RB6/ICSPCLK 和 RB7/ICSPDAT 为通用 I/O 引脚
0 = 使能在线调试器，RB6/ICSPCLK 和 RB7/ICSPDAT 专用于调试器
- bit 11 **FCMEN：** 故障保护时钟监视器使能位
1 = 使能故障保护时钟监视器
0 = 禁止故障保护时钟监视器
- bit 10 **IESO：** 内外时钟切换位
1 = 使能内外时钟切换模式
0 = 禁止内外时钟切换模式
- bit 9-8 **BOREN<1:0>：** 欠压复位选择位⁽¹⁾
11 = 使能欠压复位
10 = 使能正常工作期间的欠压复位而禁止休眠状态下的欠压复位
01 = 由 PCON 寄存器的 SBOREN 位控制欠压复位
00 = 禁止欠压复位
- bit 7 **CPD：** 数据代码保护位⁽²⁾
1 = 禁止数据存储器代码保护
0 = 使能数据存储器代码保护
- bit 6 **CP：** 代码保护位⁽³⁾
1 = 禁止程序存储器代码保护
0 = 使能程序存储器代码保护
- bit 5 **MCLRE：** RE3/MCLR 引脚功能选择位⁽⁴⁾
1 = RE3/MCLR 引脚功能为 MCLR
0 = RE3/MCLR 引脚功能为数字输入， $\overline{\text{MCLR}}$ 在内部被连接到 VDD
- bit 4 **PWRT \overline{E} ：** 上电延时定时器使能位
1 = 禁止 PWRT
0 = 使能 PWRT
- bit 3 **WDTE：** 看门狗定时器使能位
1 = 使能 WDT
0 = 禁止 WDT，但可通过 WDTCON 寄存器的 SWDTEN 位使能
- bit 2-0 **FOSC<2:0>：** 振荡器选择位
111 = RC 振荡器：RA6/OSC2/CLKOUT/T1OSO 引脚功能为 CLKOUT，RA7/OSC1/CLKIN/T1OSI 引脚连接 RC
110 = RCIO 振荡器：RA6/OSC2/CLKOUT/T1OSO 为 I/O 引脚，RA7/OSC1/CLKIN/T1OSI 引脚连接 RC
101 = INTOSC 振荡器：RA6/OSC2/CLKOUT/T1OSO 引脚功能为 CLKOUT，RA7/OSC1/CLKIN/T1OSI 为 I/O 引脚
100 = INTOSCIO 振荡器：RA6/OSC2/CLKOUT/T1OSO 为 I/O 引脚，RA7/OSC1/CLKIN/T1OSI 也为 I/O 引脚
011 = EC：RA6/OSC2/CLKOUT/T1OSO 为 I/O 引脚，RA7/OSC1/CLKIN/T1OSI 引脚功能为 CLKIN
010 = HS 振荡器：高速晶振 / 谐振器连接到 RA6/OSC2/CLKOUT/T1OSO 和 RA7/OSC1/CLKIN/T1OSI 引脚
001 = XT 振荡器：晶振 / 谐振器连接到 RA6/OSC2/CLKOUT/T1OSO 和 RA7/OSC1/CLKIN/T1OSI 引脚
000 = LP 振荡器：低功耗晶振连接到 RA6/OSC2/CLKOUT/T1OSO 和 RA7/OSC1/CLKIN/T1OSI 引脚

- 注**
- 1: 使能欠压复位并不能自动使能上电延时定时器。
 - 2: 当禁止代码保护时，将擦除整个数据 EEPROM 的内容。
 - 3: 当禁止代码保护时，将擦除整个程序存储器的内容。
 - 4: 当 MCLR 在 INTOSC 或者 RC 模式下被拉为低电平时，将禁止内部时钟振荡器。

16.2 复位

PIC16F91X/946器件有以下几种不同类型的复位方式

- 上电复位 (POR)
- 正常工作期间的 WDT 复位
- 休眠期间的 WDT 复位
- 正常工作期间的 MCLR 复位
- 休眠期间的 MCLR 复位
- 欠压复位 (BOR)

有些寄存器不受任何复位的影响；在上电复位时它们的状态未知，而在其他复位时状态不变。大多数寄存器在以下复位时会复位到各自的“复位”状态：

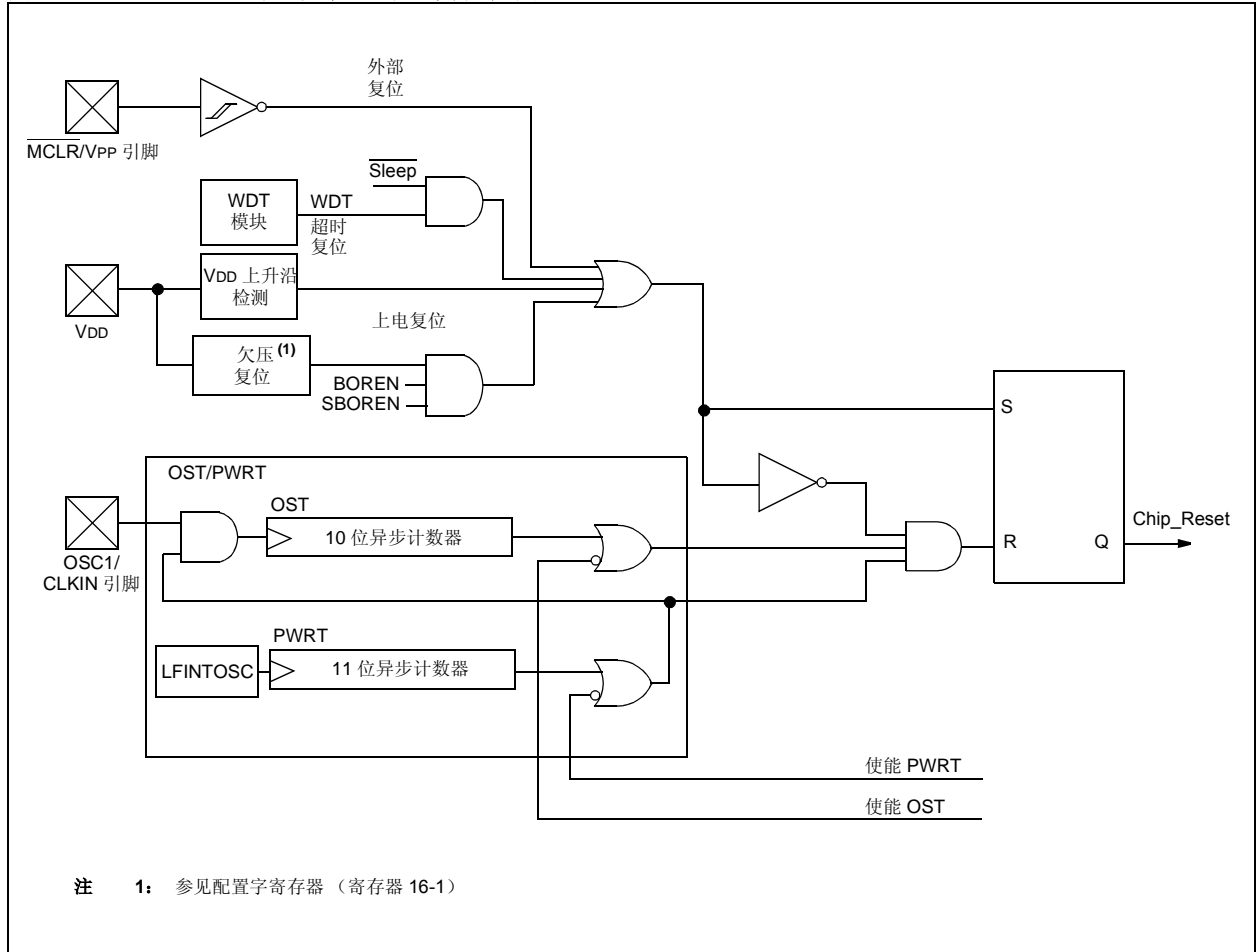
- 上电复位
- MCLR 复位
- 休眠期间的 MCLR 复位
- WDT 复位
- 欠压复位 (BOR)

它们不受 WDT 唤醒的影响，因为这被视为恢复正常工作。TO 和 PD 位在不同的复位情形下会分别被置 1 或清零，如表 16-2 所示。这些状态位在软件中用于判断复位的性质。表 16-5 对所有寄存器的复位状态做了完整的说明。

图 16-1 给出了片上复位电路的简化框图。

MCLR 复位电路中有一个噪声滤波器，它可以检测并滤除小脉冲干扰信号。参见第 19.0 节“电气规范”了解脉宽规范。

图 16-1: 片上复位电路的简化框图



PIC16F913/914/916/917/946

16.2.1 上电复位 (POR)

片上上电复位电路使器件保持复位状态，直到 VDD 达到足以使器件正常工作的电平。要利用上电复位电路，可以简单地将 MCLR 引脚通过一个电阻连接到 VDD。这样可以省去产生上电复位通常所需的外部 RC 元件。需要一个最大上升时间才能达到 VDD。详情请参见第 19.0 节“电气规范”。如果使能了欠压复位，那么该最大上升时间规范将不再适用。欠压复位电路将保持器件为复位状态，直到 VDD 达到 VBOR（见第 16.2.4 节“欠压复位 (BOR)”）。

注： 当 VDD 降低时，上电复位电路不会产生内部复位。要重新使能上电复位，VDD 必须至少保持 100 μ s 的 Vss 电压。

当器件开始正常工作（退出复位状态）时，器件的工作参数（即电压、频率和温度等）必须得到满足，以确保其正常工作。如果不满足这些条件，那么器件必须保持在复位状态，直到满足工作条件为止。

更多信息，请参见应用笔记 AN607 “Power-up Trouble Shooting” (DS00607)。

16.2.2 MCLR

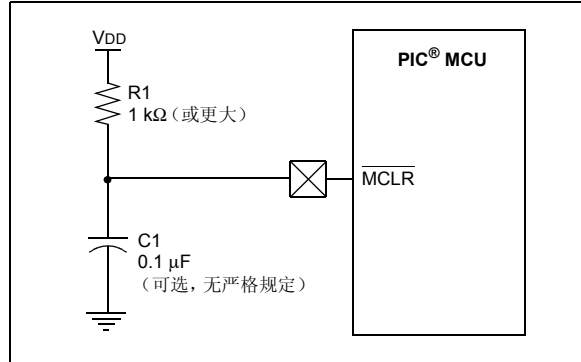
PIC16F91X/946 器件在 MCLR 复位电路中有一个噪声滤波器。该滤波器检测并滤除小的干扰脉冲。

应该注意 WDT 复位不会将 MCLR 引脚驱动为低电平。

该引脚上电压超过规范值将导致 MCLR 复位，并且在 ESD 事件中产生的电流也将超过器件的规范值。因此，Microchip 建议不要把 MCLR 引脚直接连接到 VDD。建议使用图 16-2 给出的 RC 网络。

通过清零配置字寄存器中的 MCLRE 位可以使能内部 MCLR 选项。当 MCLRE = 0 时，内部生成片上复位信号。当 MCLRE = 1 时，RE3/MCLR 引脚作为外部复位输入引脚。在该模式中，RE3/MCLR 引脚通过一个弱上拉电阻连接到 VDD。选择内部 MCLR 选项不会对在线串行编程造成影响。

图 16-2: 推荐的 MCLR 电路



16.2.3 上电延时定时器 (PWRT)

上电延时定时器仅在上电时（上电复位或欠压复位）提供一个 64 ms（标称值）的固定延时。上电延时定时器采用 LFINTOSC 振荡器作为时钟源，工作频率为 31 kHz。更多详细信息，请参见第 4.5 节“内部时钟模式”。只要 PWRT 处于工作状态，器件就保持在复位状态。PWRT 延时使 VDD 有足够的时间上升到所需的电平。配置位 PWRTE 可以禁止（如果置 1）或使能（如果清零或被编程）上电延时定时器。虽然不是必需的，但是在使能欠压复位时也应使能上电延时定时器。

由于以下原因不同芯片的上电延时定时器的延迟时间也互不相同：

- VDD 差异
- 温度差异
- 制造工艺差异

详情请参见直流参数（第 19.0 节“电气规范”）。

16.2.4 欠压复位 (BOR)

配置字寄存器中的 **BOREN0** 和 **BOREN1** 位用于选择四种欠压复位模式中的一种。其中添加了两种允许使用软件或硬件对欠压复位的使能与否进行控制的模式。当 **BOREN<1:0> = 01** 时, 可由 **PCON** 寄存器中的 **SBOREN** 位使能或禁止欠压复位, 从而能用软件对其进行控制。通过选择合适的 **BOREN<1:0>** 值可使欠压复位在休眠时被禁止, 从而节约功耗; 而在唤醒后被重新使能。在此模式下, **SBOREN** 位无效。关于配置字的定义, 请参见寄存器 16-1。

如果 **VDD** 下降到 **VBOR** 以下, 且持续时间超过参数值 (**TBOR**) (见第 19.0 节 “电气规范”), 欠压状况将使器件复位。不管 **VDD** 的变化速率如何, 上述情况都会发生。如果 **VDD** 低于 **VBOR** 的时间少于参数 (**TBOR**), 则不会发生复位。

任何复位 (上电复位、欠压复位和看门狗定时器等) 都会使器件保持复位状态, 直到 **VDD** 上升到 **VBOR** 以上 (见图 16-3)。如果使能了上电延时定时器, 此时它将启动, 并且会使器件保持复位状态的时间延长 **64 ms**。

注: 配置字寄存器中的 **PWRTE** 位用于使能上电延时定时器。

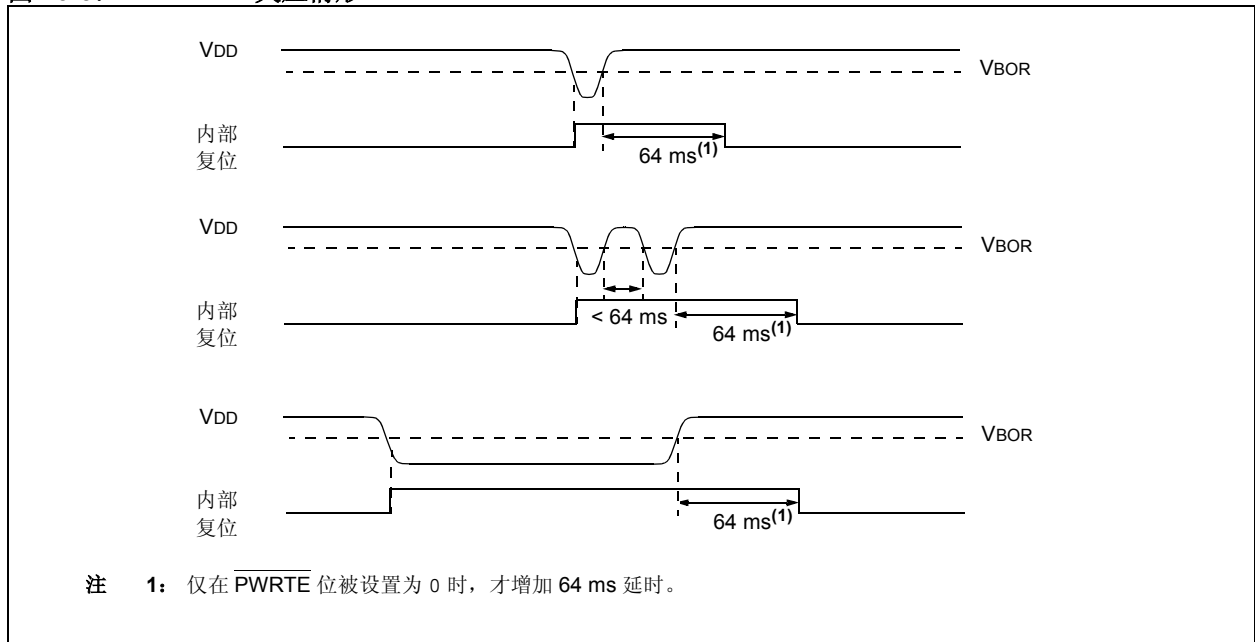
如果在上电延时定时器运行过程中, **VDD** 电压降到了 **VBOR** 以下, 芯片将重新回到欠压复位状态并且上电延时定时器会恢复为初始状态。一旦 **VDD** 电压上升到 **VBOR** 以上, 上电延时定时器将执行一段 **64 ms** 的复位。

16.2.5 BOR 校准

PIC16F91X/946 系列器件将 BOR 校准值存储在校准字寄存器 (2008h) 中的熔丝位中。使用在 “*PIC16F91X/946 Memory Programming Specification*” (DS41244) 中指定的批量擦除序列无法擦除校准字, 因此无需对校准字再编程。

地址 2008h 超出了用户程序存储空间, 而是属于特殊配置存储空间 (2000h-3FFFh), 仅能在编程期间对它进行访问。更多详细信息, 请参见 “*PIC16F91X/946 Memory Programming Specification*” (DS41244)。

图 16-3: 欠压情形



PIC16F913/914/916/917/946

16.2.6 延时时序

上电时的延时时序如下：首先是上电复位延时，等它延时结束后施加一段 PWRT 延时，随后振荡器起振。总延时时间取决于振荡器的配置和 PWRTE 位的状态。例如，在 EC 模式且 PWRTE 位置 1（PWRT 禁止）的情况下，根本不会出现延时。图 16-4、图 16-5 和图 16-6 分别描述了各种情形下的延时时序。通过使能双速启动或故障保护时钟监视器，当振荡器起振后，器件将以 INTOSC 作为时钟源来执行代码（见第 4.7.2 节“双速启动时序”和第 4.8 节“故障保护时钟监视器”）。

由于延时是由上电复位脉冲触发的，因此如果 MCLR 保持足够长时间的低电平，所有延时都将结束。将 MCLR 电平拉高后器件将立即开始执行代码（见图 16-5）这对于测试或同步多个并行工作的 PIC16F91X/946 器件来说是非常有用的。

表 16-5 给出了一些特殊寄存器的复位条件，而表 16-5 给出了所有寄存器的复位条件。

表 16-1: 各种情形下的延时

振荡器配置	上电延时		欠压复位延时		从休眠状态唤醒的延时
	$\overline{\text{PWRTE}} = 0$	$\overline{\text{PWRTE}} = 1$	$\overline{\text{PWRTE}} = 0$	$\overline{\text{PWRTE}} = 1$	
XT, HS, LP ⁽¹⁾	$T_{\text{PWRT}} + 1024 \cdot T_{\text{OSC}}$	$1024 \cdot T_{\text{OSC}}$	$T_{\text{PWRT}} + 1024 \cdot T_{\text{OSC}}$	$1024 \cdot T_{\text{OSC}}$	$1024 \cdot T_{\text{OSC}}$
RC, EC, INTOSC	T_{PWRT}	—	T_{PWRT}	—	—

注 1: 禁止 T1OSC 的 LP 模式。

表 16-2: PCON 寄存器中的位及其含义

$\overline{\text{POR}}$	$\overline{\text{BOR}}$	$\overline{\text{TO}}$	$\overline{\text{PD}}$	状态
0	u	1	1	上电复位
1	0	1	1	欠压复位
u	u	0	u	WDT 复位
u	u	0	0	WDT 唤醒
u	u	u	u	正常工作期间的 MCLR 复位
u	u	1	0	休眠期间的 MCLR 复位

图注: u = 不变, x = 未知

表 16-3: 与欠压有关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值 ⁽¹⁾
STATUS	IRP	RP1	RP0	$\overline{\text{TO}}$	$\overline{\text{PD}}$	Z	DC	C	0001 1xxx	000q quuu
PCON	—	—	—	SBOREN	—	—	$\overline{\text{POR}}$	$\overline{\text{BOR}}$	--01 --qq	--0u --uu

图注: u = 不变, x = 未知, - = 未实现 (读为 0), q = 具体值根据条件而定。欠压复位不使用阴影单元。

注 1: 其他 (非上电) 复位包括正常工作期间的 MCLR 复位和看门狗定时器复位。

16.2.7 电源控制 (PCON) 寄存器

电源控制 (PCON) 寄存器 (地址 8Eh) 有两个用于指示上次发生的复位类型的状态位。

Bit 0 是 $\overline{\text{BOR}}$ (欠压复位) 标志位。 $\overline{\text{BOR}}$ 在上电复位时未知。然后, 用户必须将该位置 1, 并在随后的复位发生时检查 $\overline{\text{BOR}}$ 是否为 0, 如果是, 则表示已经发生过欠压复位。当禁止欠压复位电路 (配置字寄存器中的 $\text{BOREN}<1:0> = 00$) 时, $\overline{\text{BOR}}$ 状态位被“忽略”并且不必对其进行预测。

Bit 1 是 $\overline{\text{POR}}$ (上电复位) 标志位。在上电复位时, 它的值为 0, 其他情况下它不受影响。上电复位后, 用户必须对该位写 1。发生后续复位后, 如果 $\overline{\text{POR}}$ 为 0, 则表示发生了上电复位 (即, VDD 可能已经变为了低电平)。

更多详细信息, 请参见第 16.2.4 节“欠压复位 (BOR)”。

图 16-4: 上电时的延时时序 ($\overline{\text{MCLR}}$ 延时): 情形 1

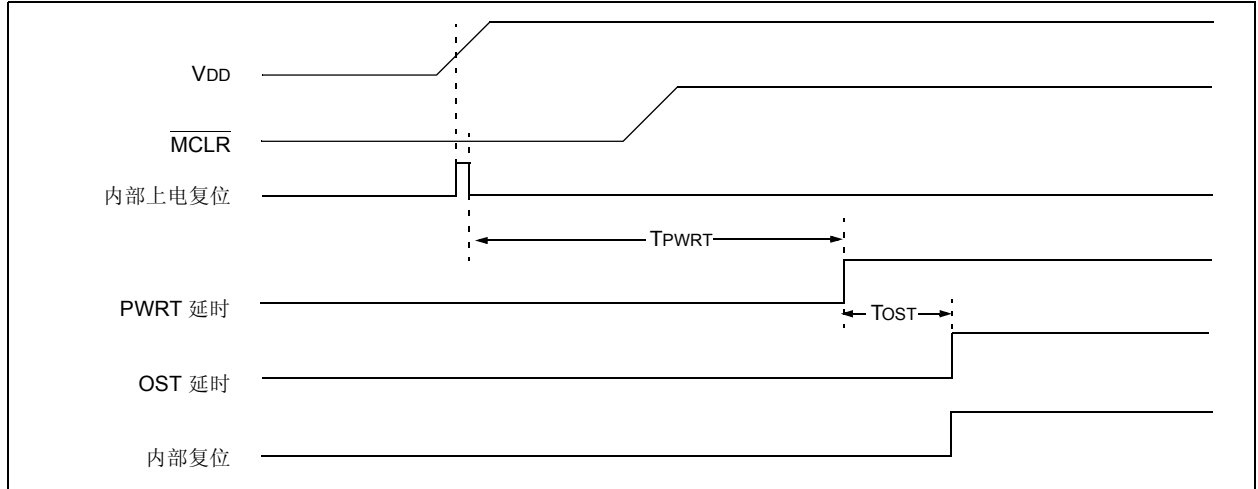


图 16-5: 上电时的延时时序 ($\overline{\text{MCLR}}$ 延时): 情形 2

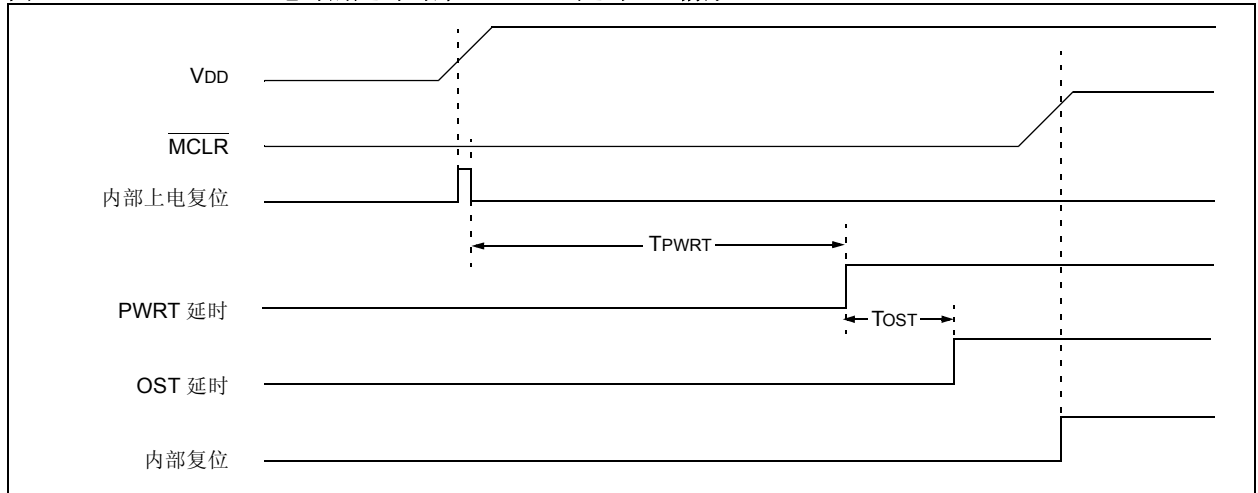
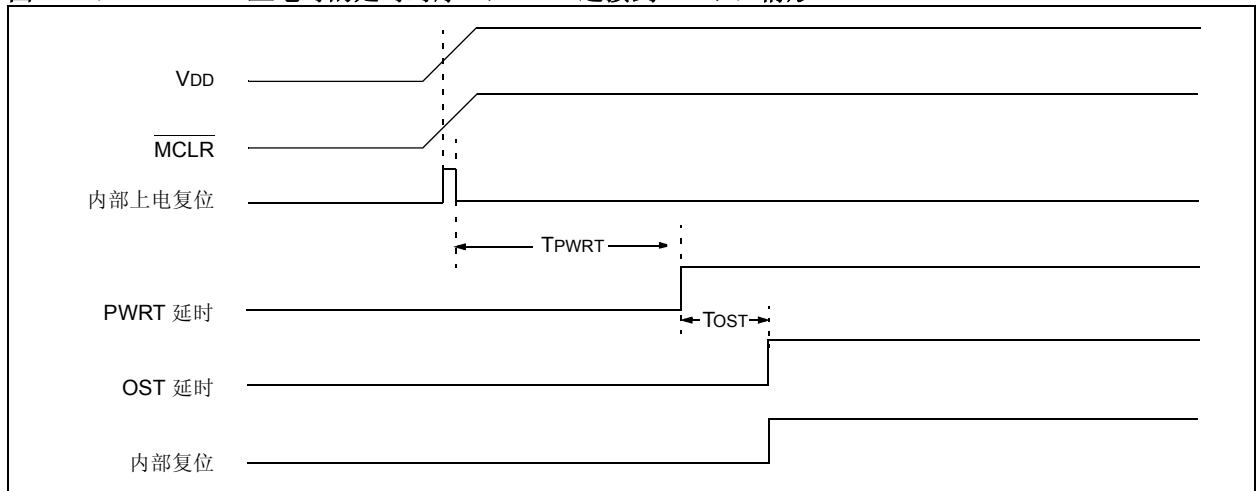


图 16-6: 上电时的延时时序 ($\overline{\text{MCLR}}$ 连接到 VDD): 情形 3



PIC16F913/914/916/917/946

表 16-4: 各个寄存器的初始状态

寄存器	地址	上电复位	• MCLR 复位 • WDT 复位 • 欠压复位 ⁽¹⁾	• 通过中断将器件从休眠模式唤醒 • 通过 WDT 超时溢出将器件从休眠模式唤醒
W	—	xxxx xxxx	uuuu uuuu	uuuu uuuu
INDF	00h/80h/ 100h/180h	xxxx xxxx	xxxx xxxx	uuuu uuuu
TMR0	01h/101h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PCL	02h/82h/ 102h/182h	0000 0000	0000 0000	PC + 1 ⁽³⁾
STATUS	03h/83h/ 103h/183h	0001 1xxx	000q quuu ⁽⁴⁾	uuuq quuu ⁽⁴⁾
FSR	04h/84h/ 104h/184h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PORTA	05h	xxxx xxxx	xxxx xxxx	uuuu uuuu
PORTB	06h/106h	xxxx xxxx	xxxx xxxx	uuuu uuuu
PORTC	07h	xxxx xxxx	xxxx xxxx	uuuu uuuu
PORTD ⁽⁶⁾	08h	xxxx xxxx	xxxx xxxx	uuuu uuuu
PORTE	09h	---- xxxx xxxx xxxx ⁽⁷⁾	---- xxxx xxxx xxxx ⁽⁷⁾	---- uuuu uuuu uuuu ⁽⁷⁾
PCLATH	0Ah/8Ah/ 10Ah/18Ah	---0 0000	---0 0000	---u uuuu
INTCON	0Bh/8Bh/ 10Bh/18Bh	0000 000x	0000 000x	uuuu uuuu ⁽²⁾
PIR1	0Ch	0000 0000	0000 0000	uuuu uuuu ⁽²⁾
PIR2	0Dh	0000 -0-0	0000 -0-0	uuuu -u-u
TMR1L	0Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
TMR1H	0Fh	xxxx xxxx	uuuu uuuu	uuuu uuuu
T1CON	10h	0000 0000	uuuu uuuu	uuuu uuuu
TMR2	11h	0000 0000	0000 0000	uuuu uuuu
T2CON	12h	-000 0000	-000 0000	-uuu uuuu
SSPBUF	13h	xxxx xxxx	xxxx xxxx	uuuu uuuu
SSPCON	14h	0000 0000	0000 0000	uuuu uuuu
CCPR1L	15h	xxxx xxxx	xxxx xxxx	uuuu uuuu
CCPR1H	16h	xxxx xxxx	xxxx xxxx	uuuu uuuu
CCP1CON	17h	--00 0000	--00 0000	--uu uuuu
RCSTA	18h	---0 1000	---0 1000	---u uuuu
TXREG	19h	0000 0000	0000 0000	uuuu uuuu

图注: u = 不变, x = 未知, - = 未实现 (读为 0), q = 具体值根据条件而定。

- 注
- 1: 如果 VDD 过低, 上电复位将被激活, 寄存器将受到不同的影响。
 - 2: INTCON 和 / 或 PIR1 寄存器中的 1 位或多位会受到影响 (引起唤醒)
 - 3: 当器件被中断唤醒且 GIE 位置 1 时, PC 装入中断向量 (0004h)。
 - 4: 关于特定条件下的复位值, 请参见表 16-5。
 - 5: 如果复位是由于欠压引起的, 则 bit 0 = 0。其他复位将导致 bit 0 = u。
 - 6: 仅适用于 PIC16F914/917 和 PIC16F946 器件。
 - 7: 仅适用于 PIC16F946 器件。

PIC16F913/914/916/917/946

表 16-4: 各个寄存器的初始状态 (续)

寄存器	地址	上电复位	• $\overline{\text{MCLR}}$ 复位 • WDT 复位 • 欠压复位 ⁽¹⁾	• 通过中断将器件从休眠模式唤醒 • 通过 WDT 超时溢出将器件从休眠模式唤醒
RCREG	1Ah	0000 0000	0000 0000	uuuu uuuu
CCPR2L ⁽⁶⁾	1Bh	xxxx xxxx	xxxx xxxx	uuuu uuuu
CCPR2H ⁽⁶⁾	1Ch	xxxx xxxx	xxxx xxxx	uuuu uuuu
CCP2CON ⁽⁶⁾	1Dh	--00 0000	--00 0000	--uu uuuu
ADRESH	1Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
ADCON0	1Fh	0000 0000	0000 0000	uuuu uuuu
OPTION_REG	81h/181h	1111 1111	1111 1111	uuuu uuuu
TRISA	85h	1111 1111	1111 1111	uuuu uuuu
TRISB	86h/186h	1111 1111	1111 1111	uuuu uuuu
TRISC	87h	1111 1111	1111 1111	uuuu uuuu
TRISD ⁽⁶⁾	88h	1111 1111	1111 1111	uuuu uuuu
TRISE	89h	---- 1111 1111 1111 ⁽⁷⁾	---- 1111 1111 1111 ⁽⁷⁾	---- uuuu uuuu uuuu ⁽⁷⁾
PIE1	8Ch	0000 0000	0000 0000	uuuu uuuu
PIE2	8Dh	0000 -0-0	0000 -0-0	uuuu -u-u
PCON	8Eh	--01 --0x	--0u --uu ^(1,5)	--uu --uu
OSCCON	8Fh	-110 q000	-110 x000	-uuu uuuu
OSCTUNE	90h	---0 0000	---u uuuu	---u uuuu
ANSEL	91h	1111 1111	1111 1111	uuuu uuuu
PR2	92h	1111 1111	1111 1111	1111 1111
SSPADD	93h	0000 0000	0000 0000	uuuu uuuu
SSPSTAT	94h	0000 0000	0000 0000	uuuu uuuu
WPUB	95h	1111 1111	1111 1111	uuuu uuuu
IOCB	96h	0000 ----	0000 ----	uuuu ----
CMCON1	97h	---- --10	---- --10	---- --uu
TXSTA	98h	0000 -010	0000 -010	uuuu -uuu
SPBRG	99h	0000 0000	0000 0000	uuuu uuuu
CMCON0	9Ch	0000 0000	0000 0000	uuuu uuuu
VRCON	9Dh	0-0- 0000	0-0- 0000	u-u- uuuu
ADRESL	9Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
ADCON1	9Fh	-000 ----	-000 ----	-uuu ----
WDTCON	105h	---0 1000	---0 1000	---u uuuu
LCDCON	107h	0001 0011	0001 0011	uuuu uuuu
LCDPS	108h	0000 0000	0000 0000	uuuu uuuu

图注: u = 不变, x = 未知, - = 未实现 (读为 0), q = 具体值根据条件而定。

- 注
- 1: 如果 VDD 过低, 上电复位将被激活, 寄存器将受到不同的影响。
 - 2: INTCON 和 / 或 PIR1 寄存器中的 1 位或多位会受到影响 (引起唤醒)
 - 3: 当器件被中断唤醒且 GIE 位置 1 时, PC 装入中断向量 (0004h)。
 - 4: 关于特定条件下的复位值, 请参见表 16-5。
 - 5: 如果复位是由于欠压引起的, 则 bit 0 = 0。其他复位将导致 bit 0 = u。
 - 6: 仅适用于 PIC16F914/917 和 PIC16F946 器件。
 - 7: 仅适用于 PIC16F946 器件。

PIC16F913/914/916/917/946

表 16-4: 各个寄存器的初始状态 (续)

寄存器	地址	上电复位	• MCLR 复位 • WDT 复位 • 欠压复位 ⁽¹⁾	• 通过中断将器件从休眠模式唤醒 • 通过 WDT 超时溢出将器件从休眠模式唤醒
LVDCON	109h	--00 -100	--00 -100	--uu -uuu
EEDATL	10Ch	0000 0000	0000 0000	uuuu uuuu
EEADRL	10Dh	0000 0000	0000 0000	uuuu uuuu
EEDATH	10Eh	--00 0000	0000 0000	uuuu uuuu
EEADRH	10Fh	---0 0000	0000 0000	uuuu uuuu
LCDDATA0	110h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA1	111h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA2 ⁽⁶⁾	112h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA3	113h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA4	114h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA5 ⁽⁶⁾	115h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA6	116h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA7	117h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA8 ⁽⁶⁾	118h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA9	119h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA10	11Ah	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA11 ⁽⁶⁾	11Bh	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDSE0	11Ch	0000 0000	uuuu uuuu	uuuu uuuu
LCDSE1	11Dh	0000 0000	uuuu uuuu	uuuu uuuu
LCDSE2 ⁽⁶⁾	11Eh	0000 0000	uuuu uuuu	uuuu uuuu
TRISF ⁽⁷⁾	185h	1111 1111	1111 1111	uuuu uuuu
TRISG ⁽⁷⁾	187h	--11 1111	--11 1111	--uu uuuu
PORTF ⁽⁷⁾	188h	xxxx xxxx	0000 0000	uuuu uuuu
PORTG ⁽⁷⁾	189h	--xx xxxx	--00 0000	--uu uuuu
LCDDATA12 ⁽⁷⁾	190h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA13 ⁽⁷⁾	191h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA14 ⁽⁷⁾	192h	---- --xx	---- --uu	---- --uu
LCDDATA15 ⁽⁷⁾	193h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA16 ⁽⁷⁾	194h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA17 ⁽⁷⁾	195h	---- --xx	---- --uu	---- --uu
LCDDATA18 ⁽⁷⁾	196h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA19 ⁽⁷⁾	197h	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA20 ⁽⁷⁾	198h	---- --xx	---- --uu	---- --uu
LCDDATA21 ⁽⁷⁾	199h	xxxx xxxx	uuuu uuuu	uuuu uuuu

图注: u = 不变, x = 未知, - = 未实现 (读为 0), q = 具体值根据条件而定。

- 注
- 1: 如果 VDD 过低, 上电复位将被激活, 寄存器将受到不同的影响。
 - 2: INTCON 和 / 或 PIR1 寄存器中的 1 位或多位会受到影响 (引起唤醒)。
 - 3: 当器件被中断唤醒且 GIE 位置 1 时, PC 装入中断向量 (0004h)。
 - 4: 关于特定条件下的复位值, 请参见表 16-5。
 - 5: 如果复位是由于欠压引起的, 则 bit 0 = 0。其他复位将导致 bit 0 = u。
 - 6: 仅适用于 PIC16F914/917 和 PIC16F946 器件。
 - 7: 仅适用于 PIC16F946 器件。

PIC16F913/914/916/917/946

表 16-4: 各个寄存器的初始状态 (续)

寄存器	地址	上电复位	• $\overline{\text{MCLR}}$ 复位 • WDT 复位 • 欠压复位 ⁽¹⁾	• 通过中断将器件从休眠模式唤醒 • 通过 WDT 超时溢出将器件从休眠模式唤醒
LCDDATA22 ⁽⁷⁾	19Ah	xxxx xxxx	uuuu uuuu	uuuu uuuu
LCDDATA23 ⁽⁷⁾	19Bh	---- --xx	---- --uu	---- --uu
LCDSE3 ⁽⁷⁾	19Ch	0000 0000	uuuu uuuu	uuuu uuuu
LCDSE4 ⁽⁷⁾	19Dh	0000 0000	uuuu uuuu	uuuu uuuu
LCDSE5 ⁽⁷⁾	19Eh	---- --00	---- --uu	---- --uu
EECON1	18Ch	x--- x000	u--- q000	u--- uuuu

图注: u = 不变, x = 未知, - = 未实现 (读为 0), q = 具体值根据条件而定。

- 注 1: 如果 VDD 过低, 上电复位将被激活, 寄存器将受到不同的影响。
 2: INTCON 和 / 或 PIR1 寄存器中的 1 位或多位会受到影响 (引起唤醒)
 3: 当器件被中断唤醒且 GIE 位置 1 时, PC 装入中断向量 (0004h)。
 4: 关于特定条件下的复位值, 请参见表 16-5。
 5: 如果复位是由于欠压引起的, 则 bit 0 = 0。其他复位将导致 bit 0 = u。
 6: 仅适用于 PIC16F914/917 和 PIC16F946 器件。
 7: 仅适用于 PIC16F946 器件。

表 16-5: 特殊寄存器的初始状态

条件	程序计数器	STATUS 寄存器	PCON 寄存器
上电复位	0000h	0001 1xxx	---1 --0x
正常工作期间的 $\overline{\text{MCLR}}$ 复位	0000h	000u uuuu	---u --uu
休眠期间的 $\overline{\text{MCLR}}$ 复位	0000h	0001 0uuu	---u --uu
WDT 复位	0000h	0000 uuuu	---u --uu
WDT 唤醒	PC + 1	uuu0 0uuu	---u --uu
欠压复位	0000h	0001 1uuu	---1 --10
通过中断从休眠模式唤醒	PC + 1 ⁽¹⁾	uuu1 0uuu	---u --uu

图注: u = 不变, x = 未知, - = 未实现 (读为 0)。

- 注 1: 如果器件被中断唤醒且全局中断允许位 GIE 置 1, 则执行 PC+1 后, PC 装入中断向量 (0004h)。

PIC16F913/914/916/917/946

16.3 中断

PIC16F91X/946 器件具有以下多种中断源：

- 外部中断 RB0/INT/SEG0
- TMR0 溢出中断
- PORTB 电平变化中断
- 两个比较器中断
- A/D 中断
- Timer1 溢出中断
- 数据 EEPROM 写中断
- 故障保护时钟监视器中断
- LCD 中断
- PLVD 中断
- USART 接收和发送中断
- CCP1 中断和 CCP2 中断
- Timer2 中断

中断控制（INTCON）寄存器、外设中断请求寄存器 1（PIR1）和外设中断请求寄存器 2（PIR2）在各自的标志位中记录各种中断请求。INTCON 寄存器还包括各个中断允许位和全局中断允许位。

INTCON 寄存器中的全局中断允许位 GIE 在置 1 时允许所有未屏蔽的中断，而在清零时，禁止所有中断。可以通过 INTCON、PIE1 和 PIE2 寄存器中相应的允许位来禁止各个中断。复位时 GIE 被清零。

执行“从中断返回”指令 RETFIE 退出中断服务程序，并将 GIE 位置 1，从而重新允许未屏蔽的中断。

INTCON 寄存器包含下列中断标志位：

- INT 引脚中断
- PORTB 电平变化中断
- TMR0 溢出中断

外设中断标志位在特殊功能寄存器 PIR1 和 PIR2 中。相应的中断允许位在特殊功能寄存器 PIE1 和 PIE2 中。

PIR1 寄存器包含下列中断标志位：

- 数据 EEPROM 写中断
- A/D 中断
- USART 接收和发送中断
- Timer1 溢出中断
- CCP1 中断
- SSP 中断
- Timer2 中断

PIR2 寄存器包含下列中断标志位：

- 故障保护时钟监视器中断
- 比较器 1 和比较器 2 中断
- LCD 中断
- PLVD 中断
- CCP2 中断

当响应一个中断时：

- 将 GIE 位清零以禁止其他中断。
- 将返回地址压入堆栈。
- PC 中装入 0004h。

对于外部中断事件，例如 INT 引脚中断或者 PORTB 电平变化中断，中断响应延时将会是 3 到 4 个指令周期。确切的延时时间取决于发生中断事件的时间（见图 16-8）。对于单周期或双周期指令，中断响应延时完全相同。进入中断服务程序之后，就可以通过查询中断标志位来确定中断源。在重新允许中断前，必须用软件将中断标志位清零，以避免重复响应该中断。

- | |
|---|
| 注 1: 各中断标志位的置 1 不受对应的中断屏蔽位或 GIE 位状态的影响。 |
| 注 2: 当执行一条清零 GIE 位的指令后，任何一个等待在下一周期执行的中断都将被忽略。当 GIE 位被再次置 1 后，被忽略的中断仍会继续等待处理。 |

欲知更多关于模块产生中断的信息，请参见相应的外设章节。

- | |
|---|
| 注: 必须对 ANSEL 和 CMCON0 寄存器进行初始化以将模拟通道配置为数字输入。配置为模拟输入的引脚将读为 0，并且如果某个外部中断引脚的 LCD 输出功能处于有效状态，将会禁止该引脚的中断功能。 |
|---|

16.3.1 RB0/INT/SEG0 中断

RB0/INT/SEG0 引脚上的外部中断是边沿触发的；当 OPTION 寄存器中的 INTEDG 位被置 1 时在上升沿触发，而当 INTEDG 位被清零时在下降沿触发。当 RB0/INT/SEG0 引脚上出现有效边沿时，INTCON 寄存器中的 INTF 位置 1。可以通过清零 INTCON 寄存器中的 INTE 控制位来禁止该中断。在重新允许此中断之前，必须在中断服务程序中先用软件将 INTF 位清零。如果 INTE 位在进入休眠状态前被置 1，则 RB0/INT/SEG0 中断能将处理器从休眠状态唤醒。GIE 位的状态决定处理器在被唤醒之后是否会跳转到中断向量（0004h）处执行代码。有关休眠的详细信息，请参见第 16.5 节“掉电模式（休眠）”；而有关 RB0/INT/SEG0 中断将处理器从休眠状态唤醒的时序请参见图 16-10。

16.3.2 TMR0 中断

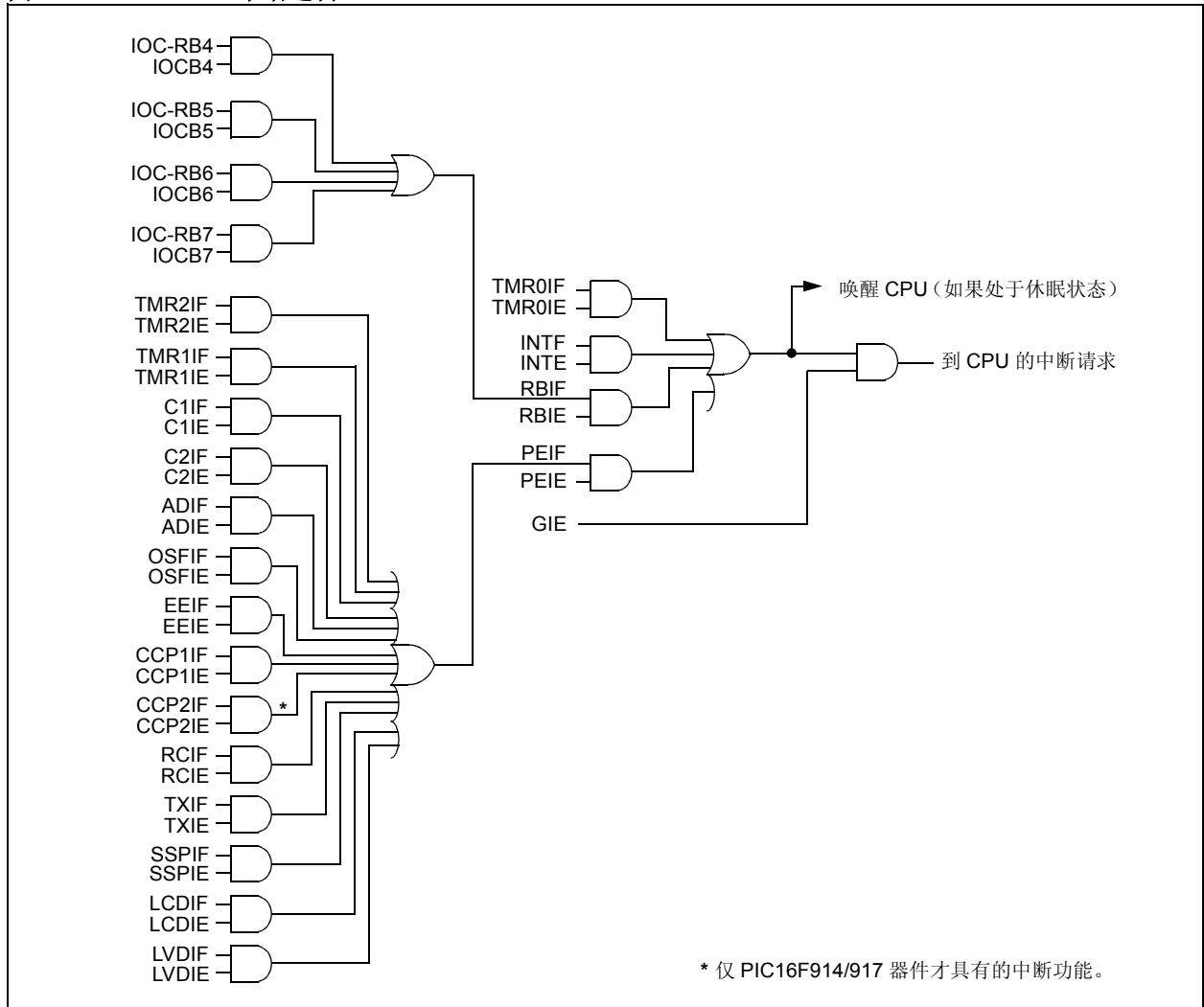
TMR0 寄存器溢出（FFh → 00h）会将 INTCON 寄存器中的 T0IF 位置 1。可以通过置 1/ 清零 INTCON 寄存器中的 T0IE 位来允许 / 禁止该中断。欲知有关 Timer0 模块的操作，请参见第 5.0 节“Timer0 模块”。

16.3.3 PORTB 中断

PORTB 输入电平的变化会使 INTCON 寄存器中的 RBIF 位置 1。可以通过置 1/ 清零 INTCON 寄存器中的 RBIE 位来允许 / 禁止该中断。此外，可通过 IOCB 寄存器对该端口的各个引脚进行配置。

注： 如果在执行读操作时（Q2 周期的开始）I/O 引脚的电平发生了改变，那么 RBIF 中断标志可能就不会置 1。

图 16-7: 中断逻辑



PIC16F913/914/916/917/946

图 16-8: INT 引脚中断时序

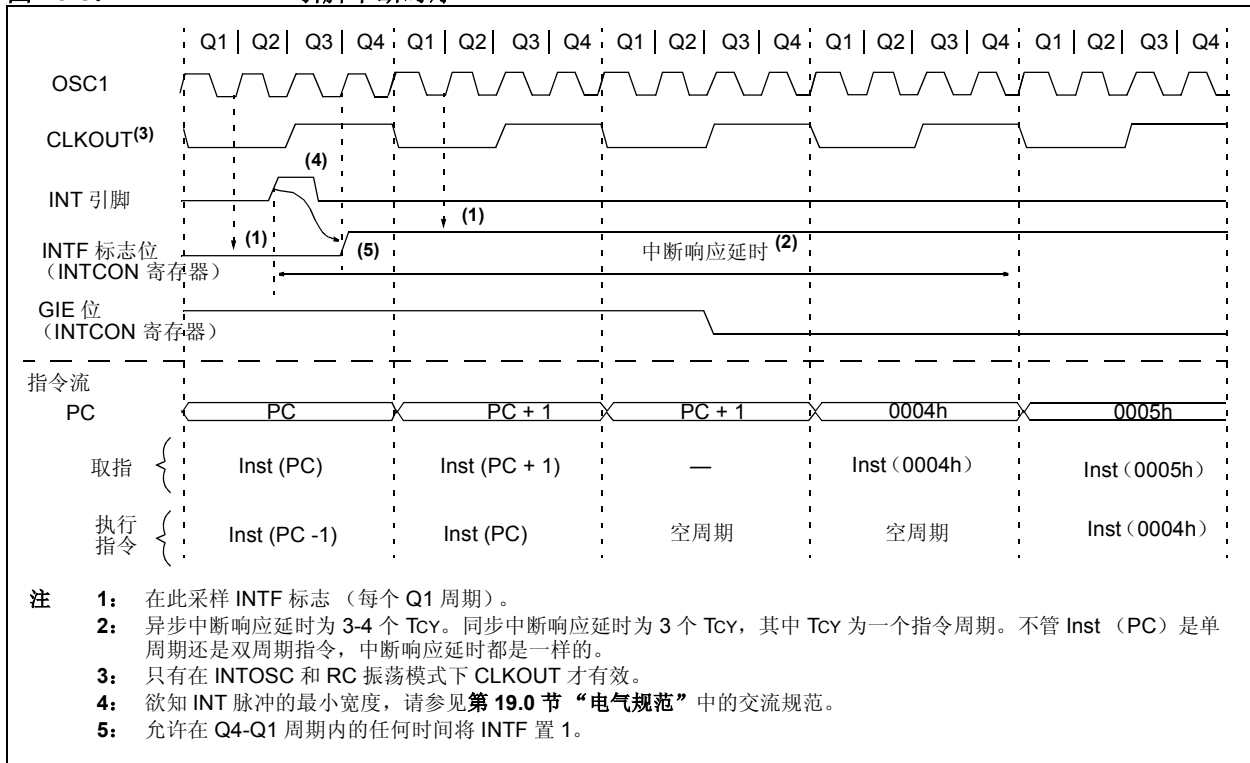


表 16-6: 中断寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	上电复位与欠压复位时的值	所有其他复位时的值
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000x
PIR1	EEIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
PIR2	OSFIF	C2IF	C1IF	LCDIF	—	LVDIF	—	CCP2IF	0000 -0-0	0000 -0-0
PIE1	EEIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
PIE2	OSFIE	C2IE	C1IE	LCDIE	—	LVDIE	—	CCP2IE	0000 -0-0	0000 -0-0

图注: x = 未知, u = 不变, - = 未实现单元 (读为 0)。中断模块不使用阴影单元。

16.3.4 中断的现场保护

在中断期间，仅将返回的PC值压入堆栈。通常情况下，用户可能希望在中断期间保存关键寄存器（例如，W寄存器和STATUS寄存器）。这必须用软件实现。

由于在PIC16F91X/946器件中每个存储区的低16个字节都是公用的（见图2-3），临时保存寄存器W_TEMP和STATUS_TEMP都应该被放在这里。这16个存储单元不需要分区，因此便于现场保护和恢复。与例16-1中相同的代码可被用于：

- 存储W寄存器
- 存储STATUS寄存器
- 执行中断服务程序代码
- 恢复STATUS寄存器（和存储区选择寄存器）
- 恢复W寄存器

注： 单片机通常不需要保存PCLATH寄存器，除非直接或通过pagesel宏在代码中对其进行修改，那么，就必须在中断服务程序开始保存PCLATH寄存器，管理中断服务程序中的CALL和GOTO指令，并在中断服务程序完成时恢复PCLATH以确保正确的程序流。

例 16-1: 将STATUS和W寄存器保存在RAM中

```
MOVWF  W_TEMP          ;Copy W to TEMP register
SWAPF  STATUS,W        ;Swap status to be saved into W
CLRF   STATUS           ;bank 0, regardless of current bank, Clears IRP,RP1,RP0
MOVWF  STATUS_TEMP     ;Save status to bank zero STATUS_TEMP register
:
:(ISR)                  ;Insert user code here
:
SWAPF  STATUS_TEMP,W   ;Swap STATUS_TEMP register into W
                        ;(sets bank to original state)
MOVWF  STATUS           ;Move W into STATUS register
SWAPF  W_TEMP,F        ;Swap W_TEMP
SWAPF  W_TEMP,W        ;Swap W_TEMP into W
```

PIC16F913/914/916/917/946

16.4 看门狗定时器 (WDT)

PIC16F91X/946 系列器件的 WDT 与早期 PIC16F 器件有所不同。这种新的 WDT 与早期 PIC16F WDT 模块的编码和功能是兼容的，只是为它增加了一个 16 位的预分频器。这样就可以在为 TMR0 设置分频比的同时，也设置 WDT 的分频比。另外，该 WDT 的超时值可被扩展至 268 秒。在表 16-7 中说明的条件下 WDT 会被清零。

16.4.1 WDT 振荡器

WDT 以 31 kHz 的 LFINTOSC 作为其工作的时基。LFINTOSC 使能与否不会在 LTS 位上有所反映。

在所有复位后，WDTCON 的值都为“---0 1000”。此时，WDT 将以标称的 16 ms 作为其工作的时基，这是与早期的 PIC16F 单片机所产生的时基兼容。

注： 当振荡器起振延时定时器 (OST) 启动时，由于 OST 需要使用 WDT 脉动计数器来对振荡器延时进行计数，因此 WDT 仍将保持复位状态。当 OST 计数结束后，WDT 将开始计数（如果使能）。

在 INTOSC 与多路开关（用于选择输入给 WDT 的时钟路径）之间添加了一个新的预分频器。该预分频器为 16 位宽，并且可对其进行编程以对 INTOSC 进行 32 到 65536 的分频，从而为 WDT 提供从 1 ms 到 268s 的标称周期范围。

16.4.2 WDT 控制

WDTE 位在配置字寄存器中。当该位置 1 时，WDT 持续运行。

当配置字寄存器中的 WDTE 位置 1 时，WDTCON 寄存器中的 SWDTEN 位无效。当 WDTE 清零时，则可使用 SWDTEN 位使能和禁止 WDT。SWDTEN 位置 1 使能 WDT，SWDTEN 位清零则禁止 WDT。

OPTION 寄存器中的 PSA 和 PS<2:0> 位具有与早期 PIC16F 系列单片机中相应位同样的功能。更多详细信息，请参见第 5.0 节“Timer0 模块”。

图 16-9: 看门狗定时器框图

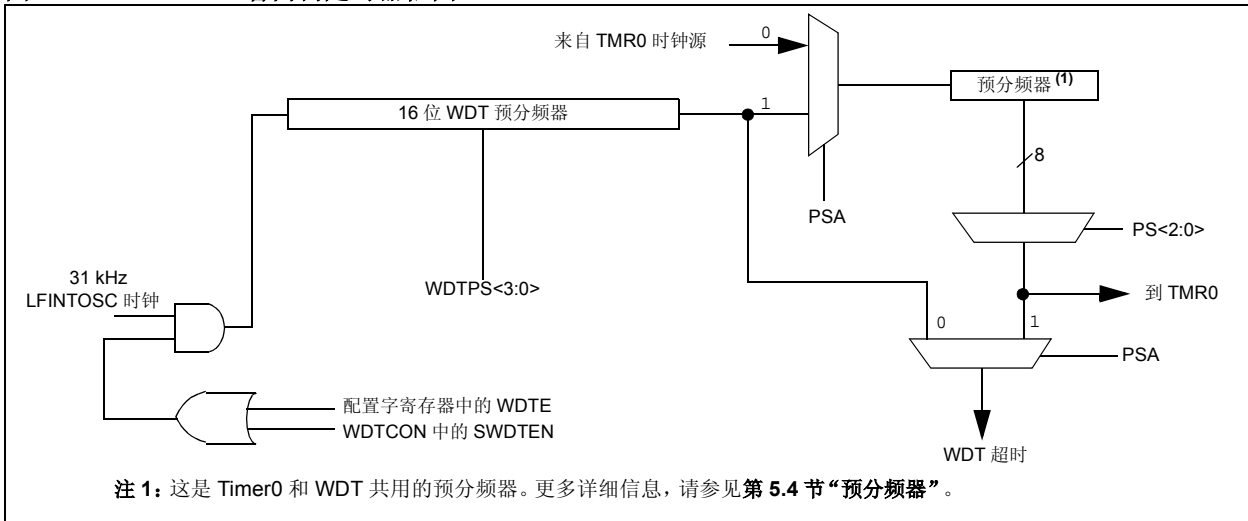


表 16-7: WDT 状态

条件	WDT
WDTE = 0	清零
CLRWDT 指令	
检测到振荡器故障	
退出休眠 + 系统时钟 = T1OSC、EXTRC、INTOSC 或 EXTCLK	
退出休眠 + 系统时钟 = XT、HS 或 LP	清零直到 OST 延时结束

PIC16F913/914/916/917/946

寄存器 16-2: **WDTCON**——看门狗定时器控制寄存器 (地址: 105h)

U-0	U-0	U-0	R/W-0	R/W-1	R/W-0	R/W-0	R/W-0	
—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN	
bit 7								bit 0

bit 7-5 未实现: 读为 0
 bit 4-1 **WDTPS<3:0>**: 看门狗定时器周期选择位

位值 = 预分频比
 0000 = 1:32
 0001 = 1:64
 0010 = 1:128
 0011 = 1:256
 0100 = 1:512 (复位值)
 0101 = 1:1024
 0110 = 1:2048
 0111 = 1:4096
 1000 = 1:8192
 1001 = 1:16384
 1010 = 1:32768
 1011 = 1:65536
 1100 = 保留
 1101 = 保留
 1110 = 保留
 1111 = 保留

bit 0 **SWDTEN**: 软件使能或禁止看门狗定时器位 (1)
 1 = 使能 WDT
 0 = 禁止 WDT (复位值)

注 1: 如果 WDTEN 配置位 = 1, 则 WDT 始终被使能, 而与该控制位的状态无关。如果 WDTEN 配置位 = 0, 则可以使用该控制位使能或禁止 WDT。

图注:			
R = 可读位	W = 可写位	U = 未实现位, 读为 0	
- n = 上电复位时的值	1 = 置 1	0 = 清零	x = 未知

表 16-8: 看门狗定时器寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CONFIG	CPD	CP	MCLRRE	PWRTE	WDTE	FOSC2	FOSC1	FOSC0
OPTION_REG	RBPUP	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
WDTCON	—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN

图注: 看门狗定时器不使用阴影单元。
 注 1: 关于配置字寄存器中所有位的操作, 请参见寄存器 16-1。

PIC16F913/914/916/917/946

16.5 掉电模式（休眠）

通过执行 SLEEP 指令可进入掉电模式。

如果使能看门狗定时器：

- WDT 将被清零并保持运行。
- STATUS 寄存器中的 PD 位被清零。
- \overline{TO} 位被置 1。
- 关闭振荡器驱动器。
- Timer1 振荡器不受影响。
- I/O 端口保持执行 SLEEP 指令之前的状态（驱动为高电平、低电平或高阻态）。

在休眠模式下，为了尽量降低电流消耗，所有 I/O 引脚都应该保持为 VDD 或 VSS，没有外部电路从 I/O 引脚消耗电流，同时应禁止比较器和 CVREF。为了避免输入引脚悬空而引入开关电流，应在外部将高阻输入的 I/O 引脚拉为高电平或低电平。为了将电流消耗降至最低，TOCKI 输入也应该保持为 VDD 或 VSS。还应考虑 PORTB 片内上拉的影响。

MCLR 引脚必须处于逻辑高电平。

注： 应该注意 WDT 超时溢出导致的复位不会将 MCLR 引脚驱动为低电平。

16.5.1 从休眠状态唤醒

可以通过下列任一事件将器件从休眠状态唤醒：

1. MCLR 引脚上的外部复位输入。
2. 看门狗定时器唤醒（如果 WDT 使能）
3. RB0/INT/SEGO 引脚中断、PORTB 电平变化中断或外设中断。

第一种事件会导致器件复位。后两种事件被认为是程序执行的延续。STATUS 寄存器中的 \overline{TO} 和 PD 位用于确定器件复位的原因。PD 位在上电时被置 1，而在执行 SLEEP 指令时被清零。 \overline{TO} 位在发生 WDT 唤醒时被清零。

下列外设中断可以将器件从休眠状态唤醒：

1. TMR1 中断。Timer1 必须用作异步计数器。
2. USART 接收中断（仅同步从模式）
3. A/D 转换（当 A/D 时钟源为 RC 振荡器时）
4. EEPROM 写操作完成
5. 比较器输出状态变化
6. 电平变化中断
7. 来自 INT 引脚的外部中断
8. PLVD 中断
9. LCD 中断（如果在休眠期间运行）

由于在休眠状态期间没有片内时钟处于工作状态，因此其他外设不能产生中断。

当执行 SLEEP 指令时，下一条指令（PC+1）被预先取出。如果希望通过中断事件唤醒器件，则必须将相应的中断允许位置 1（允许）。唤醒与 GIE 位的状态无关。如果 GIE 位被清零（禁止），器件将继续执行 SLEEP 指令之后的指令。如果 GIE 位被置 1（允许），器件执行 SLEEP 指令之后的指令，然后跳转到中断地址（0004h）处执行。如果不想执行 SLEEP 指令以后的指令，用户应该在 SLEEP 指令后面放置一条 NOP 指令。

注： 如果禁止了全局中断（GIE 被清零），但有任何一中断源将其中断允许位以及相应的中断标志位置 1，器件将立即从休眠状态唤醒。SLEEP 指令执行完成。

器件从休眠状态唤醒时，WDT 都将被清零，而与唤醒的原因无关。

16.5.2 使用中断唤醒

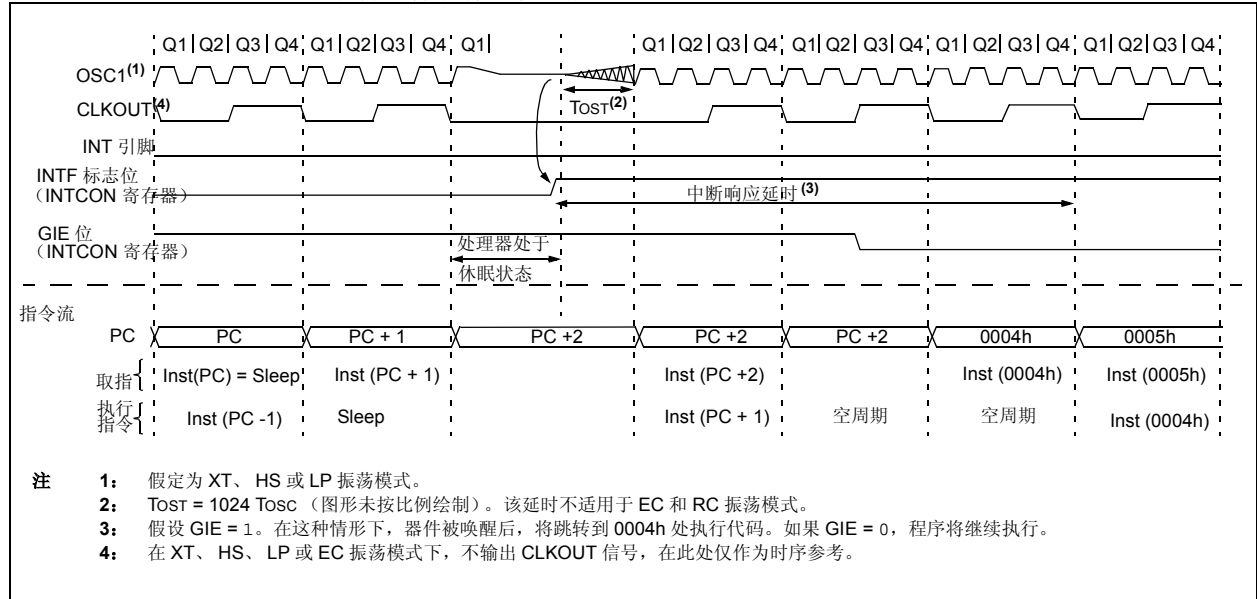
当禁止全局中断（GIE 被清零）时，并且有任何一中断源将其中断允许位和中断标志位置 1，将会发生下列某一事件：

- 如果在执行 SLEEP 指令之前产生了中断，那么 SLEEP 指令将被作为一条 NOP 指令执行。因此，WDT 及其预分频器和后分频器（如果使能）将不会被清零，并且 \overline{TO} 位将不会被置 1，同时 PD 位也不会被清零。
- 如果在执行 SLEEP 指令期间或之后产生了中断，那么器件将被立即从休眠模式唤醒。SLEEP 指令将在唤醒之前执行完毕。因此，WDT 及其预分频器和后分频器（如果使能）将被清零，并且 \overline{TO} 位将被置 1，同时 PD 也将被清零。

即使在执行 SLEEP 指令之前，检查到标志位为 0，它也可能在 SLEEP 指令执行完毕之前被置 1。要确定是否执行了 SLEEP 指令，可以测试 PD 位。如果 PD 位置 1，则说明 SLEEP 指令被作为一条 NOP 指令执行了。

在执行 SLEEP 指令之前，必须先执行一条 CLRWDT 指令，来确保将 WDT 清零。

图 16-10: 通过中断将器件从休眠模式唤醒



PIC16F913/914/916/917/946

16.6 代码保护

如果代码保护位未编程，可以通过使用 ICSP 读片上程序存储器来进行校验。

注： 当关闭代码保护时，将擦除整个数据 EEPROM 和闪存程序存储器的内容。请参见“PIC16F91X/946 Memory Programming Specification”（DS41244）了解更多详细信息。

16.7 ID 地址单元

有 4 个存储单元（2000h-2003h）被指定为 ID 地址单元，供用户存储校验和或其他代码标识号。在正常执行过程中不能访问这些单元，但可在编程 / 校验模式中对它们进行读写。只可使用 ID 地址单元的低 7 位。

16.8 在线串行编程

可在最终应用电路中对 PIC16F91X/946 单片机进行串行编程。编程可以简单地通过一根时钟线、一根数据线和以下三种其他的线完成：

- 电源线
- 接地线
- 编程电压线

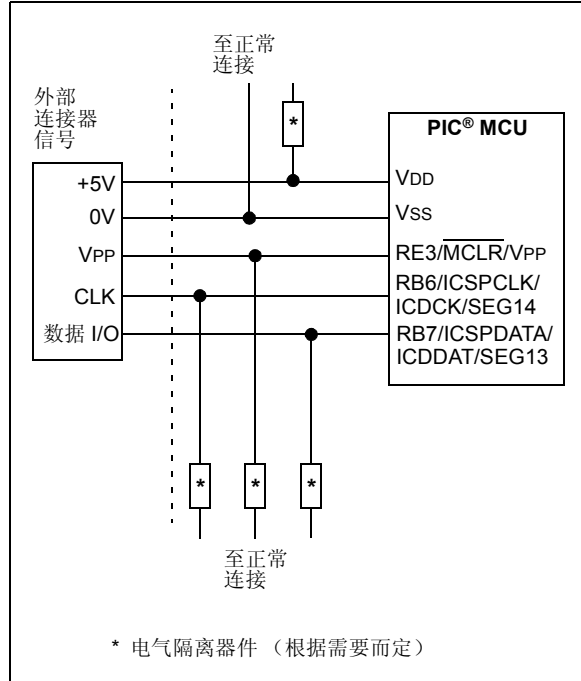
这允许用户使用未编程器件制造电路板，仅在产品交付前才对单片机进行编程。从而可以将最新版本的固件或者定制固件烧写到单片机中。

通过将 RB7/ICSPDAT/ICDDAT/SEG13 和 RB6/ICSPCLK/ICDCK/SEG14 引脚保持为低电平，并同时 MCLR (VPP) 引脚从 V_{IL} 升到 V_{IH} ，可将器件置于编程 / 校验模式。请参见“PIC16F91X/946 Memory Programming Specification”（DS41244）了解更多信息。RB7 变为编程数据线，而 RB6 则变为编程时钟线。在该模式下，RB7 和 RB6 均为施密特触发输入方式。

复位后，为将器件置于编程 / 校验模式，程序计数器（PC）指向地址单元 0000h。然后向器件发送一条 6 位命令。根据具体命令是执行装载还是读取操作，可向器件提供一个 14 位的程序数据或是从器件读取一个 14 位的程序数据。关于串行编程的完整细节，请参见“PIC16F91X/946 Memory Programming Specification”（DS41244）。

图 16-11 给出了典型的在线串行编程连接方式。

图 16-11: 典型的在线串行编程连接方式



16.9 在线调试器

当配置字寄存器中的调试位被编程为 0 时，将使能在线调试功能。该功能允许使用 MPLAB[®] ICD 2 实现简单的调试功能。当单片机使能了此功能后，某些资源将不再具有常规功能。详情请见表 16-9。

注： 用户应用必须具有支持 ICD 功能的必需的电路。一旦使能了 ICD 电路，RB6/ICSPCLK/ICDCK/SEG 14 和 RB7/ICSPDAT/ICDDAT/SEG13 引脚的常规器件引脚功能将不能被使用。ICD 电路使用这些引脚与 ICD2 外部调试器通信。

更多信息可参见 Microchip 网站 (www.microchip.com) 上的 “Using MPLAB[®] ICD 2” (DS51265)。

16.9.1 ICD 引脚排列

PIC16F91X/946 系列器件具有片内在线调试器电路，以及用于在线调试器的引脚。这样就不必对 ICD 器件采用独立的管芯或封装。ICD 器件的引脚排列与器件相同（见第 1.0 节 “器件概述” 以获取完整的引脚及其排列形式的说明）。表 16-9 给出了 28 和 40 引脚器件中与 ICD 相关的引脚的位置和功能。

表 16-9: PIC16F91X/946-ICD 引脚说明

引脚数			名称	类型	上拉	说明
PDIP		TQFP				
PIC16F914/917	PIC16F913/916	PIC16F946				
40	28	24	ICDDATA	TTL	—	在线调试器双向数据引脚
39	27	23	ICDCLK	ST	—	在线调试器双向时钟引脚
1	1	36	MCLR/VPP	HV	—	编程电压
11,32	20	10, 19, 38, 51	VDD	P	—	电源
12,31	8,19	9, 20, 41, 56	VSS	P	—	地
—	—	26	AVDD	P	—	模拟电源
—	—	25	AVSS	P	—	模拟地

图注： TTL = TTL 输入缓冲器，ST = 施密特触发器输入缓冲器，P = 电源，HV = 高电压

PIC16F913/914/916/917/946

注:

17.0 指令集综述

PIC16F913/914/916/917/946 指令集具有高度正交性，分为以下三种基本类型：

- 字节操作类指令
- 位操作类指令
- 立即数和控制操作类指令

每条 PIC16 指令都是 14 位字的，由操作码（指定指令类型）和一个或多个操作数（指定指令操作）组成。图 17-1 中显示了每种指令类型的格式，而表 17-1 总结了各种操作码字段。

表 17-2 列出了所有可被 MPASM™ 汇编器识别的指令。

对于字节操作类指令，“f”为代表文件寄存器的指示符，而“d”为代表目标寄存器的指示符。文件寄存器指示符指定指令将会使用哪一个文件寄存器。

目标寄存器指示符指定操作结果的存放位置。如果“d”为 0，结果存放在 W 寄存器中。如果“d”为 1，结果存放在指令指定的文件寄存器中。

对于位操作类指令，“b”为代表位域的指示符，用于选择操作所影响的位，而“f”则代表相应位所在的文件寄存器的地址。

对于立即数和控制操作类指令，“k”代表一个 8 位或 11 位常数或立即数值。

每个指令周期由 4 个振荡周期组成。因此，对于频率为 4 MHz 的振荡器，其正常的指令执行时间为 1 μs。所有指令都在一个指令周期内执行，除非条件测试为真或者指令执行改变了程序计数器的值。当上述特殊情况发生时，指令的执行就需要两个指令周期，第二个周期执行一条 NOP 指令。

所有指令示例均使用“0xhh”格式表示一个十六进制数，其中“h”表示一个十六进制数字。

17.1 读 - 修改 - 写操作

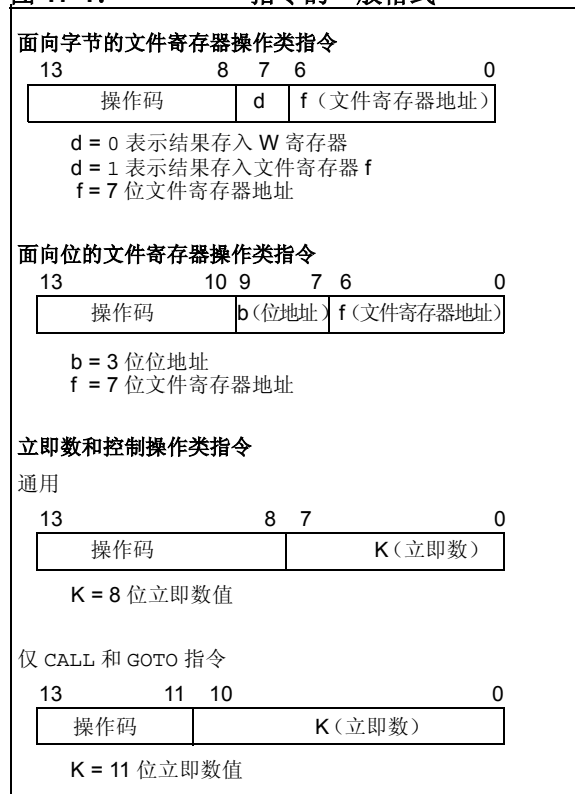
所有需要使用文件寄存器的指令都会执行读—修改—写（Read-Modify-Write, R-M-W）操作。根据指令或目标寄存器指示符“d”读寄存器、修改数据和保存结果。即使是写一个寄存器的指令也将先对该寄存器进行读操作。

例如，CLRF PORTA 指令会读 PORTA，清零所有数据位，然后将结果写回到 PORTA。该示例可能意外清除将 RBIF 标志位置 1 的条件。

表 17-1: 操作码字段说明

字段	说明
f	文件寄存器地址（0x00 到 0x7F）
W	工作寄存器（累加器）
b	8 位文件寄存器内的位地址
k	立即数字段、常数或标号
x	忽略（= 0 或 1）。 汇编器将生成 x = 0 的代码。为了与所有的 Microchip 软件工具兼容，建议使用这种形式。
d	目标寄存器选择；d = 0：结果保存至 W， d = 1：结果保存至文件寄存器 f。 默认值为 d = 1。
PC	程序计数器
TO	超时溢出位
C	进位
DC	半进位
Z	零标志位
PD	掉电位

图 17-1: 指令的一般格式



PIC16F913/914/916/917/946

表 17-2: PIC16F913/914/916/917/946 指令集

助记符, 操作数	说明	周期数	14 位操作码		受影响的状态位	注	
			MSb	LSb			
面向字节的文件寄存器操作							
ADDWF	f, d	W 和 f 相加	1	00 0111	dfff ffff	C, DC, Z	1, 2
ANDWF	f, d	W 和 f 作逻辑与运算	1	00 0101	dfff ffff	Z	1, 2
CLRF	f	将 f 清零	1	00 0001	1fff ffff	Z	2
CLRWF	—	将 W 寄存器清零	1	00 0001	0xxx xxxx	Z	
COMF	f, d	f 取反	1	00 1001	dfff ffff	Z	1, 2
DECF	f, d	f 递减 1	1	00 0011	dfff ffff	Z	1, 2
DECFSZ	f, d	f 递减 1, 为 0 则跳过	1(2)	00 1011	dfff ffff		1, 2, 3
INCF	f, d	f 递增 1	1	00 1010	dfff ffff	Z	1, 2
INCFSZ	f, d	f 递增 1, 为 0 则跳过	1(2)	00 1111	dfff ffff		1, 2, 3
IORWF	f, d	W 和 f 作逻辑或运算	1	00 0100	dfff ffff	Z	1, 2
MOVF	f, d	将 f 的内容传送到目标寄存器	1	00 1000	dfff ffff	Z	1, 2
MOVWF	f	将 W 的内容传送到 f	1	00 0000	1fff ffff		
NOP	—	空操作	1	00 0000	0xx0 0000		
RLF	f, d	对 f 执行带进位的左移	1	00 1101	dfff ffff	C	1, 2
RRF	f, d	对 f 执行带进位的右移	1	00 1100	dfff ffff	C	1, 2
SUBWF	f, d	f 减去 W	1	00 0010	dfff ffff	C, DC, Z	1, 2
SWAPF	f, d	将 f 中的两个半字节进行交换	1	00 1110	dfff ffff		1, 2
XORWF	f, d	W 和 f 作逻辑异或运算	1	00 0110	dfff ffff	Z	1, 2
面向位的文件寄存器操作							
BCF	f, b	将 f 中的某位清零	1	01 00bb	bfff ffff		1, 2
BSF	f, b	将 f 中的某位置 1	1	01 01bb	bfff ffff		1, 2
BTFSC	f, b	检测 f 中的某位, 为 0 则跳过	1(2)	01 10bb	bfff ffff		3
BTFSS	f, b	检测 f 中的某位, 为 1 则跳过	1(2)	01 11bb	bfff ffff		3
立即数和控制操作							
ADDLW	k	立即数与 W 相加	1	11 111x	kkkk kkkk	C, DC, Z	
ANDLW	k	立即数与 W 作逻辑与运算	1	11 1001	kkkk kkkk	Z	
CALL	k	调用子程序	2	10 0kkk	kkkk kkkk		
CLRWDT	—	清零看门狗定时器	1	00 0000	0110 0100	$\overline{TO}, \overline{PD}$	
GOTO	k	跳转到地址	2	10 1kkk	kkkk kkkk		
IORLW	k	立即数与 W 作逻辑或运算	1	11 1000	kkkk kkkk	Z	
MOVLW	k	将立即数传送到 W	1	11 00xx	kkkk kkkk		
RETFIE	—	从中断返回	2	00 0000	0000 1001		
RETLW	k	返回并将立即数传送到 W	2	11 01xx	kkkk kkkk		
RETURN	—	从子程序返回	2	00 0000	0000 1000		
SLEEP	—	进入待机模式	1	00 0000	0110 0011	$\overline{TO}, \overline{PD}$	
SUBLW	k	从立即数中减去 W 的内容	1	11 110x	kkkk kkkk	C, DC, Z	
XORLW	k	立即数与 W 作逻辑异或运算	1	11 1010	kkkk kkkk	Z	

- 注 1: 当 I/O 寄存器用自身内容修改自身时 (例如: MOVF GPIO, 1), 使用的值是出现在引脚上的值。例如, 如果将一引脚配置为输入, 虽然其对应数据锁存器中的值为 1, 但此时若有外部器件将该引脚驱动为低电平, 则被写回的数据值将是 0。
- 2: 当对 TMR0 寄存器 (并且 d = 1) 执行这条指令时, 如果将预分频器分配给 Timer0 模块, 则将其清零。
- 3: 如果程序计数器 (PC) 被修改或条件测试为真, 则执行该指令需要两个周期。第二个周期执行一条 NOP 指令。

17.2 指令说明

ADDLW 立即数和 W 相加

语法: [标号] ADDLW k
 操作数: $0 \leq k \leq 255$
 操作: $(W) + k \rightarrow (W)$
 受影响的状态位: C、DC 和 Z
 说明: 将 W 寄存器的内容与 8 位立即数 k 相加, 结果存入 W 寄存器。

ADDWF W 和 f 相加

语法: [标号] ADDWF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: $(W) + (f) \rightarrow (\text{目标寄存器})$
 受影响的状态位: C、DC 和 Z
 说明: 将 W 寄存器的内容与 f 寄存器的内容相加。如果 d 等于 0, 结果存放在 W 寄存器中。如果 d 为 1, 结果存回寄存器 f。

ANDLW 立即数与 W 作逻辑与运算

语法: [标号] ANDLW k
 操作数: $0 \leq k \leq 255$
 操作: $(W) .AND. (k) \rightarrow (W)$
 受影响的状态位: Z
 说明: 将 W 寄存器的内容与 8 位立即数 k 作逻辑与运算。结果存入 W 寄存器。

ANDWF W 和 f 作逻辑与运算

语法: [标号] ANDWF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: $(W) .AND. (f) \rightarrow (\text{目标寄存器})$
 受影响的状态位: Z
 说明: W 寄存器与 f 寄存器作逻辑与运算。如果 d 等于 0, 结果存放在 W 寄存器中。如果 d 为 1, 结果存回寄存器 f。

BCF 将 f 中的某位清零

语法: [标号] BCF f,b
 操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作: $0 \rightarrow (f)$
 受影响的状态位: 无
 说明: 将寄存器 f 中的位 b 清零

BSF 将 f 中的某位置 1

语法: [标号] BSF f,b
 操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作: $1 \rightarrow (f)$
 受影响的状态位: 无
 说明: 将寄存器 f 的位 b 置 1。

BTFSC 检测 f 中的某位, 为 0 则跳过

语法: [标号] BTFSC f,b
 操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
 操作: 如果 $(f) = 0$ 则跳过
 受影响的状态位: 无
 说明: 如果 f 寄存器中的位 b 为 1, 则执行下一条指令。
 如果 f 寄存器中的位 b 为 0, 则丢弃下一条指令, 转而执行一条 NOP 指令, 从而使该指令成为双周期指令。

PIC16F913/914/916/917/946

BTFSS	检测 f 中的某位，为 1 则跳过
语法:	[标号] BTFSS f,b
操作数:	$0 \leq f \leq 127$ $0 \leq b < 7$
操作:	如果 $(f \ll b) = 1$ 则跳过
受影响的状态位:	无
说明:	如果 f 寄存器中的位 b 为 0，则执行下一条指令。 如果位 b 为 1，则丢弃下一条指令，转而执行一条 NOP 指令，从而使该指令成为双周期指令。

CALL	调用子程序
语法:	[标号] CALL k
操作数:	$0 \leq k \leq 2047$
操作:	$(PC) + 1 \rightarrow TOS,$ $k \rightarrow PC \langle 10:0 \rangle,$ $(PCLATH \langle 4:3 \rangle) \rightarrow PC \langle 12:11 \rangle$
受影响的状态位:	无
说明:	调用子程序。首先，将返回地址 $(PC + 1)$ 压入堆栈。11 位立即数地址被装入 PC 位 $\langle 10:0 \rangle$ 。将 PCLATH 装入 PC 的高位。CALL 是双周期指令

CLRF	将 f 清零
语法:	[标号] CLRF f
操作数:	$0 \leq f \leq 127$
操作:	$00h \rightarrow (f)$ $1 \rightarrow Z$
受影响的状态位:	Z
说明:	寄存器 f 的内容被清零，Z 位置 1。

CLRW	将 W 寄存器清零
语法:	[标号] CLRW
操作数:	无
操作:	$00h \rightarrow (W)$ $1 \rightarrow Z$
受影响的状态位:	Z
说明:	W 寄存器被清零，全零标志位 (Z) 置 1。

CLRWDT	清零看门狗定时器
语法:	[标号] CLRWDT
操作数:	无
操作:	$00h \rightarrow WDT$ $0 \rightarrow WDT$ 预分频器， $1 \rightarrow \overline{TO}$ $1 \rightarrow \overline{PD}$
受影响的状态位:	\overline{TO} 和 \overline{PD}
说明:	CLRWDT 指令复位看门狗定时器。还将复位 WDT 的预分频器。状态位 TO 和 PD 置 1。

COMF	f 取反
语法:	[标号] COMF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(\bar{f}) \rightarrow (\text{目标寄存器})$
受影响的状态位:	Z
说明:	将寄存器 f 的内容取反。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

DECF	f 递减 1
语法:	[标号] DECF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) - 1 \rightarrow (\text{目标寄存器})$
受影响的状态位:	Z
说明:	将 f 的内容递减 1。如果 d 为 0，结果存入 W 寄存器。如果 d 为 1，结果存回寄存器 f。

PIC16F913/914/916/917/946

DECFSZ	f 递减 1, 为 0 则跳过
语法:	[标号] DECFSZ f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) - 1 \rightarrow$ (目标寄存器); 结果为 0 时跳过
受影响的状态位:	无
说明:	将寄存器 f 的内容递减 1。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。 如果结果为 1, 则顺序执行指令。 如果结果为 0, 则执行 NOP, 从而使该指令变为双周期指令。

INCFSZ	f 递增 1, 为 0 则跳过
语法:	[标号] INCFSZ f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) + 1 \rightarrow$ (目标寄存器), 结果为 0 时跳过
受影响的状态位:	无
说明:	将寄存器 f 的内容递增 1。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。 如果结果为 1, 则顺序执行指令。 如果结果为 0, 则执行 NOP, 从而使该指令变为双周期指令。

GOTO	跳转到指定地址
语法:	[标号] GOTO k
操作数:	$0 \leq k \leq 2047$
操作:	$k \rightarrow PC<10:0>$ $PCLATH<4:3> \rightarrow PC<12:11>$
受影响的状态位:	无
说明:	GOTO 是无条件跳转指令。11 位立即数地址被装入 PC 位 <10:0>。 PC 高位从 PCLATH<4:3> 装入。 GOTO 是双周期指令。

IORLW	立即数与 W 作逻辑或运算
语法:	[标号] IORLW k
操作数:	$0 \leq k \leq 255$
操作:	$(W) .OR. k \rightarrow (W)$
受影响的状态位:	Z
说明:	将 W 寄存器的内容与 8 位立即数 k 作逻辑或运算。结果存入 W 寄存器。

INCF	f 递增 1
语法:	[标号] INCF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) + 1 \rightarrow$ (目标寄存器)
受影响的状态位:	Z
说明:	将寄存器 f 的内容递增 1。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

IORWF	W 和 f 作逻辑或运算
语法:	[标号] IORWF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(W) .OR. (f) \rightarrow$ (目标寄存器)
受影响的状态位:	Z
说明:	W 寄存器与 f 寄存器作逻辑或运算。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

PIC16F913/914/916/917/946

MOVF	将 f 的内容传送到目标寄存器
语法:	[标号] MOVF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	(f) → (目标寄存器)
受影响的状态位:	Z
说明:	根据 d 的状态, 将寄存器 f 的内容送入目标寄存器。如果 d 为 0, 目标寄存器为 W 寄存器。如果 d 为 1, 目标寄存器为寄存器 f。由于状态标志位 Z 受到指令结果的影响, d = 1 可用于检测文件寄存器。
指令字数:	1
指令周期数:	1
示例:	<pre>MOVF FSR, 0</pre> <p>执行指令后</p> <p>W = FSR 寄存器中的值</p> <p>Z = 1</p>

MOVLW	将立即数传送到 W
语法:	[标号] MOVLW k
操作数:	$0 \leq k \leq 255$
操作:	k → (W)
受影响的状态位:	无
说明:	将 8 位立即数 k 装入 W 寄存器。“无关位”被汇编为 0。
指令字数:	1
指令周期数:	1
示例:	<pre>MOVLW 0x5A</pre> <p>执行指令后</p> <p>W = 0x5A</p>

MOVWF	将 W 的内容传送到 f
语法:	[标号] MOVWF f
操作数:	$0 \leq f \leq 127$
操作:	(W) → (f)
受影响的状态位:	无
说明:	将 W 寄存器中的数据传送到寄存器 f。
指令字数:	1
指令周期数:	1
示例:	<pre>MOVWF OPTION</pre> <p>执行指令前</p> <p>OPTION = 0xFF</p> <p>W = 0x4F</p> <p>执行指令后</p> <p>OPTION = 0x4F</p> <p>W = 0x4F</p>

NOP	空操作
语法:	[标号] NOP
操作数:	无
操作:	空操作
受影响的状态位:	无
说明:	空操作。
指令字数:	1
指令周期数:	1
示例:	<pre>NOP</pre>

PIC16F913/914/916/917/946

RETFIE 从中断返回

语法: [标号] RETFIE

操作数: 无

操作: TOS → PC,
 1 → GIE

受影响的状态位: 无

说明: 从中断返回。执行出栈操作, 将栈顶 (TOS) 单元内容装入 PC。通过置 1 全局中断允许位 GIE (INTCON<7>) 允许中断。这是一条双周期指令。

指令字数: 1

指令周期数: 2

示例: RETFIE

中断后
PC = TOS
GIE = 1

RETLW 返回并将立即数传送到 W

语法: [标号] RETLW k

操作数: $0 \leq k \leq 255$

操作: $k \rightarrow (W)$;
 TOS → PC

受影响的状态位: 无

说明: 将 8 位立即数 k 装入 W 寄存器。栈顶内容 (返回地址) 被装入程序计数器。这是一条双周期指令。

指令字数: 1

指令周期数: 2

示例: CALL TABLE;W contains table

```
TABLE            ;offset value  
                  • ;W now has table value  
                  •  
                  •  
                  ADDWF PC ;W = offset  
                  RETLW k1 ;Begin table  
                  RETLW k2 ;  
                  •  
                  •  
                  •  
                  RETLW kn ; End of table
```

执行指令前
W = 0x07
执行指令后
W = k8 的值

RETURN 从子程序返回

语法: [标号] RETURN

操作数: 无

操作: TOS → PC

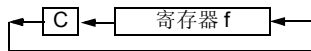
受影响的状态位: 无

说明: 从子程序返回。执行出栈操作, 将栈顶 (TOS) 单元内容装入程序计数器。这是一条双周期指令。

PIC16F913/914/916/917/946

RLF 对 f 执行带进位的左移

语法: [标号] RLF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: 参见下面的说明
 受影响的状态位: C
 说明: 将寄存器 f 的内容连同进位标志位一起左移 1 位。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

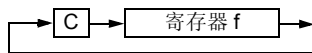


指令字数: 1
 指令周期数: 1
 示例: RLF REG1,0

执行指令前
 REG1 = 1110 0110
 C = 0
 执行指令后
 REG1 = 1110 0110
 W = 1100 1100
 C = 1

RRF 对 f 执行带进位的右移

语法: [标号] RRF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: 参见下面的说明
 受影响的状态位: C
 说明: 将寄存器 f 的内容连同进位标志位一起右移 1 位。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。



SLEEP 进入休眠模式

语法: [标号] SLEEP
 操作数: 无
 操作: 00h → WDT,
 0 → WDT 预分频器,
 1 → \overline{TO} ,
 0 → \overline{PD}
 受影响的状态位: \overline{TO} 和 \overline{PD}
 说明: 掉电状态位 \overline{PD} 清零。超时状态位 \overline{TO} 位置 1。看门狗定时器及其预分频器被清零。振荡器停振, 处理器进入休眠模式。

SUBLW 从立即数中减去 W 的内容

语法: [标号] SUBLW k
 操作数: $0 \leq k \leq 255$
 操作: $k - (W) \rightarrow (W)$
 受影响的状态位: C、DC 和 Z
 说明: 从 8 位立即数 k 中减去 W 寄存器的内容 (采用二进制补码方法进行运算)。结果存入 W 寄存器。

C = 0	$W > k$
C = 1	$W \leq k$
DC = 0	$W\langle 3:0 \rangle > k\langle 3:0 \rangle$
DC = 1	$W\langle 3:0 \rangle \leq k\langle 3:0 \rangle$

SUBWF **f 减去 W**

语法: [标号] SUBWF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: $(f) - (W) \rightarrow (\text{目标寄存器})$
 受影响的状态位: C、DC 和 Z
 说明: 从寄存器 f 中减去 W 寄存器的内容 (采用二进制补码方法进行运算)。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

C = 0	$W > f$
C = 1	$W \leq f$
DC = 0	$W\langle 3:0 \rangle > f\langle 3:0 \rangle$
DC = 1	$W\langle 3:0 \rangle \leq f\langle 3:0 \rangle$

SWAPF **将 f 中的两个半字节进行交换**

语法: [标号] SWAPF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: $(f\langle 3:0 \rangle) \rightarrow (\text{目标寄存器 } \langle 7:4 \rangle)$,
 $(f\langle 7:4 \rangle) \rightarrow (\text{目标寄存器 } \langle 3:0 \rangle)$
 受影响的状态位: 无
 说明: 将寄存器 f 的高半字节和低半字节交换。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

XORLW **立即数与 W 作逻辑异或运算**

语法: [标号] XORLW k
 操作数: $0 \leq k \leq 255$
 操作: $(W) .XOR. k \rightarrow (W)$
 受影响的状态位: Z
 说明: 将 W 寄存器的内容与 8 位立即数 k 作逻辑异或运算。结果存入 W 寄存器。

XORWF **W 和 f 作逻辑异或运算**

语法: [标号] XORWF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: $(W) .XOR. (f) \rightarrow (\text{目标寄存器})$
 受影响的状态位: Z
 说明: 将 W 寄存器的内容与 f 寄存器的内容作逻辑异或运算。如果 d 等于 0, 结果存放在 W 寄存器中。如果 d 为 1, 结果存回寄存器 f。

PIC16F913/914/916/917/946

注:

18.0 开发支持

一系列硬件及软件开发工具对 PIC® 单片机提供支持：

- 集成开发环境
 - MPLAB® IDE 软件
- 汇编器 / 编译器 / 链接器
 - MPASM™ 汇编器
 - MPLAB C18 和 MPLAB C30 C 编译器
 - MPLINK™ 目标链接器 / MPLIB™ 目标库管理器
 - MPLAB ASM30 汇编器 / 链接器 / 库
- 模拟器
 - MPLAB SIM 软件模拟器
- 仿真器
 - MPLAB ICE 2000 在线仿真器
 - MPLAB REAL ICE™ 在线仿真器
- 在线调试器
 - MPLAB ICD 2
- 器件编程器
 - PICSTART® Plus 开发编程器
 - MPLAB PM3 器件编程器
 - PICKit™ 2 开发编程器
- 低成本演示和开发板及评估工具包

18.1 MPLAB 集成开发环境软件

MPLAB IDE 软件为 8/16 位单片机市场提供了前所未有的易于使用的软件开发平台。MPLAB IDE 是基于 Windows® 操作系统的应用软件，包括：

- 一个包含所有调试工具的图形界面
 - 模拟器
 - 编程器（单独销售）
 - 仿真器（单独销售）
 - 在线调试器（单独销售）
- 具有彩色上下文代码显示的全功能编辑器
- 多项目管理器
- 内容可直接编辑的可定制式数据窗口
- 高级源代码调试
- 可视化器件初始化程序，便于进行寄存器的初始化
- 鼠标停留在变量上进行查看的功能
- 通过拖放把变量从源代码窗口拉到观察窗口
- 丰富的在线帮助
- 集成了可选的第三方工具，如 HI-TECH 软件 C 编译器和 IAR C 编译器

MPLAB IDE 可以让您：

- 编辑源文件（汇编语言或 C 语言）
- 点击一次即可完成汇编（或编译）并将代码下载到 PIC MCU 仿真器和模拟器工具中（自动更新所有项目信息）
- 可使用如下各项进行调试：
 - 源文件（汇编语言或 C 语言）
 - 混合汇编语言和 C 语言
 - 机器码

MPLAB IDE 在单个开发范例中支持使用多种调试工具，包括从成本效益高的模拟器到低成本的在线调试器，再到全功能的仿真器。这样缩短了用户升级到更加灵活而功能更强大的工具时的学习时间。

PIC16F913/914/916/917/946

18.2 MPASM 汇编器

MPASM 汇编器是全功能通用宏汇编器，适用于所有的 PIC MCU。

MPASM 汇编器可生成用于 MPLINK 目标链接器的可重定位目标文件、Intel® 标准 HEX 文件、详细描述存储器使用状况和符号参考的 MAP 文件、包含源代码行及生成机器码的绝对 LST 文件以及用于调试的 COFF 文件。

MPASM 汇编器具有如下特征：

- 集成在 MPLAB IDE 项目中
- 用户定义的宏可简化汇编代码
- 对多用途源文件进行条件汇编
- 允许完全控制汇编过程的指令

18.3 MPLAB C18 和 MPLAB C30 C 编译器

MPLAB C18 和 MPLAB C30 代码开发系统是完全的 ANSI C 编译器，分别适用于 Microchip 的 PIC18 和 PIC24 系列单片机及 dsPIC30F 和 dsPIC33 系列数字信号控制器。这些编译器可提供其他编译器并不具备的强大的集成功能和出众的代码优化能力，且使用方便。

为便于源代码调试，编译器提供了针对 MPLAB IDE 调试器的优化符号信息。

18.4 MPLINK 目标链接器 / MPLIB 目标库管理器

MPLINK 目标链接器包含了由 MPASM 汇编器、MPLAB C18 C 编译器产生的可重定位目标。通过使用链接器脚本中的指令，它还可链接预编译库中的可重定位目标。

MPLIB 目标库管理器管理预编译代码库文件的创建和修改。当从源文件调用库中的一段子程序时，只有包含此子程序的模块被链接到应用中。这样可使大型库在许多不同应用中被高效地利用。

目标链接器 / 库管理器具有如下特征：

- 高效地连接单个的库而不是许多小文件
- 通过将相关的模块组合在一起增强代码的可维护性
- 只要列出、替换、删除和抽取模块，便可灵活地创建库

18.5 MPLAB ASM30 汇编器、链接器和库管理器

MPLAB ASM30 汇编器为 dsPIC30F 器件提供转换自符号汇编语言的可重定位机器码。MPLAB C30 C 编译器使用该汇编器生成目标文件。汇编器产生可重定位目标文件之后，可将这些目标文件存档，或其他可重定位目标文件和存档链接以生成可执行文件。该汇编器有如下显著特征：

- 支持整个 dsPIC30F 指令集
- 支持定点数据和浮点数据
- 命令行界面
- 丰富的指令集
- 灵活的宏语言
- MPLAB IDE 兼容性

18.6 MPLAB SIM 软件模拟器

MPLAB SIM 软件模拟器在指令级对 PIC MCU 和 dsPIC® DSC 进行模拟，使得用户可以在 PC 主机的环境下进行代码开发。对于任何给定的指令，用户均可对数据区进行检查或修改，并通过各种触发机制来产生激励。可以将各寄存器的情况记录在文件中，以便进行进一步地运行时分析。跟踪缓冲器和逻辑分析器的显示使模拟器还能记录和跟踪程序的执行、I/O 的动作、大部分的外设及内部寄存器的状况。

MPLAB SIM 软件模拟器完全支持使用 MPLAB C18 和 MPLAB C30 C 编译器以及 MPASM 和 MPLAB ASM30 汇编器的符号调试。该软件模拟器可用于在硬件实验室环境外灵活地开发和调试代码，是一款完美且经济的软件开发工具。

18.7 MPLAB ICE 2000 高性能在线仿真器

MPLAB ICE 2000 在线仿真器旨在为产品开发工程师提供一整套用于 PIC 单片机的设计工具。MPLAB ICE 2000 在线仿真器的软件控制由 MPLAB 集成开发环境平台提供，它允许在单一环境下进行编辑、编译、下载以及源代码调试。

MPLAB ICE 2000 是全功能仿真器系统，它具有增强的跟踪、触发和数据监控功能。处理器模块可插拔，使系统可轻松进行重新配置以适应各种不同处理器的仿真需要。MPLAB ICE 2000 在线仿真器的架构允许对其进行扩展以支持新的 PIC 单片机。

MPLAB ICE 2000 在线仿真器系统设计为一款实时仿真系统，该仿真系统具备通常只有昂贵的开发工具中才有的高级功能。选择 PC 平台和 Microsoft® Windows® 32 位操作系统可使这些功能在一个简单而统一的应用中得到很好的利用。

18.8 MPLAB REAL ICE 在线仿真器系统

MPLAB REAL ICE 在线仿真器系统是 Microchip 针对其闪存 DSC 和 MCU 器件而推出的新一代高速仿真器。结合 MPLAB 集成开发环境 (IDE) 所具有的易于使用且功能强大的图形用户界面，该仿真器可对 PIC® 闪存 MCU 和 dsPIC® DSC 进行调试和编程。IDE 是随每个工具包一起提供的。

MPLAB REAL ICE 探针通过高速 USB 2.0 接口与设计工程师的 PC 相连，并利用与常用 MPLAB ICD 2 系统兼容的连接器 (RJ11) 或新型抗噪声、高速低压差分信号 (LVDS) 互连电缆 (CAT5) 与目标板相连。

可通过 MPLAB IDE 下载将来版本的固件，对 MPLAB REAL ICE 进行现场升级。在即将推出的 MPLAB IDE 版本中，会支持许多新器件，还将增加一些新特性，如软件断点和汇编代码跟踪等。在同类仿真器中，MPLAB REAL ICE 的优势十分明显：低成本、高速仿真、实时变量监视、跟踪分析、复杂断点、耐用的探针接口及较长 (长达 3 米) 的互连电缆。

18.9 MPLAB ICD 2 在线调试器

Microchip 的在线调试器 MPLAB ICD 2 是一款功能强大而成本低廉的运行时开发工具，通过 RS-232 或高速 USB 接口与 PC 主机相连。该工具基于闪存 PIC MCU，可用于开发本系列及其他 PIC MCU 和 dsPIC DSC。MPLAB ICD 2 使用了闪存器件中内建的在线调试功能。该功能结合 Microchip 的在线串行编程 (In-Circuit Serial Programming™, ICSP™) 协议，可在 MPLAB 集成开发环境的图形用户界面上提供成本效益很高的在线闪存调试。这使设计人员可通过设置断点、单步运行以及对变量、CPU 状态以及外设寄存器进行监视的方法实现源代码的开发和调试。其全速运行特性可对硬件和应用进行实时测试。MPLAB ICD 2 还可用作某些 PIC 器件的开发编程器。

18.10 MPLAB PM3 器件编程器

MPLAB PM3 器件编程器是一款通用的、符合 CE 规范的器件编程器，其可编程电压设置在 VDDMIN 和 VDDMAX 之间时可靠性最高。它有一个用来显示菜单和错误信息的大 LCD 显示器 (128 x 64)，以及一个支持各种封装类型的可拆卸模块化插槽装置。编程器标准配置中带有一根 ICSP™ 电缆。在单机模式下，MPLAB PM3 器件编程器不必与 PC 相连即可对 PIC 器件进行读取、验证和编程。在该模式下它还可设置代码保护。MPLAB PM3 通过 RS-232 或 USB 电缆连接到 PC 主机上。MPLAB PM3 具备高速通信能力以及优化算法，可对存储器很大的器件进行快速编程，它还采用 SD/MMC 卡用作文件存储及数据安全应用。

PIC16F913/914/916/917/946

18.11 PICSTART Plus 开发编程器

PICSTART Plus 开发编程器是一款易于使用而成本低廉的原型编程器。它通过 COM (RS-232) 端口与 PC 相连。MPLAB 集成开发环境软件使得该编程器的使用简便、高效。PICSTART Plus 开发编程器支持采用 DIP 封装的大部分 PIC 器件，其引脚数最多可达 40 个。引脚数更多的器件，如 PIC16C92X 和 PIC17C76X，可通过连接一个转接插槽来获得支持。PICSTART Plus 开发编程器符合 CE 规范。

18.12 PICkit 2 开发编程器

PICkit™ 2 开发编程器是一个低成本编程器；对于某些选定闪存器件，它也是一个调试器，通过其易于使用的接口可对众多 Microchip 的低档、中档和 PIC18F 系列闪存单片机进行编程。PICkit 2 入门工具包中包含一个有实验布线区的开发板、十二堂系列课程、软件和 HI-TECH 的 PICC™ Lite C 编译器，有助于用户快速掌握 PIC® 单片机的使用。这一工具包为使用 Microchip 功能强大的中档闪存系列单片机进行编程、评估和应用开发，提供了所需的一切。

18.13 演示、开发和评估板

有许多演示、开发和评估板可用于各种 PIC MCU 和 dsPIC DSC，实现对全功能系统的快速应用开发。大多数的演示、开发和评估板都有实验布线区，供用户添加定制电路；还有应用固件和源代码，用于测试和修改。

这些板支持多种功能部件，包括 LED、温度传感器、开关、扬声器、RS-232 接口、LCD 显示器、电位计和附加 EEPROM 存储器。

演示和开发板可用于教学环境，在实验布线区设计定制电路，从而掌握各种单片机应用。

除了 PICDEM™ 和 dsPICDEM™ 演示 / 开发板系列电路外，Microchip 还有一系列评估工具包和演示软件，适用于模拟滤波器设计、KEELOQ® 数据安全产品 IC、CAN、IrDA®、PowerSmart 电池管理、SEEVAL® 评估系统、 Σ - Δ ADC、流速传感器，等等。

有关演示、开发和评估工具包的完整列表，请查阅 Microchip 公司网页 (www.microchip.com)。

19.0 电气规范

绝对最大值 (†)

环境温度.....	-40° 至 +125°C
储存温度.....	-65°C 至 +150°C
VDD 相对于 VSS 的电压	-0.3V 至 +6.5V
MCLR 相对于 VSS 的电压	-0.3V 至 +13.5V
其他引脚相对于 VSS 的电压.....	-0.3V 至 (VDD + 0.3V)
总功耗 (†).....	800 mW
VSS 引脚的最大输出电流.....	95 mA
VDD 引脚的最大输入电流	95 mA
输入钳位电流 I _{IK} (V _I < 0 或 V _I > VDD)	±20 mA
输出钳位电流 I _{OK} (V _O < 0 或 V _O > VDD)	±20 mA
任一 I/O 引脚的最大输出灌电流	25 mA
任一 I/O 引脚的最大输出拉电流	25 mA
所有端口的最大拉电流	90 mA
所有端口的最大灌电流	90 mA

注 1: 功耗按如下公式计算: $P_{DIS} = V_{DD} \times \{I_{DD} - \sum I_{OH}\} + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum (V_{OL} \times I_{OL})$ 。

2: PIC16F913/916 器件未实现 PORTD 和 PORTE。

†注: 如果器件的工作条件超过“绝对最大值”, 就可能会对器件造成永久性损坏。上述值仅为运行条件极大值, 我们建议不要使器件在该规范规定的范围以外运行。器件长时间工作在最大值条件下, 其稳定性会受到影响。

PIC16F913/914/916/917/946

图 19-1: PIC16F913/914/916/917/946 电压—频率关系图, $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$

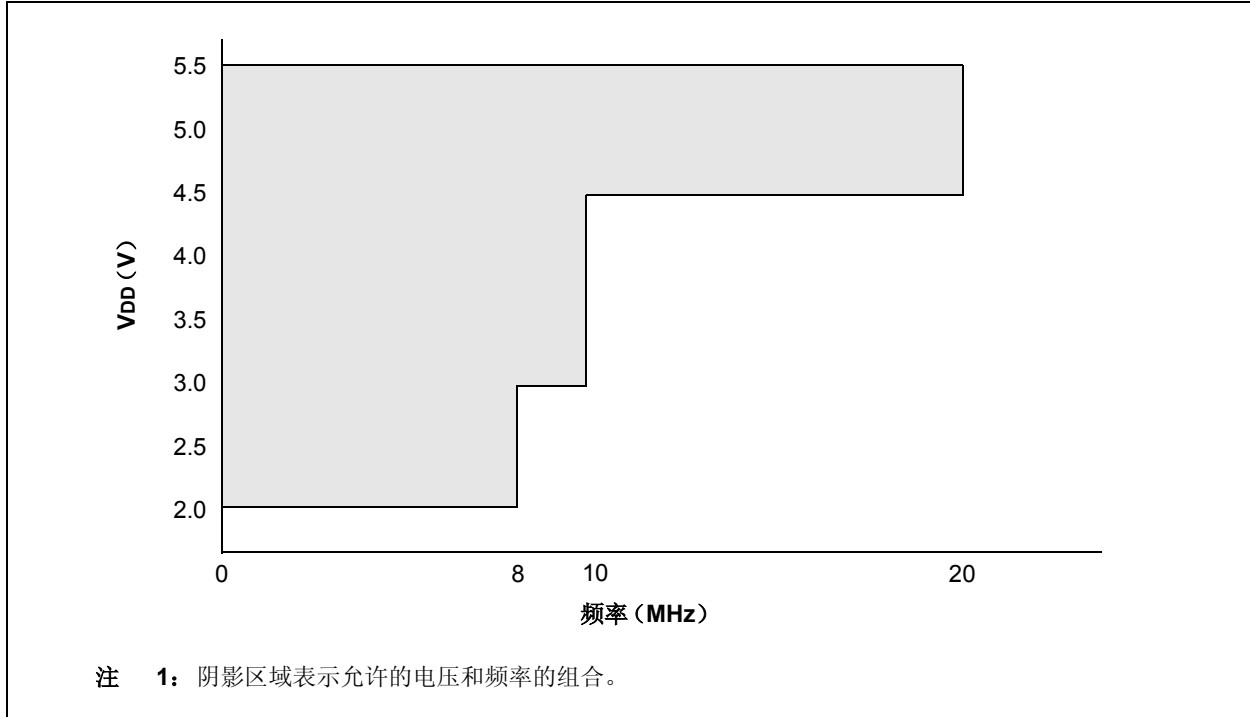
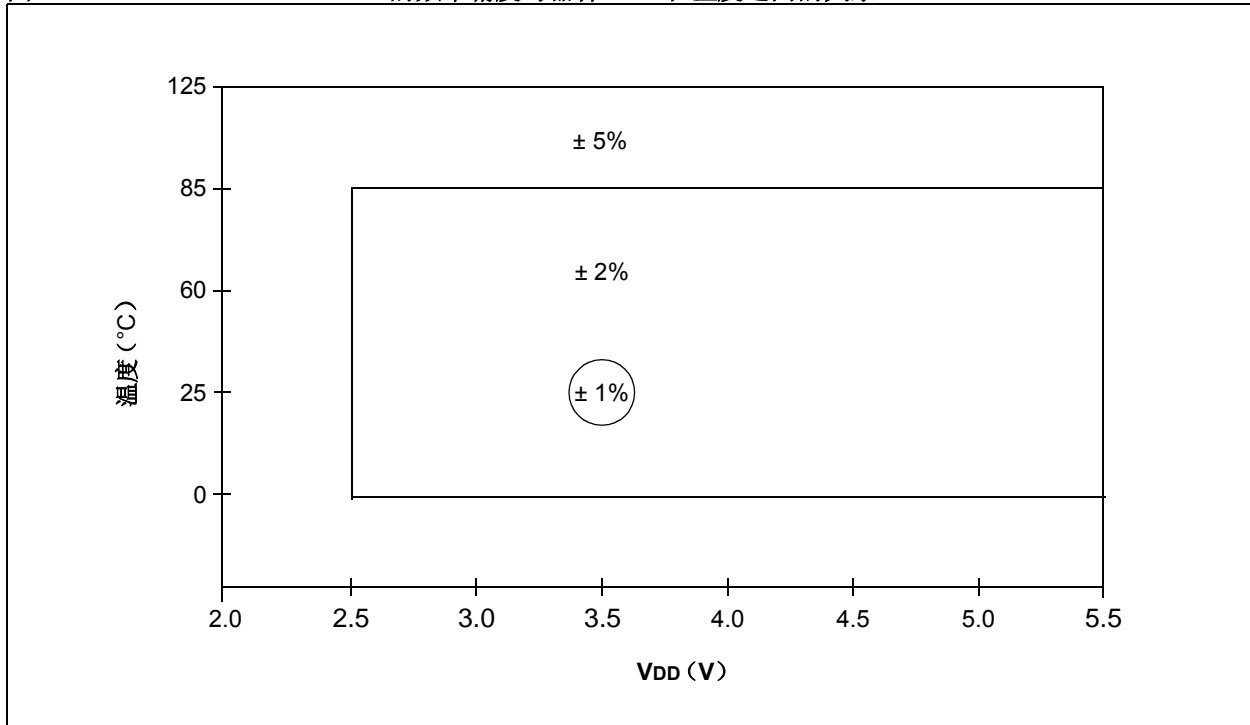


图 19-2: HFINTOSC 的频率精度与器件 VDD 和温度之间的关系



PIC16F913/914/916/917/946

19.1 直流特性: PIC16F913/914/916/917/946-I (工业级) PIC16F913/914/916/917/946-E (扩展级)

直流特性		标准工作条件 (除非另外声明)					
		工作温度					
		-40°C ≤ TA ≤ +85°C (工业级)					
		-40°C ≤ TA ≤ +125°C (扩展级)					
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
D001 D001C D001D	VDD	电源电压	2.0 2.0 3.0 4.5	— — — —	5.5 5.5 5.5 5.5	V V V V	Fosc ≤ 8 MHz: HFINTOSC 和 EC 模式 Fosc ≤ 4 MHz Fosc ≤ 10 MHz Fosc ≤ 20 MHz
D002*	VDR	RAM 数据保持电压 ⁽¹⁾	1.5	—	—	V	器件工作在休眠模式下
D003	VPOR	VDD 起始电压确保能够产生内部上电复位信号	—	VSS	—	V	详情请见第 16.2.1 节“上电复位 (POR)”。
D004*	SVDD	VDD 上升速率确保能够产生内部上电复位信号	0.05	—	—	V/ms	详情请见第 16.2.1 节“上电复位 (POR)”。

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V、25°C 条件下的值。这些参数仅作为设计参考，未经测试。

注 1: 该电压是休眠模式下保证不丢失 RAM 数据的最小 VDD。

PIC16F913/914/916/917/946

19.2 直流特性:

PIC16F913/914/916/917/946-I (工业级) PIC16F913/914/916/917/946-E (扩展级)

直流特性		标准工作条件 (除非另外声明)					条件	
		工作温度						
		-40°C ≤ TA ≤ +85°C (工业级)						
		-40°C ≤ TA ≤ +125°C (扩展级)						
参数编号	器件特性	最小值	典型值 †	最大值	单位	条件		
						VDD	注	
D010	供电电流 (IDD) (1, 2)	—	13	19	μA	2.0	FOSC = 32 kHz	
		—	22	30	μA	3.0	LP 振荡模式	
		—	33	60	μA	5.0		
D011*		—	180	250	μA	2.0	FOSC = 1 MHz	
		—	290	400	μA	3.0	XT 振荡模式	
		—	490	650	μA	5.0		
D012		—	280	380	μA	2.0	FOSC = 4 MHz	
		—	480	670	μA	3.0	XT 振荡模式	
		—	0.9	1.4	mA	5.0		
D013*		—	170	295	μA	2.0	FOSC = 1 MHz	
		—	280	480	μA	3.0	EC 振荡模式	
		—	470	690	μA	5.0		
D014		—	290	450	μA	2.0	FOSC = 4 MHz	
		—	490	720	μA	3.0	EC 振荡模式	
		—	0.85	1.3	mA	5.0		
D015		—	8	20	μA	2.0	FOSC = 31 kHz	
		—	16	40	μA	3.0	LFINTOSC 模式	
		—	31	65	μA	5.0		
D016*		—	416	520	μA	2.0	FOSC = 4 MHz	
		—	640	840	μA	3.0	HFINTOSC 模式	
		—	1.13	1.6	mA	5.0		
D017		—	0.65	0.9	mA	2.0	FOSC = 8 MHz	
		—	1.01	1.3	mA	3.0	HFINTOSC 模式	
		—	1.86	2.3	mA	5.0		
D018		—	340	580	μA	2.0	FOSC = 4 MHz	
		—	550	900	μA	3.0	EXTRC 模式 ⁽³⁾	
		—	0.92	1.4	mA	5.0		
D019		—	3.8	4.7	mA	4.5	FOSC = 20 MHz	
		—	4.0	4.8	mA	5.0	HS 振荡模式	

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

- 注 1: 在正常的工作模式下, 所有 IDD 测量的测试条件为: OSC1 = 外部方波, 满幅; 所有 I/O 引脚均为三态, 拉至 VDD; MCLR = VDD; 禁止 WDT。
- 2: 供电电流主要随工作电压和频率而变化。其他因素, 如 I/O 引脚负载和开关速率、振荡器类型、内部代码执行模式和温度也会影响电流消耗。
- 3: 对于 RC 振荡器配置, 不包括流经 REXT 的电流。流经该电阻的电流可以由公式 $I_R = V_{DD}/2R_{EXT}$ (mA) 计算得出, 其中 REXT 的单位为 kΩ。

PIC16F913/914/916/917/946

19.3 直流特性: PIC16F913/914/916/917/946-I (工业级)

直流特性		标准工作条件 (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级)					
参数编号	器件特性	最小值	典型值 †	最大值	单位	条件	
						VDD	注
D020	掉电基本电流 (IPD) (2)	—	0.05	1.2	μA	2.0	WDT、欠压复位、比较器、VREF 和 T1OSC 均被禁止
		—	0.15	1.5	μA	3.0	
		—	0.35	1.8	μA	5.0	
		—	150	500	nA	3.0	$-40^{\circ}\text{C} \leq T_A \leq +25^{\circ}\text{C}$
D021		—	1.0	2.2	μA	2.0	WDT 电流 (1)
		—	2.0	4.0	μA	3.0	
		—	3.0	7.0	μA	5.0	
D022A		—	42	60	μA	3.0	欠压复位电流 (1)
		—	85	122	μA	5.0	
D022B		—	22	28	μA	2.0	PLVD 电流
		—	25	35	μA	3.0	
		—	33	45	μA	5.0	
D023		—	32	45	μA	2.0	比较器电流 (1), 使能两个比较器
		—	60	78	μA	3.0	
		—	120	160	μA	5.0	
D024		—	30	36	μA	2.0	CVREF 电流 (1) (高电压范围)
		—	45	55	μA	3.0	
		—	75	95	μA	5.0	
D025*		—	39	47	μA	2.0	CVREF 电流 (1) (低电压范围)
		—	59	72	μA	3.0	
		—	98	124	μA	5.0	
D026		—	2.0	5.0	μA	2.0	T1OSC 电流 (1), 32.768 kHz
		—	2.5	5.5	μA	3.0	
		—	3.0	7.0	μA	5.0	
D027		—	0.30	1.6	μA	3.0	A/D 电流 (1), 未转换
		—	0.36	1.9	μA	5.0	

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

- 注 1: 外设电流是基本 IDD 或 IPD 电流以及相应外设使能时消耗的额外电流的总和。外设 Δ 电流可以从该电流中减去基本 IDD 或 IPD 电流得到。在计算总电流消耗时应使用最大值。
- 2: 休眠模式下的掉电电流与振荡器类型无关。掉电电流是在器件休眠时, 所有 I/O 引脚处于高阻态并连接到 VDD 时测得的。

PIC16F913/914/916/917/946

19.4 直流特性: PIC16F913/914/916/917/946-E (扩展级)

直流特性		标准工作条件 (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ (扩展级)					条件	
参数编号	器件特性	最小值	典型值 †	最大值	单位	VDD	注	
D020E	掉电基本电流 (IPD) (2)	—	0.05	9	μA	2.0	WDT、欠压复位、比较器、VREF 和 T1OSC 均被禁止	
		—	0.15	11	μA	3.0		
		—	0.35	15	μA	5.0		
D021E		—	1	28	μA	2.0	WDT 电流 (1)	
		—	2	30	μA	3.0		
		—	3	35	μA	5.0		
D022E		—	42	65	μA	3.0	欠压复位电流 (1)	
		—	85	127	μA	5.0		
D022B		—	22	48	μA	2.0	PLVD 电流	
		—	25	55	μA	3.0		
		—	33	65	μA	5.0		
D023E		—	32	45	μA	2.0	比较器电流 (1), 使能两个比较器	
		—	60	78	μA	3.0		
		—	120	160	μA	5.0		
D024E		—	30	70	μA	2.0	CVREF 电流 (1) (高电压范围)	
		—	45	90	μA	3.0		
		—	75	120	μA	5.0		
D025E*		—	39	91	μA	2.0	CVREF 电流 (1) (低电压范围)	
		—	59	117	μA	3.0		
		—	98	156	μA	5.0		
D026E		—	3.5	18	μA	2.0	T1OSC 电流 (1), 32.768 kHz	
		—	4	21	μA	3.0		
		—	5	24	μA	5.0		
D027E		—	0.30	12	μA	3.0	A/D 电流 (1), 未转换	
		—	0.36	16	μA	5.0		

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

- 注 1: 外设电流是基本 IDD 或 IPD 电流以及相应外设使能时消耗的额外电流的总和。外设 Δ 电流可以从该电流中减去基本 IDD 或 IPD 电流得到。在计算总电流消耗时应使用最大值。
- 2: 休眠模式下的掉电电流与振荡器类型无关。掉电电流是在器件休眠时, 所有 I/O 引脚处于高阻态并连接到 VDD 时测得的。

PIC16F913/914/916/917/946

19.5 直流特性:

PIC16F913/914/916/917/946-I (工业级)

PIC16F913/914/916/917/946-E (扩展级)

直流特性		标准工作条件 (除非另外声明)					
		工作温度					
		-40°C ≤ T _A ≤ +85°C (工业级)					
		-40°C ≤ T _A ≤ +125°C (扩展级)					
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
D030	V _{IL}	输入低电压					
D030A		I/O 端口: 带 TTL 缓冲器	V _{SS}	—	0.8	V	4.5V ≤ V _{DD} ≤ 5.5V
D031		带施密特触发缓冲器	V _{SS}	—	0.15 V _{DD}	V	2.0V ≤ V _{DD} ≤ 4.5V
D032		MCLR, OSC1 (RC 模式) (1)	V _{SS}	—	0.2 V _{DD}	V	2.0V ≤ V _{DD} ≤ 5.5V
D033		OSC1 (XT 模式)	V _{SS}	—	0.3	V	
D033A		OSC1 (HS 模式)	V _{SS}	—	0.3 V _{DD}	V	
D040	V _{IH}	输入高电压					
D040A		I/O 端口: 带 TTL 缓冲器	2.0	—	V _{DD}	V	4.5V ≤ V _{DD} ≤ 5.5V
D041		带施密特触发缓冲器	0.25 V _{DD} + 0.8	—	V _{DD}	V	2.0V ≤ V _{DD} ≤ 4.5V
D042		MCLR	0.8 V _{DD}	—	V _{DD}	V	2.0V ≤ V _{DD} ≤ 5.5V
D043		OSC1 (XT 模式)	1.6	—	V _{DD}	V	
D043A		OSC1 (HS 模式)	0.7 V _{DD}	—	V _{DD}	V	
D043B		OSC1 (RC 模式)	0.9 V _{DD}	—	V _{DD}	V	(注 1)
D060	I _{IL}	输入泄漏电流 (2)					
D061		I/O 端口	—	± 0.1	± 1	μA	V _{SS} ≤ V _{PIN} ≤ V _{DD} , 引脚处于高阻态
D063		MCLR(3)	—	± 0.1	± 5	μA	V _{SS} ≤ V _{PIN} ≤ V _{DD}
		OSC1	—	± 0.1	± 5	μA	V _{SS} ≤ V _{PIN} ≤ V _{DD} , XT、HS 和 LP 振荡器配置
D070*	I _{PUR}	PORTB 弱上拉电流	50	250	400	μA	V _{DD} = 5.0V, V _{PIN} = V _{SS}
D080	V _{OL}	输出低电压 (5)					
		I/O 端口	—	—	0.6	V	I _{OL} = 8.5 mA, V _{DD} = 4.5V (工业级)
D090	V _{OH}	输出高电压 (5)					
		I/O 端口	V _{DD} - 0.7	—	—	V	I _{OH} = -3.0 mA, V _{DD} = 4.5V (工业级)

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

注

- 在 RC 振荡器配置中, OSC1/CLKIN 引脚被配置为施密特触发器输入。在 RC 模式下, 建议不要使用外部时钟。
- 负电流定义为引脚的拉电流。
- MCLR 引脚上的泄漏电流主要取决于施加在该引脚上的电压值。规定电压值为正常工作条件下的电压值。在不同的输入电压下可能测得更高的泄漏电流。
- 更多信息, 请参见第 13.0 节“数据 EEPROM 和闪存程序存储器控制”。
- 包括 CLKOUT 模式下的 OSC2。

PIC16F913/914/916/917/946

19.5 直流特性:

PIC16F913/914/916/917/946-I (工业级)

PIC16F913/914/916/917/946-E (扩展级) (续)

直流特性		标准工作条件 (除非另外声明)					
		工作温度					
		-40°C ≤ Ta ≤ +85°C (工业级)					
		-40°C ≤ Ta ≤ +125°C (扩展级)					
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
输出引脚上的容性负载规范							
D101*	COSC2	OSC2 引脚	—	—	15	pF	当外部时钟用于驱动 OSC1 时处于 XT、HS 和 LP 模式
D101A*	CIO	所有 I/O 引脚	—	—	50	pF	
数据 EEPROM 存储器							
D120	ED	字节耐久性	100K	1M	—	E/W	-40°C ≤ Ta ≤ +85°C
D120A	ED	字节耐久性	10K	100K	—	E/W	+85°C ≤ Ta ≤ +125°C
D121	VDRW	用于读 / 写操作的 VDD	VMIN	—	5.5	V	使用 EECON1 进行读写 VMIN = 最小工作电压
D122	TDEW	擦 / 写周期	—	5	6	ms	假设没有违反其他规范
D123	TRETD	数据保存时间	40	—	—	年	
D124	TREF	刷新前的总擦 / 写次数 (4)	1M	10M	—	E/W	
闪存程序存储器							
D130	EP	电池耐久性	10K	100K	—	E/W	-40°C ≤ Ta ≤ +85°C
D130A	ED	电池耐久性	1K	10K	—	E/W	+85°C ≤ Ta ≤ +125°C
D131	VPR	用于读操作的 VDD	VMIN	—	5.5	V	VMIN = 最小工作电压
D132	VPEW	用于擦 / 写操作的 VDD	4.5	—	5.5	V	
D133	TPEW	擦 / 写周期	—	—	3	ms	
D134	TRETD	数据保存时间	40	—	—	年	假设没有违反其他规范

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

- 注
- 1: 在 RC 振荡器配置中, OSC1/CLKIN 引脚被配置为施密特触发器输入。在 RC 模式下, 建议不要使用外部时钟。
 - 2: 负电流定义为引脚的拉电流。
 - 3: MCLR 引脚上的泄漏电流主要取决于施加在该引脚上的电压值。规定电压值为正常工作条件下的电压值。在不同的输入电压下可能测得更高的泄漏电流。
 - 4: 更多信息, 请参见第 13.0 节“数据 EEPROM 和闪存程序存储器控制”。
 - 5: 包括 CLKOUT 模式下的 OSC2。

PIC16F913/914/916/917/946

19.6 散热考虑

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$					
参数编号	符号	特性	典型值	单位	条件
TH01	θ_{JA}	结点到环境的热阻	60.0	$^{\circ}\text{C}/\text{W}$	28 引脚 PDIP 封装
			80.0	$^{\circ}\text{C}/\text{W}$	28 引脚 SOIC 封装
			90.0	$^{\circ}\text{C}/\text{W}$	28 引脚 SSOP 封装
			27.5	$^{\circ}\text{C}/\text{W}$	28 引脚 QFN 6x6 mm 封装
			47.2	$^{\circ}\text{C}/\text{W}$	40 引脚 PDIP 封装
			46.0	$^{\circ}\text{C}/\text{W}$	44 引脚 TQFP 封装
			24.4	$^{\circ}\text{C}/\text{W}$	44 引脚 QFN 8x8mm 封装
			77.0	$^{\circ}\text{C}/\text{W}$	64 引脚 TQFP 封装
TH02	θ_{JC}	结点到外壳的热阻	31.4	$^{\circ}\text{C}/\text{W}$	28 引脚 PDIP 封装
			24.0	$^{\circ}\text{C}/\text{W}$	28 引脚 SOIC 封装
			24.0	$^{\circ}\text{C}/\text{W}$	28 引脚 SSOP 封装
			20.0	$^{\circ}\text{C}/\text{W}$	28 引脚 QFN 6x6 mm 封装
			24.7	$^{\circ}\text{C}/\text{W}$	40 引脚 PDIP 封装
			14.5	$^{\circ}\text{C}/\text{W}$	44 引脚 TQFP 封装
			20.0	$^{\circ}\text{C}/\text{W}$	44 引脚 QFN 8x8mm 封装
			24.4	$^{\circ}\text{C}/\text{W}$	64 引脚 TQFP 封装
TH03	T_J	结温	150	$^{\circ}\text{C}$	用于计算降额功耗
TH04	PD	功耗	—	W	$PD = P_{INTERNAL} + P_{I/O}$
TH05	$P_{INTERNAL}$	内部功耗	—	W	$P_{INTERNAL} = I_{DD} \times V_{DD}$ (注 1)
TH06	$P_{I/O}$	I/O 功耗	—	W	$P_{I/O} = S (I_{OL} \times V_{OL}) + S (I_{OH} \times (V_{DD} - V_{OH}))$
TH07	P_{DER}	降额功耗	—	W	$P_{DER} = (T_J - T_A)/\theta_{JA}$ (注 2 和 3)

- 注 1: I_{DD} 为单独运行芯片而不驱动输出引脚上的任何负载的电流。
 注 2: T_A = 环境温度。
 注 3: 最大允许功耗是绝对最大总功耗和降额功耗 (P_{DER}) 中较低的值。

PIC16F913/914/916/917/946

19.7 时序参数符号

可根据以下任一格式创建时序参数符号：

1. TppS2ppS
2. TppS

T			
F	频率	T	时间

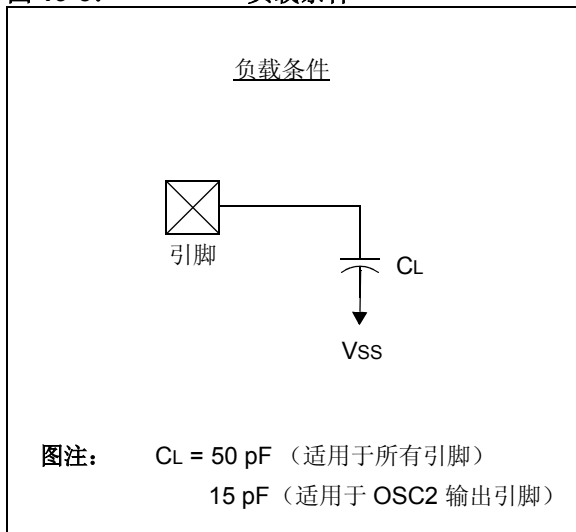
小写字母 (pp) 及其含意：

pp			
cc	CCP1	osc	OSC1
ck	CLKOUT	rd	\overline{RD}
cs	\overline{CS}	rw	\overline{RD} 或 \overline{WR}
di	SDI	sc	SCK
do	SDO	ss	\overline{SS}
dt	数据输入	t0	T0CKI
io	I/O 端口	t1	T1CKI
mc	\overline{MCLR}	wr	\overline{WR}

大写字母及其含意：

S			
F	下降	P	周期
H	高	R	上升
I	无效 (高阻态)	V	有效
L	低	Z	高阻态

图 19-3: 负载条件



19.8 交流特性: PIC16F913/914/916/917/946 (工业级, 扩展级)

图 19-4: 时钟时序

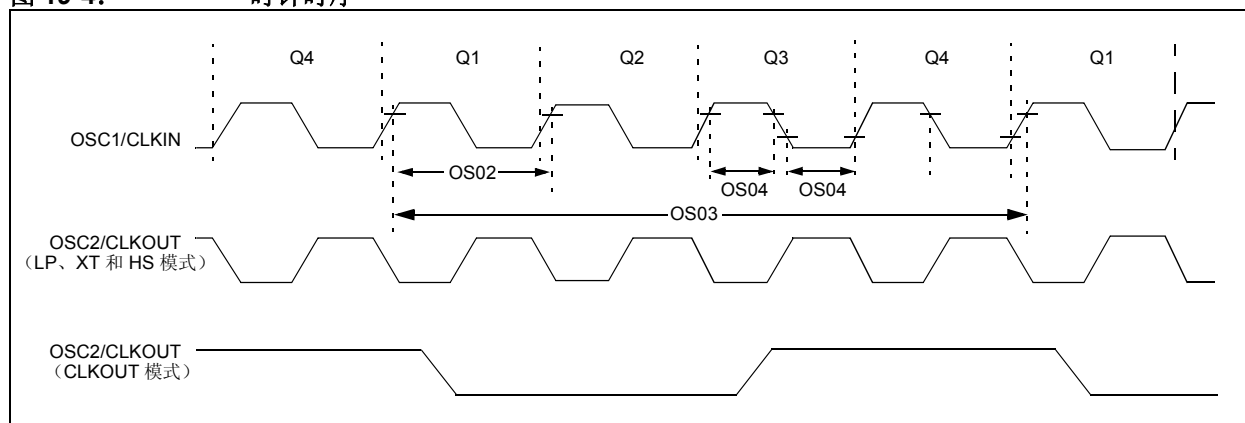


表 19-1: 时钟振荡器时序要求

标准工作条件 (除非另外声明)								
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件	
OS01	Fosc	外部 CLKIN 频率 ⁽¹⁾	DC	—	37	kHz	LP 振荡模式	
			DC	—	4		XT 振荡模式	
			DC	—	20		HS 振荡模式	
			DC	—	20		EC 振荡模式	
		振荡器频率 ⁽¹⁾	—	32.768	—	kHz	LP 振荡模式	
			0.1	—	4		XT 振荡模式	
			1	—	20		HS 振荡模式	
			DC	—	4		RC 振荡器模式	
OS02	Tosc	外部 CLKIN 周期 ⁽¹⁾	27	—	∞	μs	LP 振荡模式	
			250	—	∞		ns	XT 振荡模式
			50	—	∞		ns	HS 振荡模式
			50	—	∞		ns	EC 振荡模式
		振荡器周期 ⁽¹⁾	—	30.5	—	μs	LP 振荡模式	
			250	—	10,000		ns	XT 振荡模式
			50	—	1,000		ns	HS 振荡模式
			250	—	—		ns	RC 振荡器模式
OS03	Tcy	指令周期 ⁽¹⁾	200	Tcy	DC	ns	Tcy = 4/Fosc	
OS04*	TosH, TosL	外部 CLKIN 高电平时间, 外部 CLKIN 低电平时间	2	—	—	μs	LP 振荡器	
			100	—	—		ns	XT 振荡器
			20	—	—		ns	HS 振荡器
OS05*	TosR, TosF	外部 CLKIN 上升时间, 外部 CLKIN 下降时间	0	—	∞	ns	LP 振荡器	
			0	—	∞		ns	XT 振荡器
			0	—	∞		ns	HS 振荡器

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

注 1: 指令周期 (Tcy) 等于输入振荡器时钟周期的四倍。所有规范值均基于器件在标准工作条件下执行代码时对特定振荡器类型的特征数据。超出这些规范值可能导致振荡器运行不稳定和/或电流消耗超出预期值。所有器件在测试“最小值”时, 都在 OSC1 引脚上连接了外部时钟。当使用了外部时钟输入时, 所有器件的“最大值”周期时限为“DC”(没有时钟)。

PIC16F913/914/916/917/946

表 19-2: 振荡器参数

标准工作条件 (除非另外声明)								
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性	频率容差	最小值	典型值 †	最大值	单位	条件
OS06	TWARM	运行时内部振荡器切换延时 ⁽³⁾	—	—	—	2	TOSC	最慢时钟
OS07	TSC	故障保护采样时钟周期 ⁽¹⁾	—	—	21	—	ms	LFINTOSC/64
OS08	HFosc	经过校准的内部 HFINTOSC 频率 ⁽²⁾	±1%	7.92	8.0	8.08	MHz	$V_{DD} = 3.5\text{V}$, 25°C
			±2%	7.84	8.0	8.16	MHz	$2.5\text{V} \leq V_{DD} \leq 5.5\text{V}$, $0^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$
			±5%	7.60	8.0	8.40	MHz	$2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级), $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ (扩展级)
OS09*	LFosc	未经校准的内部 LFINTOSC 频率	—	15	31	45	kHz	
OS10*	Tiosc ST	HFINTOSC 振荡器从休眠模式唤醒的起振时间	—	5.5	12	24	μs	$V_{DD} = 2.0\text{V}$, -40°C 至 $+85^{\circ}\text{C}$
			—	3.5	7	14	μs	$V_{DD} = 3.0\text{V}$, -40°C 至 $+85^{\circ}\text{C}$
			—	3	6	11	μs	$V_{DD} = 5.0\text{V}$, -40°C 至 $+85^{\circ}\text{C}$

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V 、 25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

- 注 1: 指令周期 (Tcy) 等于输入振荡器时钟周期的四倍。所有规范值均基于器件在标准工作条件下执行代码时对应特定振荡器类型的特征数据。超出这些规范值可能导致振荡器运行不稳定和 / 或电流消耗超出预期值。所有器件在测试“最小值”时, 都在 OSC1 引脚上连接了外部时钟。当使用了外部时钟输入时, 所有器件的“最大值”周期时限为“DC”(没有时钟)。
- 2: 为了确保振荡器频率的容差, 必须尽量靠近器件在 V_{DD} 和 V_{SS} 之间连接去耦电容。建议并联一个 $0.1\ \mu\text{F}$ 和 $0.01\ \mu\text{F}$ 的电容。
- 3: 仅供设计参考。

图 19-5: CLKOUT 和 I/O 时序

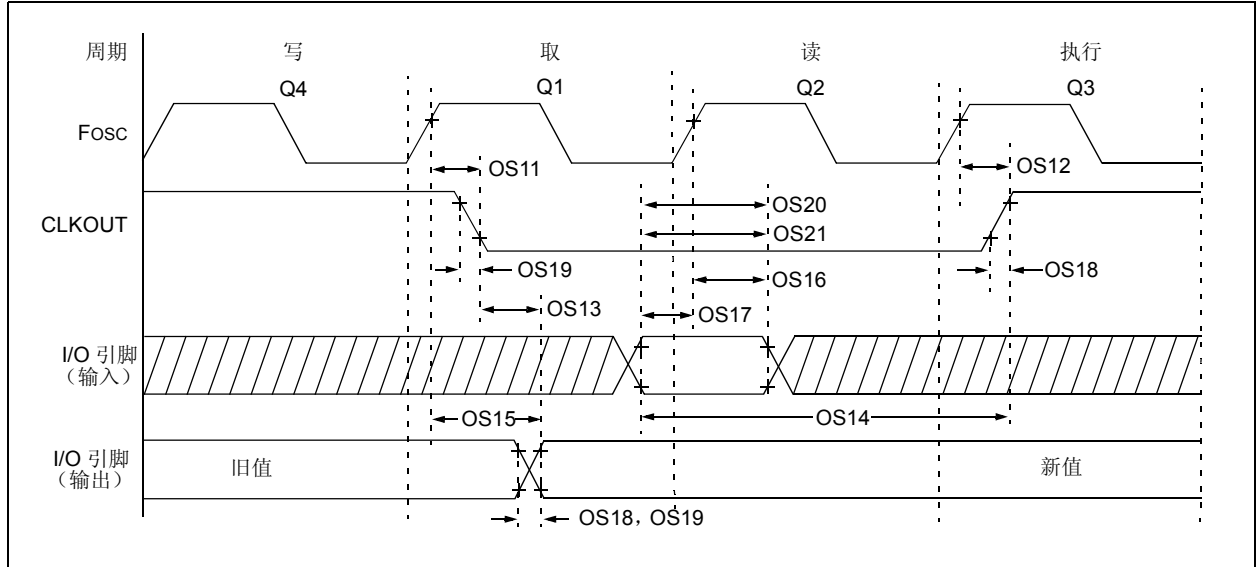


表 19-3: CLKOUT 和 I/O 时序参数

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值†	最大值	单位	条件
OS11	TosH2ckL	Fosc↑ 至 CLKOUT↓ 的时间 ⁽¹⁾	—	—	70	ns	VDD = 5.0V
OS12	TosH2ckH	Fosc↑ 至 CLKOUT↑ 的时间 ⁽¹⁾	—	—	72	ns	VDD = 5.0V
OS13	TckL2ioV	CLKOUT↓ 至端口输出有效的时间 ⁽¹⁾	—	—	20	ns	
OS14	TioV2ckH	在 CLKOUT↑ 前端口输入有效的时间 ⁽¹⁾	Tosc + 200 ns	—	—	ns	
OS15*	TosH2ioV	Fosc↑ (Q1 周期) 至端口输出有效的 时间	—	50	70	ns	VDD = 5.0V
OS16	TosH2ioI	Fosc↑ (Q2 周期) 至端口输入无效的 时间 (I/O 输入保持时间)	50	—	—	ns	VDD = 5.0V
OS17	TioV2osH	端口输入有效至 Fosc↑ (Q2 周期) 的时间 (I/O 输入建立时间)	20	—	—	ns	
OS18	TioR	端口输出上升时间 ⁽²⁾	—	15 40	72 32	ns	VDD = 2.0V VDD = 5.0V
OS19	TioF	端口输出下降时间 ⁽²⁾	—	28 15	55 30	ns	VDD = 2.0V VDD = 5.0V
OS20*	TINP	INT 引脚输入高电平时间或低电平时间	25	—	—	ns	
OS21*	TRAP	PORTA 电平变化中断信号的新输入电 平时间	Tcy	—	—	ns	

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5V、25°C 条件下的值。

注 1: 测量是在 RC 模式下进行的，其中 CLKOUT 输出为 $4 \times T_{osc}$ 。

2: 包含 CLKOUT 模式下的 OSC2。

PIC16F913/914/916/917/946

图 19-6: 复位、看门狗定时器、振荡器起振定时器和上电延时定时器时序

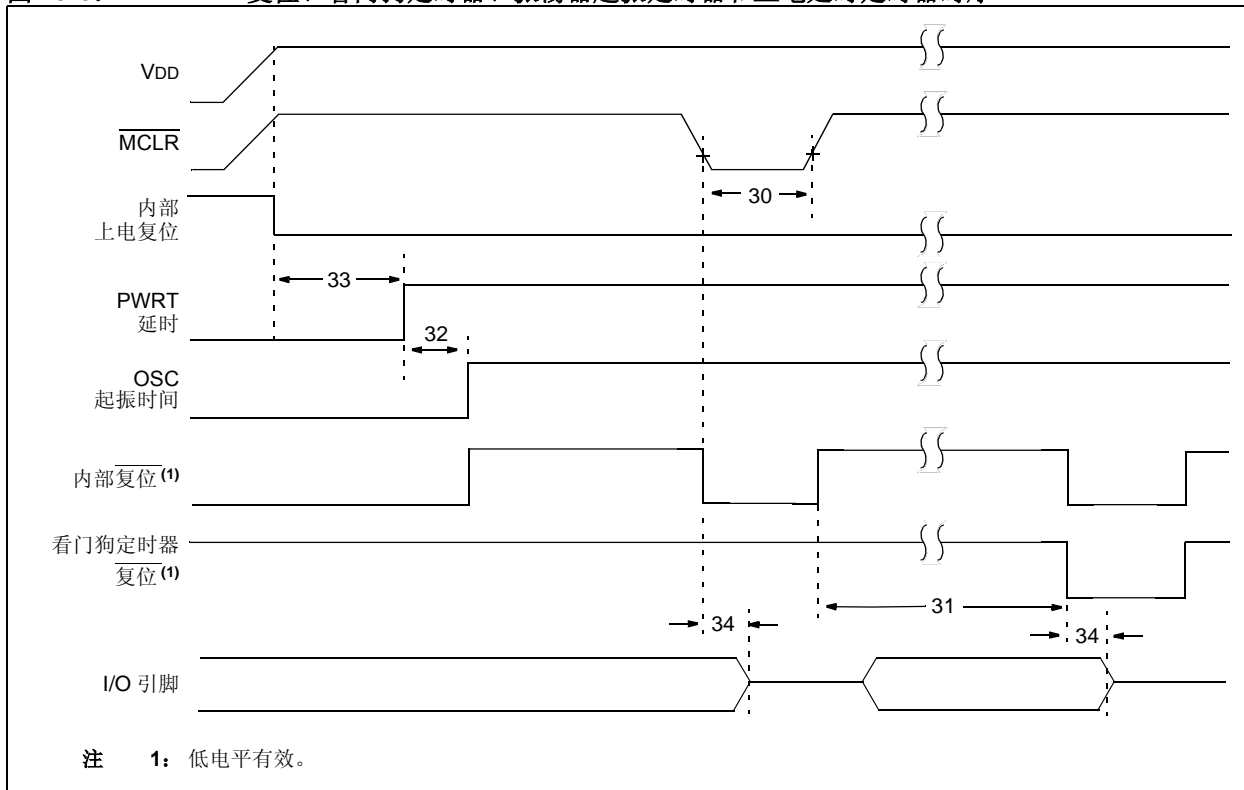
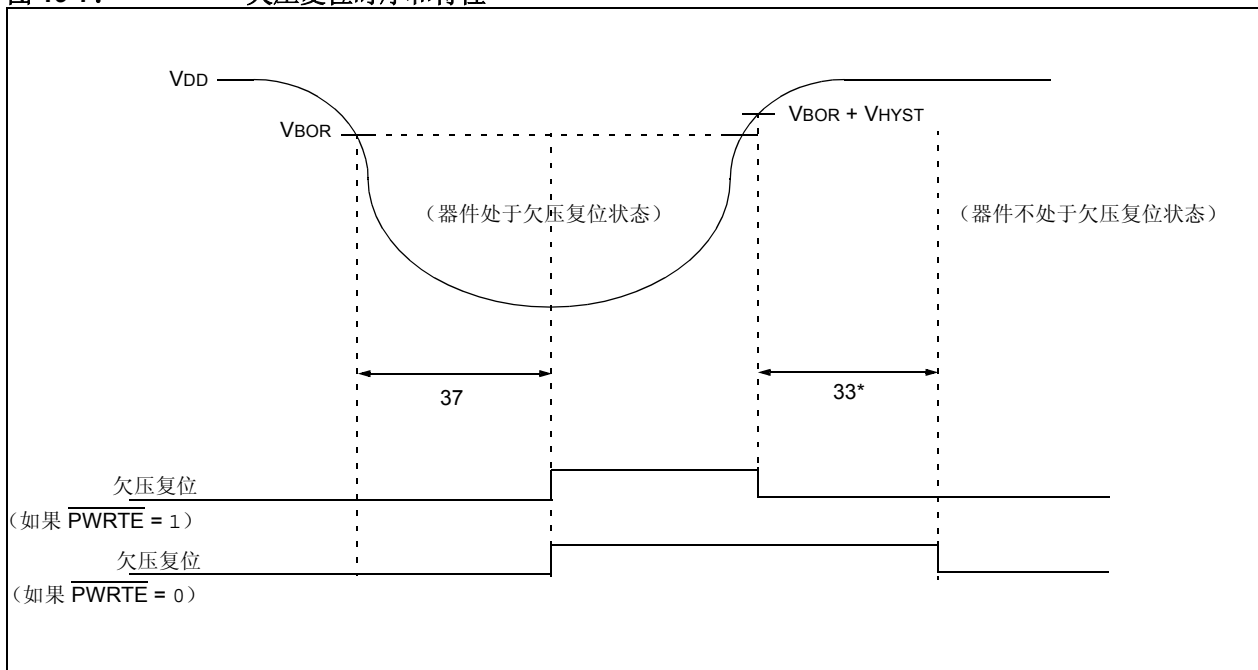


图 19-7: 欠压复位时序和特性



PIC16F913/914/916/917/946

表 19-4: 复位、看门狗定时器、振荡器起振定时器、上电延时定时器以及欠压复位参数

标准工作条件（除非另外声明）							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
30	TMCLR	MCLR 脉冲宽度（低电平）	2	—	—	μs	$V_{DD} = 5, -40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$ $V_{DD} = 5\text{V}$
			5	—	—	μs	
31	TWDT	看门狗定时器超时周期（无预分频器）	10	16	29	ms	$V_{DD} = 5\text{V}, -40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$ $V_{DD} = 5\text{V}$
			10	16	31	ms	
32	TOST	振荡器起振定时器周期 (1, 2)	—	1024	—	TOSC	(注 3)
33*	TPWRT	上电延时定时器周期	40	65	140	ms	
34*	TIOZ	MCLR 低电平或看门狗定时器复位引起的 I/O 高阻态时间	—	—	2.0	μs	
35	VBOR	欠压复位电压	2.0	—	2.2	V	-40°C 至 $+85^{\circ}\text{C}$ (注 4) -40°C 至 $+125^{\circ}\text{C}$ (注 4)
			2.0	—	2.25	V	
36*	VHYST	欠压复位迟滞	—	50	—	mV	
37*	TBOR	欠压复位最小检测周期	100	—	—	μs	$V_{DD} \leq V_{BOR}$

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5V、25°C 条件下的值。这些参数仅作为设计参考，未经测试。

注 1: 指令周期（TCY）等于输入振荡器时基周期的四倍。所有规范值均基于器件在标准工作条件下执行代码时对应特定振荡器类型的特征数据。超出这些规范值可能导致振荡器运行不稳定和/或电流消耗超出预期值。所有器件在测试“最小值”时，都在 OSC1 引脚上连接了外部时钟。当使用了外部时钟输入时，所有器件的“最大值”周期时限为“DC”（没有时钟）。

2: 仅供设计参考。

3: 慢时钟周期。

4: 为了确保振荡器频率的容差，必须尽量靠近器件在 VDD 和 VSS 之间连接去耦电容。建议并联一个 0.1 μF 和 0.01 μF 的电容。

PIC16F913/914/916/917/946

图 19-8: TIMER0 和 TIMER1 外部时钟时序

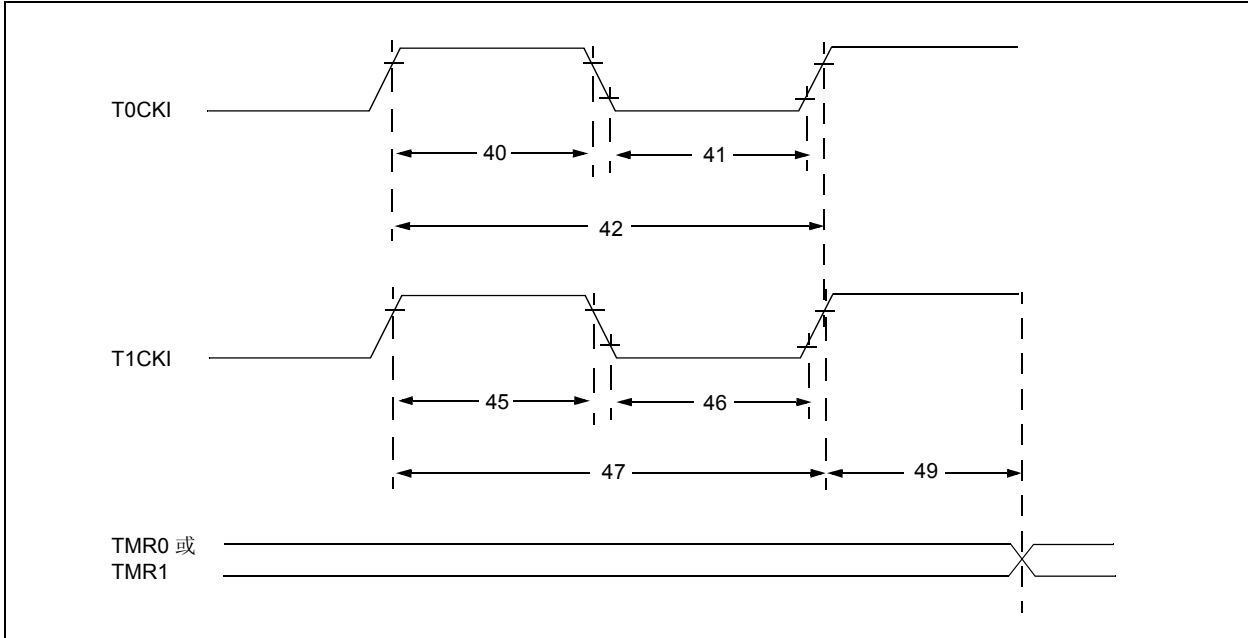


表 19-5: TIMER0 和 TIMER1 外部时钟要求

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性		最小值	典型值 †	最大值	单位	条件
40*	Tt0H	T0CKI 高电平脉冲宽度	无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			有预分频器	10	—	—	ns	
41*	Tt0L	T0CKI 低电平脉冲宽度	无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			有预分频器	10	—	—	ns	
42*	Tt0P	T0CKI 周期		取以下两者中的较大值: 20 或 $\frac{T_{CY} + 40}{N}$	—	—	ns	$N =$ 预分频比 (2, 4, ..., 256)
45*	Tt1H	T1CKI 高电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			同步, 有预分频器	15	—	—	ns	
			异步	30	—	—	ns	
46*	Tt1L	T1CKI 低电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			同步, 有预分频器	15	—	—	ns	
			异步	30	—	—	ns	
47*	Tt1P	T1CKI 输入周期	同步	取以下两者中的较大值: 30 或 $\frac{T_{CY} + 40}{N}$	—	—	ns	$N =$ 预分频比 (1, 2, 4 和 8)
			异步	60	—	—	ns	
48	Ft1	Timer1 振荡器输入频率范围 (通过将 T1OSCEN 位置 1, 使能振荡器)		—	32.768	—	kHz	
49*	TCKEZTMR1	从外部时钟边沿到定时器递增的延时		$2 T_{osc}$	—	$7 T_{osc}$	—	定时器处于同步工作模式

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

PIC16F913/914/916/917/946

表 19-6: 比较器规范

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性		最小值	典型值 †	最大值	单位	备注
CM01	VOS	输入失调电压		—	± 5.0	± 10	mV	$(V_{DD} - 1.5)/2$
CM02	VCM	输入共模电压		0	—	$V_{DD} - 1.5$	V	
CM03*	CMRR	共模抑制比		+55	—	—	dB	
CM04*	TRT	响应时间	下降	—	150	600	ns	(注 1)
			上升	—	200	1000	ns	
CM05*	Tmc2coV	比较器模式改变到输出有效的 时间		—	—	10	ms	

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5V、25°C 条件下的值。这些参数仅作为设计参考，未经测试。

注 1: 响应时间是在比较器一个输入端的电压从 $(V_{DD} - 1.5)/2 - 100\text{ mV}$ 变化到 $(V_{DD} - 1.5)/2 + 20\text{ mV}$ 的过程中测得的。

表 19-7: 比较器参考电压 (CVREF) 规范

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性		最小值	典型值 †	最大值	单位	备注
CV01*	CLSB	步长 (2)		—	$V_{DD}/24$	—	V	低电压范围 (VRR = 1)
				—	$V_{DD}/32$	—	V	高电压范围 (VRR = 0)
CV02*	CACC	绝对精度		—	—	$\pm 1/2$	LSb	低电压范围 (VRR = 1)
				—	—	$\pm 1/2$	LSb	高电压范围 (VRR = 0)
CV03*	CR	单位电阻值 (R)		—	2k	—	Ω	
CV04*	CST	稳定时间 (1)		—	—	10	ms	

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5V、25°C 条件下的值。这些参数仅作为设计参考，未经测试。

注 1: 稳定时间是在 VRR = 1 且 VR<3:0> 从 0000 跳变到 1111 时测得的。

2: 更多信息，请参见第 8.10 节“比较器参考电压”。

PIC16F913/914/916/917/946

表 19-8: PIC16F913/914/916/917/946 A/D 转换器 (ADC) 特性

标准工作条件 (除非另外声明)							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
AD01	NR	分辨率	—	—	10 位	位	
AD02	EIL	积分误差	—	—	± 1	LSb	$V_{REF} = 5.12\text{V}$
AD03	EdL	微分误差	—	—	± 1	LSb	不丢失编码至 10 位 $V_{REF} = 5.12\text{V}$
AD04	E0FF	失调误差	—	—	± 1	LSb	$V_{REF} = 5.12\text{V}$
AD07	EGN	增益误差	—	—	± 1	LSb	$V_{REF} = 5.12\text{V}$
AD06 AD06A	VREF	参考电压 (1)	2.2 2.7	—	VDD VDD	V	绝对最小值以确保 1 LSb 精度
AD07	VAIN	满量程范围	VSS	—	VREF	V	
AD08	ZAIN	模拟电压源推荐阻抗	—	—	10	k Ω	
AD09*	IREF	VREF 输入电流 (1)	10	—	1000	μA	在 VAIN 采集期间。 基于 VHOLD 对 VAIN 的微分。
			—	—	50	μA	在 A/D 转换期间。

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V、25°C 条件下的值。这些参数仅作为设计参考，未经测试。

注 1: ADC VREF 来自选作参考输入引脚的外部 VREF 或 VDD 引脚。

PIC16F913/914/916/917/946

表 19-9: PIC16F913/914/916/917/946 A/D 转换要求

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
AD130*	TAD	A/D 时钟周期	1.6	—	9.0	μs	基于 TOSC, $V_{\text{REF}} \geq 3.0\text{V}$
			3.0	—	9.0	μs	基于 TOSC, V_{REF} 满量程
		A/D 内部 RC 振荡器周期	3.0	6.0	9.0	μs	ADCS<1:0> = 11 (ADRC 模式)
			1.6	4.0	6.0	μs	当 $V_{\text{DD}} = 2.5\text{V}$ 时 当 $V_{\text{DD}} = 5.0\text{V}$ 时
AD131	TCNV	转换时间（不包括采集时间）(1)	—	11	—	TAD	将 A/D 结果寄存器中的 GO/DONE 位设置为新的数据
AD132*	TACQ	采集时间	—	11.5	—	μs	
AD133*	TAMP	放大器稳定时间	—	—	5	μs	
AD134	TGO	Q4 至 A/D 时钟启动的时间	—	TOSC/2	—	—	如果选择 RC 作为 A/D 时钟源, 在 A/D 时钟开始前要加上一个 Tcy 时间, 用于执行 SLEEP 指令。
			—	Tosc/2 + Tcy	—	—	

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

注 1: 在下一个 Tcy 周期读 ADRESH 和 ADRESL 寄存器。

2: 最小条件请参见第 12.3 节“A/D 采集要求”。

PIC16F913/914/916/917/946

图 19-9: PIC16F913/914/916/917/946 A/D 转换时序 (正常模式下)

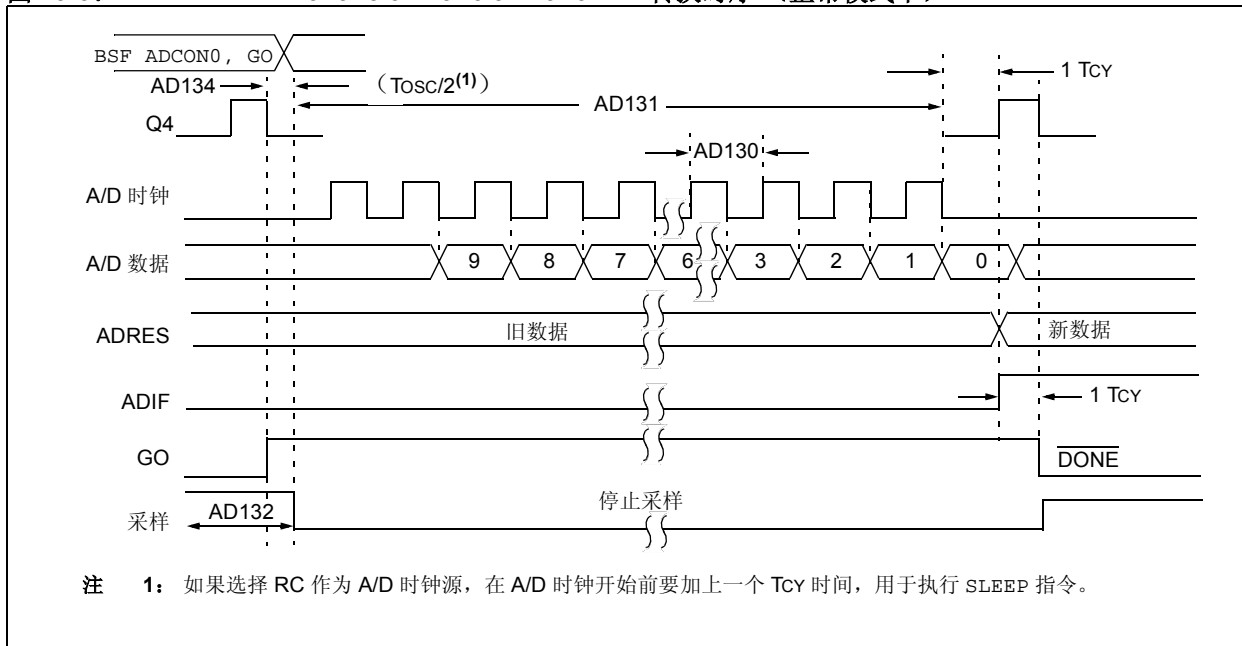
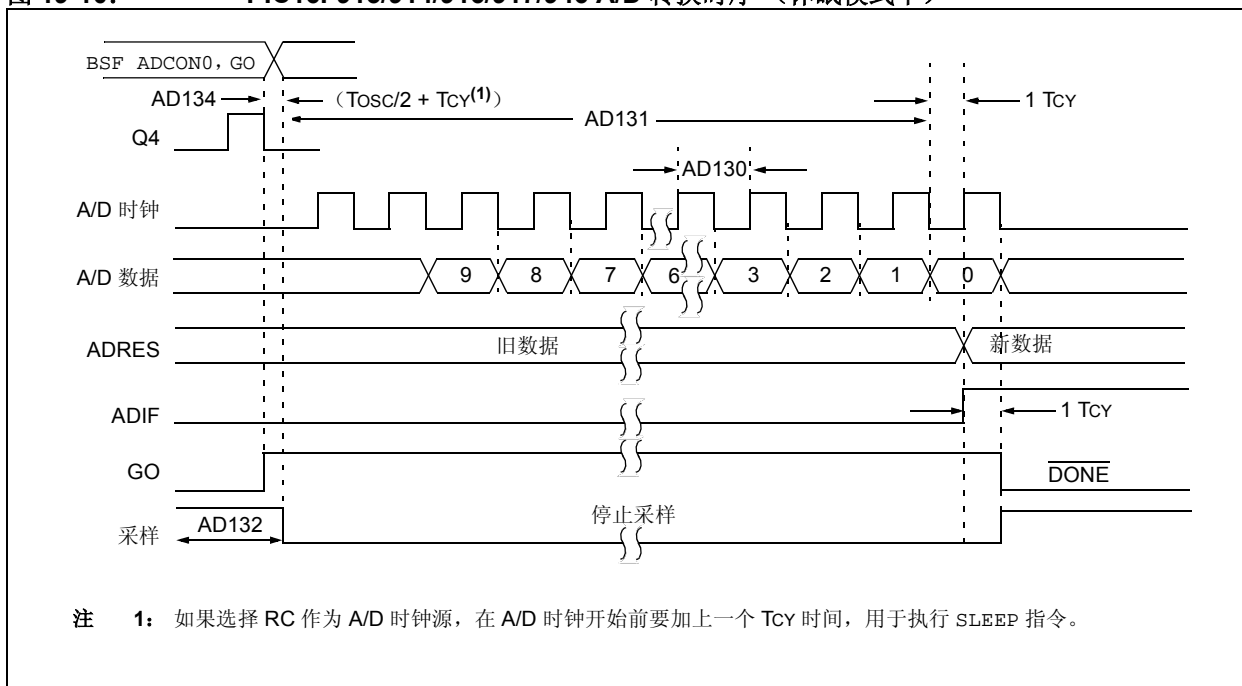


图 19-10: PIC16F913/914/916/917/946 A/D 转换时序 (休眠模式下)



PIC16F913/914/916/917/946

图 19-11: USART 同步发送 (主/从模式) 时序

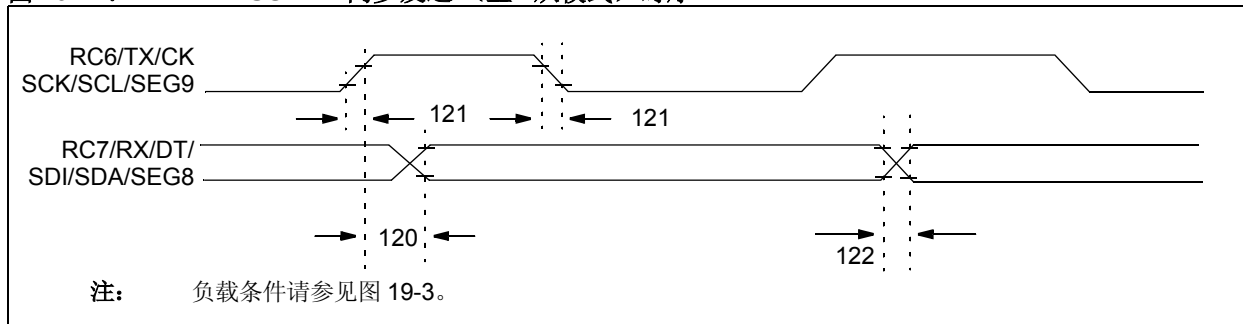


表 19-10: USART 同步发送要求

标准工作条件 (除非另外声明)							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	最大值	单位	条件	
120	TckH2dTV	同步发送 (主和从模式) 时钟高电平到数据输出有效的 时间	3.0-5.5V	—	80	ns	
			2.0-5.5V	—	100	ns	
121	TckRF	时钟输出上升和下降时间 (主模式)	3.0-5.5V	—	45	ns	
			2.0-5.5V	—	50	ns	
122	TdTRF	数据输出上升和下降时间	3.0-5.5V	—	45	ns	
			2.0-5.5V	—	50	ns	

图 19-12: USART 同步接收 (主/从模式) 时序

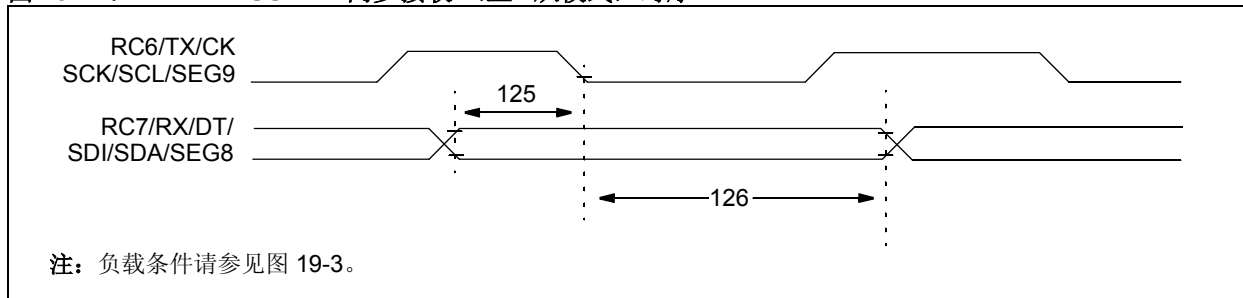


表 19-11: USART 同步接收要求

标准工作条件 (除非另外声明)							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	最大值	单位	条件	
125	TdTV2ckL	同步接收 (主和从模式) 在 CK ↓ 之前的数据保持时间 (数据保持 时间)	10	—	ns		
126	TckL2dTL	在 CK ↓ 之后的数据保持时间 (数据保持 时间)	15	—	ns		

PIC16F913/914/916/917/946

图 19-13: 捕捉 / 比较 / PWM 时序

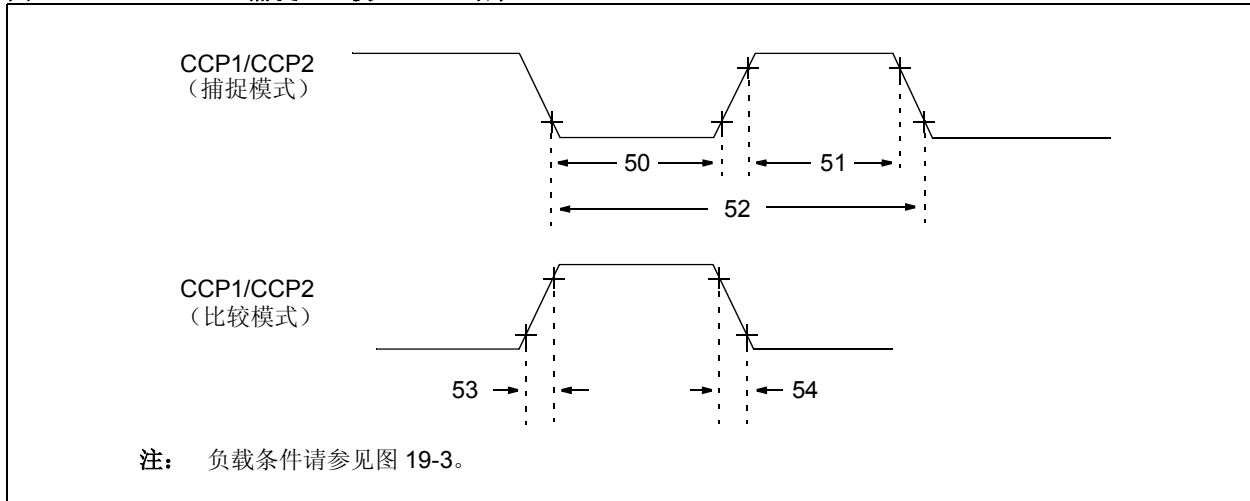


表 19-12: 捕捉 / 比较 / PWM 模块 (CCP) 要求

参数编号	符号	特性	最小值	典型值†	最大值	单位	条件		
50*	TccL	CCPx 输入低电平时间	无预分频器	$0.5T_{CY} + 5$	—	—	ns		
			有预分频器	3.0-5.5V	10	—	—	ns	
				2.0-5.5V	20	—	—	ns	
51*	TccH	CCPx 输入高电平时间	无预分频器	$0.5T_{CY} + 5$	—	—	ns		
			有预分频器	3.0-5.5V	10	—	—	ns	
				2.0-5.5V	20	—	—	ns	
52*	TccP	CCPx 输入周期	$\frac{3T_{CY} + 40}{N}$	—	—	ns	N = 预分频比 (1、4 或 16)		
53*	TccR	CCPx 输出上升时间	3.0-5.5V	—	10	25	ns		
			2.0-5.5V	—	25	50	ns		
54*	TccF	CCPx 输出下降时间	3.0-5.5V	—	10	25	ns		
			2.0-5.5V	—	25	45	ns		

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V、25°C 条件下的值。这些参数仅作为设计参考，未经测试。

PIC16F913/914/916/917/946

表 19-13: PIC16F913/914/916/917/946 PLVD 特性:

直流特性		标准工作条件 (除非另外声明)						
		工作温度		-40°C ≤ TA ≤ +125°C				
		工作电压		VDD 范围 2.0V 到 5.5V				
符号	特性	最小值	典型值	最大值 (85°C)	最大值 (125°C)	单位	条件	
VPLVD	PLVD 电压	LVDL<2:0> = 001	1.900	2.0	2.100	2.125	V	
		LVDL<2:0> = 010	2.000	2.1	2.200	2.225	V	
		LVDL<2:0> = 011	2.100	2.2	2.300	2.325	V	
		LVDL<2:0> = 100	2.200	2.3	2.400	2.425	V	
		LVDL<2:0> = 101	3.825	4.0	4.175	4.200	V	
		LVDL<2:0> = 110	4.025	4.2	4.375	4.400	V	
		LVDL<2:0> = 111	4.425	4.5	4.675	4.700	V	
*TPLVDS	PLVD 稳定时间	—	50 25	—	—	μs	VDD = 5.0V VDD = 3.0V	

* 这些参数仅为特征值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V、25°C 条件下的值。这些参数仅作为设计参考, 未经测试。

PIC16F913/914/916/917/946

图 19-14: SPI 主模式时序 (CKE = 0, SMP = 0)

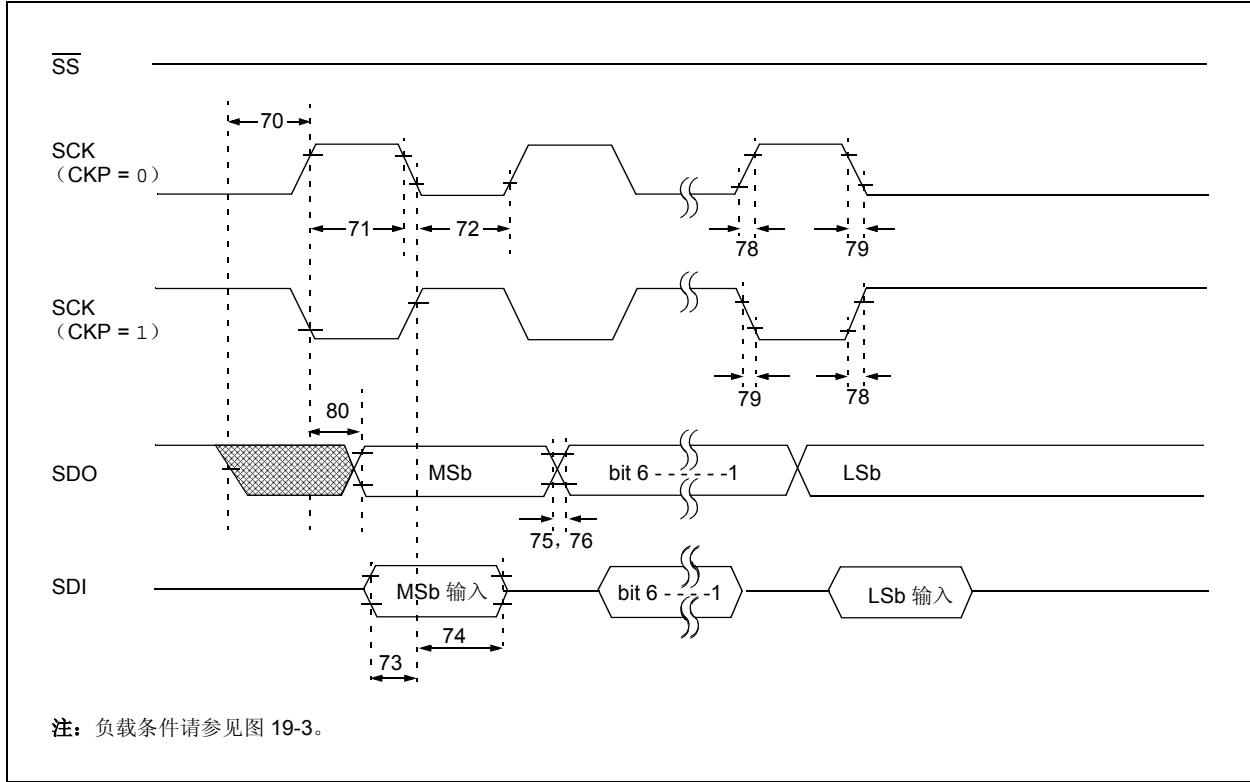


图 19-15: SPI 主模式时序 (CKE = 1, SMP = 1)

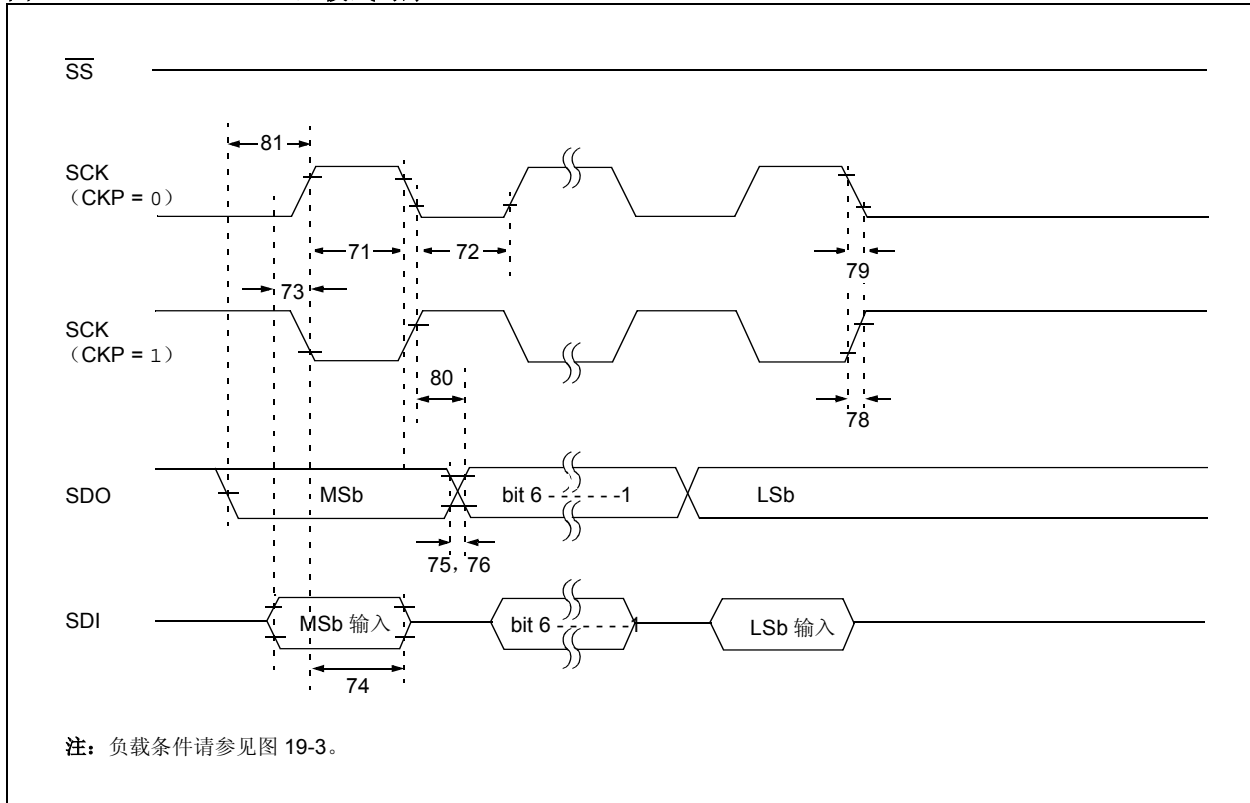


图 19-16: SPI 从模式时序 (CKE = 0)

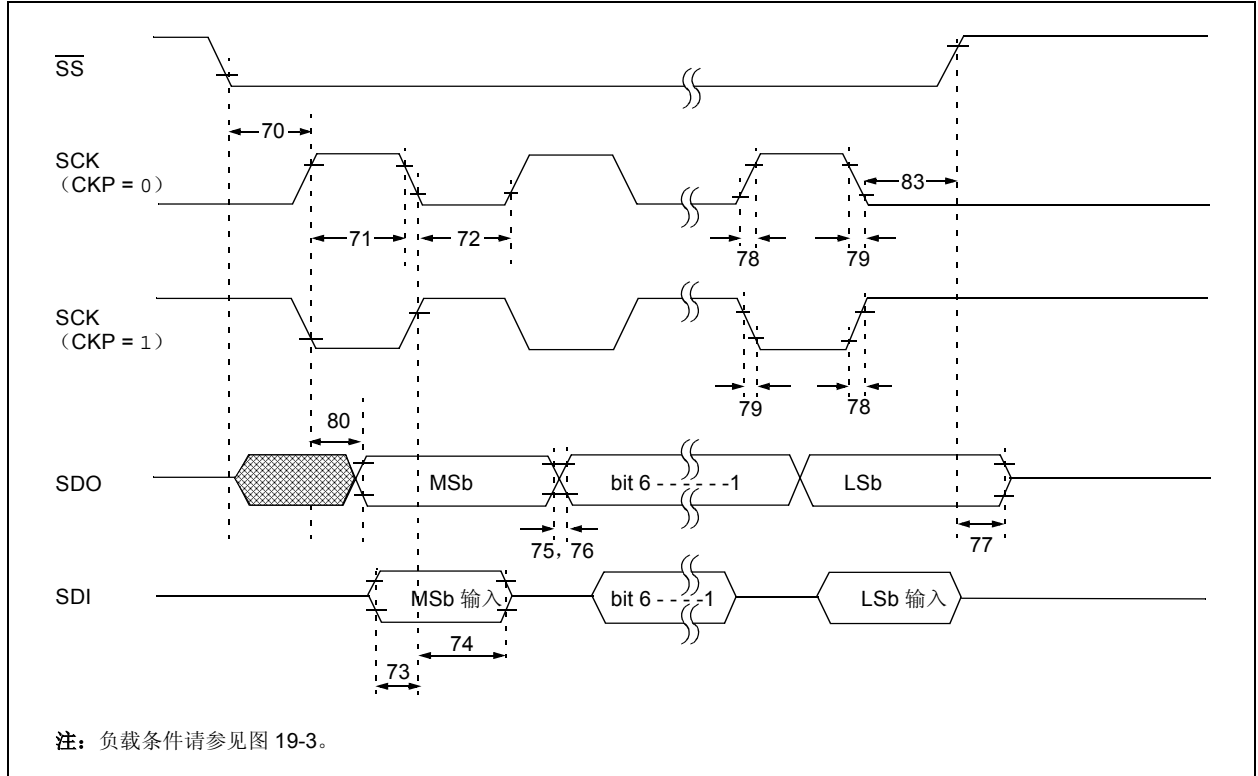
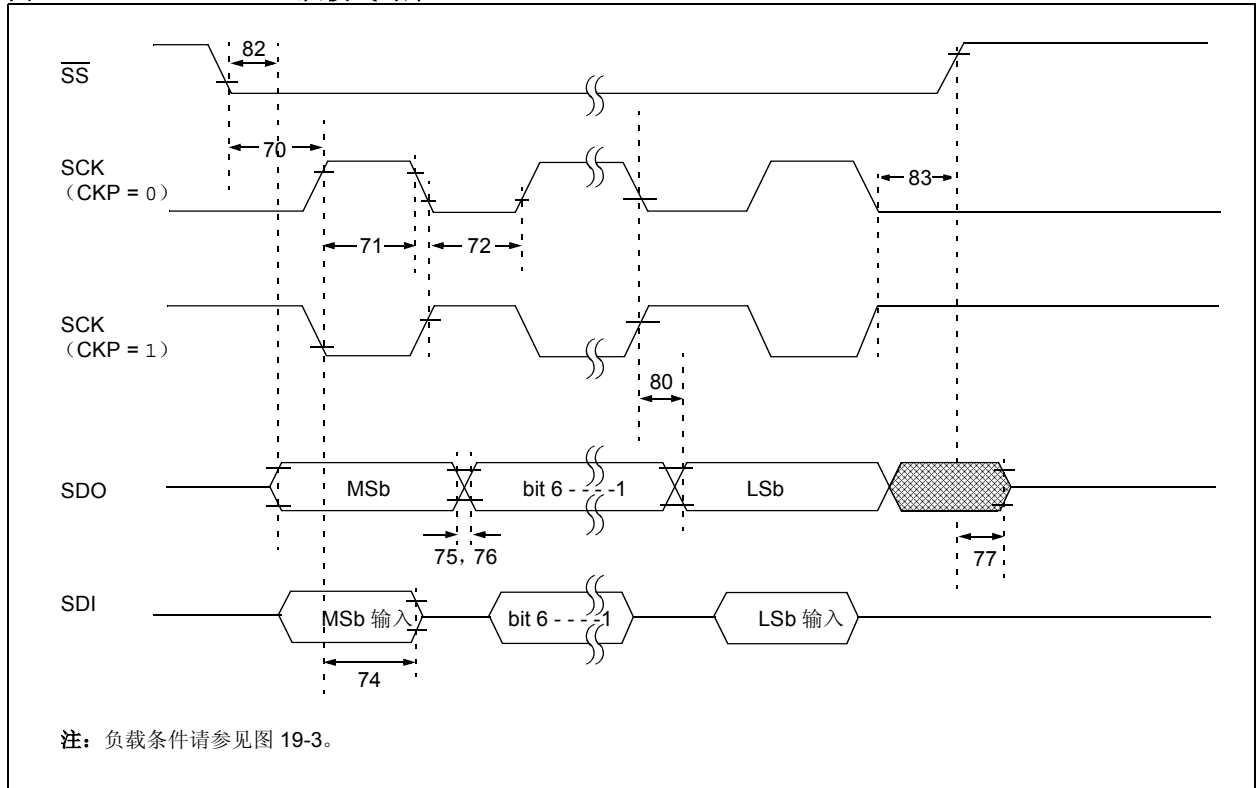


图 19-17: SPI 从模式时序 (CKE = 1)



PIC16F913/914/916/917/946

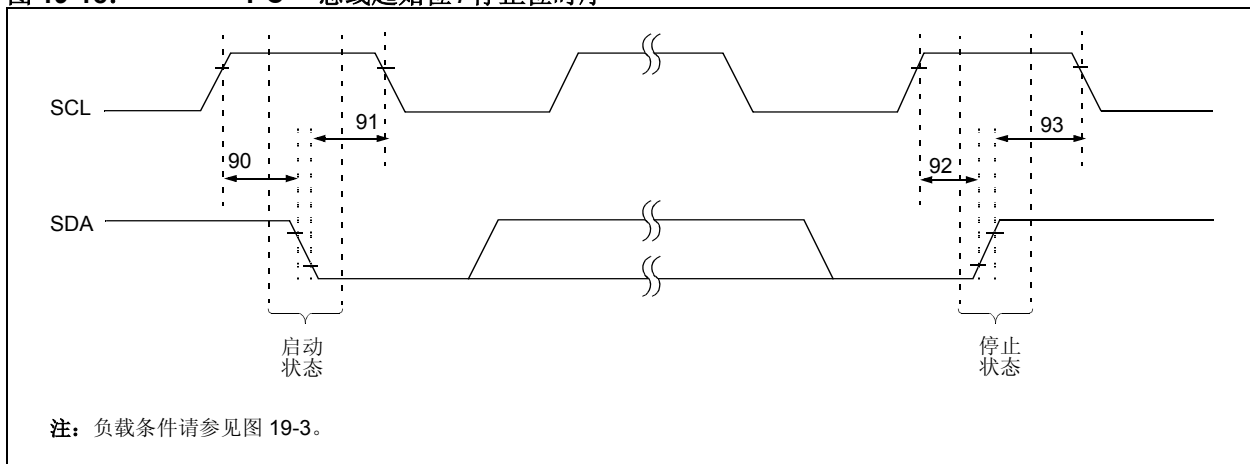
表 19-14: SPI 模式要求

参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
70*	TssL2scH, TssL2scL	\overline{SS} ↓ 至 SCK↓ 或 SCK↑ 输入的时间	Tcy	—	—	ns	
71*	Tsch	SCK 输入高电平时间 (从模式)	Tcy + 20	—	—	ns	
72*	TscL	SCK 输入低电平时间 (从模式)	Tcy + 20	—	—	ns	
73*	TdIV2scH, TdIV2scL	SDI 数据输入到 SCK 边沿的建立时间	100	—	—	ns	
74*	Tsch2diL, TscL2diL	SDI 数据输入到 SCK 边沿的保持时间	100	—	—	ns	
75*	TdoR	SDO 数据输出上升时间	3.0-5.5V	—	10	25	ns
			2.0-5.5V	—	25	50	ns
76*	TdoF	SDO 数据输出下降时间	—	10	25	ns	
77*	TssH2doZ	\overline{SS} ↑ 至 SDO 输出高阻态的时间	10	—	50	ns	
78*	TscR	SCK 输出上升时间 (主模式)	3.0-5.5V	—	10	25	ns
			2.0-5.5V	—	25	50	ns
79*	TscF	SCK 输出下降时间 (主模式)	—	10	25	ns	
80*	Tsch2doV, TscL2doV	SCK 边沿后 SDO 数据输出有效的 时间	3.0-5.5V	—	—	50	ns
			2.0-5.5V	—	—	145	ns
81*	TdoV2scH, TdoV2scL	SDO 数据输出建立到 SCK 边沿的时间	Tcy	—	—	ns	
82*	TssL2doV	\overline{SS} ↓ 沿后 SDO 数据输出有效的 时间	—	—	50	ns	
83*	Tsch2ssH, TscL2ssH	在 SCK 边沿之后 \overline{SS} ↑ 的时间	1.5Tcy + 40	—	—	ns	

* 这些参数仅为特征值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5V、25°C 条件下的值。这些参数仅作为设计参考，未经测试。

图 19-18: I²C™ 总线起始位 / 停止位时序



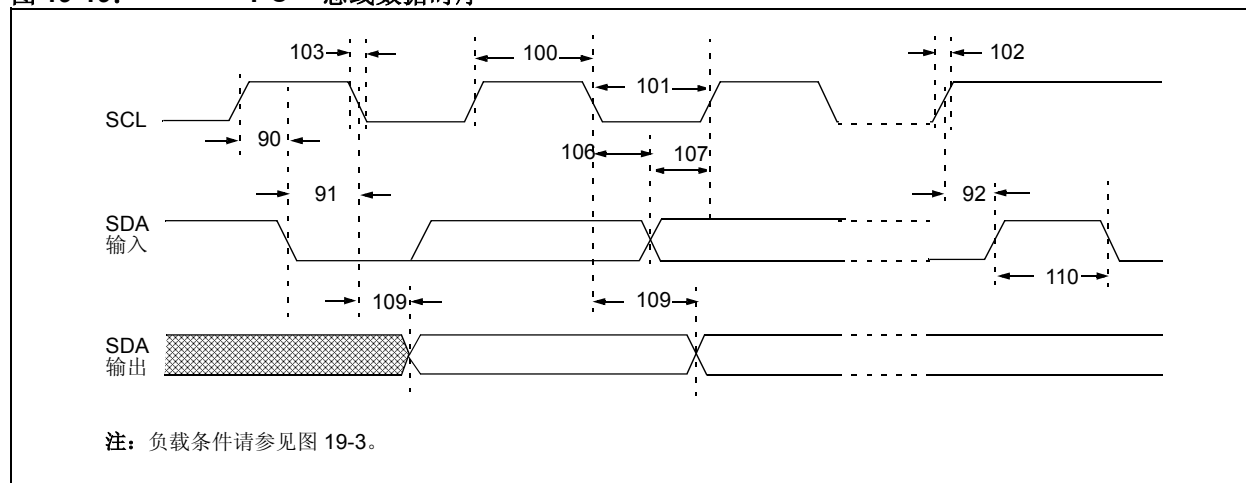
PIC16F913/914/916/917/946

表 19-15: I²C™ 总线起始位 / 停止位要求

参数编号	符号	特性	400 kHz 模式	最小值	典型值	最大值	单位	条件
90*	TSU:STA	启动条件建立时间	400 kHz 模式	600	—	—	ns	仅与重复启动条件相关
91*	THD:STA	启动条件保持时间	400 kHz 模式	600	—	—	ns	这个周期之后, 产生第一个时钟脉冲
92*	TSU:STO	停止条件建立时间	400 kHz 模式	600	—	—	ns	
93	THD:STO	停止条件保持时间	400 kHz 模式	600	—	—	ns	

* 这些参数仅为特征值, 未经测试。

图 19-19: I²C™ 总线数据时序



PIC16F913/914/916/917/946

表 19-16: I²C™ 总线数据要求

参数编号	符号	特性		最小值	最大值	单位	条件
100*	THIGH	时钟高电平时间	400 kHz 模式	0.6	—	μs	器件工作频率不得低于 10 MHz
			SSP 模块	1.5Tcy	—		
101*	TLOW	时钟低电平时间	400 kHz 模式	1.3	—	μs	器件工作频率不得低于 10 MHz
			SSP 模块	1.5Tcy	—		
102*	TR	SDA 和 SCL 上升时间	400 kHz 模式	20 + 0.1CB	250	ns	CB 值被指定为 10-400 pF
103*	TF	SDA 和 SCL 下降时间	400 kHz 模式	20 + 0.1CB	250	ns	CB 值被指定为 10-400 pF
90*	TSU:STA	启动条件建立时间	400 kHz 模式	1.3	—	μs	仅与重复启动条件相关
91*	THD:STA	启动条件保持时间	400 kHz 模式	0.6	—	μs	这个周期之后, 产生第一个时钟脉冲
106*	THD:DAT	数据输入保持时间	400 kHz 模式	0	0.9	μs	
107*	TSU:DAT	数据输入建立时间	400 kHz 模式	100	—	ns	(注 2)
92*	TSU:STO	停止条件建立时间	400 kHz 模式	0.6	—	μs	
109*	TAA	时钟输出有效时间	400 kHz 模式	—	—	ns	(注 1)
110*	TBUF	总线空闲时间	400 kHz 模式	1.3	—	μs	在新的传输开始前总线必须保持空闲的时间
	CB	总线容性负载		—	400	pF	

* 这些参数仅为特征值, 未经测试。

- 注 1: 为避免产生意外的启动或停止条件, 作为发送器的器件必须提供这个内部最小延时以补偿 SCL 下降沿的未定义区域 (最小值 300 ns)。
- 注 2: 快速模式 (400 kHz) 的 I²C 总线器件也可在标准模式 (100 kHz) 的 I²C 总线系统上使用, 但必须满足 TSU:DAT ≥ 250 ns 的要求。如果快速模式器件没有延长 SCL 信号的低电平时间, 则必然满足此条件。如果该器件延长了 SCL 信号的低电平时间, 其下一个数据位必须输出到 SDA 线, SCL 线被释放前, TR max. + TSU:DAT = 1000 + 250 = 1250 ns (根据标准模式 I²C 总线规范)。

20.0 DC 和 AC 特性图表

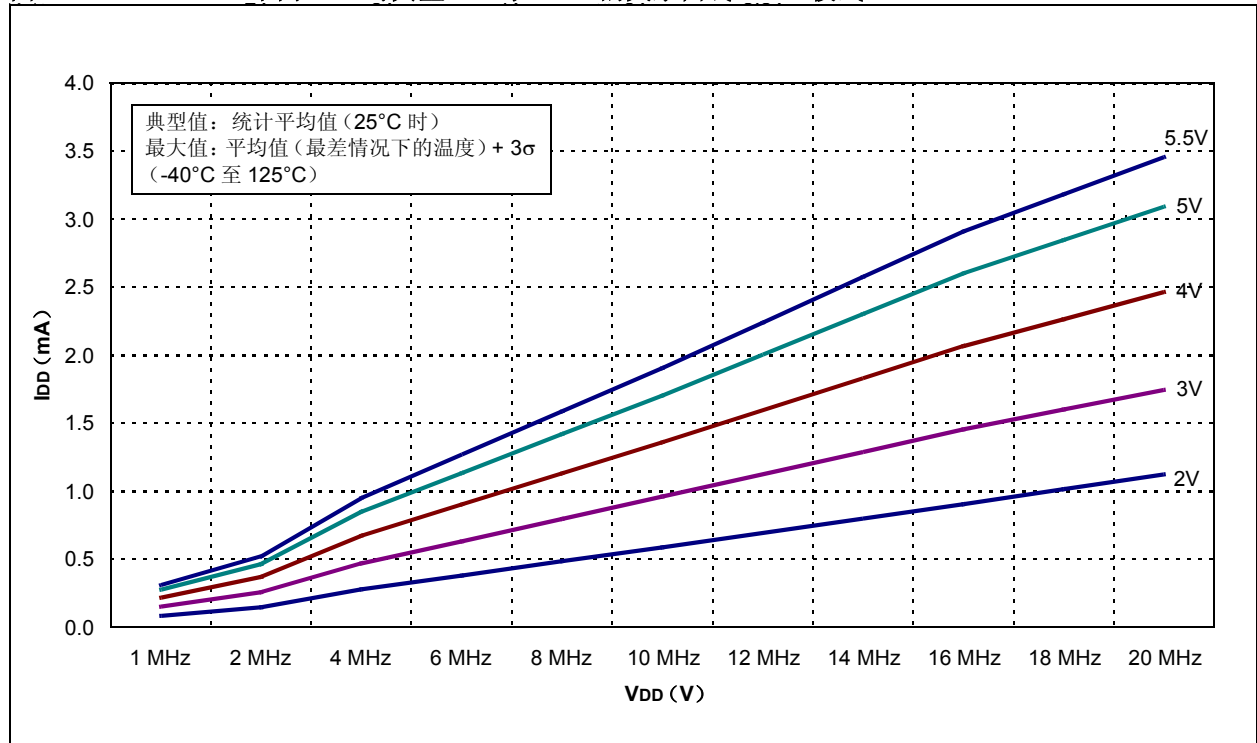
本节提供的图表仅供设计参考，未经测试。

某些图表中的数据超出了规定的工作范围（即超出了规定的 V_{DD} 范围）。这些图表仅供参考，器件只有在规定的范围内工作才可以确保正常运行。

注： 在本注释后面的图表是基于有限数量样本的统计结果，仅供参考。此处列出的性能特性未经测试，不作任何担保。有些图表中列出的数据超出了规定的工作范围（例如，超出了规定的电源范围），因此不在担保范围内。

“典型值”表示 25°C 下的平均值，“最大值”和“最小值”分别表示在整个温度范围内的（平均值 $+3\sigma$ ）或（平均值 -3σ ），其中 σ 表示标准偏差。

图 20-1: 不同 V_{DD} 时典型 I_{DD} 与 F_{OSC} 的关系曲线（EC 模式）



PIC16F913/914/916/917/946

图 20-2: 不同 VDD 时最大 IDD 与 Fosc 的关系曲线 (EC 模式)

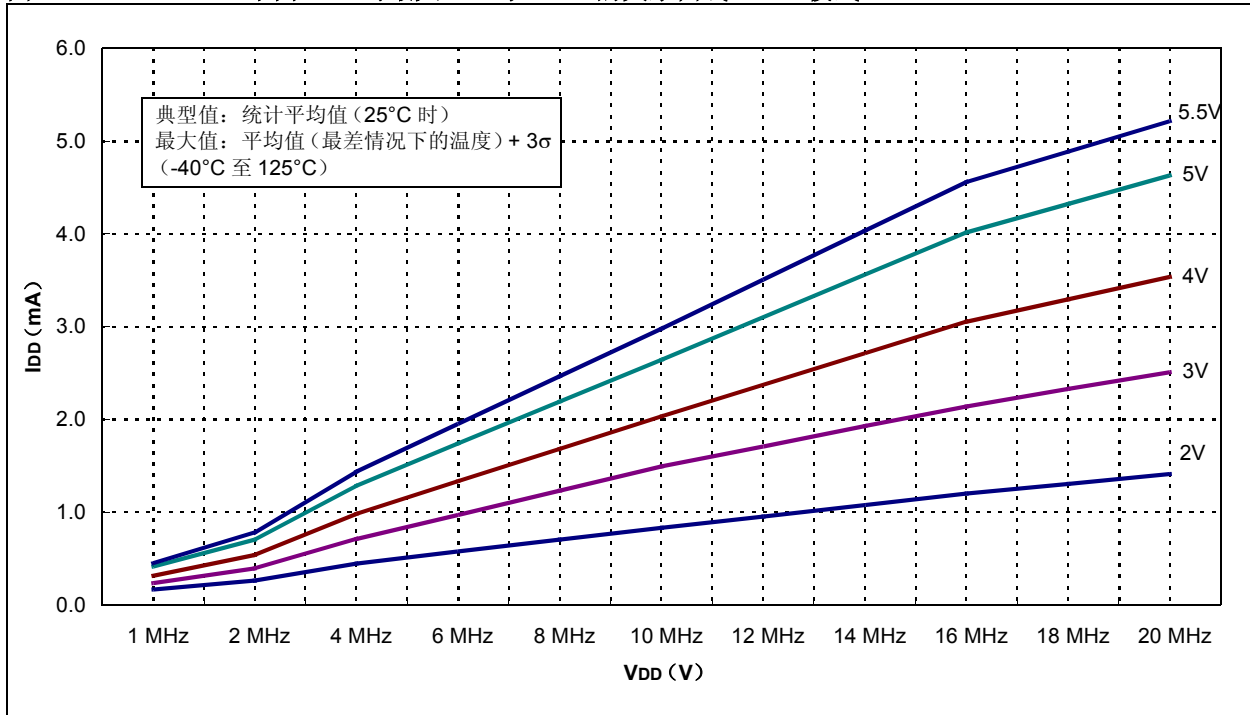


图 20-3: 不同 VDD 时典型 IDD 与 Fosc 的关系曲线 (HS 模式)

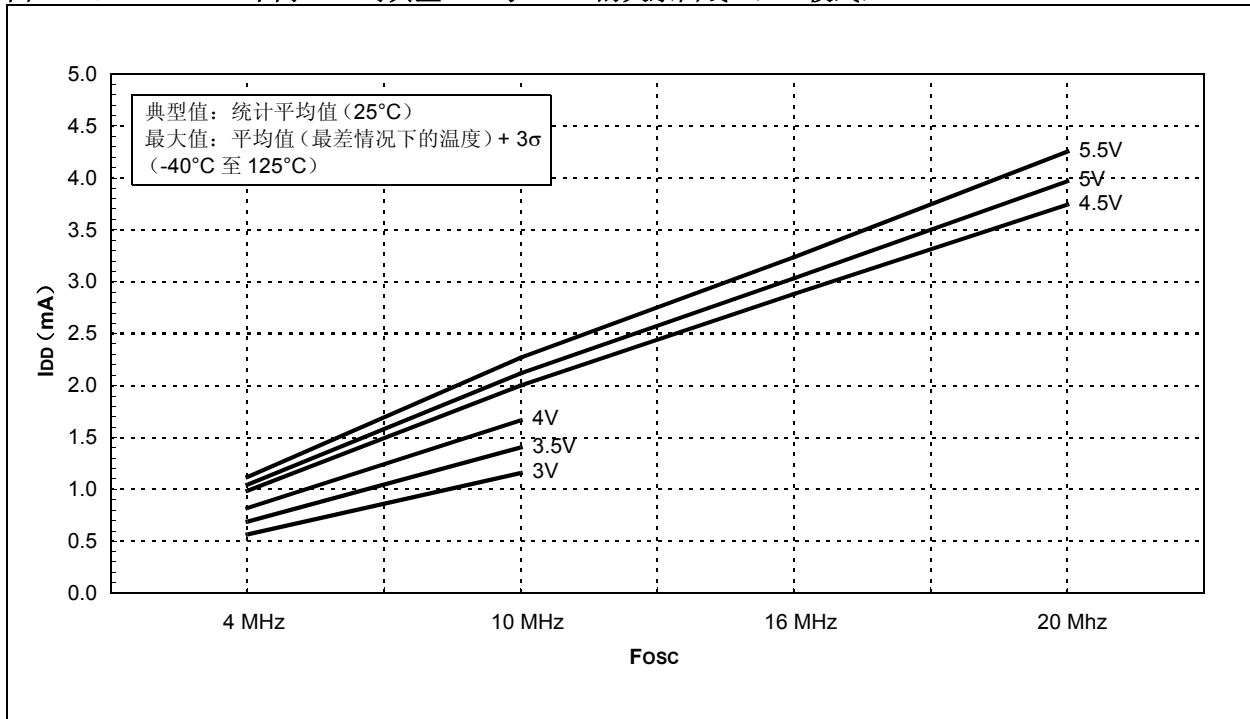


图 20-4: 不同 VDD 时最大 IDD 与 Fosc 的关系曲线 (HS 模式)

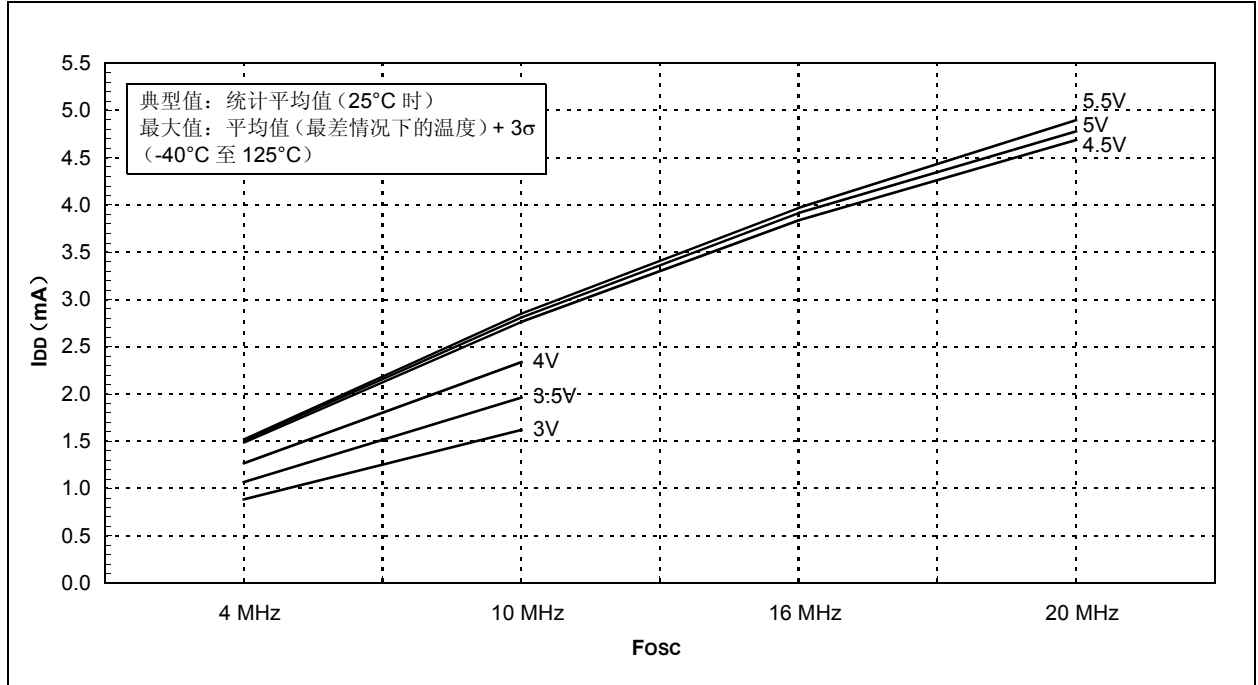
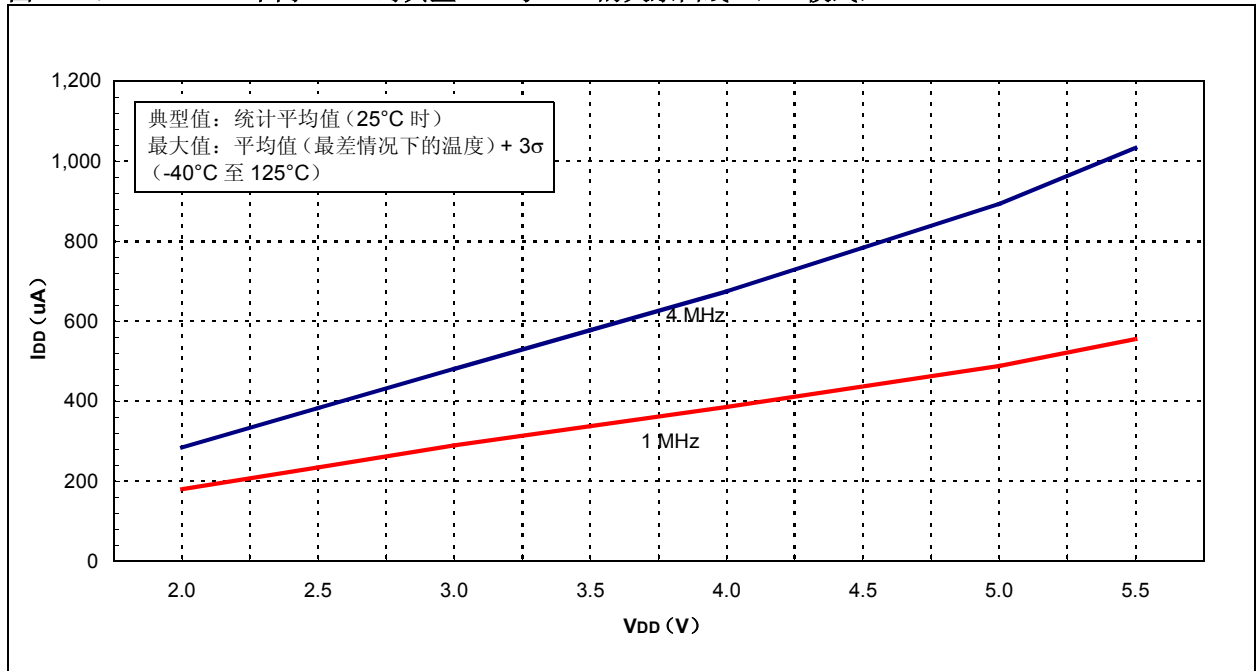


图 20-5: 不同 Fosc 时典型 IDD 与 VDD 的关系曲线 (XT 模式)



PIC16F913/914/916/917/946

图 20-6: 不同 Fosc 时最大 I_{DD} 与 V_{DD} 的关系曲线 (XT 模式)

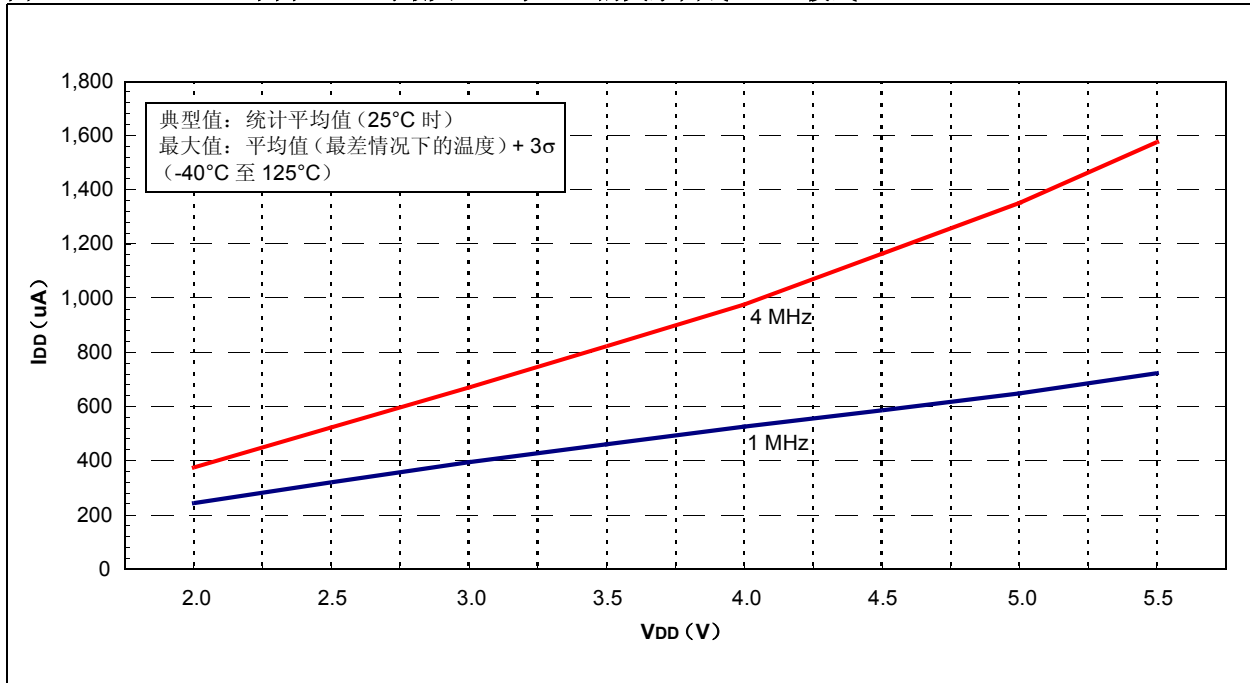


图 20-7: 不同 Fosc 时典型 I_{DD} 与 V_{DD} 的关系曲线 (EXTRC 模式)

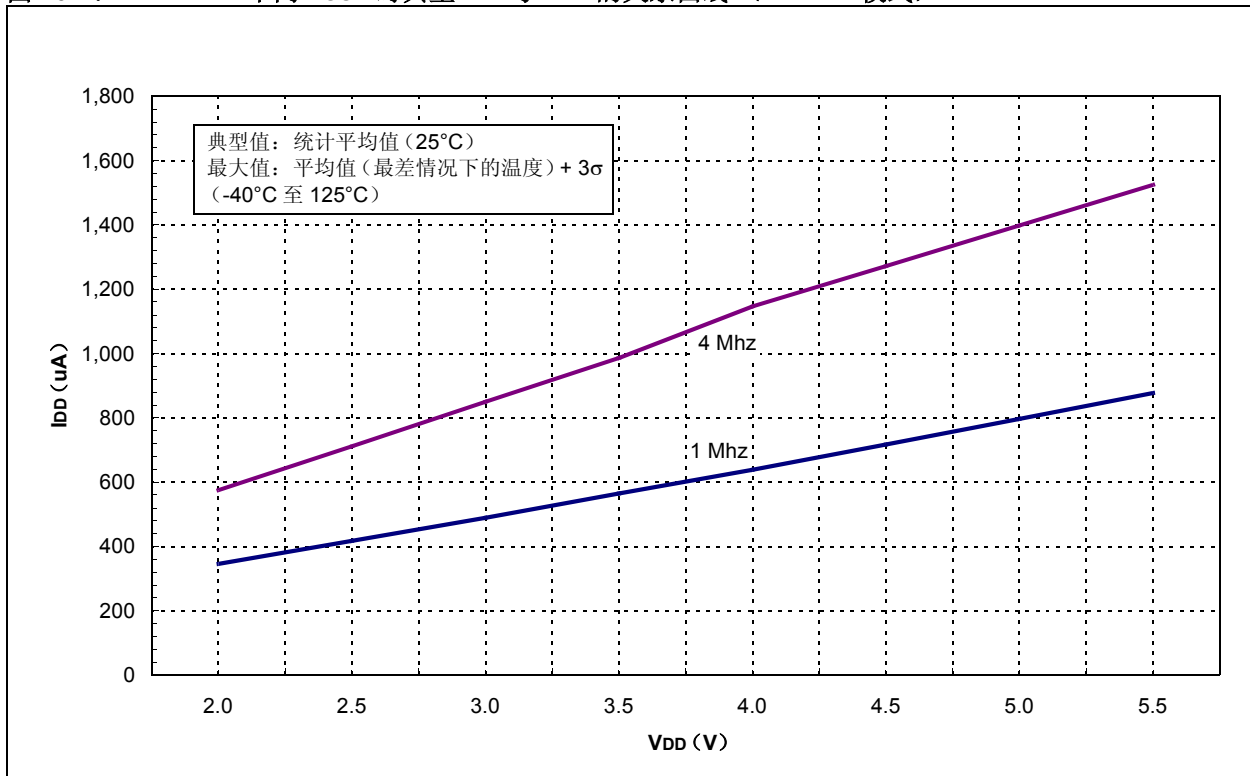


图 20-8: 最大 I_{DD} 与 V_{DD} 的关系曲线 (EXTRC 模式)

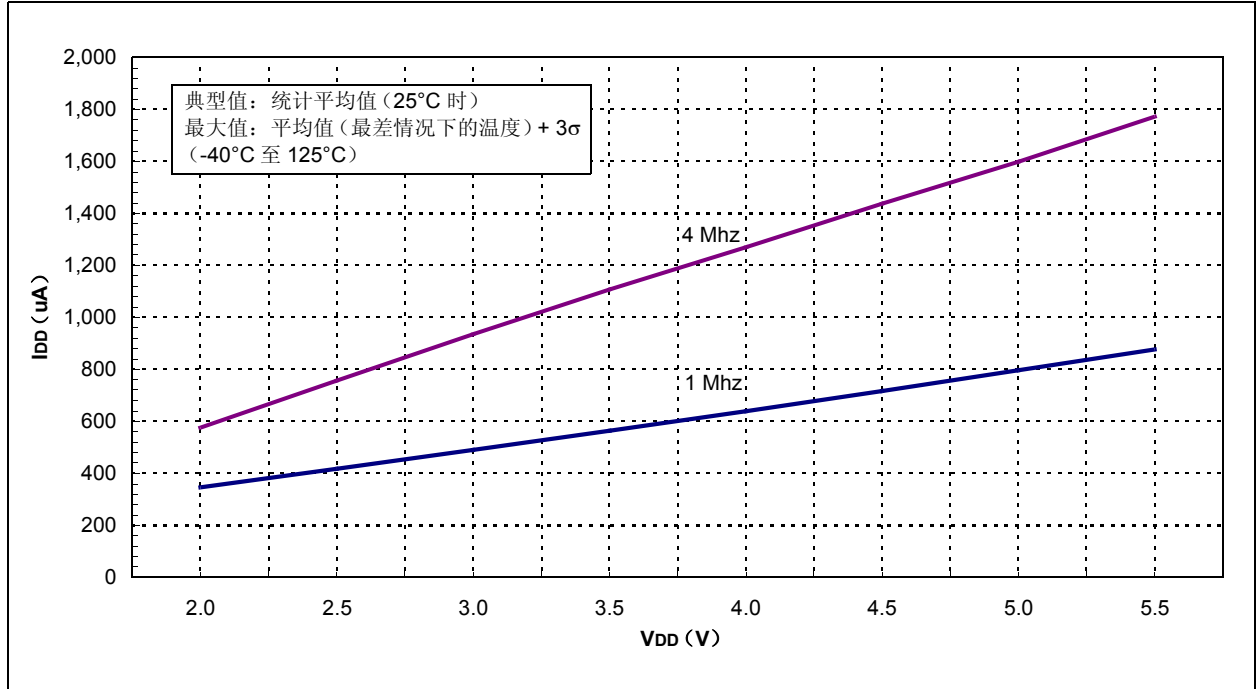
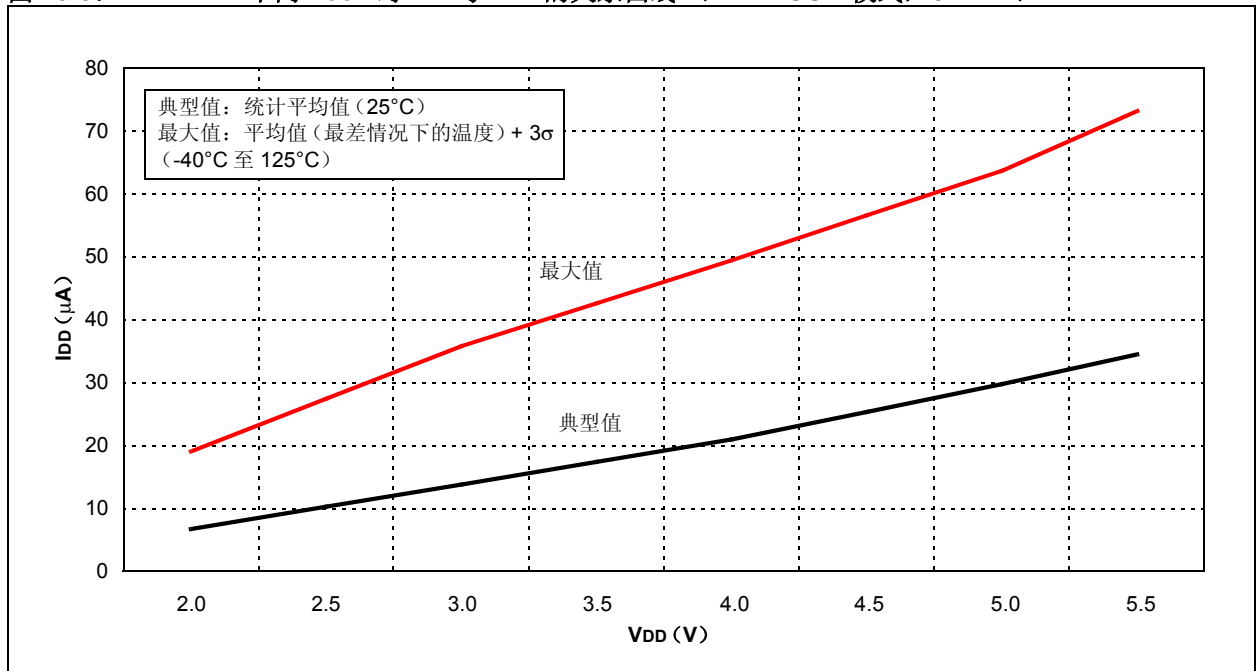


图 20-9: 不同 FOSC 时 I_{DD} 与 V_{DD} 的关系曲线 (LFINTOSC 模式, 31 kHz)



PIC16F913/914/916/917/946

图 20-10: IDD 与 VDD 的关系曲线 (LP 模式)

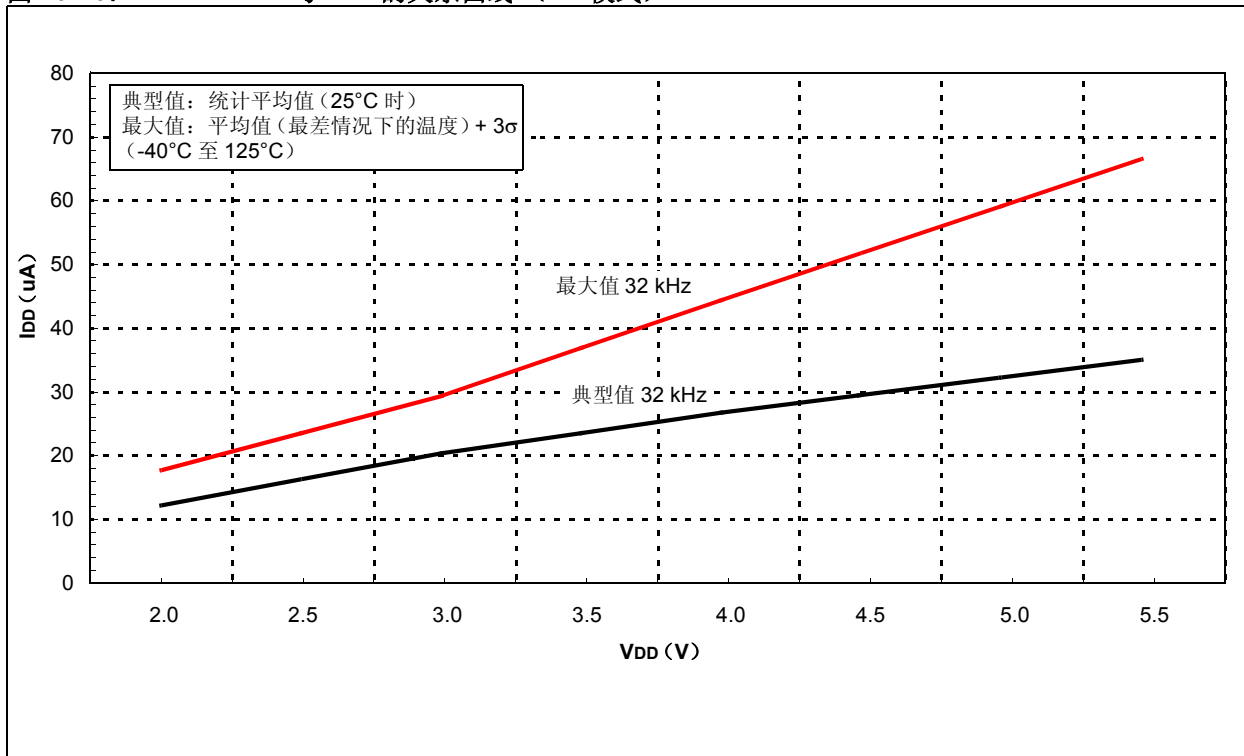


图 20-11: 不同 VDD 时典型 IDD 与 Fosc 的关系曲线 (HFINTOSC 模式)

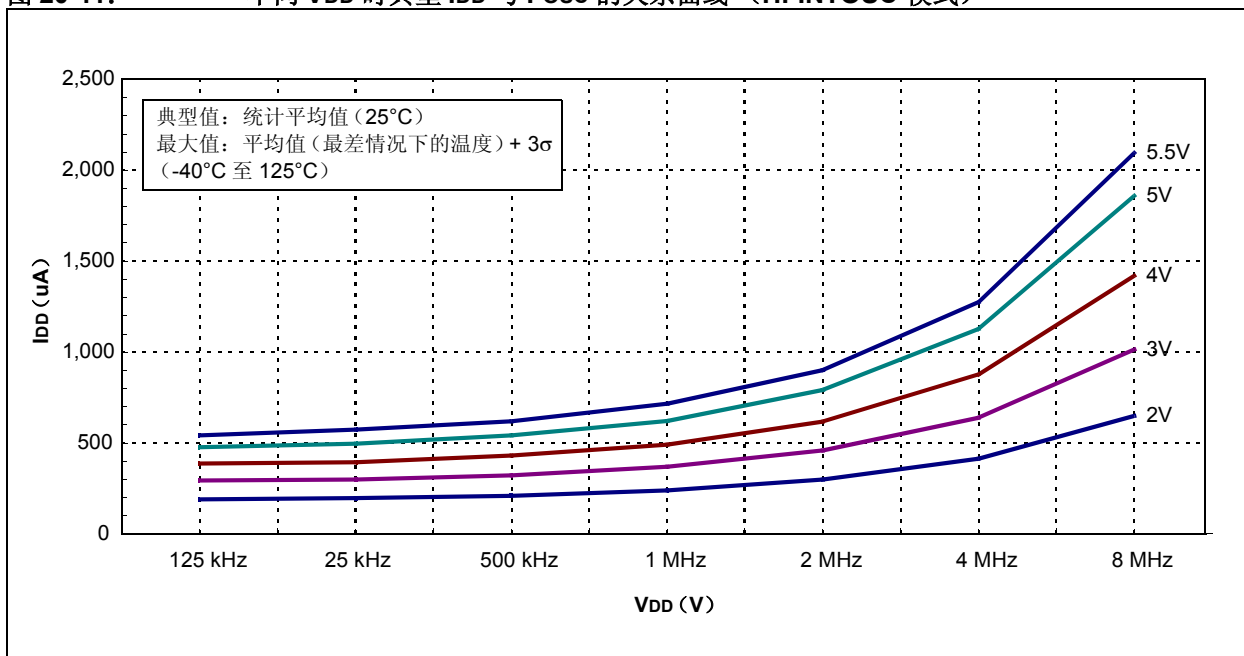


图 20-12: 不同 VDD 时最大 I_{DD} 与 Fosc 的关系曲线 (HFINTOSC 模式)

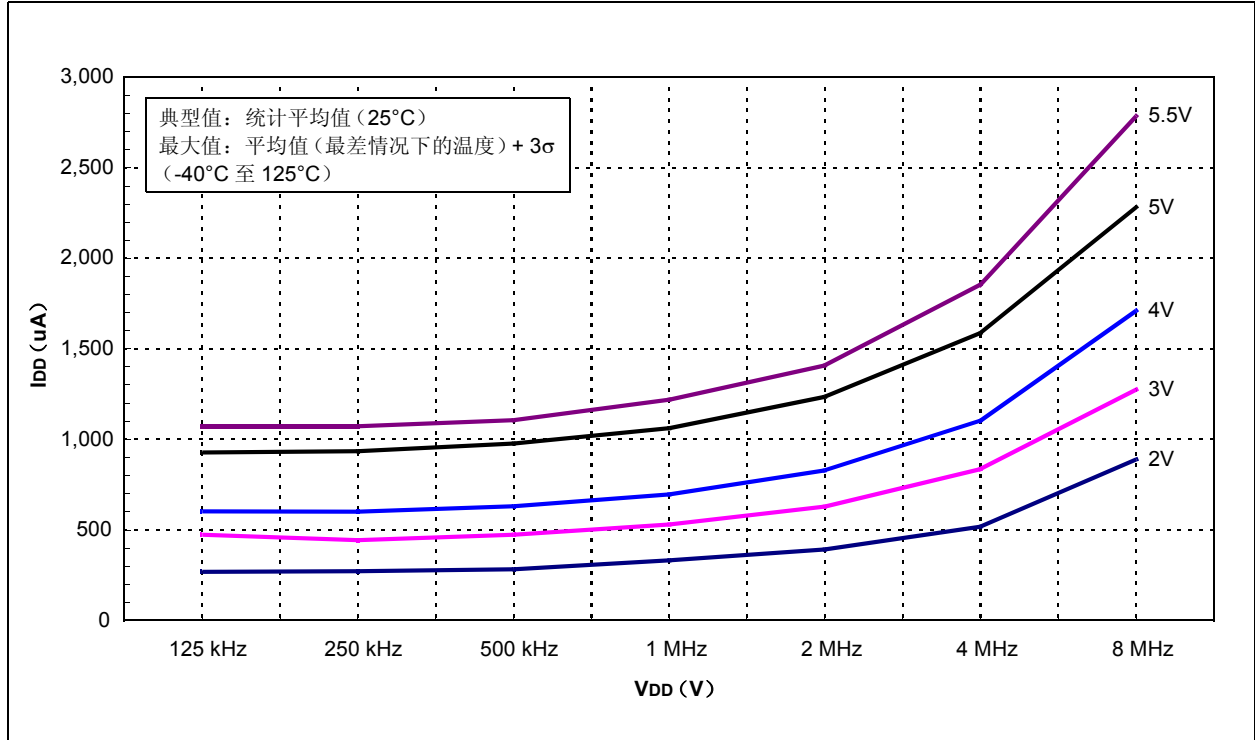
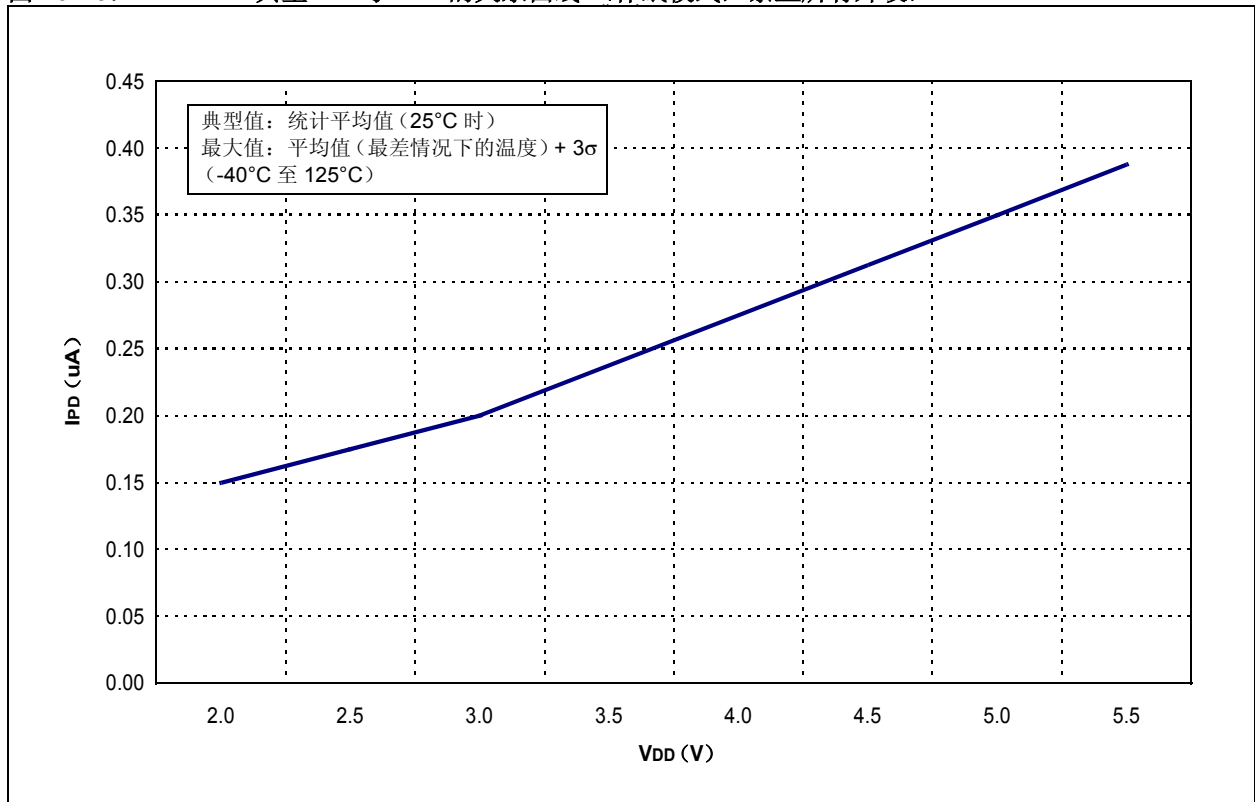


图 20-13: 典型 IPD 与 VDD 的关系曲线 (休眠模式, 禁止所有外设)



PIC16F913/914/916/917/946

图 20-14: 最大 IPD 与 VDD 的关系曲线 (休眠模式, 禁止所有外设)

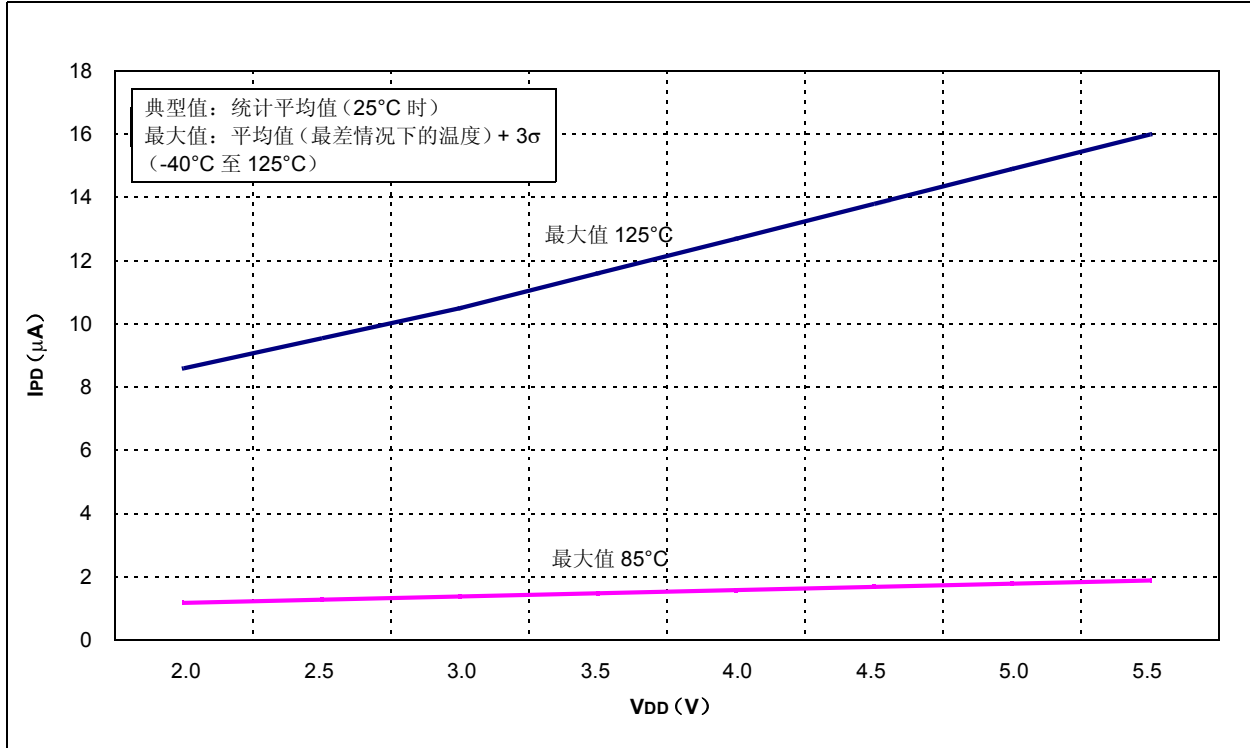


图 20-15: 比较器使能的情况下 IPD 与 VDD 的关系曲线 (使能两个比较器)

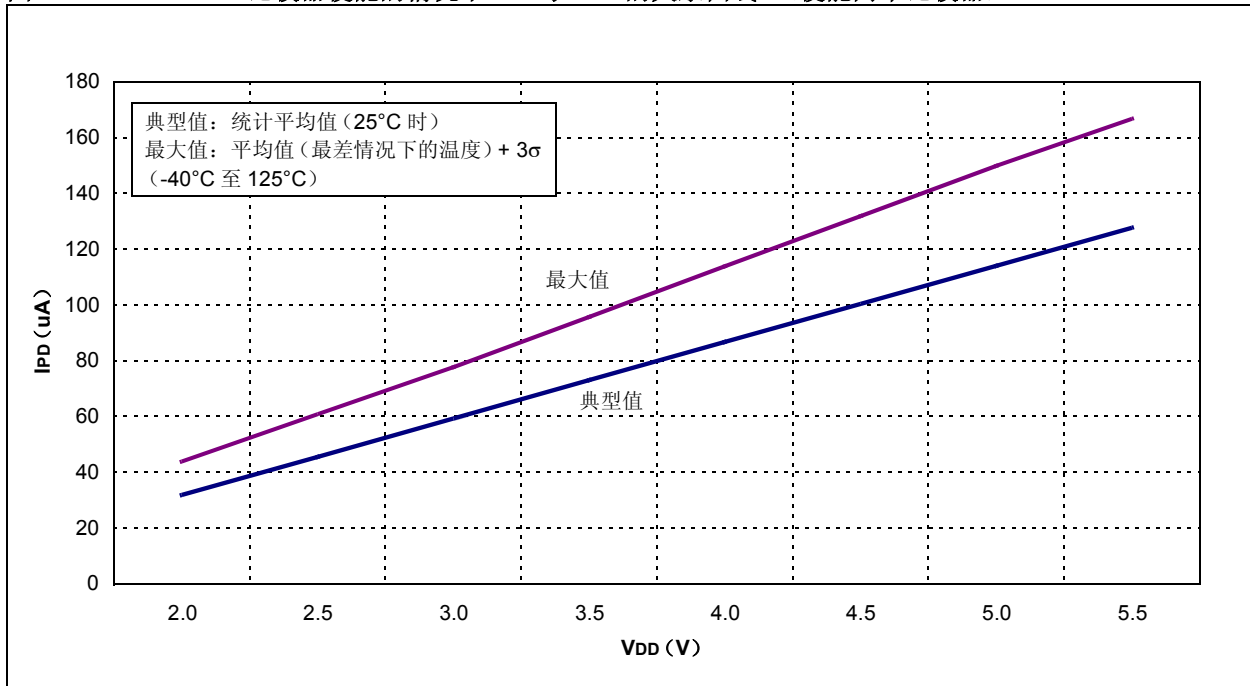


图 20-16: 欠压复位使能情况下不同温度时 IPD 与 VDD 的关系曲线

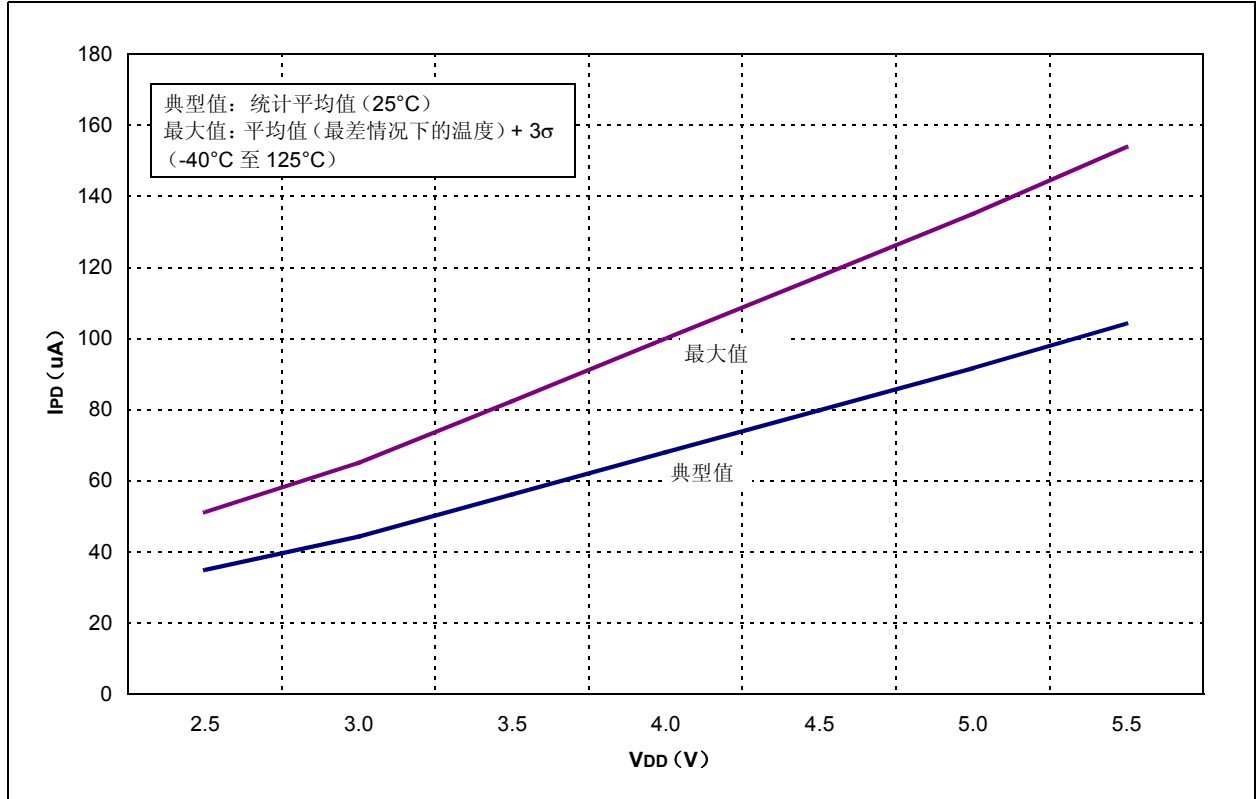
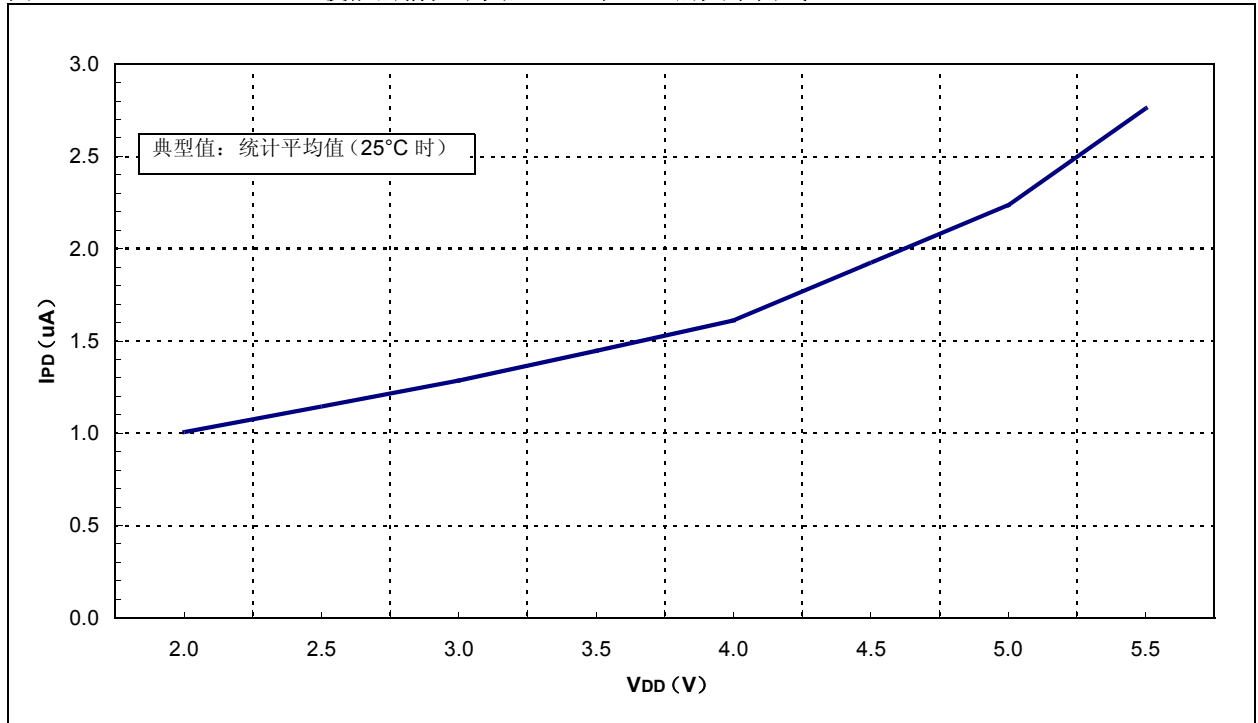


图 20-17: WDT 使能的情况下典型 IPD 与 VDD 的关系曲线 (25°C)



PIC16F913/914/916/917/946

图 20-18: WDT 使能的情况下不同温度时最大 IPD 与 VDD 的关系曲线

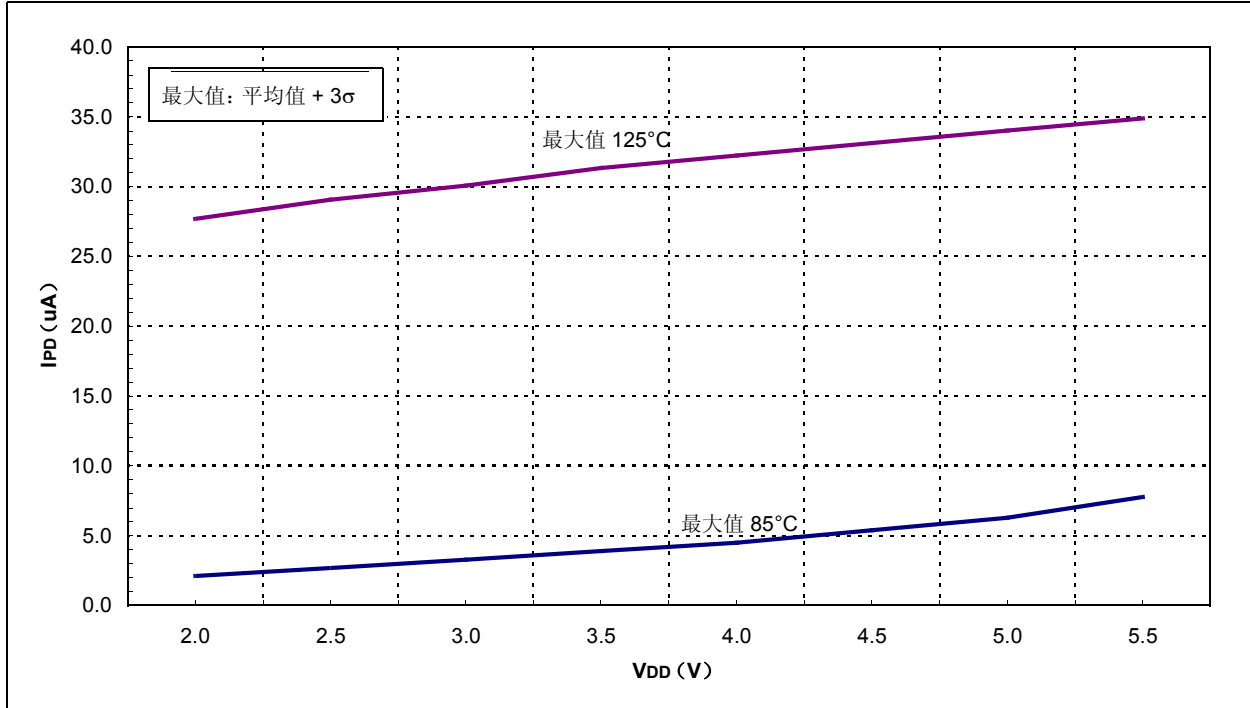


图 20-19: 不同温度时 WDT 周期与 VDD 的关系曲线

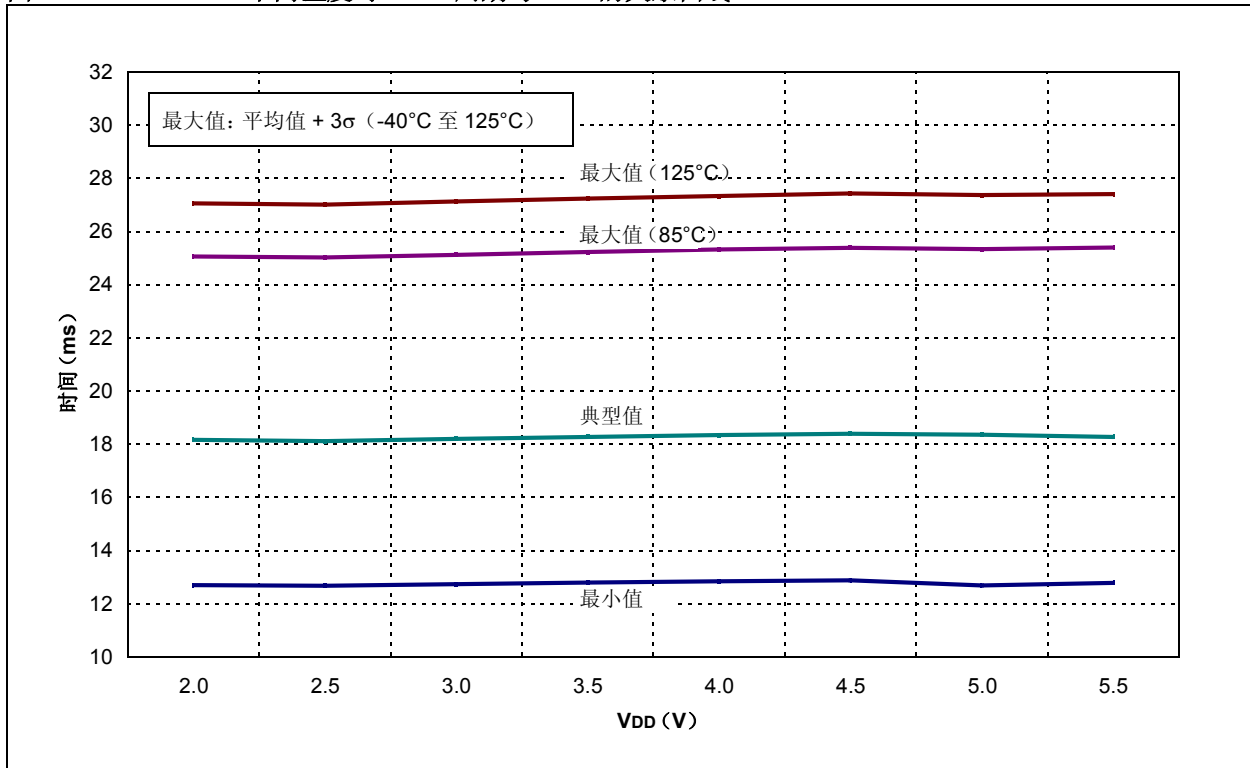


图 20-20: WDT 周期与温度的关系曲线 (VDD = 5.0V)

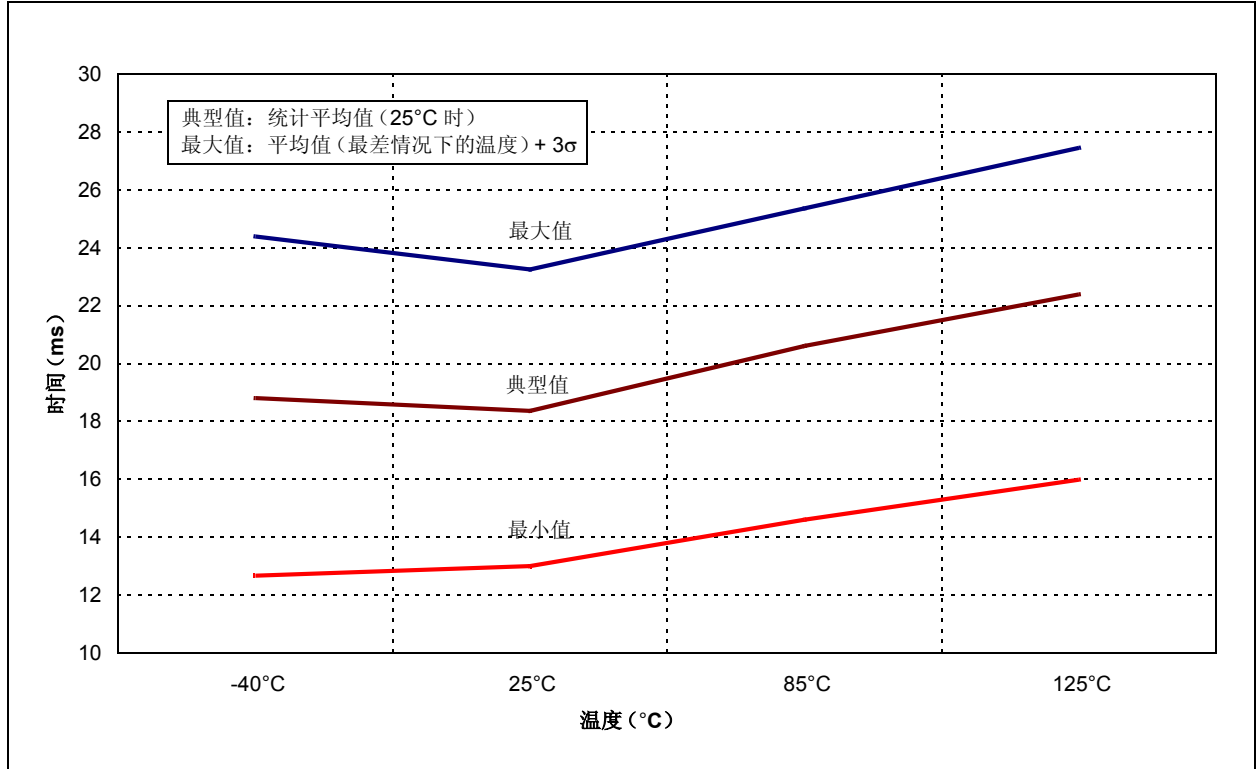
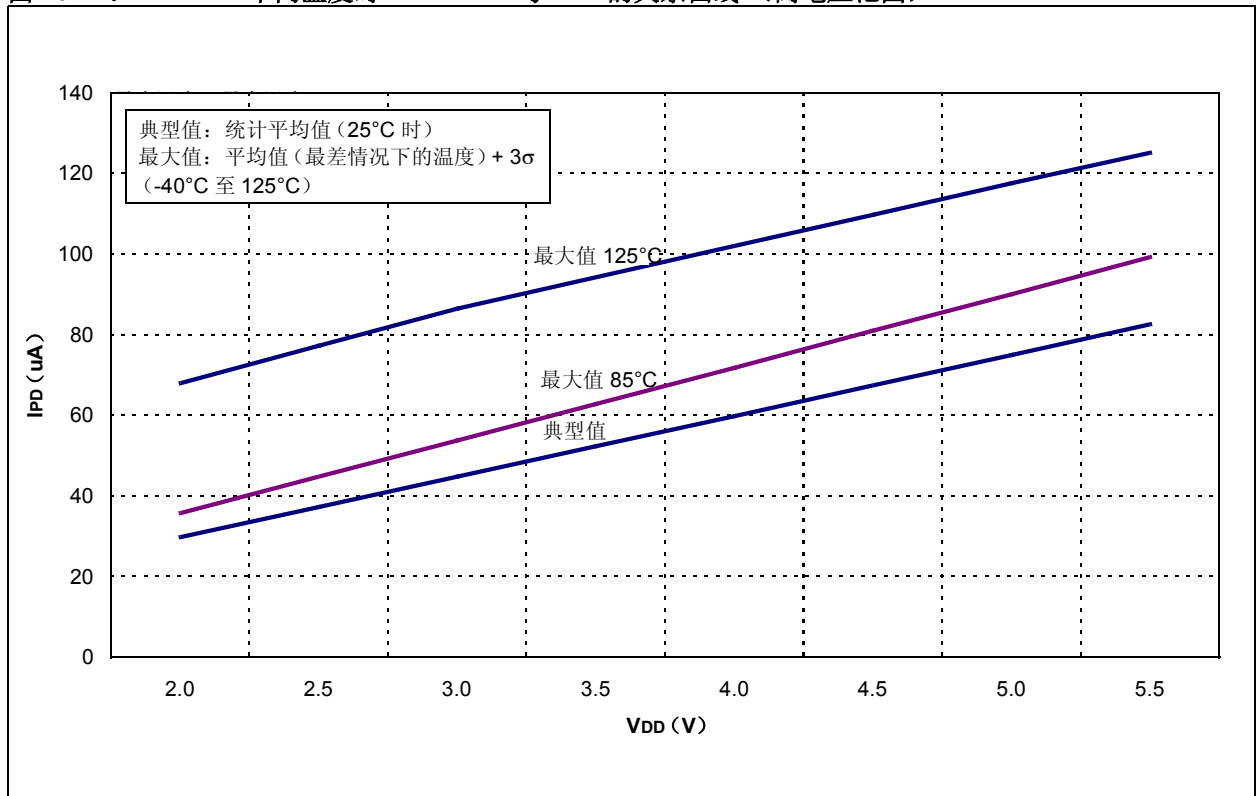


图 20-21: 不同温度时 CVREF IPD 与 VDD 的关系曲线 (高电压范围)



PIC16F913/914/916/917/946

图 20-22: 不同温度时 CVREF IPD 与 VDD 的关系曲线 (低电压范围)

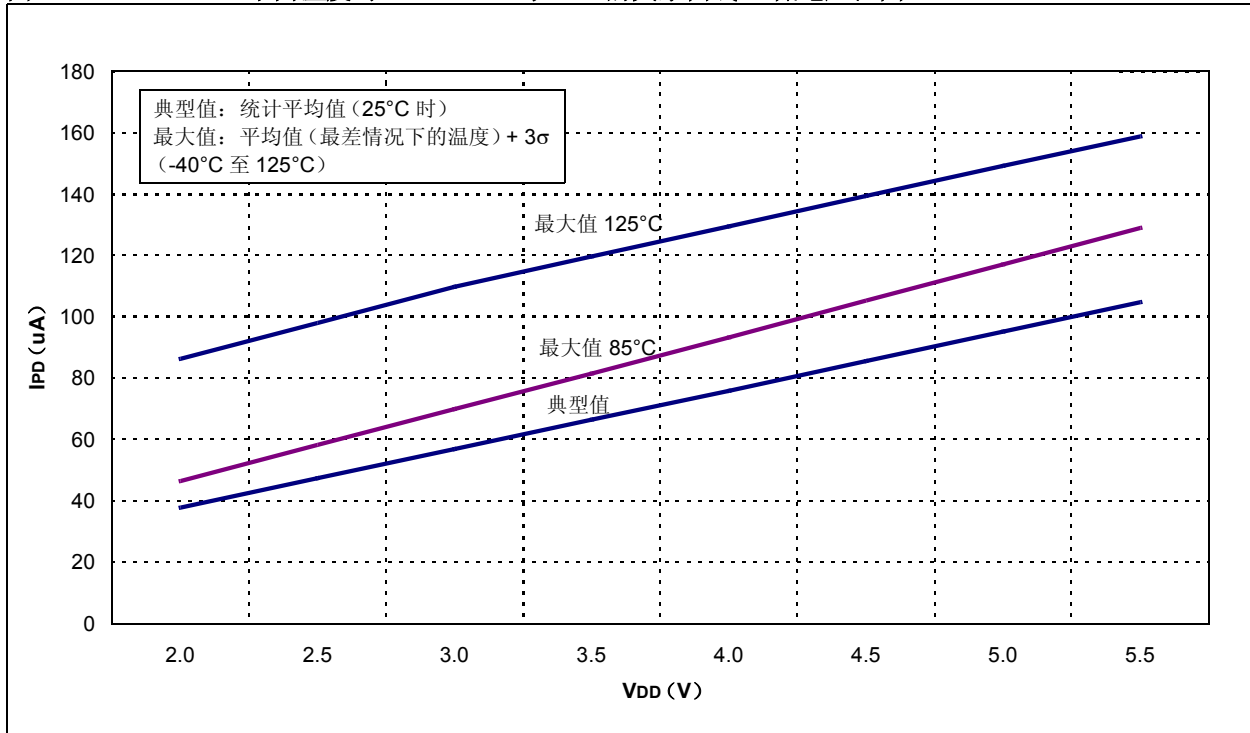


图 20-23: 不同温度时 LVD IPD 与 VDD 的关系曲线

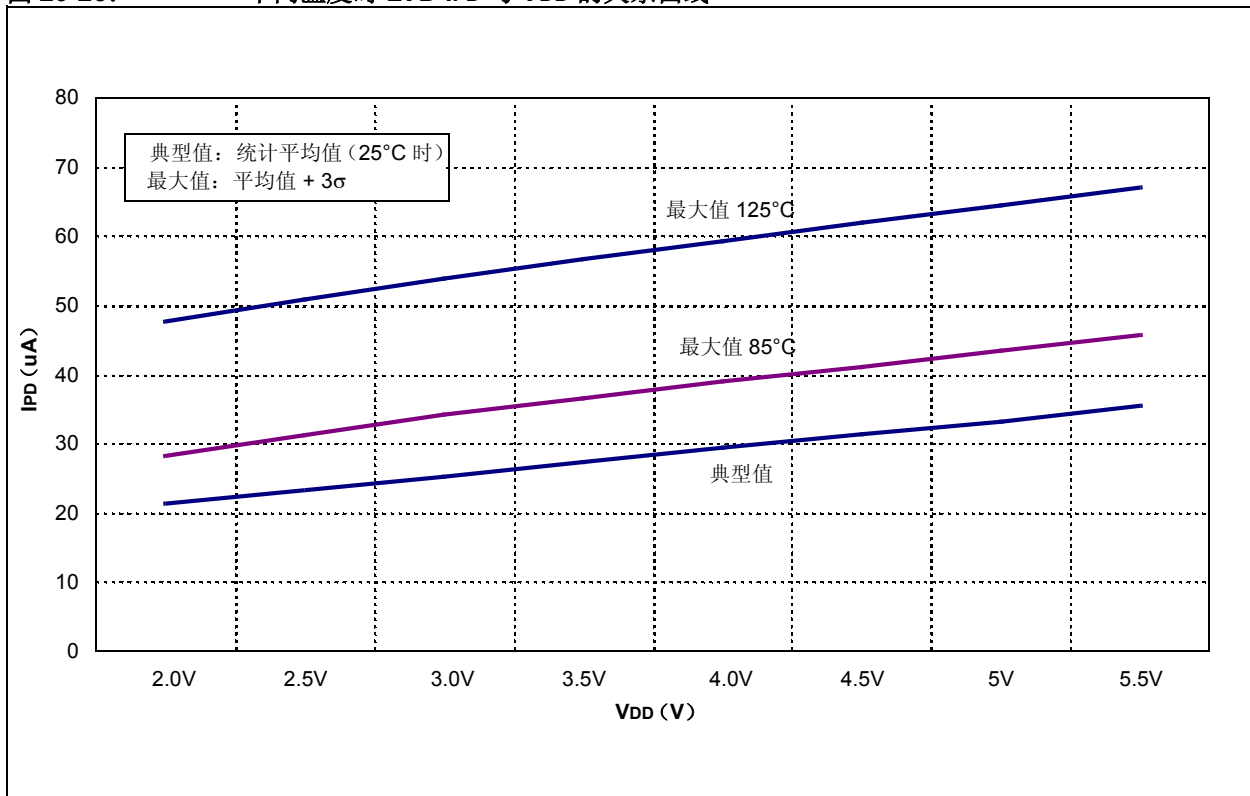


图 20-24: 不同温度时 T1OSC IPD 与 VDD 的关系曲线 (32 kHz)

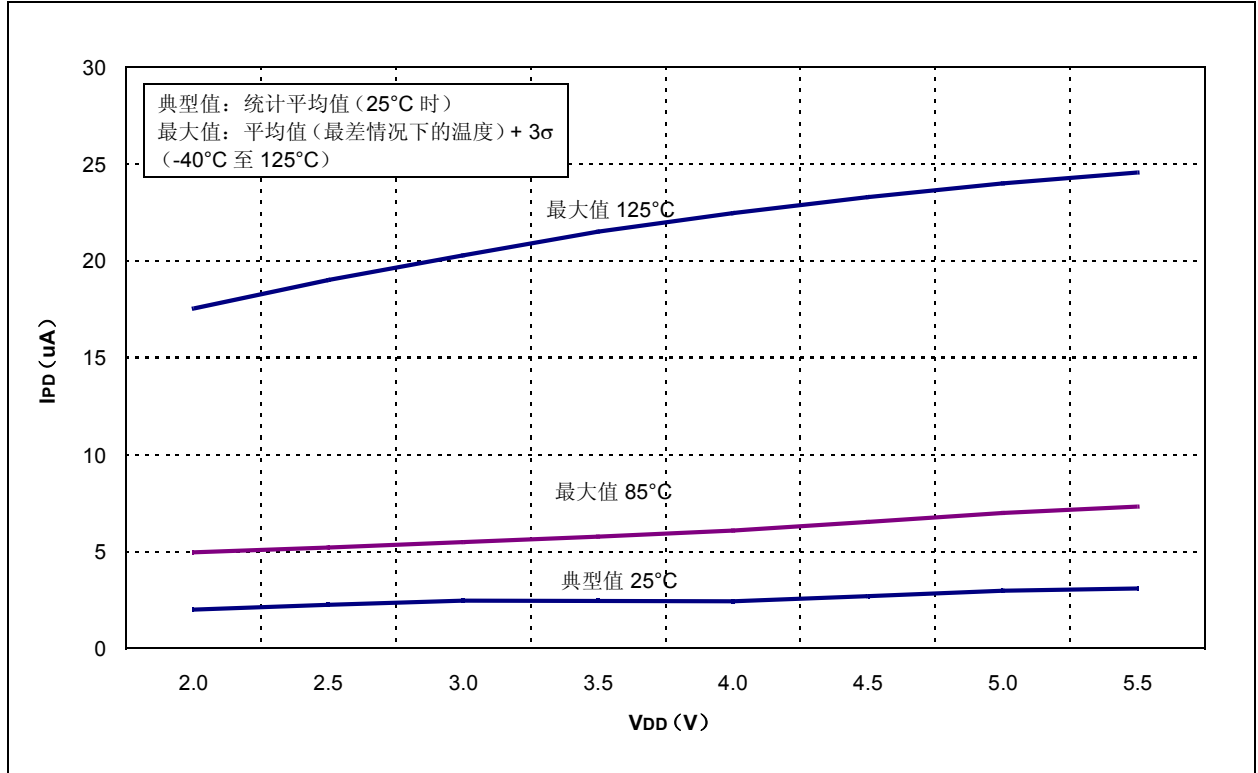
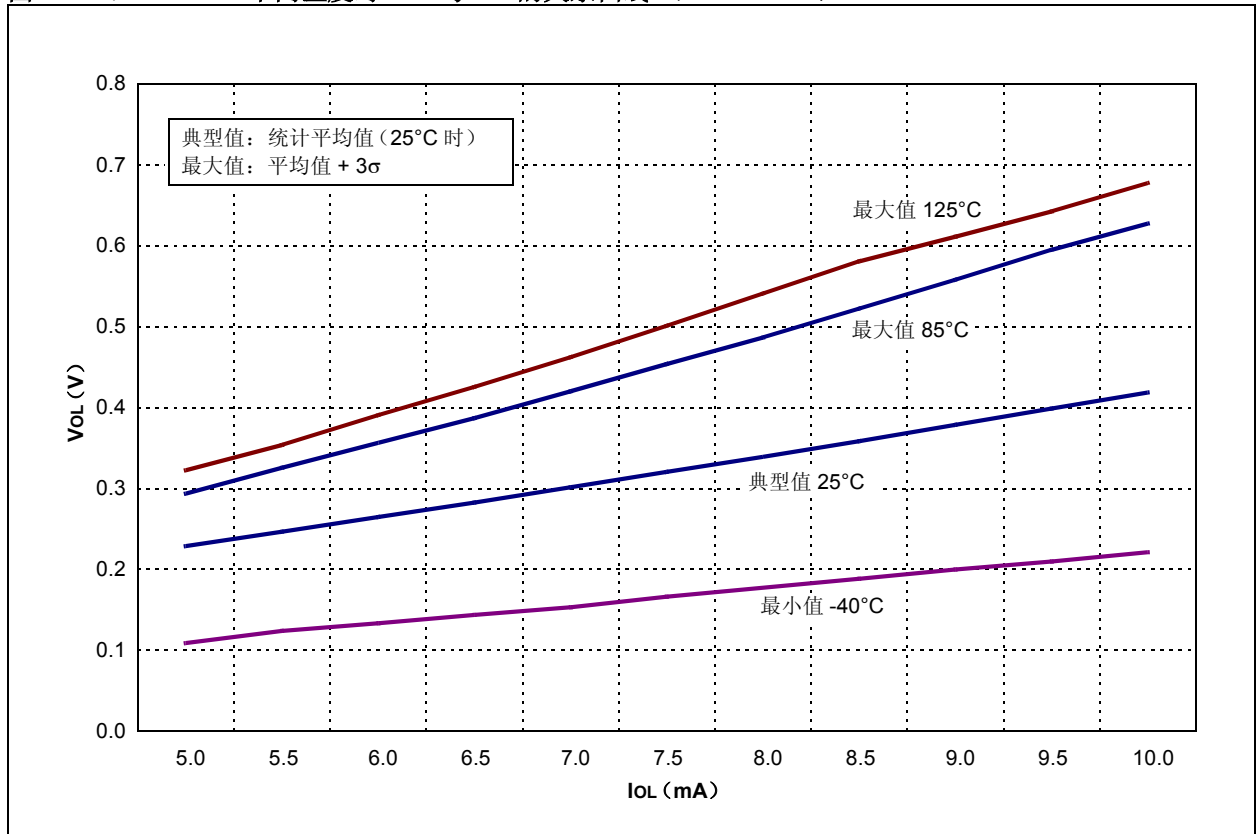


图 20-25: 不同温度时 VOL 与 IOL 的关系曲线 (VDD = 3.0V)



PIC16F913/914/916/917/946

图 20-26: 不同温度时 V_{OL} 与 I_{OL} 的关系曲线 ($V_{DD} = 5.0V$)

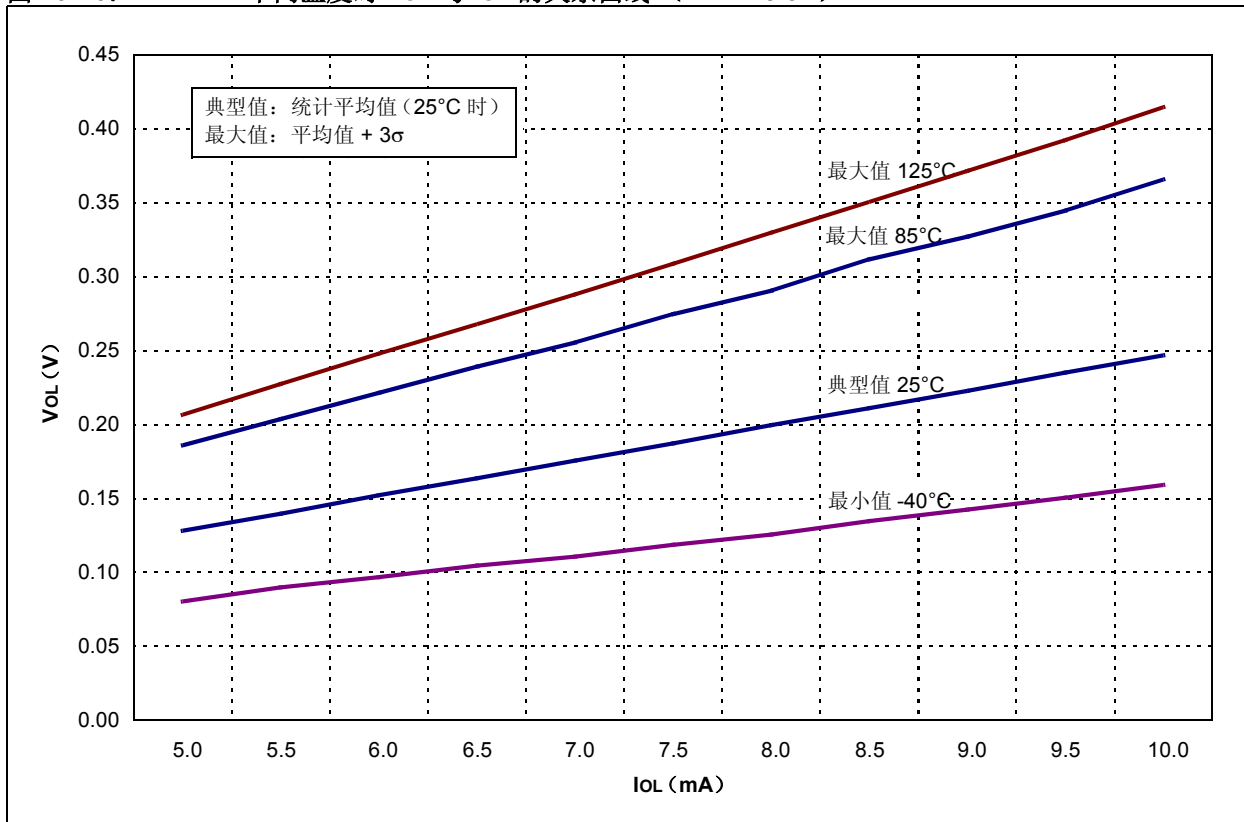


图 20-27: 不同温度时 V_{OH} 与 I_{OH} 的关系曲线 ($V_{DD} = 3.0V$)

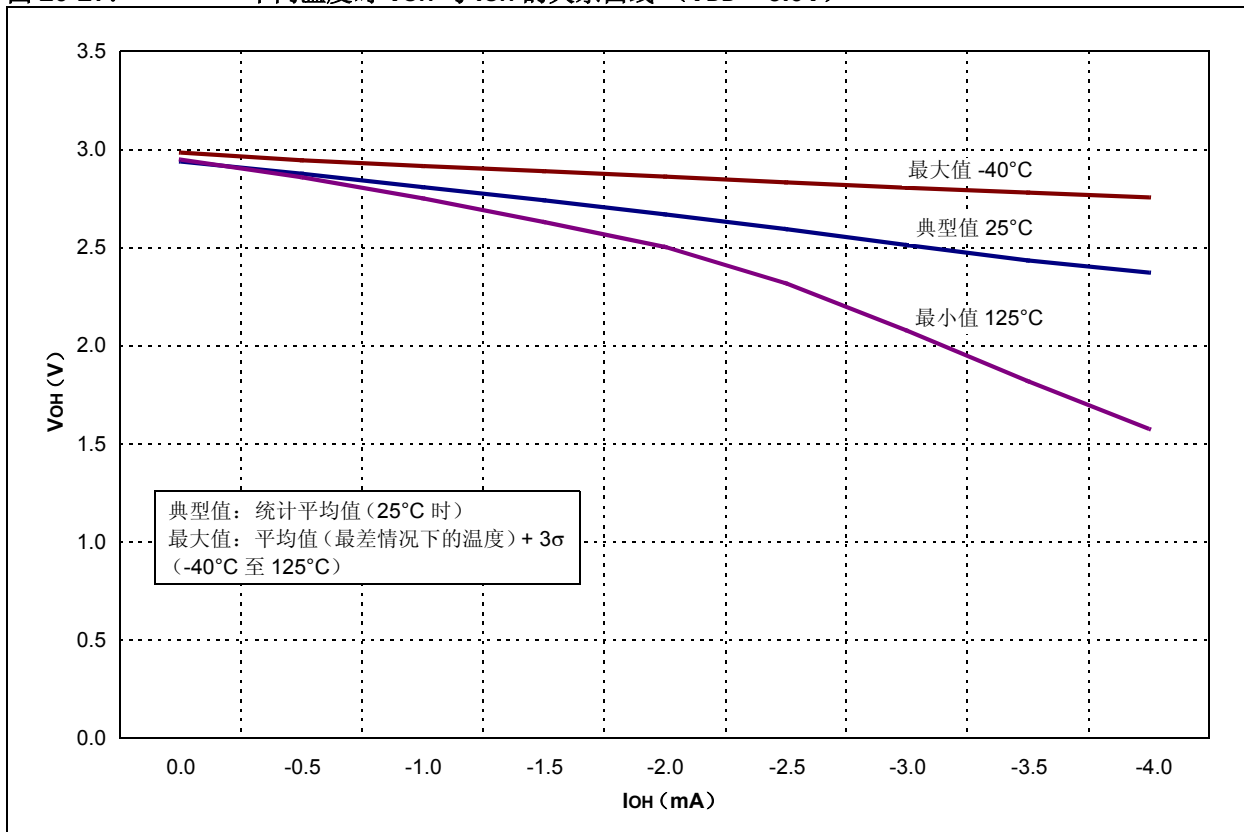


图 20-28: 不同温度时 V_{OH} 与 I_{OH} 的关系曲线 ($V_{DD} = 5.0V$)

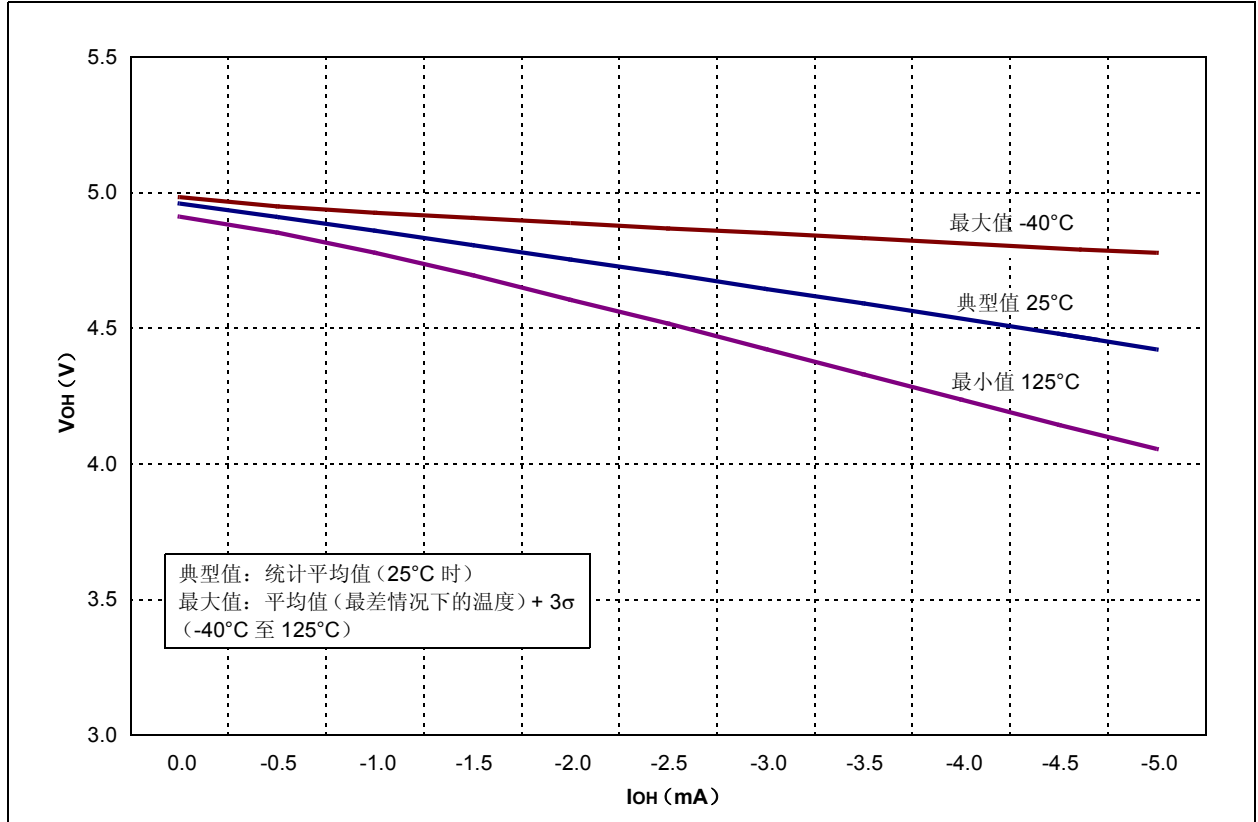
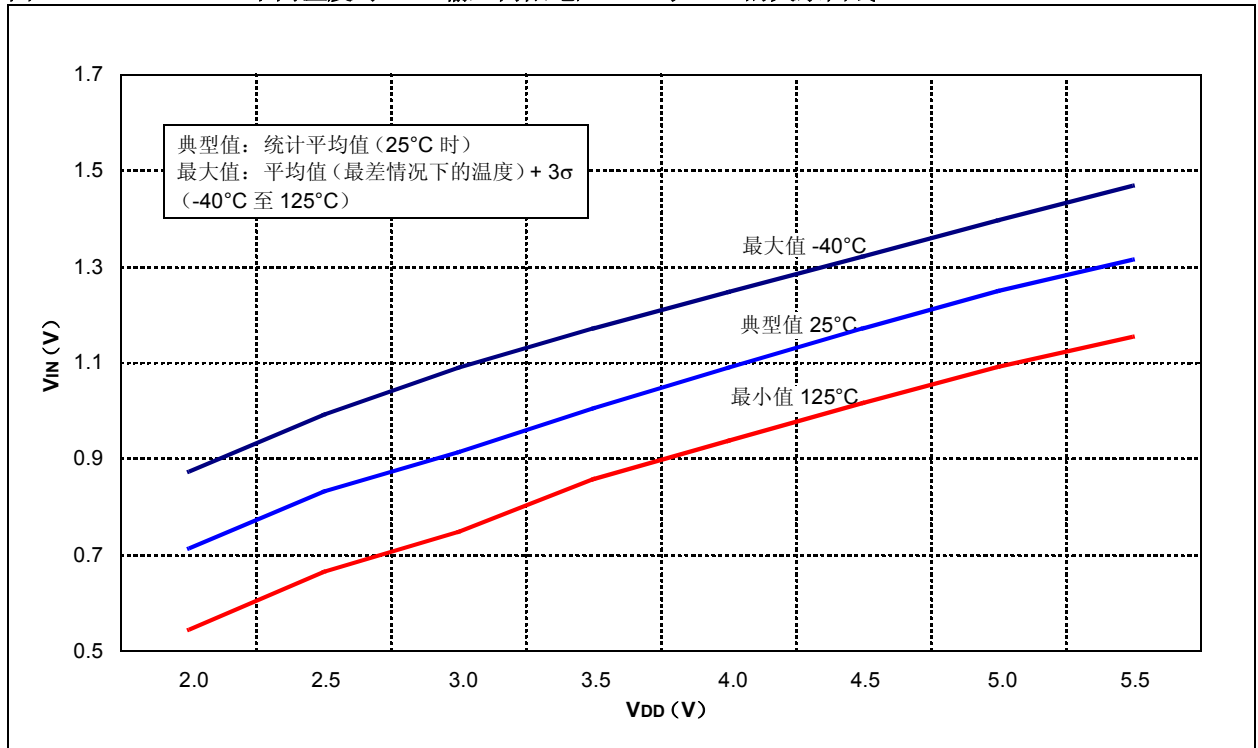


图 20-29: 不同温度时 TTL 输入门限电压 V_{IN} 与 V_{DD} 的关系曲线



PIC16F913/914/916/917/946

图 20-30: 不同温度时施密特触发器输入门限电压 V_{IN} 与 V_{DD} 的关系曲线

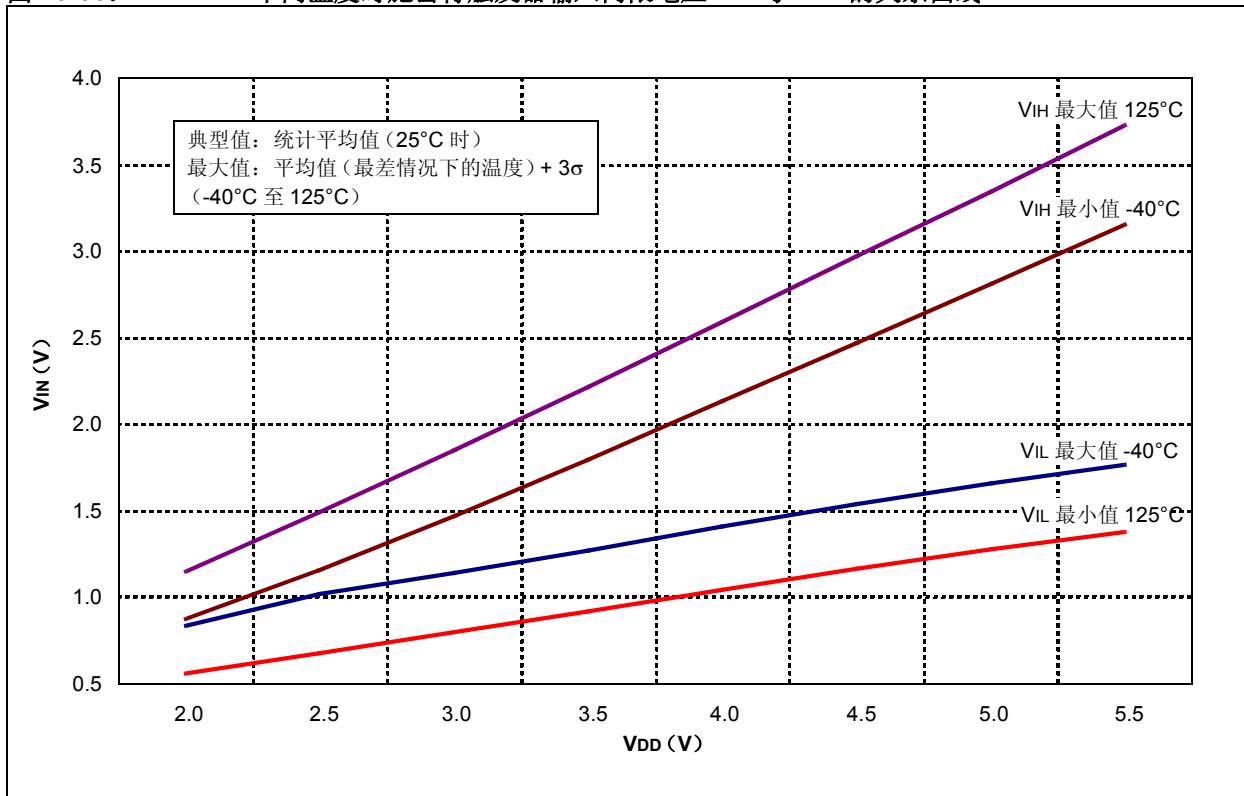


图 20-31: 比较器响应时间 (上升沿)

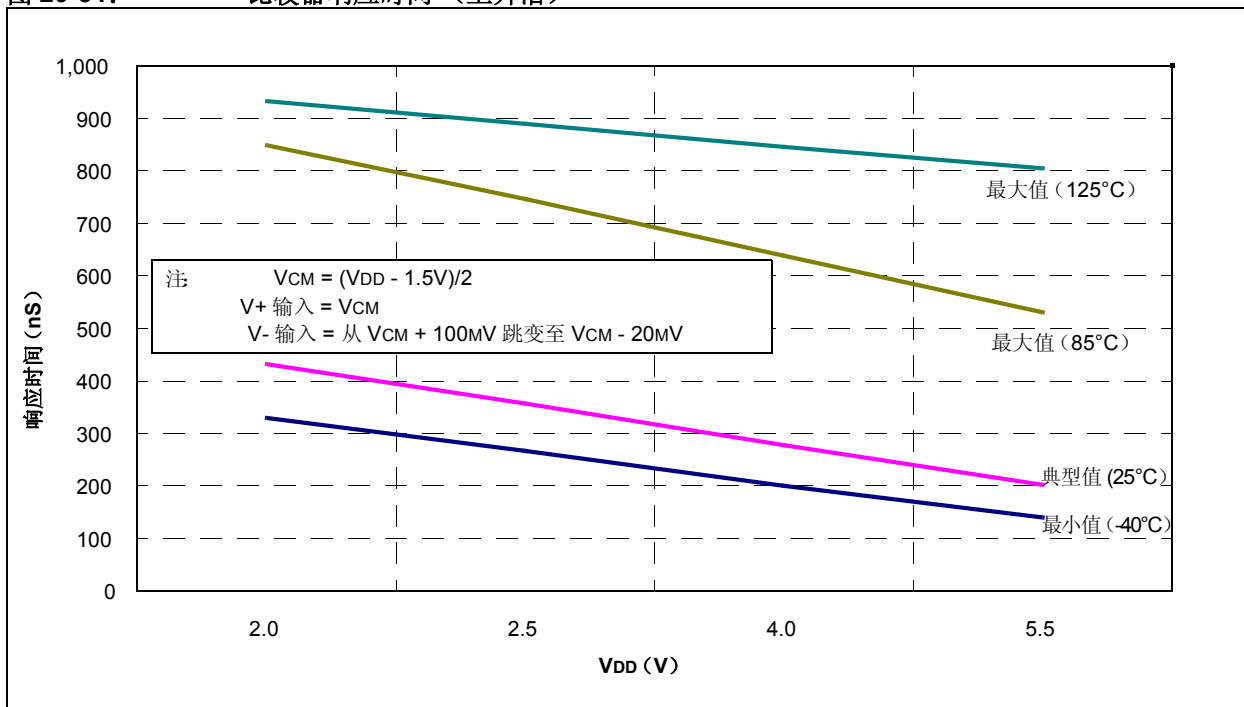


图 20-32: 比较器响应时间 (下降沿)

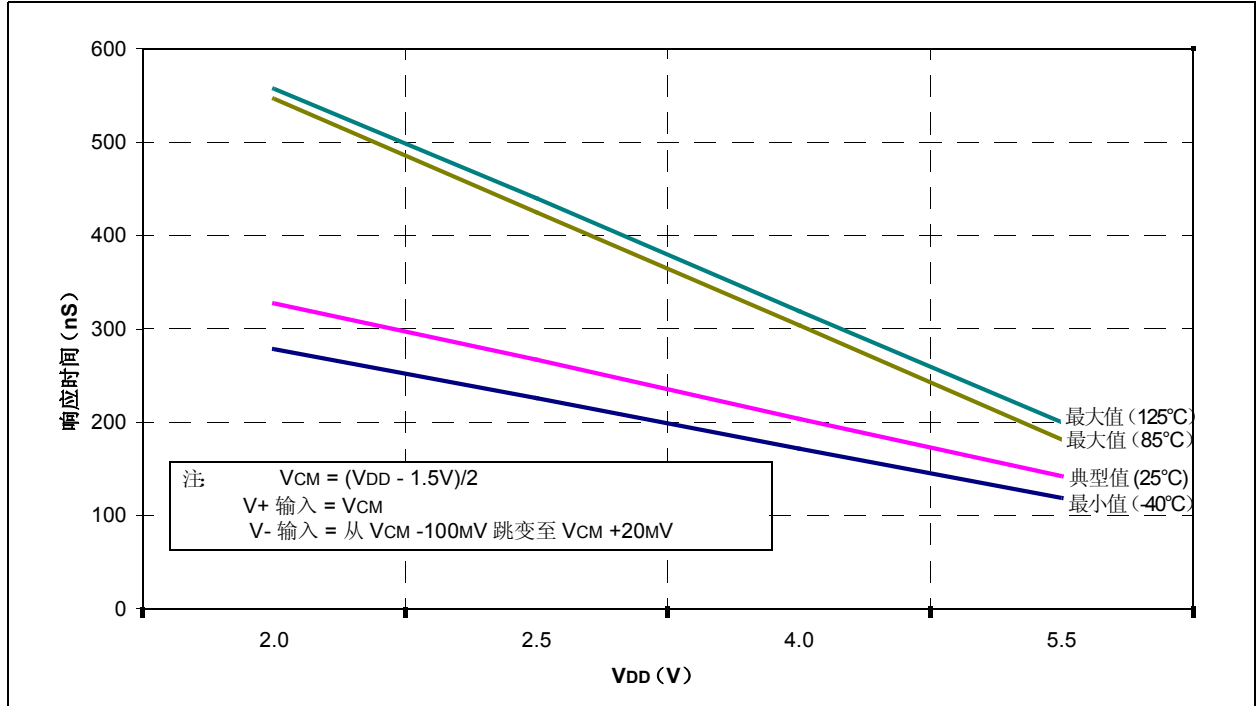
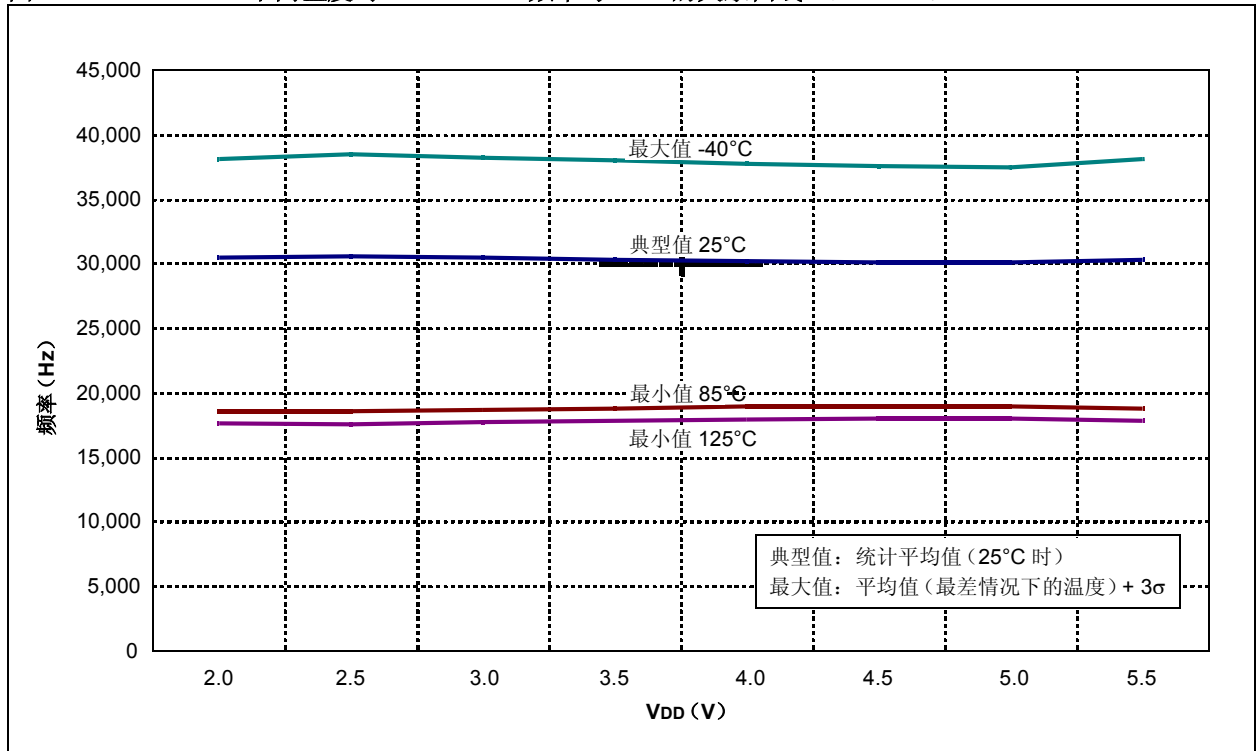


图 20-33: 不同温度时 LFINTOSC 频率与 VDD 的关系曲线 (31 kHz)



PIC16F913/914/916/917/946

图 20-34: 不同温度时 ADC 时钟周期与 VDD 的关系曲线

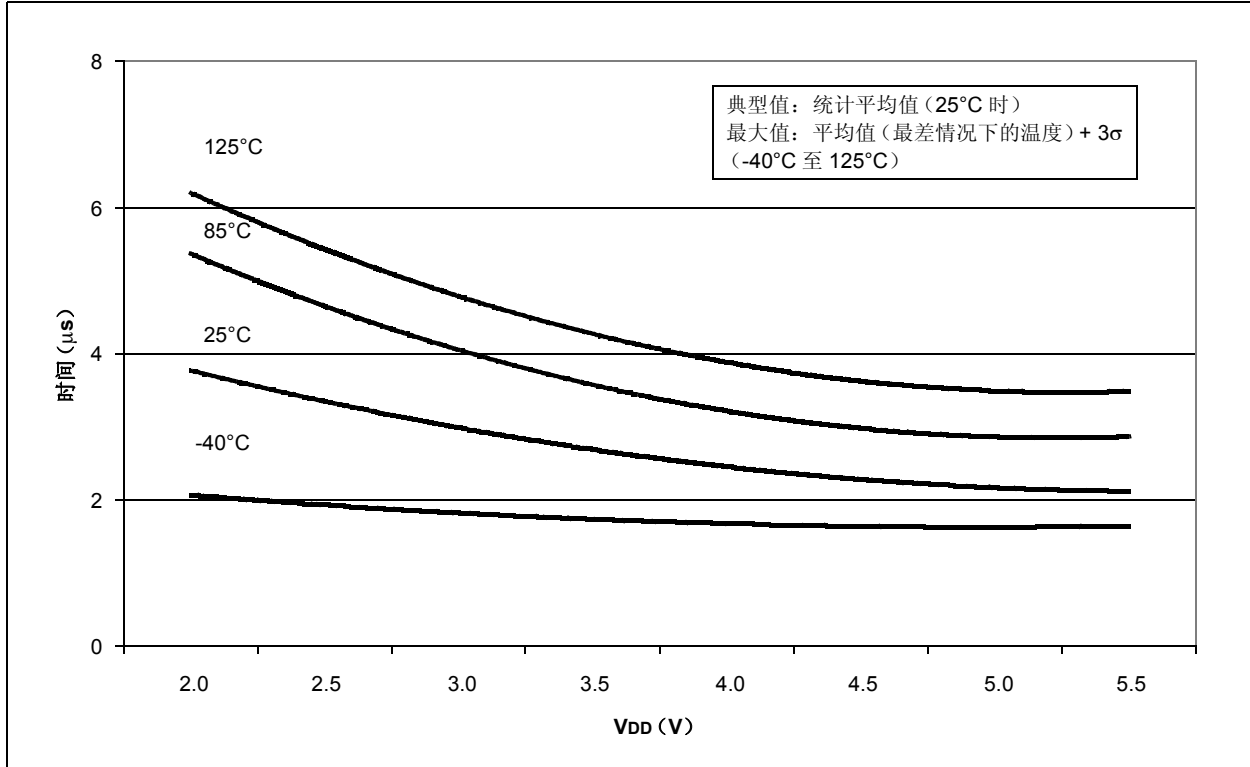
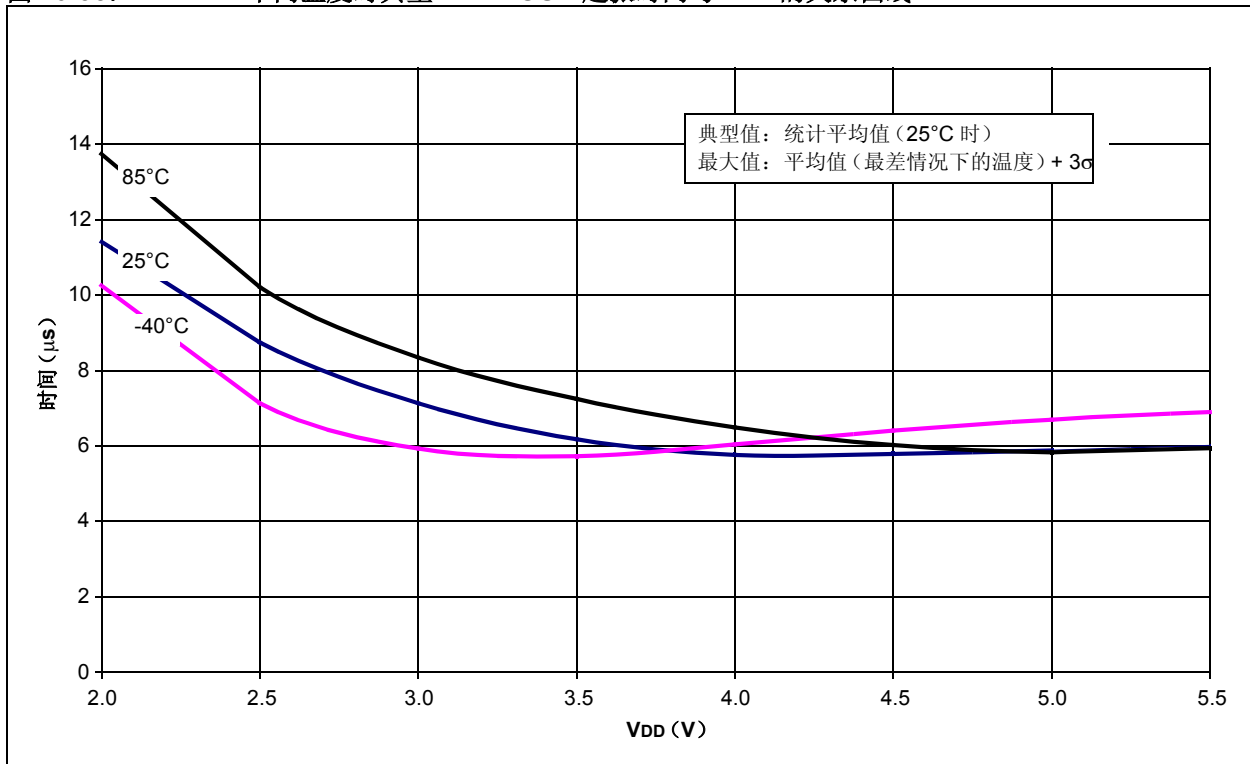


图 20-35: 不同温度时典型 HFINTOSC 起振时间与 VDD 的关系曲线



PIC16F913/914/916/917/946

图 20-36: 不同温度时最大 HFINTOSC 起振时间与 VDD 的关系曲线

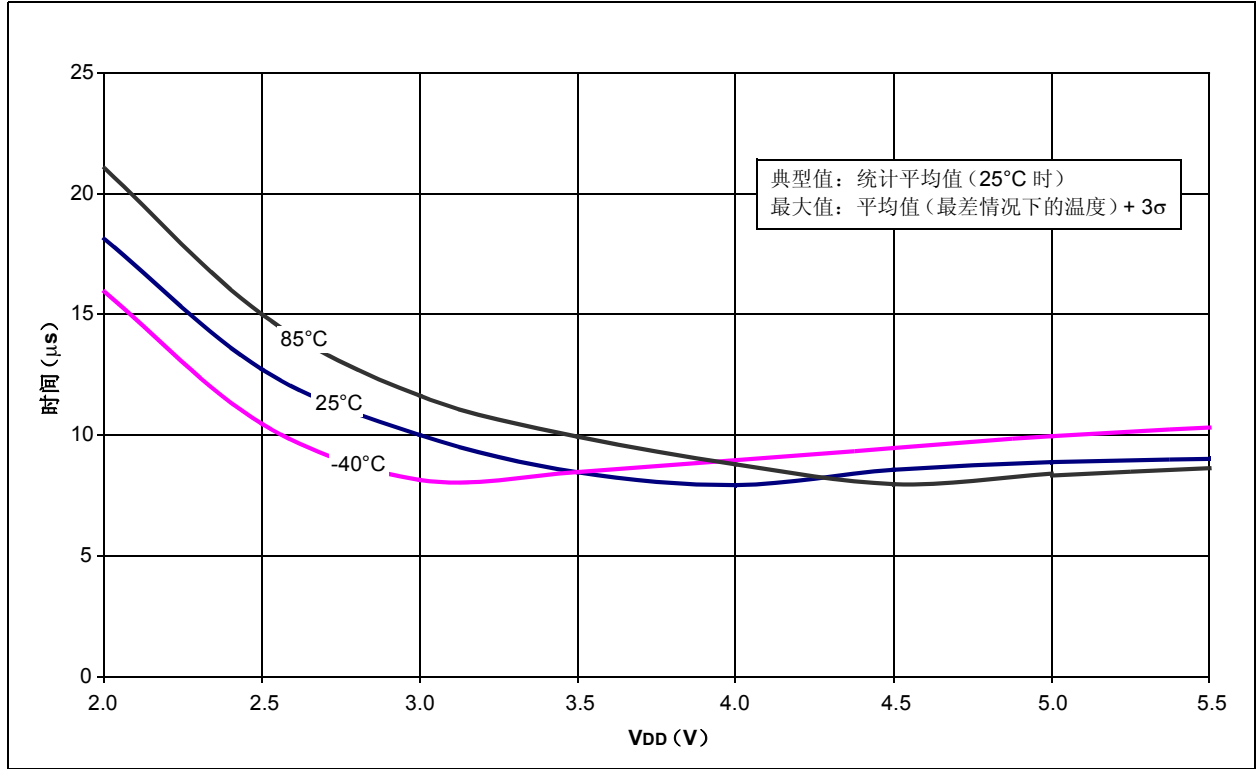
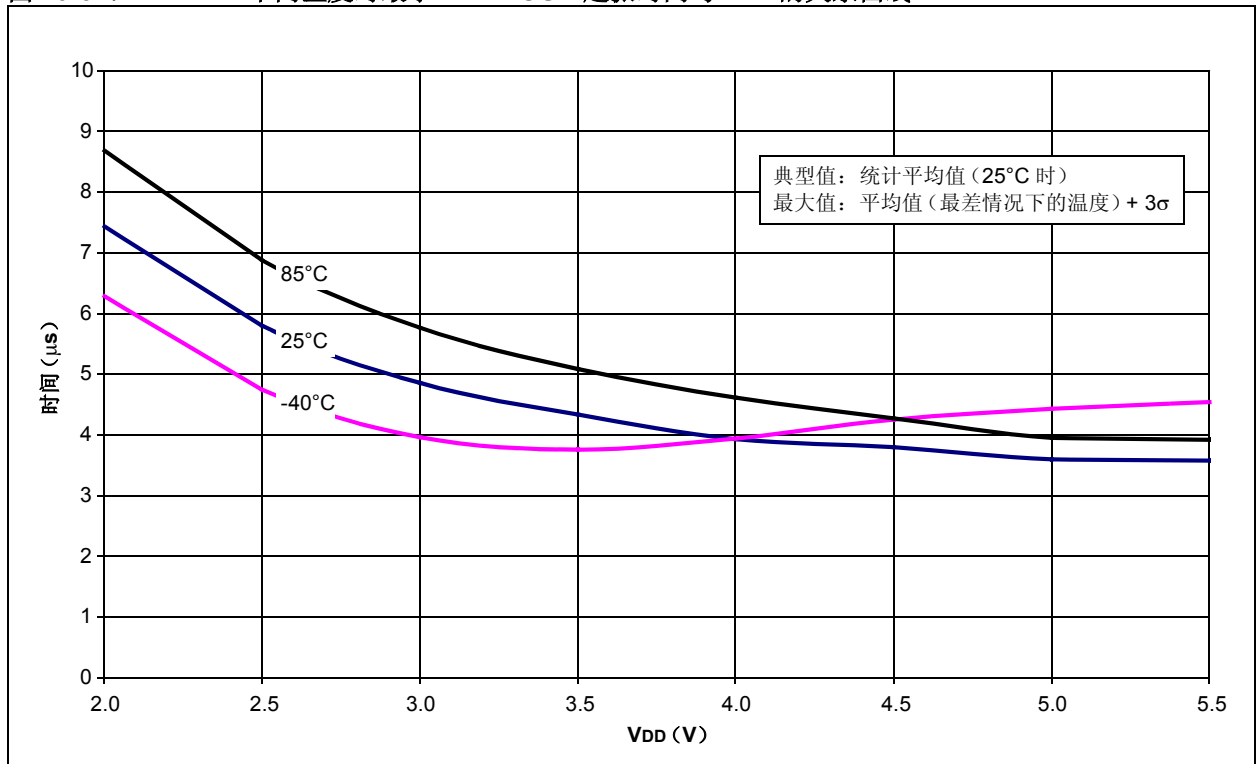


图 20-37: 不同温度时最小 HFINTOSC 起振时间与 VDD 的关系曲线



PIC16F913/914/916/917/946

图 20-38: 典型 HFINTOSC 频率变化与 VDD 的关系曲线 (25°C)

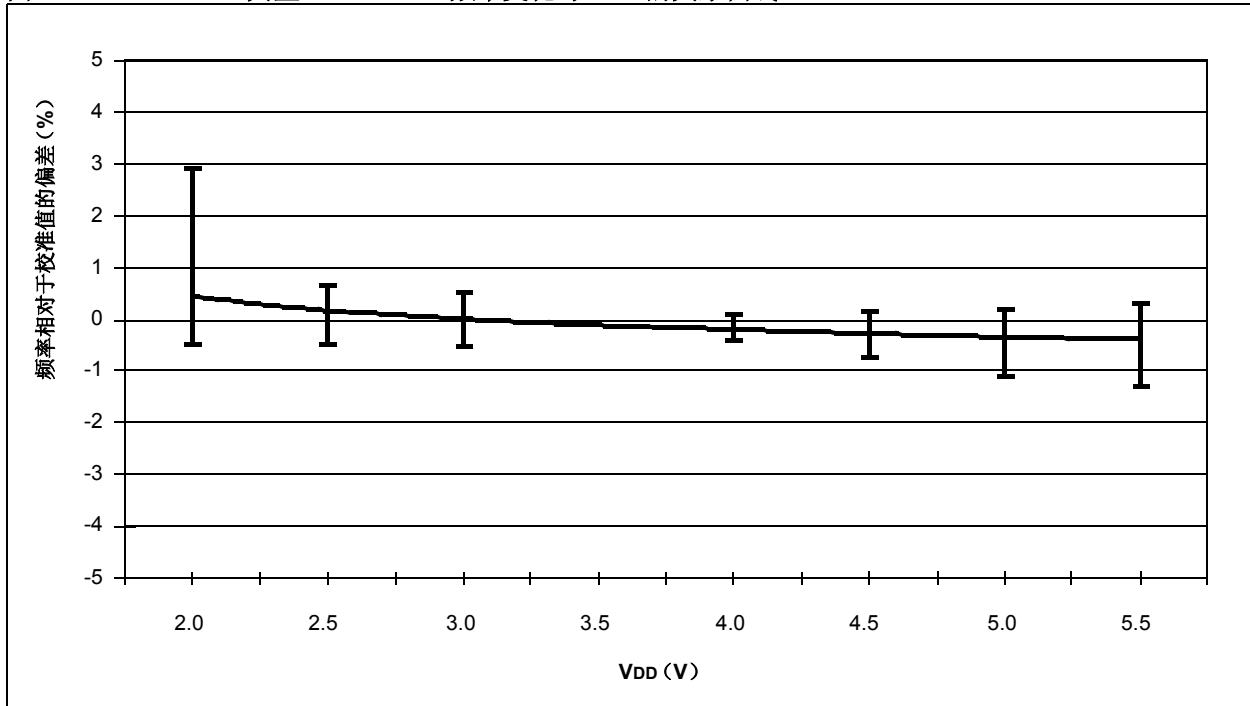
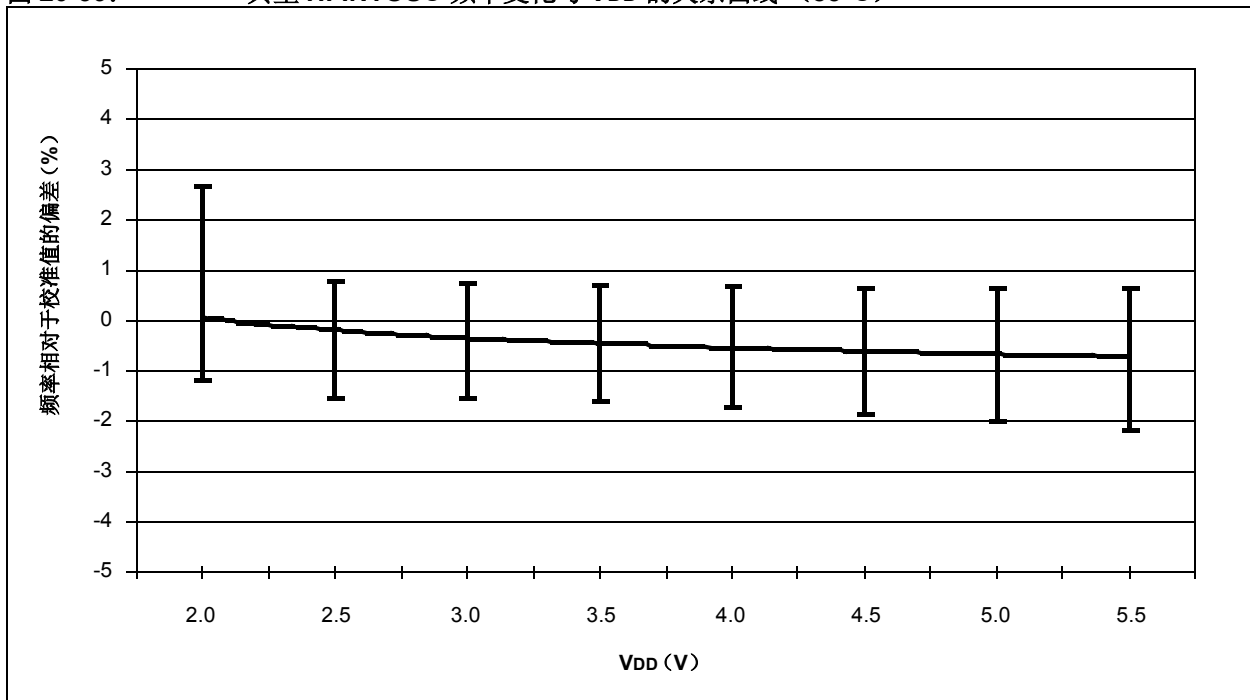


图 20-39: 典型 HFINTOSC 频率变化与 VDD 的关系曲线 (85°C)



PIC16F913/914/916/917/946

图 20-40: 典型 HFINTOSC 频率变化与 VDD 的关系曲线 (125°C)

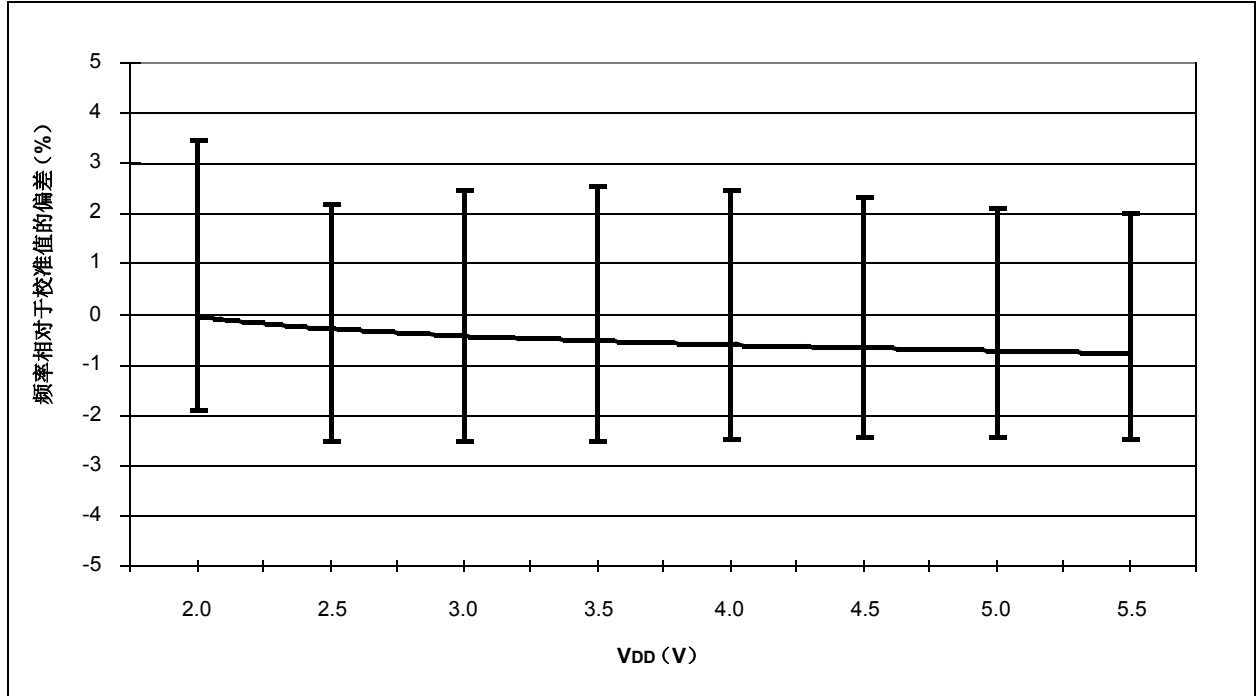
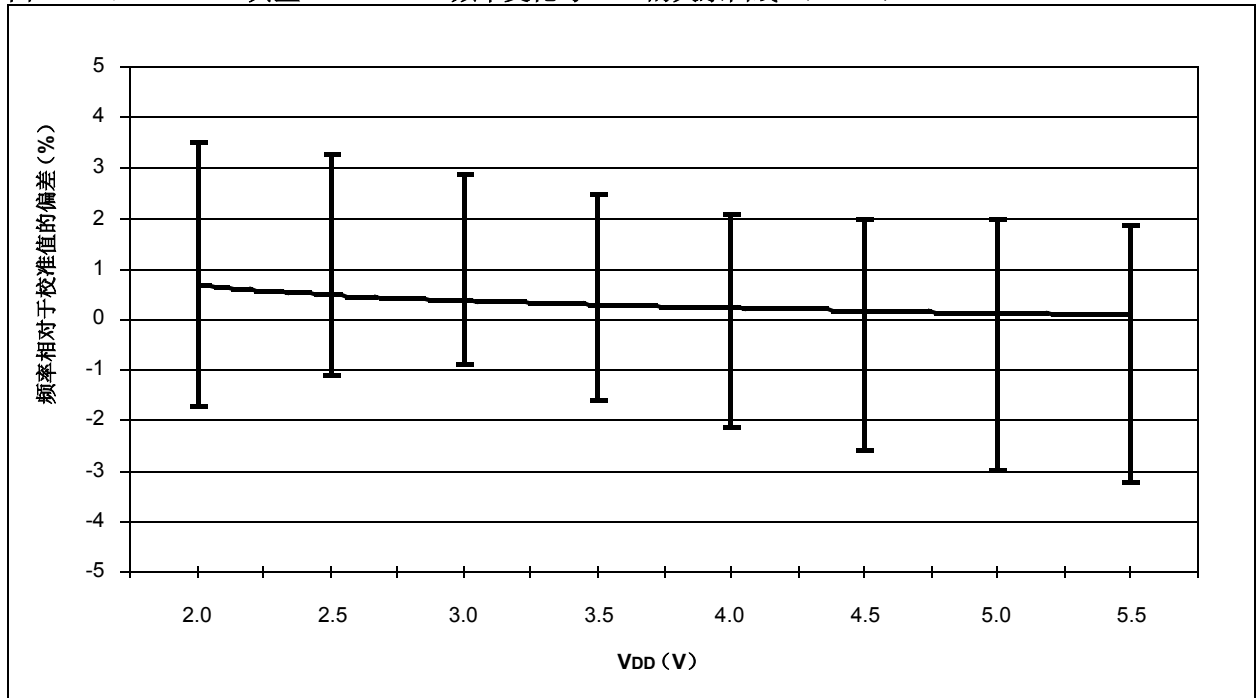


图 20-41: 典型 HFINTOSC 频率变化与 VDD 的关系曲线 (-40°C)



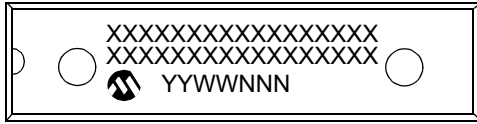
PIC16F913/914/916/917/946

注:

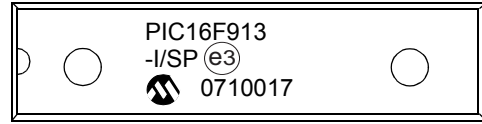
21.0 封装信息

21.1 封装标识信息

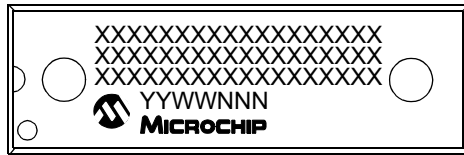
28 引脚 SPDIP



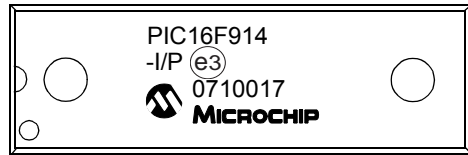
示例



40 引脚 PDIP



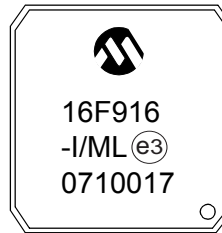
示例



28 引脚 QFN



示例



图注:

XX...X	客户信息
Y	年份代码（公历年的最后一位数字）
YY	年份代码（公历年的最后两位数字）
WW	星期代码（一月第一个星期的代码为“01”）
NNN	以字母数字排序的追踪代码
(e3)	雾锡（Matte Tin, Sn）的 JEDEC 无铅标志
*	表示无铅封装。JEDEC 无铅标志（(e3)）标示于此种封装的外包装上。

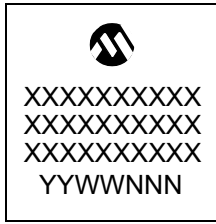
注: Microchip 元器件编号如果无法在同一行内完整标注，将换行标出，因此会限制表示客户信息的字符数。

* 标准 PIC[®] 器件标识由 Microchip 元器件编号、年份代码、星期代码和追踪代码组成。若 PIC[®] 器件标识超出上述内容，需支付一定的附加费用。请向当地的 Microchip 销售办事处了解确认。对于 QTP 器件，任何特殊标记的费用都已包含在 QTP 价格中。

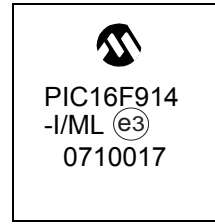
PIC16F913/914/916/917/946

封装标识信息 (续)

44 引脚 QFN



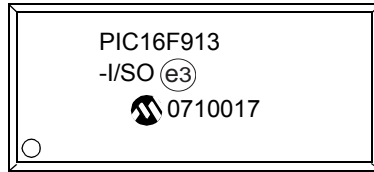
示例



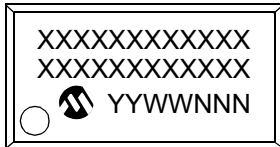
28 引脚 SOIC



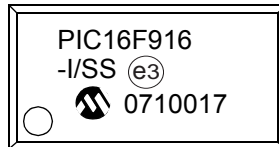
示例



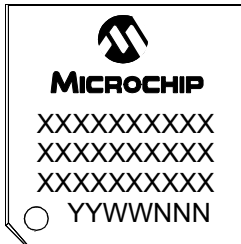
28 引脚 SSOP



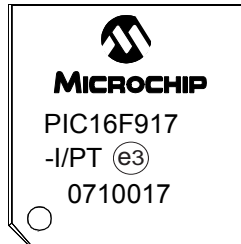
示例



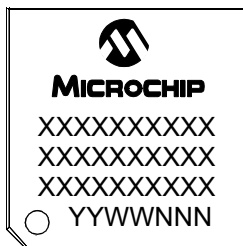
44 引脚 TQFP



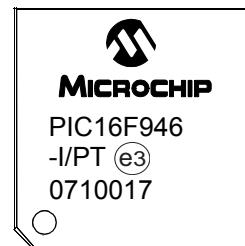
示例



64 引脚 TQFP (10x10x1mm)



示例



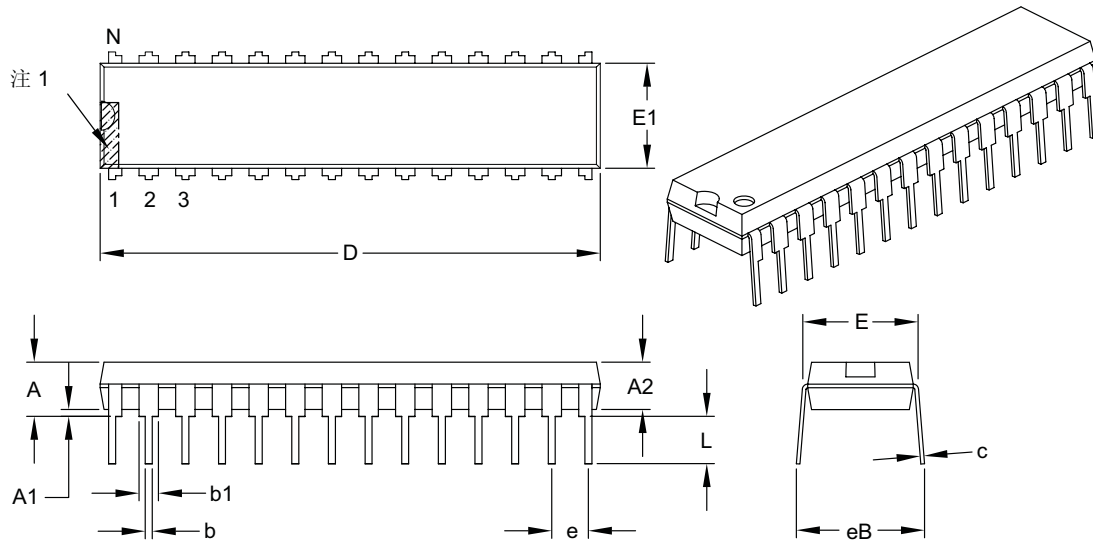
PIC16F913/914/916/917/946

21.2 封装详细信息

以下部分将介绍各种封装的技术细节。

28 引脚窄条塑封双列直插式封装 (SP) —— 主体 300 mil [SPDIP]

注： 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



尺寸范围	单位	英寸		
		最小	正常	最大
引脚数	N	28		
引脚间距	e	.100 BSC		
顶端到固定面高度	A	—	—	.200
塑模封装厚度	A2	.120	.135	.150
底面到固定面高度	A1	.015	—	—
肩到肩宽度	E	.290	.310	.335
塑模封装宽度	E1	.240	.285	.295
总长度	D	1.345	1.365	1.400
引脚尖到固定面高度	L	.110	.130	.150
引脚厚度	c	.008	.010	.015
引脚上部宽度	b1	.040	.050	.070
引脚下部宽度	b	.014	.018	.022
总排间距 §	eB	—	—	.430

注：

1. 引脚1定位标记可能会有变化，但一定位于阴影区域内。
2. § 重要特性。
3. 尺寸D和E1不包括塑模的毛边或突起。塑模每侧的毛边或突起不应超过0.10英寸。
4. 尺寸和公差遵循ASME Y14.5M。

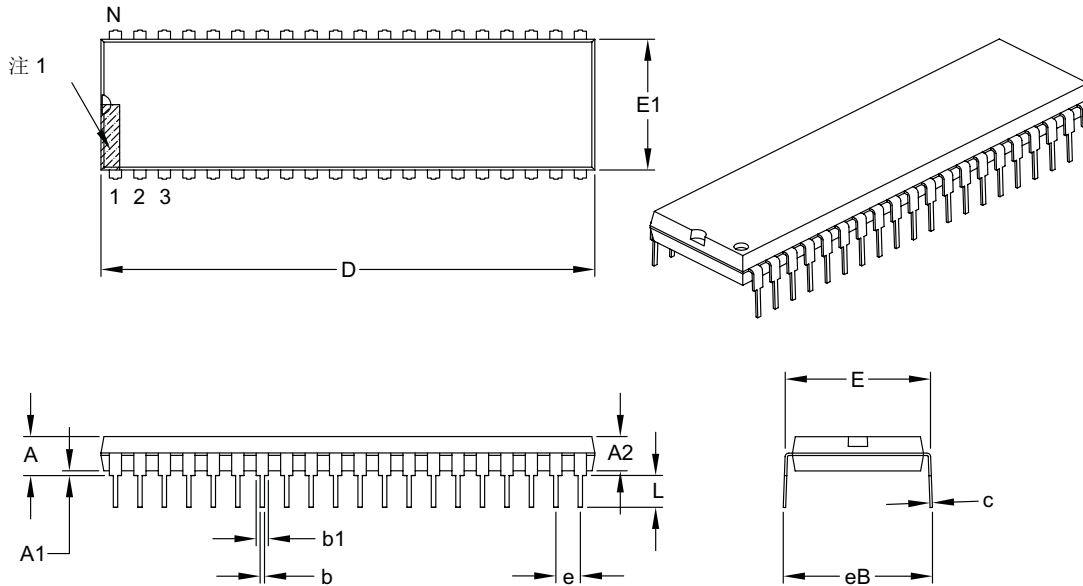
BSC: 基本尺寸。理论精确值，不含公差。

Microchip Technology 图号 C04-070B

PIC16F913/914/916/917/946

40 引脚塑封双列直插式封装 (P) —— 主体 600 mil [PDIP]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



	单位 尺寸范围	英寸		
		最小	正常	最大
引脚数	N	40		
引脚间距	e	.100 BSC		
顶端到固定面高度	A	-	-	.250
塑模封装厚度	A2	.125	-	.195
底面到固定面高度	A1	.015	-	-
肩到肩宽度	E	.590	-	.625
塑模封装宽度	E 1	.485	-	.580
总长度	D	1.980	-	2.095
引脚尖到固定面高度	L	.115	-	.200
引脚厚度	c	.008	-	.015
引脚上部宽度	b1	.030	-	.070
引脚下部宽度	b	.014	-	.023
总排间距 §	eB	-	-	.700

注：

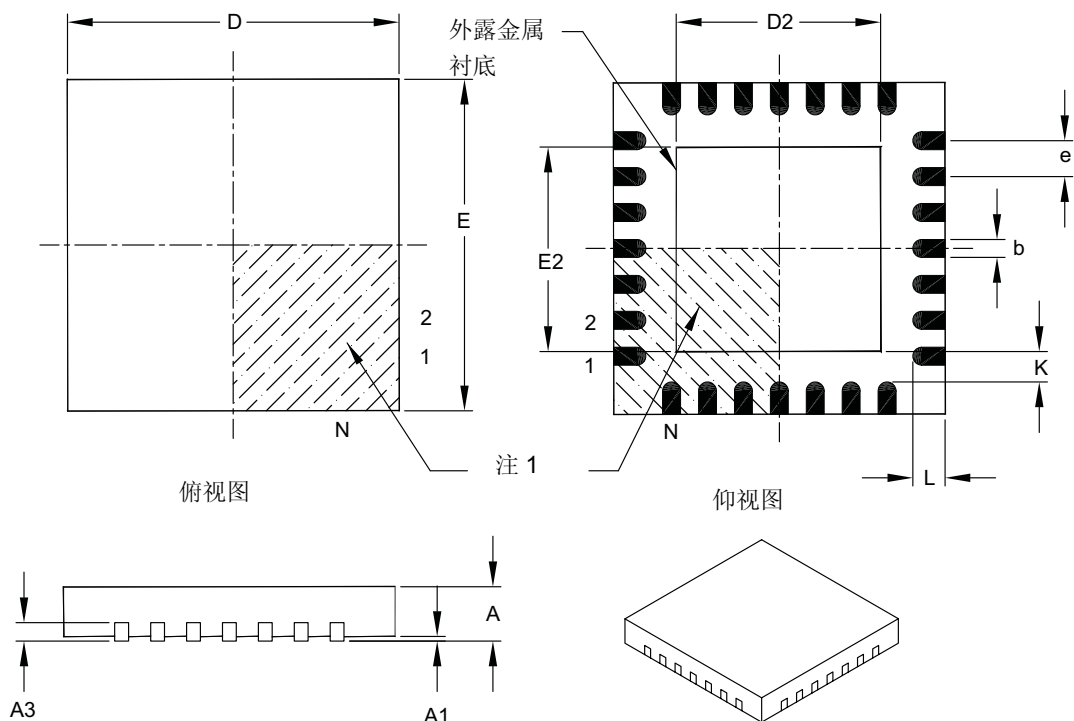
1. 引脚1定位标记可能会有变化，但一定位于阴影区域内。
2. § 重要特性。
3. 尺寸 D 和 E1 不包括塑模的毛边或突起。塑模每侧的毛边或突起不应超过0.010英寸。
4. 尺寸和公差遵循ASME Y14.5M。
BSC：基本尺寸。理论精确值，不含公差。

Microchip Technolog图号 C04-016B

PIC16F913/914/916/917/946

28 引脚塑封四方扁平无引线封装 (ML) —— 主体 6x6 mm [QFN], 触点长度 0.55 mm

注: 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



尺寸范围	单位	毫米		
		最小	正常	最大
引脚数	N	28		
引脚间距	e	0.65 BSC		
总高度	A	0.80	0.90	1.00
悬空间隙	A1	0.00	0.02	0.05
触点厚度	A3	0.20 REF		
总宽度	E	6.00 BSC		
外露金属衬底宽度	E2	3.65	3.70	4.20
总长度	D	6.00 BSC		
外露金属衬底长度	D2	3.65	3.70	4.20
触点宽度	b	0.23	0.30	0.35
触点长度	L	0.50	0.55	0.70
触点到外露衬底的距离	K	0.20	-	-

注:

1. 引脚 1 定位标记可能会有变化, 但一定位于阴影区域内。
2. 该封装是切割分离的。
3. 尺寸和公差遵循 ASME Y14.5M。

BSC: 基本尺寸。理论精确值, 不含公差。

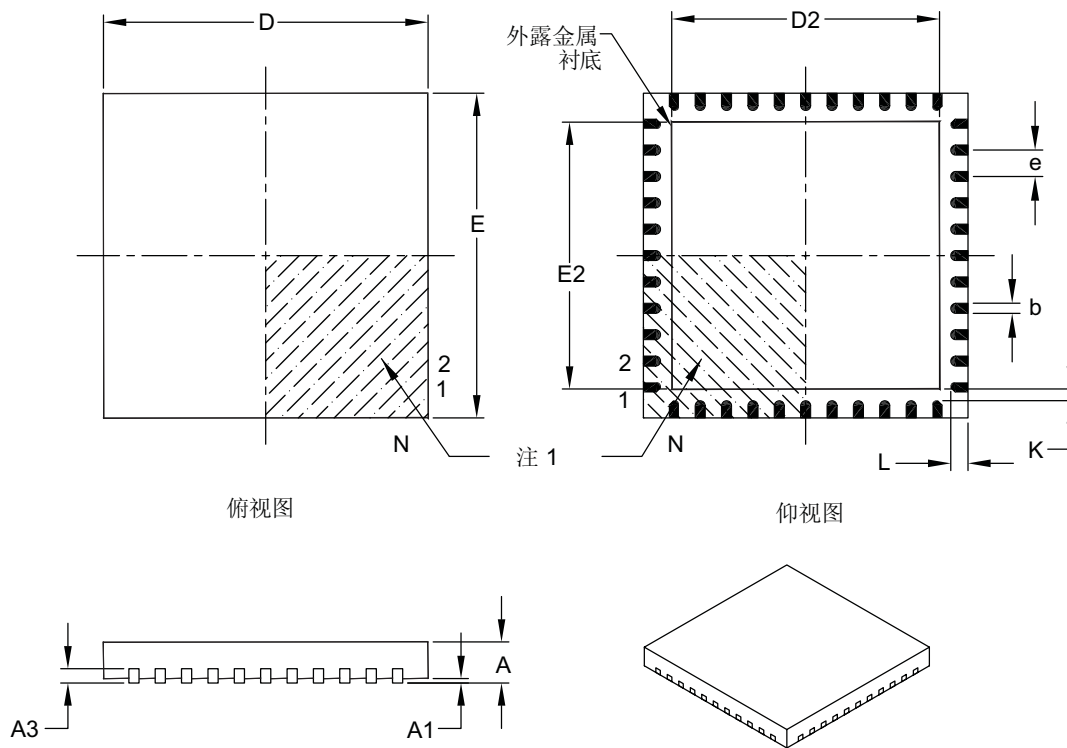
REF: 参考尺寸。通常也不包含公差, 仅供参考。

Microchip Technology 图号 C4-015B

PIC16F913/914/916/917/946

44 引脚塑封四方扁平无引线封装 (ML) —— 主体 8x8 mm [QFN]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



	单位 尺寸范围	毫米		
		最小	正常	最大
引脚数	N	44		
引脚间距	e	0.65 BSC		
总高度	A	0.80	0.90	1.00
悬空间隙	A1	0.00	0.02	0.05
触点厚度	A3	0.20 REF		
总宽度	E	8.00 BSC		
外露金属衬底宽度	E2	6.30	6.45	6.80
总长度	D	8.00 BSC		
外露金属衬底长度	D2	6.30	6.45	6.80
触点宽度	b	0.25	0.30	0.38
触点长度	L	0.30	0.40	0.50
触点到外露衬底的距离	K	0.20	-	-

注：

1. 引脚1定位标记可能会有变化，但一定位于阴影区域内。
2. 该封装是切割分离的。
3. 尺寸和公差遵循 ASME Y14.5M。

BSC: 基本尺寸。理论精确值，不含公差。

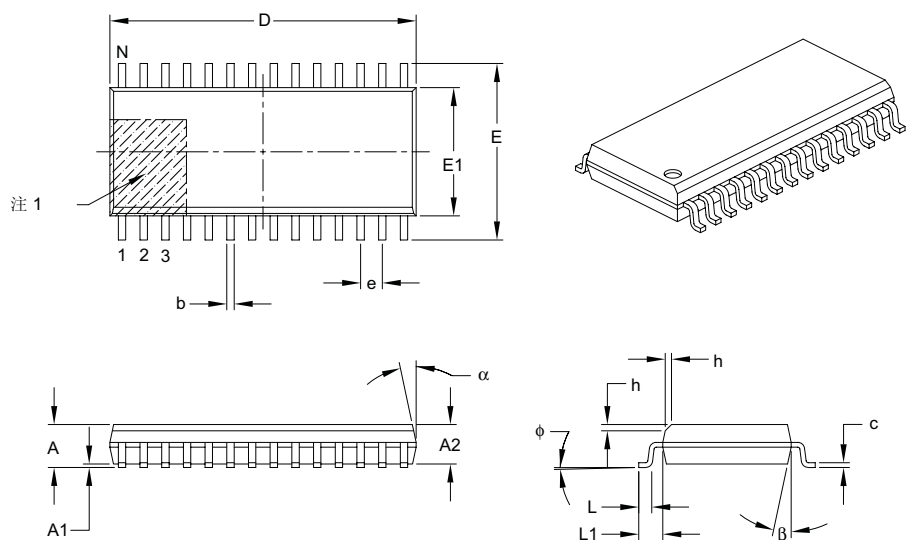
REF: 参考尺寸。通常也不包含公差，仅供参考。

Microchip Technology 图号 C04-103B

PIC16F913/914/916/917/946

28 引脚塑封宽条小外形封装 (SO) —— 主体 7.50 mm [SOIC]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



尺寸范围	单位	毫米		
		最小	正常	最大
引脚数	N	28		
引脚间距	e	1.27 BSC		
总高度	A	-	-	2.65
塑模封装厚度	A2	2.05	-	-
悬空间隙 §	A1	0.10	-	0.30
总宽度	E	10.30 BSC		
塑模封装宽度	E1	7.50 BSC		
总长度	D	17.90 BSC		
斜面投影距离 (可选)	h	0.25	-	0.75
底脚长度	L	0.40	-	1.27
底脚占位长度	L 1	1.40 REF		
底脚倾斜角度	φ	0°	-	8°
引脚厚度	c	0.18	-	0.33
引脚宽度	b	0.31	-	0.51
塑模顶部锥度	α	5°	-	15°
塑模底部锥度	β	5°	-	15°

注：

1. 引脚1的定位标记可能会有变化，但一定位于阴影区域内。
2. § 重要特性。
3. 尺寸D和E1不包括塑模的毛边和突起。塑模每侧的毛边或突起不应超过0.15mm。
4. 尺寸和公差遵循ASME Y14.5M。

BSC: 基本尺寸。理论精确值，不含公差。

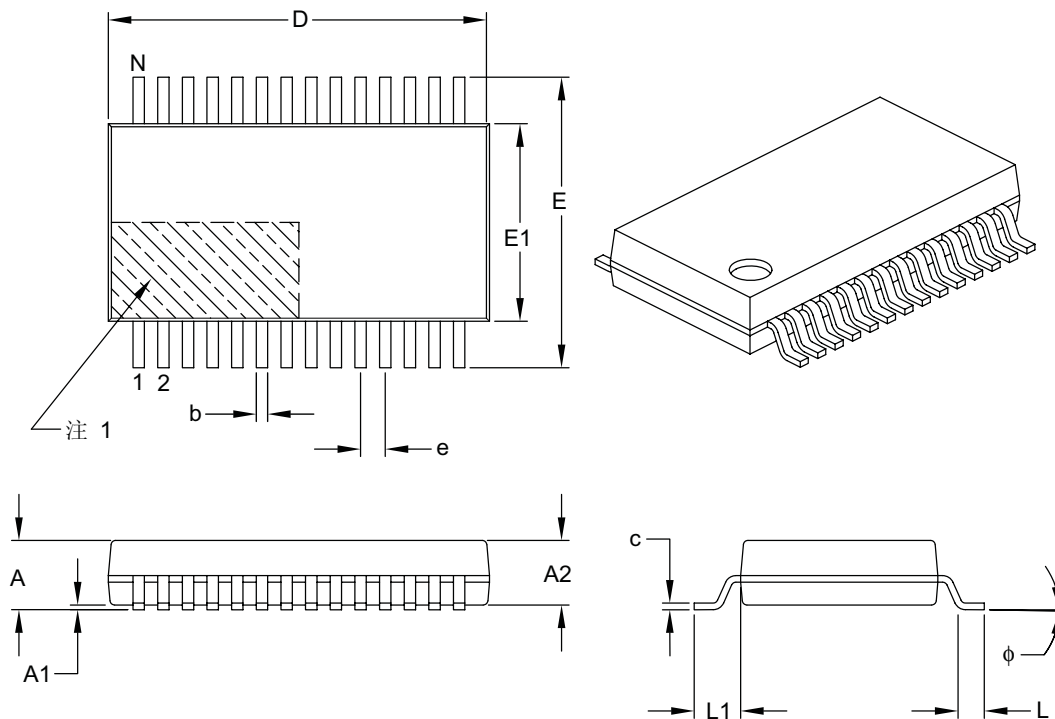
REF: 参考尺寸。通常也不包含公差，仅供参考。

Microchip Technology 图号 C04-052B

PIC16F913/914/916/917/946

28 引脚塑封小型封装 (SS) —— 主体 5.30 mm [SSOP]

注： 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



尺寸范围	单位	毫米		
		最小	正常	最大
引脚数	N	28		
引脚间距	e	0.65 BSC		
总高度	A	-	-	2.00
塑模封装厚度	A2	1.65	1.75	1.85
悬空间隙	A1	0.05	-	-
总宽度	E	7.40	7.80	8.20
塑模封装宽度	E1	5.00	5.30	5.60
总长度	D	9.90	10.20	10.50
引脚长度	L	0.55	0.75	0.95
引脚投影长度	L1	1.25 REF		
引脚厚度	c	0.09	-	0.25
引脚倾角	ϕ	0°	4°	8°
引脚宽度	b	0.22	-	0.38

注：

1. 引脚1定位标记可能会有变化，但一定位于阴影区域内。
2. 尺寸D和E1不包括塑模的毛边或突起。塑模每侧的毛边或突起不应超过 0.20 mm。
3. 尺寸和公差遵循 ASME Y14.5M。

BSC: 基本尺寸。理论精确值，不含公差。

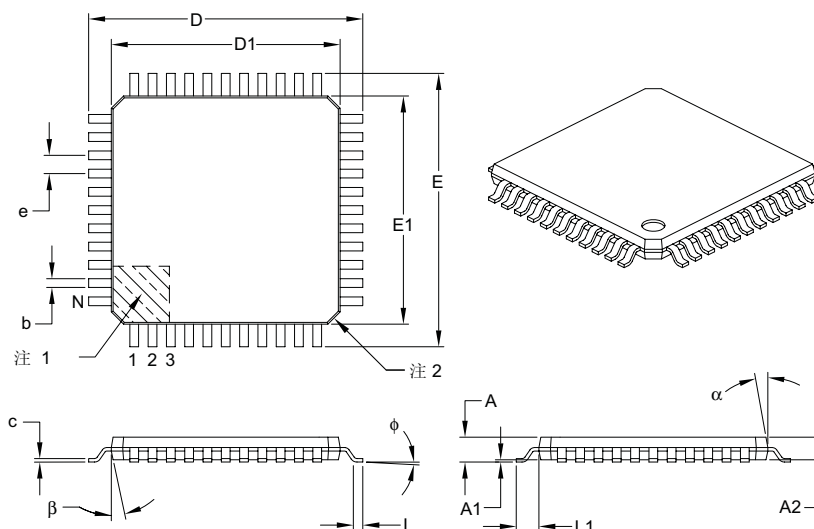
REF: 参考尺寸。通常也不包含公差，仅供参考。

Microchip Technology 图号 C04-073B

PIC16F913/914/916/917/946

44 引脚塑封薄型四方扁平封装 (PT) —— 主体 10x10x1 mm, 底脚占位长度 2.00 mm [TQFP]

注: 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



单位	毫米			
	尺-范围	最小	正常	最大
引脚数	N	44		
引脚间距	e	0.80 BSC		
总高度	A	-	-	1.20
塑模封装厚度	A2	0.95	1.00	1.05
悬空间隙	A1	0.05	-	0.15
底脚长度	L	0.45	0.60	0.75
底脚占位长度	L1	1.00 REF		
底脚倾斜角度	φ	0°	3.5°	7°
总宽度	E	12.00 BSC		
总长度	D	12.00 BSC		
塑模封装宽度	E1	10.00 BSC		
塑模封装长度	D1	10.00 BSC		
引脚厚度	c	0.09	-	0.20
引脚宽度	b	0.30	0.37	0.45
塑模顶部锥度	α	11°	12°	13°
塑模底部锥度	β	11°	12°	13°

注:

1. 引脚1定位标记可能会有变化, 但一定位于阴影区域内。
2. 拐角处可能存在斜面; 尺寸可变。
3. 尺寸 D 和 E1 不包括塑模的毛边或突起。塑模每侧的毛边或突起不应超过0.25 mm。
4. 尺寸和公差遵循ASME Y14.5M。

BSC: 基本尺寸。理论精确值, 不含公差。

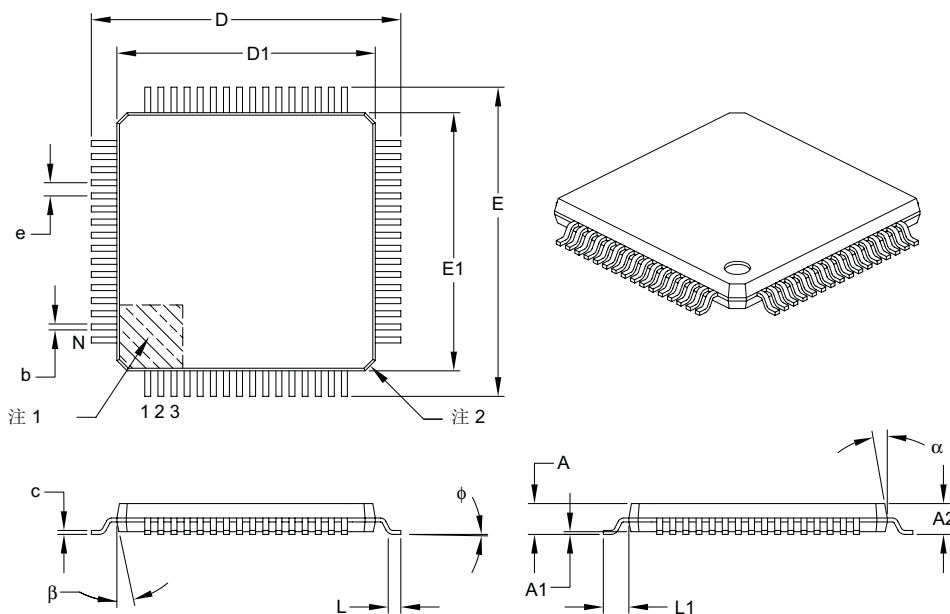
REF: 参考尺寸。通常不包含公差, 仅供参考。

Microchip Technology图号C04-076B

PIC16F913/914/916/917/946

64 引脚塑封薄型四方扁平封装 (PT) —— 主体 10x10x1 mm, 底脚占位长度 2.00 mm [TQFP]

注: 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



单位		毫米		
尺寸范围		最小	正常	最大
引脚数	N	64		
引脚间距	e	0.50 BSC		
总高度	A	-	-	1.20
塑模封装厚度	A2	0.95	1.00	1.05
悬空间隙	A1	0.05	-	0.15
底脚长度	L	0.45	0.60	0.75
底脚占位长度	L1	1.00 REF		
底脚倾斜角	ϕ	0°	3.5°	7°
总宽度	E	12.00 BSC		
总长度	D	12.00 BSC		
塑模封装宽度	E1	10.00 BSC		
塑模封装长度	D1	10.00 BSC		
引脚厚度	c	0.09	-	0.20
引脚宽度	b	0.17	0.22	0.27
塑模顶部锥度	α	11°	12°	13°
塑模底部锥度	β	11°	12°	13°

注:

1. 引脚1定位特性可能有变化, 但一定位于阴影区域内。
2. 拐角处可能存在斜面, 尺寸可变。
3. 尺寸D1和E1不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.25 mm。
4. 尺寸和公差遵循ASME Y14.5M。

BSC: 基本尺寸。理论精确值, 不含公差。

REF: 参考尺寸。通常不包含公差, 仅供参考。

Microchip Technology 图号C04-085B

PIC16F913/914/916/917/946

附录 A: 数据手册版本历史

版本 A

这是新的数据手册。

版本 B

更新了外设功能。

第 2 页, 表: 更正了 I/O 引脚的数量。

图 8-3: 修改了比较器的 I/O 工作模式。

寄存器 9-1, 表: 更正了最大像素数。

版本 C

更正了引脚说明表。

修改了 IPD 时基和 T1OSC。

版本 D

参考频率从 31.25 kHz 修改为 31 kHz。

待机电流修改为 100 nA。

修改 9.1: 内部 RC 振荡器改为内部 LF 振荡器。

版本 E

将“高级信息”从第 19.0 章“电气规范”中删除。删除了 28 引脚塑封四方扁平无引线封装 (ML) (QFN-S)。

版本 F

更新了整个文档。将“初稿”从数据手册中删除。添加了特征数据章节。更新了电气规范章节。添加了 PIC16F946 器件。

附录 B: 从其他 PIC® 器件移植

本节将讨论从其他 PIC® 器件移植到 PIC16F91X/946 系列器件的一些问题。

B.1 PIC16F676 到 PIC16F91X/946

表 B-1: 功能比较

功能	PIC16F676	PIC16F91X/ 946
最大工作频率	20 MHz	20 MHz
程序存储器最大容量 (字)	1K	8K
最大 SRAM (字节)	64	352
A/D 转换的分辨率	10 位	10 位
数据 EEPROM (字节)	128	256
定时器 (8/16 位)	1/1	2/1
振荡模式	8	8
欠压复位	有	有
内部上拉	RB0/1/2/4/5	RB<7:0>
电平变化中断	RB0/1/2/3 /4/5	RB<7:4>
比较器	1	2
USART	无	有
扩展的 WDT	无	有
WDT/BOR 的软件控制选项	无	有
INTOSC 频率	4 MHz	32 kHz-8 MHz
时钟切换	无	有

PIC16F913/914/916/917/946

附录 C: 转换注意事项

表 C-1 列出了从老版本的器件转换到本数据手册中所列的版本时的注意事项。

表 C-1: 转换注意事项

特性	PIC16F91X/946	PIC16F87X	PIC16F87XA
引脚数	28/40/64	28/40	28/40
定时器数	3	3	3
中断数	11 或 12	13 或 14	14 或 15
通信方式	USART, SSP ⁽¹⁾ (SPI, I ² C™ 从模式)	PSP, USART, SSP (SPI, I ² C 主 / 从模式)	PSP, USART, SSP (SPI, I ² C 主 / 从模式)
频率	20 MHz	20 MHz	20 MHz
电压	2.0V 至 5.5V	2.2V 至 5.5V	2.0V 至 5.5V
A/D	10 位 7 种转换时钟可供选择	10 位 4 种转换时钟可供选择	10 位 7 种转换时钟可供选择
CCP	2	2	2
比较器数	2	—	2
比较器参考电压	有	—	有
程序存储器	4K 和 8K 闪存	4K 和 8K 闪存 (单字擦 / 写)	4K 和 8K 闪存 (4 字块擦 / 写)
RAM	256/336/352 字节	192/368 字节	192/368 字节
数据 EEPROM	256 字节	128/256 字节	128/256 字节
代码保护	开 / 关	分段, 从程序存储器末尾开始	开 / 关
程序存储器写保护	—	开 / 关	分段, 从程序存储器开头开始
LCD 模块	16 或 24 段驱动器, 4 个公共端	—	—
其他	在线调试器, 低电压编程	在线调试器, 低电压编程	在线调试器, 低电压编程

注 1: PIC16F91X 器件的 SSP 和 USART 共用同一引脚。

索引

A

A/D	
规范	272, 273
ACK 脉冲	202
ADC	175
采集要求	183
参考电压 (VREF)	176
端口配置	176
工作原理	178
计算采集时间	183
结果格式化	178
框图	175
内部采样开关阻抗 (R _{SS})	183
配置	176
配置中断	179
启动 A/D 转换	178
特殊事件触发器	178
通道选择	176
相关的寄存器	185
休眠模式下的工作原理	178
源阻抗	183
中断	177
转换过程	179
转换时钟	176
ADCON0 寄存器	180
ADCON1 寄存器	181
ADRESH 寄存器 (ADFM = 0)	182
ADRESH 寄存器 (ADFM = 1)	182
ADRESL 寄存器 (ADFM = 0)	182
ADRESL 寄存器 (ADFM = 1)	182
ANSEL 寄存器	43
AUSART	121
波特率发生器 (BRG)	
波特率误差, 计算	132
波特率, 异步模式	133
高波特率选择位 (BRGH 位)	132
计算公式	132
同步从模式	
发送	139
接收	140
相关的寄存器	
发送	139
接收	140
同步主模式	135, 139
发送	135
接收	137
相关的寄存器	
发送	136
接收	138
相关的寄存器	
波特率发生器	132
异步模式	123
9 位地址检测模式设置	128
波特率发生器 (BRG)	132
发送器	123
接收器	126
相关的寄存器	
发送	125
接收	129

B

BF 位	194
版本历史	315

比较器

复位的影响	115
规范	271
将 C2OUT 作为 T1 的门控信号源	103
比较器	109
工作原理	109, 114
将 C2OUT 作为 T1 的门控信号源	117
配置	112
同步 COUT w/Timer1	117
响应时间	114
休眠期间工作原理	115
中断	114
比较器参考电压 (CVREF)	
响应时间	114
比较器参考电压 (CVREF)	118
复位的影响	115
规范	271
比较器模块	
相关的寄存器	119
比较模块。参见捕捉 / 比较 / PWM 模块 (CCP)	
编程, 器件指令	241
变更通知客户服务	325
捕捉 / 比较 / PWM 模块 (CCP)	211
比较模式	214
CCPx 引脚配置	214
软件中断模式	213, 214
特殊事件触发信号	214
Timer1 模式选择	213, 214
捕捉模式	213
CCPx 引脚配置	213
定时器资源	211
两个 CCP 模块的相互关系 (表)	211
PWM 周期	216
PWM 模式	215
20 MHz 时的 PWM 频率与分辨率示例	217
8 MHz 时的 PWM 频率与分辨率示例	217
复位的影响	218
设置工作模式	218
系统时钟频率改变	218
休眠模式下的操作	218
占空比	216
设置 PWM 工作模式	218
相关的 w/ 捕捉 / 比较 / PWM 寄存器	218
预分频器	213
捕捉模块。参见捕捉 / 比较 / PWM 模块 (CCP)	

C

C 编译器	
MPLAB C18	252
MPLAB C30	252
参考电压	
相关的寄存器	119
参考电压。参见比较器参考电压 (CVREF)	
操作码字段说明	241
CCP。参见捕捉 / 比较 / PWM 模块 (CCP)	
CCPxCON 寄存器	212
产品标识体系	327
程序存储器	23
分页	40
映射和堆栈 (PIC16F913/914)	23
映射和堆栈 (PIC16F916/917/946)	23
CKE 位	194
CKP 位	195
CMCON0 寄存器	116

PIC16F917/916/914/913

CMCON1 寄存器	117	故障保护检测	97
CONFIG1 寄存器	220	清除故障保护条件	97
从选择同步	199	固件指令	241
从其他 PIC 单片机中移植	315	H	
CPU 的特性	219	汇编器	
存储器构成	23	MPASM 汇编器	252
程序	23	I	
数据	24	I/O 端口	43
D		I ² C 模式	
D/A 位	194	选择模式	202
DC 和 AC 特性		寻址	203
图表	283	从模式	
代码保护	238	SCL 和 SDA 引脚	202
代码示例		多主器件模式	208
A/D 转换	179	发送	206
初始化 PORTA	44	工作原理	202
初始化 PORTB	53	接收	204
初始化 PORTC	62	主模式	208
初始化 PORTD	71	相关的寄存器	209
初始化 PORTE	76	I/O 地址单元	238
初始化 PORTF	81	INTCON 寄存器	34
初始化 PORTG	84	INTOSC 规范	266,267
间接寻址	41	IOCB 寄存器	54
将预分频器分配给 Timer0	100	J	
将预分频器分配给 WDT	100	寄存器	
将 Status 和 W 寄存器保存在 RAM 中	233	ADCON0 (ADC 控制寄存器 0)	180
切换捕捉预分频比	213	ADCON1 (ADC 控制寄存器 1)	181
在 Page 0 中调用 Page 1 中的子程序	40	ADRESH (ADC 结果寄存器的高字节,	
装载 SSPBUF (SSPSR) 寄存器	196	且 ADFM = 0)	182
电气规范	255	ADRESH (ADC 结果寄存器的高字节,	
掉电模式 (休眠)	236	且 ADFM = 1)	182
定时器		ADRESL (ADC 结果寄存器的低字节,	
Timer1		且 ADFM = 0)	182
T1CON	105	ADRESL (ADC 结果寄存器的低字节,	
Timer2		且 ADFM = 1)	182
T2CON	108	ANSEL (模拟选择寄存器)	43
读 - 修改 - 写操作	241	CCPxCON (CCP 操作)	212
E		CMCON0 (比较器控制 0)	116
EEADRH 寄存器	187, 188	CMCON1 (比较器控制 1)	117
EEADRL 寄存器	188	CONFIG1 (配置字寄存器 1)	220
EEADRL 寄存器	187	EEADRH (EEPROM 地址高字节)	188
ECON1 寄存器	187, 189	EEADRL (EEPROM 地址低字节)	188
ECON2 寄存器	187	EECON1 (EEPROM 控制 1)	189
EEDATH 寄存器	188	EEDATH (EEPROM 数据高字节)	188
EEDATL 寄存器	188	EEDATL (EEPROM 数据低字节)	188
F		复位值	226
封装	305	复位值 (特殊寄存器)	229
标识	305, 306	INTCON (中断控制寄存器)	34
PDIP 详细信息	307	IOCB (PORTB 电平变化中断寄存器)	54
Fuses. 见配置位		LCDCON (LCD 控制寄存器)	145
复位	221	LCDDATAx (LCD 数据寄存器)	147
复位的影响		LCDPS (LCD 预分频比选择寄存器)	146
PWM 模式	218	LCDSEn (LCD 段使能寄存器)	147
负载条件	264	LVDCON (低电压检测控制寄存器)	173
G		OPTION_REG (OPTION)	33, 101
高精度内部振荡器参数	267	OSCCON (振荡器控制寄存器)	88
更新地址位, UA	194	OSCTUNE (振荡器调节寄存器)	92
故障保护时钟监视器	97	PCON (电源控制寄存器)	224
复位或从休眠状态唤醒	97	PCON (电源控制寄存器)	39
故障保护工作原理	97	PIE1 (外设中断允许寄存器 1)	35
		PIE2 (外设中断允许寄存器 2)	36
		PIR1 (外设中断寄存器 1)	37
		PIR2 (外设中断请求寄存器 2)	38

PIC16F917/916/914/913

PORTA.....	44	看门狗定时器 (WDT)	234
PORTB.....	54	LCD 驱动模块	144
PORTC.....	62	LCD 时钟产生	150
PORTD.....	71	LCD 梯形电阻连接	148
PORTE.....	76	MCLR 电路	222
PORTF.....	81	模拟输入模型	111, 184
PORTG.....	84	片上复位电路	221
RCSTA (接收状态和控制寄存器)	131	PIC16F913/916	15
SSPCON (同步串行端口控制) 寄存器	195	PIC16F914/917	16
SSPSTAT (同步串行端口状态) 寄存器	194	PIC16F946	17
STATUS.....	32	RA0 引脚	45
T1CON.....	105	RA1 引脚	46
T2CON.....	108	RA2 引脚	47
特殊功能寄存器映射		RA3 引脚	48
PIC16F913/916.....	25	RA4 引脚	49
PIC16F914/917.....	26	RA5 引脚	50
PIC16F946.....	27	RA6 引脚	51
特殊寄存器汇总		RA7 引脚	52
BANK 0.....	28	RB 引脚	56
BANK 1.....	29	RB4 引脚	57
BANK 2.....	30	RB5 引脚	58
BANK 3.....	31	RB6 引脚	59
TRISA (PORTA 三态)	44	RB7 引脚	60
TRISB (PORTB 三态)	54	RC0 引脚	63
TRISC (PORTC 三态)	62	RC1 引脚	64
TRISD (PORTD 三态)	71	RC2 引脚	64
TRISE (PORTE 三态)	76	RC3 引脚	65
TRISF (PORTF 三态)	81	RC4 引脚	66
TRISG (三态 PORTG)	84	RC5 引脚	67
TXST (发送状态和控制寄存器)	130	RC6 引脚	68
VRCON (参考电压控制)	118	RC7 引脚	69
WDTCON (看门狗定时器控制)	235	RD 引脚	74
WPUB (弱上拉 PORTB)	55	RD0 引脚	73
间接寻址、INDF 和 FSR 寄存器	41	RD1 引脚	73
接收溢出指示位 (SSPOV)	195	RD2 引脚	74
交流特性		RE 引脚	78
负载条件	264	RE 引脚	79
工业级和扩展级	265	RE3 引脚	78
绝对最大值	255	RF 引脚	83
K		RG 引脚	85
开发支持	251	时钟源	87
勘误表	13	SSP (I ² C 模式)	202
看门狗定时器 (WDT)	234	SSP (SPI 模式)	193
规范	269	Timer1	102
模式	234	Timer2	107
时钟源	234	TMR0/WDT 预分频器	99
相关的寄存器	235	外部 RC 模式	91
周期	234	谐振器的工作原理	90
客户支持	325	故障保护时钟监视器 (FSCM)	97
客户通知服务	325	在线串行编程连接	238
可寻址通用同步 / 异步收发器 (AUSART)	121	中断逻辑	231
可编程低电压检测 (PLVD) 模块	171	L	
PLVD 工作原理	171	LCD	
框图		波形产生	153
(CCP) 捕捉模式工作原理	213	段使能	149
ADC	175	复用类型	149
ADC 转换功能	184	禁止该模块	167
AUSART 发送	121	LCDCON 寄存器	143
AUSART 接收	122	LCDDATA 寄存器	143
比较器 1	110	LCDPS 寄存器	143
比较器 2	110	配置该模块	167
比较器模式	113	偏置类型	148
比较器模式工作原理	214	时钟源选择	148
CCP PWM.....	215	相关的寄存器	168
晶振工作原理	90	像素控制	149

PIC16F917/916/914/913

预分频器	148	相关的寄存器	52
在休眠模式下工作	165	引脚说明及框图	45
帧频率	149	PORTA 寄存器	44
中断	164	PORTB	
LCDDCON 寄存器	143, 145	电平变化中断	53
LCDDATA 寄存器	143	寄存器	53
LCDDATAx 寄存器	147	其余的引脚功能	53
LCDDPS 寄存器	143, 146	弱上拉	53
LP 位	148	RB0	56
LCDSEn 寄存器	147	RB1	56
M		RB2	56
MCLR	222	RB3	56
内部	222	RB4	57
Microchip 因特网网站	325	RB5	58
模数转换器。参见 ADC		RB6	59
模拟输入连接注意事项	111	RB7	60
MPLAB ASM30 汇编器、链接器和库管理器	252	相关的寄存器	61
MPLAB ICD 2 在线调试器	253	引脚说明及框图	56
MPLAB ICE 2000 高性能通用在线仿真器	253	PORTB 寄存器	54
MPLAB PM3 器件编程器	253	PORTC	
MPLAB REAL ICE 在线仿真器系统	253	规范	267
MPLAB 集成开发环境软件	251	RC0	63
MPLINK 目标链接器 /MPLIB 目标库管理器	252	RC1	63
		RC2	63
		RC3	65
		RC4	66
		RC5	67
		RC6	68
		RC7	69
		寄存器	62
		相关的寄存器	70
		引脚说明及框图	63
		PORTC 寄存器	62
		PORTD	
		RD0	72
		RD1	72
		RD2	72
		RD3	72
		RD4	72
		RD5	72
		RD6	72
		RD7	72
		寄存器	71
		相关的寄存器	75
		引脚说明及框图	72
		PORTD 寄存器	71
		PORTE	
		RE0	77
		RE1	77
		RE2	77
		RE3	77
		RE4	77
		RE5	77
		RE6	77
		RE7	77
		寄存器	76
		相关的寄存器	80
		引脚说明及框图	77
		PORTE 寄存器	76
		PORTF	
		RF0	82
		RF1	82
		RF2	82
		RF3	82
		RF4	82

PIC16F917/916/914/913

RF5	82	比较器输出	109
RF6	82	捕捉 / 比较 / PWM	276
RF7	82	CLKOUT 和 I/O	267
寄存器	81	从中断唤醒	237
相关的寄存器	83	从同步	199
引脚说明及框图	82	当 SLPEN = 1 或 CS = 00 时进入 / 退出 LCD 休眠模式	166
PORTF 寄存器	81	复位、WDT、OST 和上电延时定时器	268
PORTG		故障保护时钟监视器 (FSCM)	98
RG0	85	I ² C 从模式 (发送, 10 位地址)	207
RG1	85	I ² C 从模式, 且 SEN = 0 (接收, 10 位地址)	205
RG2	85	I ² C 接收 (7 位地址)	204
RG3	85	I ² C 发送 (7 位地址)	206
RG4	85	I ² C 总线起始位 / 停止位	280
RG5	85	I ² C 总线数据	281
寄存器	84	INT 引脚中断	232
相关的寄存器	86	内部振荡器切换时序	94
引脚说明及框图	85	欠压复位 (BOR)	268
PORTG 寄存器	84	欠压复位情形	223
		时钟时序	265
		时钟同步	209
		双速启动	96
		SPI 从模式 (CKE = 0)	279
		SPI 从模式 (CKE = 1)	279
		SPI 主模式 (CKE = 1, SMP = 1)	278
		SPI 模式 (从模式且 CKE = 0)	200
		SPI 模式 (从模式且 CKE = 1)	200
		SPI 模式 (主模式)	198
		Timer0 和 Timer1 外部时钟	270
		TIMER1 递增边沿	104
		同步发送	136
		同步发送 (通过 TXEN 位)	136
		同步接收 (主模式, SREN)	138
		异步发送	124
		异步发送 (背靠背)	124
		异步接收	128
		USART 同步发送 (主 / 从)	275
		USART 同步接收 (主 / 从模式)	275
		延时时序	
		情形 1	225
		情形 2	225
		情形 3	225
		在 1/2 复用、1/2 偏置驱动时的 A 型波形	154
		在 1/2 复用、1/2 偏置驱动时的 B 型波形	155
		在 1/2 复用、1/3 偏置驱动时的 A 型波形	156
		在 1/2 复用、1/3 偏置驱动时的 B 型波形	157
		在 1/3 复用、1/2 偏置驱动时的 A 型波形	158
		在 1/3 复用、1/2 偏置驱动时的 B 型波形	159
		在 1/3 复用、1/3 偏置驱动时的 A 型波形	160
		在 1/3 复用、1/3 偏置驱动时的 B 型波形	161
		在 1/4 复用、1/3 偏置驱动时的 A 型波形	162
		在 1/4 复用、1/3 偏置驱动时的 B 型波形	163
		在静态驱动时的 A/B 型波形	153
		使用中断唤醒	236
		数据 / 地址位 (D/A)	194
		数据存储器	24
		数据 EEPROM 存储器	187
		写	190
		读	190
		相关的寄存器	192
		SMP 位	194
		SPBRG	132
		SPI 模式	193, 199
		从选择	193
		从选择同步	199
		串行时钟 (SCK 引脚)	193
器件综述	15		
欠压复位 (BOR)	223		
校准	223		
规范	269		
时序和特性	268		
相关的寄存器	224		
Q			
R			
R/W 位	194		
RCREG	128		
RCSTA 寄存器	131		
RF 框图	83		
软件模拟器 (MPLAB SIM)	252		
S			
S (起始) 位	194		
散热考虑	263		
双速时钟启动模式	95		
闪存程序存储器	187		
上电复位	222		
上电延时定时器 (PWRT)	222		
规范	269		
时钟切换	95		
时钟源			
内部模式	91		
HFINTOSC	91		
INTOSC	91		
INTOSCIO	91		
LFINTOSC	93		
频率选择	93		
外部模式	89		
EC	89		
HS	90		
LP	90		
OST	89		
RC	91		
XT	90		
时序参数符号	264		
时序要求			
I ² C 总线起始位 / 停止位	281		
I ² C 总线数据	282		
SPI 模式	280		
时序图			
1/4 占空比驱动中的 LCD 中断时序	164		
A/D 转换 (休眠模式)	274		
A/D 转换	274		

PIC16F917/916/914/913

串行数据输出 (SDO 引脚)	193	TRISA 寄存器	44
串行数据输入 (SDI 引脚)	193	TRISB 寄存器	53
典型连接	197	TRISB 寄存器	54
复位的影响	201	TRISC 寄存器	62
使能 SPI I/O	197	TRISC 寄存器	62
SPI 时钟	198	TRISD 寄存器	71
休眠模式下的工作	201	TRISD 寄存器	71
相关的寄存器	201	TRISE 寄存器	76
主 / 从器件连接	197	TRISE 寄存器	76
主模式	198	TRISF 寄存器	81
总线模式兼容性	201	TRISF 寄存器	81
SSP		TRISG 寄存器	84
概述		TXREG	123
SPI 主 / 从器件连接	197	TXSTA 寄存器	130
SSP I²C 工作原理	202	BRGH 位	132
从模式	202	U	
SSPCON 寄存器	195	UA	194
SSPEN 位	195	USART	
SSP 模块		同步主模式	
时钟同步与 CKP 位	208	要求, 同步发送	275
SPI 从模式	199	要求, 同步接收	275
SPI 主模式	198	时序图, 同步发送	275
SSPBUF	198	时序图, 同步接收	275
SSPSR	198	V	
SSPM 位	195	VREF. 参见 ADC 参考电压	
SSPOV 位	195	W	
SSPSTAT 寄存器	194	WCOL 位	195
STATUS 寄存器	32	WDTCON 寄存器	235
T		WPUB 寄存器	55
T1CON 寄存器	105	WWW 地址	325
T2CON 寄存器	108	WWW 在线支持	13
特殊功能寄存器	24	X	
特殊事件触发器	178	写冲突检测位 (WCOL)	195
Timer0	99	Y	
工作原理	99, 102	延时时序	224
规范	270	液晶显示 (LCD) 驱动模块	143
TOCK1	100	引脚配置说明	18
外部时钟	100	引脚框图	
相关的寄存器	101	PIC16F913/916, 28 引脚	4
中断	101	PIC16F914/917, 40 引脚	2
Timer1	102	PIC16F914/917, 44 引脚	7
工作模式	102	PIC16F946, 64 引脚	10
规范	270	因特网地址	325
Timer1 门控		预分频器	
设置门控极性	103	共享 WDT/Timer0	100
同步 COUT w/Timer1	117	切换预分频器的分配	100
选择源	103, 117	Z	
TMR1H 寄存器	102	在线串行编程 (ICSP)	238
TMR1L 寄存器	102	在线调试器	239
休眠期间工作原理	104	直流特性	
相关的寄存器	106	工业级和扩展级	257
异步计数器模式	103	扩展级和工业级	261
读写操作	103	指令的格式	241
预分频器	103		
振荡器	103		
中断	104		
Timer2			
相关的寄存器	108		
通用文件寄存器	24		
同步串行端口. 参见 SSP			
同步串行端口使能位 (SSPEN)	195		
同步串行端口模式选择位 (SSPM)	195		
TRISA 寄存器	44		

PIC16F917/916/914/913

指令集	241	相关的寄存器	232
ADDLW	243	转换注意事项	316
ADDWF	243		
ANDLW	243		
ANDWF	243		
BCF	243		
BSF	243		
BTFSC	243		
BTFSS	244		
CALL	244		
CLRF	244		
CLRW	244		
CLRWDT	244		
COMF	244		
DECF	244		
DECFSZ	245		
GOTO	245		
INCF	245		
INCFSZ	245		
IORLW	245		
IORWF	245		
MOVF	246		
MOVLW	246		
MOVWF	246		
NOP	246		
RETFIE	247		
RETLW	247		
RETURN	247		
RLF	248		
RRF	248		
SLEEP	248		
SUBLW	248		
SUBWF	249		
SWAPF	249		
XORLW	249		
XORWF	249		
综述表	242		
振荡器			
相关的寄存器	98, 106		
振荡器参数	266		
振荡器规范	265		
振荡器起振定时器 (OST)			
规范	269		
振荡器模块	87		
EC	87		
HFINTOSC	87		
HS	87		
INTOSC	87		
INTOSCIO	87		
LFINTOSC	87		
LP	87		
RC	87		
RCIO	87		
XT	87		
振荡器开关			
故障保护时钟监视器	97		
双速时钟启动	95		
中断	230		
ADC	179		
比较器	114		
电平变化中断	53		
PORTB 电平变化中断寄存器	231		
RB0/INT/SEG0	231		
TMR0	231		
TMR1	104		
现场保护	233		

PIC16F917/916/914/913

注:

MICROCHIP 网站

Microchip 网站 (www.microchip.com) 为客户提供在线支持。客户可通过该网站方便地获取文件和信息。只要使用常用的因特网浏览器即可访问。网站提供以下信息:

- **产品支持**——数据手册和勘误表、应用笔记和样本程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及存档软件
- **一般技术支持**——常见问题 (FAQ)、技术支持请求、在线讨论组以及 Microchip 顾问计划成员名单
- **Microchip 业务**——产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

变更通知客户服务

Microchip 的变更通知客户服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时, 收到电子邮件通知。

欲注册, 请登录 Microchip 网站 www.microchip.com, 点击“变更通知客户 (Customer Change Notification)”服务后按照注册说明完成注册。

客户支持

Microchip 产品的用户可通过以下渠道获得帮助:

- 代理商或代表
- 当地销售办事处
- 应用工程师 (FAE)
- 技术支持
- 开发系统信息热线

客户应联系其代理商、代表或应用工程师 (FAE) 寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过 <http://support.microchip.com> 获得网上技术支持。

PIC16F913/914/916/917/946

读者反馈表

我们努力为您提供最佳文档，以确保您能够成功使用 Microchip 产品。如果您对文档的组织、条理性、主题及其他有助于提高文档质量的方面有任何意见或建议，请填写本反馈表并传真给我公司 TRC 经理，传真号码为 86-21-5407-5066。请填写以下信息，并从下面各方面提出您对本文档的意见。

致： TRC 经理 总页数 _____
关于： 读者反馈
发自： 姓名 _____
公司 _____
地址 _____
国家 / 省份 / 城市 / 邮编 _____
电话 (_____) _____ 传真 (_____) _____

应用 (选填):

您希望收到回复吗? 是___ 否___

器件: PIC16F913/914/916/917/946 文献编号: DS41250F_CN

问题

1. 本文档中哪些部分最有特色?

2. 本文档是否满足了您的软硬件开发要求? 如何满足的?

3. 您认为本文档的组织结构便于理解吗? 如果不便于理解, 那么问题何在?

4. 您认为本文档应该添加哪些内容以改善其结构和主题?

5. 您认为本文档中可以删减哪些内容, 而又不会影响整体使用效果?

6. 本文档中是否存在错误或误导信息? 如果存在, 请指出是什么信息及其具体页数。

7. 您认为本文档还有哪些方面有待改进?

PIC16F917/916/914/913

产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或销售办事处联系。

器件编号	X	/XX	XXX
器件	温度范围	封装	模式
器件:	PIC16F913, PIC16F913T ⁽¹⁾ PIC16F914, PIC16F914T ⁽¹⁾ PIC16F916, PIC16F916T ⁽¹⁾ PIC16F917, PIC16F917T ⁽¹⁾ PIC16F946, PIC16F946T ⁽¹⁾		
温度范围:	I = -40°C 至 +85°C E = -40°C 至 +125°C		
封装:	ML = 微型引线框 (QFN) P = 塑封 DIP PT = TQFP (薄型四方扁平封装) SO = SOIC SP = 小型塑封 DIP SS = SSOP		
模式:	3 位数字能表示 QTP 模式 (空白为其他情况)		

示例:

- a) PIC16F913-E/SP 301 = 扩展级温度, 小型 PDIP 封装, 20 MHz, QTP 模式 #301
- b) PIC16F913-I/SO = 工业级温度, SOIC 封装, 20 MHz

注 1: T = 卷带式封装。

* JW 器件可用紫外线擦除, 能编程为任何的器件配置。JW 器件符合每一类振荡器的电气要求。

全球销售及服务中心

美洲

公司总部 Corporate Office
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277

技术支持:
<http://support.microchip.com>
网址: www.microchip.com

亚特兰大 Atlanta
Duluth, GA

Tel: 678-957-9614
Fax: 678-957-1455

波士顿 Boston
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

达拉斯 Dallas
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit
Farmington Hills, MI
Tel: 1-248-538-2250
Fax: 1-248-538-2260

科科莫 Kokomo
Kokomo, IN
Tel: 1-765-864-8360
Fax: 1-765-864-8387

洛杉矶 Los Angeles
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

圣克拉拉 Santa Clara
Santa Clara, CA
Tel: 408-961-6444
Fax: 408-961-6445

加拿大多伦多 Toronto
Mississauga, Ontario,
Canada
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

亚太总部 Asia Pacific Office
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 北京
Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

中国 - 成都
Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

中国 - 福州
Tel: 86-591-8750-3506
Fax: 86-591-8750-3521

中国 - 香港特别行政区
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 南京
Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

中国 - 青岛
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 沈阳
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳
Tel: 86-755-8203-2660
Fax: 86-755-8203-1760

中国 - 顺德
Tel: 86-757-2839-5507
Fax: 86-757-2839-5571

中国 - 武汉
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 - 西安
Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

台湾地区 - 高雄
Tel: 886-7-536-4818
Fax: 886-7-536-4803

台湾地区 - 台北
Tel: 886-2-2500-6610
Fax: 886-2-2508-0102

台湾地区 - 新竹
Tel: 886-3-572-9526
Fax: 886-3-572-6459

亚太地区

澳大利亚 Australia - Sydney
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 India - Bangalore
Tel: 91-80-4182-8400
Fax: 91-80-4182-8422

印度 India - New Delhi
Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

印度 India - Pune
Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

日本 Japan - Yokohama
Tel: 81-45-471-6166
Fax: 81-45-471-6122

韩国 Korea - Daegu
Tel: 82-53-744-4301
Fax: 82-53-744-4302

韩国 Korea - Seoul
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 Malaysia - Kuala Lumpur
Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

马来西亚 Malaysia - Penang
Tel: 60-4-227-8870
Fax: 60-4-227-4068

菲律宾 Philippines - Manila
Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 Singapore
Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 Thailand - Bangkok
Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 Austria - Wels
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 Denmark-Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

法国 France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

意大利 Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

荷兰 Netherlands - Drunen
Tel: 31-416-690399
Fax: 31-416-690340

西班牙 Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

英国 UK - Wokingham
Tel: 44-118-921-5869
Fax: 44-118-921-5820