芯海科技
CHIPSEA

CSU1181 用户手册

基于 OTP ROM 的 8 位 RISC MCU

Rev.1.8

通讯地址:深圳市南山区南海大道 1079 号花园城数码大厦 A 栋 9 楼
邮政编码:518067
公司电话:+(86 755)86169257
传　　真:+(86 755)86169057
公司网站:www.chipsea.com

芯海科技 CHIPSEA

CSU1181

46 引脚 8 位 OTP ROM 单片机产品介绍

高性能的 RISC CPU

- 8 位单片机 MCU
- 内置 4K×16 位一次性可编程存储器（OTP ROM）
- 256 字节数据存储器（SRAM）
- 只有 39 条单字指令
- 8 级存储堆栈

振荡器

- 内带 1/4MHz 振荡器
- 外部 32768Hz 晶振（RTC）或 4MHz~16MHz 晶振

模拟特性

- 模数转换器（ADC）
  - 2 路模拟输入
  - 24 位分辨率，有效精度 19 位(PGA 为 8 时，输出速率为 32Hz)。
  - 内部集成的可编程增益放大器能提供 8、64、128、256 等不同倍率的增益。
  - ADC 的输出速率 3.8Hz~16KHz
- 内带电荷泵（2.6V 2.8V 3.0V 3.2 V）
- 内带稳压器供传感器和调制器（2.3V,2.5V,2.8V,3V）

专用微控制器的特性

- 上电复位（POR）
- 上电复位延迟定时器（158ms）
- 内带低电压复位（LVR）
- Timer
  - 8 位可编程预分频的 8 位的定时计数器
- 扩展型看门狗定时器（WDT）
  - 可编程的时间范围

外设特性

- 16 位双向 I/O 口
- 10 位可扩展的输出端口
- 1 路蜂鸣器输出
- 4×18 的 LCD 驱动
  - 可选择内部晶振，外部晶振，WDT 晶振作为时钟源
  - 可选择两种不同的 LCD 驱动波形
  - 可选择不同的偏置电压产生方式
- 2 个外部中断
- 低电压检测（LVD）引脚（内部提供 2.4V、2.5V、2.6V、2.7V、2.8V、3.2V 、3.6V 电压比较）
- 内置温度传感器

低功耗特性

- MCU 工作电流
  - 正常模式 1mA@1MHz 2mA@4MHz(工作电压 3.3V)；
  - 休眠模式下的电流小于 3μA(打开 start up bandgap 和 LDO 以及 wdt 时)

CMOS 技术

- 电压工作范围
  - DVDD 2.4V~3.6V
  - AVDD 2.4V~3.6V

封装

- 46-PIN dice

应用场合

- 电子衡器
- 精密测量及控制系统

历史修改记录

2010 年 3 月 10 日	增加对 LVR_EN 信号的说明	版本更新为 v1.1
2010 年 6 月 8 日	修改了部分笔误	版本更新为 V1.2
2010 年 8 月 13 日	增加了 ADC 增益选择说明	版本更新为 V1.3
2010 年 9 月 29 日	修改了部分笔误 调整了自烧录的等待时间 增加了复位系统说明	版本更新为 V1.4
2010 年 12 月 15 日	修改排版布局和图片 增加了中断标志位的清除方式说明（参见 2.1.4 INTE 及 INTF 中断寄存器） 增加了端口的部分的说明（参见 2.5 I/O port）	版本更新为 V1.5
2011 年 1 月 5 日	修改了直流特性中的笔误（参见 5.2）	版本更新为 V1.6
2011 年 5 月 25 日	为每个产品制作单独 datasheet	版本更新为 V1.7
2011 年 10 月 30 日	Regulator 部分 VS 电压由 2.6V 档改为 2.5V 参见 3.1.1 ADC 工作电流说明修改参见 3.5.4	版本更新为 V1.8

目 录

历史修改记录 **3**
目 录 **4**
1 产品概述 **6**
1.1 主要特性 6
1.2 PIN 配置 6
1.3 BONDING 图 8
1.4 功能模块原理图 9
2 标准功能 **11**
2.1 CPU 核 11
2.1.1 时序方式/指令周期 13
2.1.2 存储器 14
2.1.3 状态寄存器 16
2.1.4 INTE 及 INTF 中断寄存器 17
2.2 SFR 19
2.2.1 系统专用寄存器 19
2.2.2 辅助专用寄存器 20
2.3 时钟系统 22
2.3.1 振荡器状态 22
2.3.2 CPU 指令周期 24
2.3.3 ADC 时钟 25
2.3.4 蜂鸣器时钟 26
2.3.5 TMCLK（定时器模块输入时钟） 27
2.3.6 LCDCLK（LCD 模块输入时钟） 27
2.4 定时器 28
2.5 I/O PORT 30
2.5.1 带模拟输入通道的数字 I/O 口：PT1[4] 34
2.5.2 数字 I/O 口：PT1[7:5] 36
2.5.3 数字 I/O 口与外部中断输入：PT2[1:0] 38
2.5.4 带 LCD Segment 驱动输出的数字 I/O 口 PT2[3:2] 40
2.5.5 带外部晶振输入的数字 I/O 口 PT2[5:4] 42
2.5.6 带 LCD Segment 驱动输出的数字 I/O 口 PT2[6] 44
2.5.7 带 LCD Segment 驱动输出的数字 I/O 接口或者蜂鸣器输出：PT2[7] 46
2.5.8 带 LCD Segment 驱动输出的数字 I/O 口：PT3[6:3] 48
2.5.9 LCD segment 作为数字输出口 50
3 增强功能 **51**
3.1 电源系统 51
3.1.1 Regulator 51
3.1.2 低电压比较器 53
3.2 HALT 与 SLEEP 模式 55
3.3 复位系统 56
3.4 看门狗 58

3.5 ADC 模块 60
3.5.1 ADC 寄存器说明 60
3.5.2 ADC 输出速率 62
3.5.3 ADC 增益 63
3.5.4 ADC 工作电流 64
3.6 LCD DRIVER 65
3.6.1 LCD 控制模式 65
3.6.2 LCD 帧频选择 66
3.6.3 LCD 偏置电压 67
3.6.4 LCD 驱动波形 69
3.6.5 LCD 寄存器说明 77
3.6.6 LCD 操作步骤 79
3.7 OTP 模块 80
3.8 OTP 在线烧录 81

4 MCU 指令集 83

5 电气特性 96

5.1 最大极限值 96
5.2 直流特性（VDD = 3.3V，T_A = 25°C，如无其他说明则都是此条件） 96
5.3 ADC 的特性（VDD = 3.3V，T_A = 25°C，如无其他说明则都是此条件） 97

1 产品概述

1.1 主要特性

CSU1181 芯片是一个 8 位 CMOS 单芯片 MCU，内置 4K×16 位一次性可编程（OTP）ROM，一个带有 2 路全差分模拟信号输入的 24 位 ADC，低噪声放大器及 4×18 的 LCD 驱动。

1.2 PIN 配置

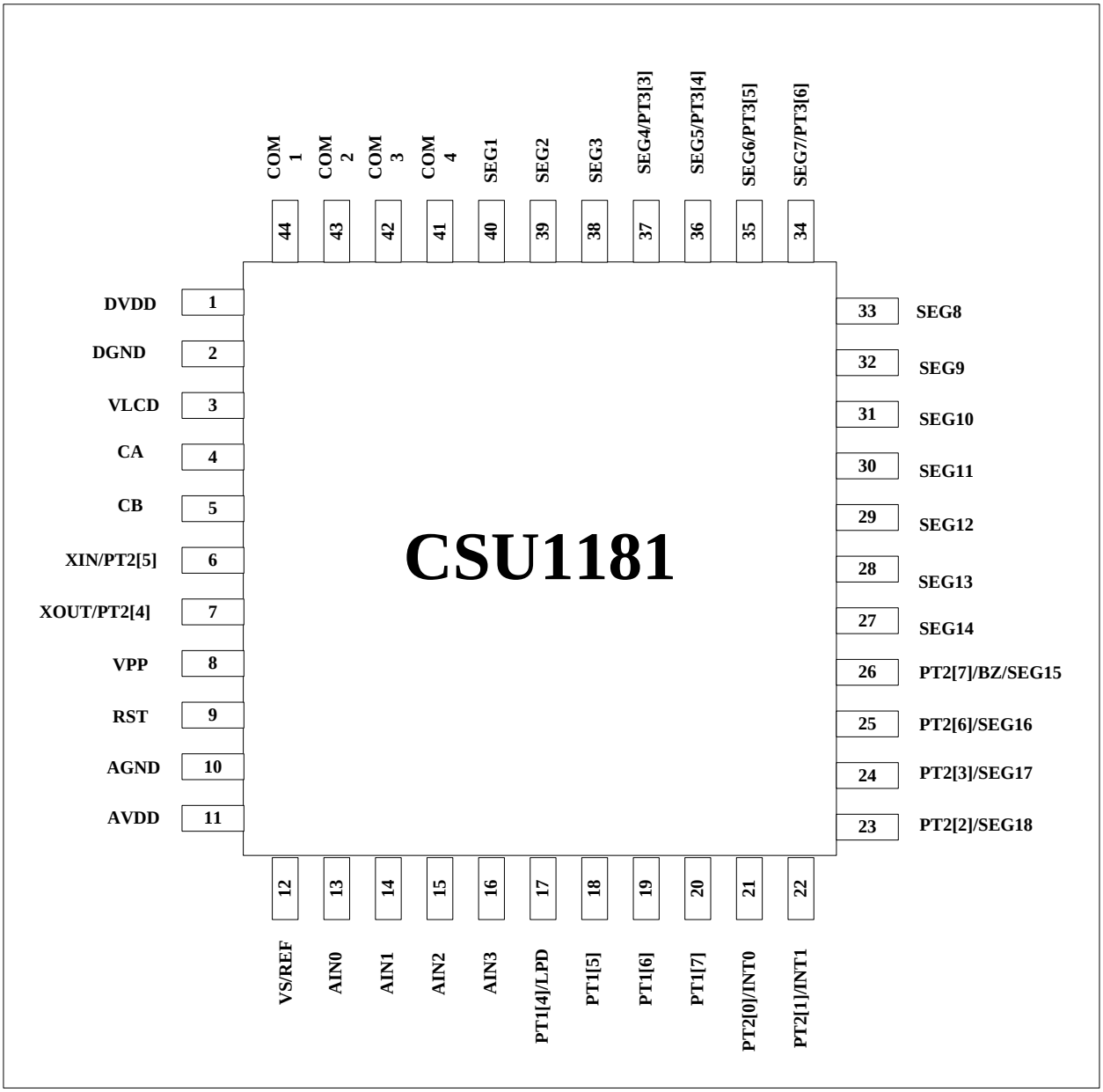
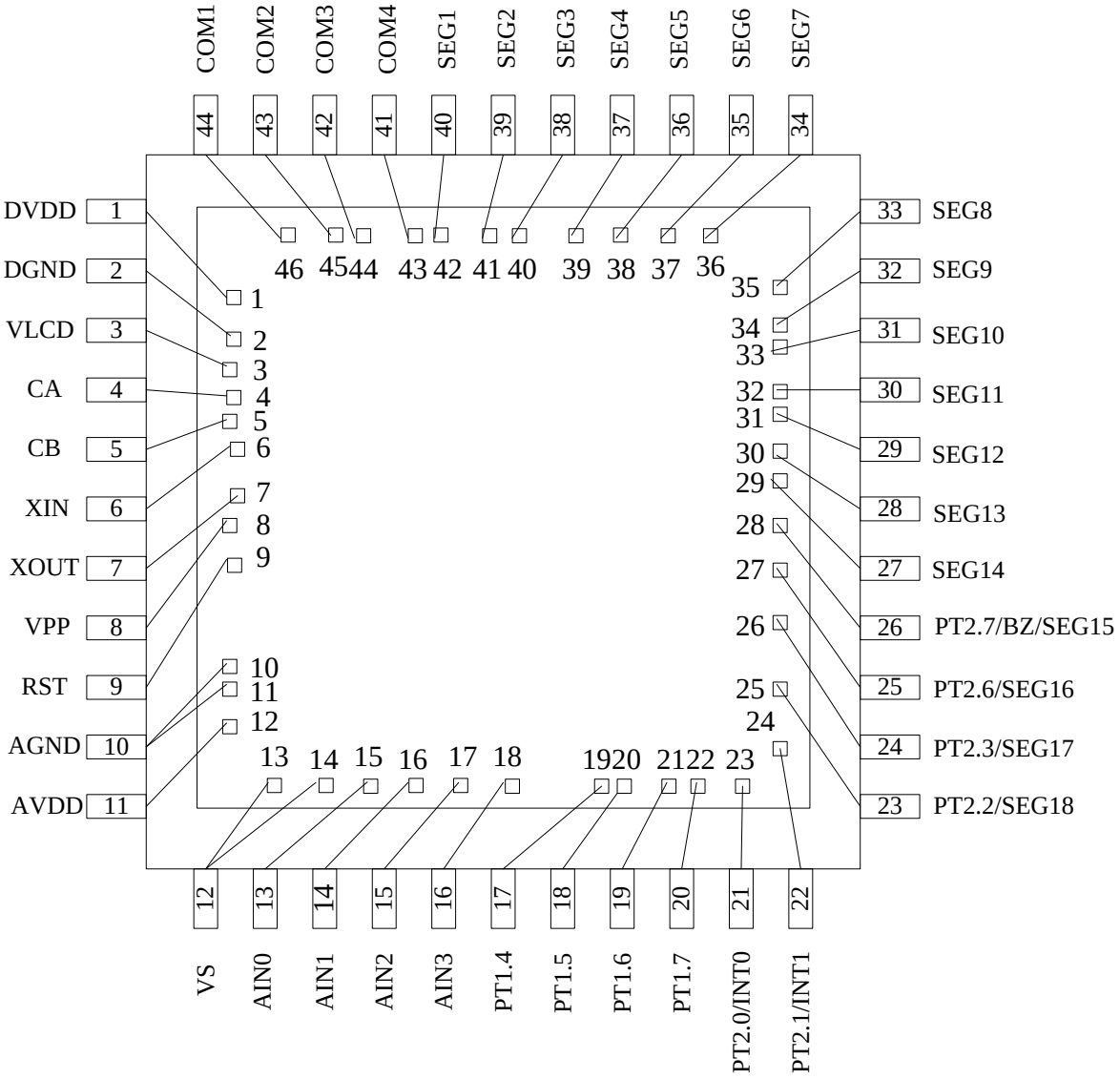


图 1-1 功能引脚图(实际 pad 图见下页 Bonding 图)

表 1-1 引脚说明表

管脚名称	输入/输出	管脚序号	描述
DVDD	I	1	数字电源
DGND	I	2	数字地
VLCD	O	3	LCD 电压源
CA/CB	O	4~5	LCD 电荷泵产生所需的电荷交换电容
XIN/PT2[5]	I/O	6	外部晶振的输入或 I/O
XOUT/PT2[4]	I/O	7	外部晶振的输出或 I/O
VPP	I	8	烧写 OTP 时接 6.5V±0.25V，正常工作接 VDD
RST	I	9	复位信号输入
AGND	I	10	模拟地
AVDD	I	11	模拟电源
VS/REF	O/I	12	3V 稳压输出/参考电压输入
AIN0~1	I	13~14	模拟差分输入端
AIN2~3	I	15~16	模拟差分输入端
PT1[4]/LPD	I/O	17	I/O 或者低电压检测输入端
PT1[5]	I/O	18	I/O
PT1[6]	I/O	19	I/O
PT1[7]	I/O	20	I/O
PT2[0]~[1]	I/O	21~22	OTP 烧写的时钟及数据或作为 I/O
PT2[2]/SEG18	I/O	23	I/O 或者 LCD segment
PT2[3]/SEG17	I/O	24	I/O 或者 LCD segment
PT2[6]/SEG16	I/O	25	I/O 或者 LCD segment
PT2[7] /BZ/SEG15	I/O	26	I/O 或者蜂鸣器输出或者 LCD segment
SEG14~8	O	27~33	LCD Segment 输出或者作为输出
SEG7~SEG4/ PT3[6]~PT3[3]	I/O	34~37	LCD Segment 输出或者作为 IO
SEG3~1	O	38~40	LCD Segment 输出或者作为输出
COM4~1	O	41~44	LCD Com 输出

1.3 Bonding 图


COM1
COM2
COM3
COM4
SEG1
SEG2
SEG3
SEG4
SEG5
SEG6
SEG7
DVDD
DGND
VLCD
CA
CB
XIN
XOUT
VPP
RST
AGND
AVDD
SEG8
SEG9
SEG10
SEG11
SEG12
SEG13
SEG14
PT2.7/BZ/SEG15
PT2.6/SEG16
PT2.3/SEG17
PT2.2/SEG18
VS
AIN0
AIN1
AIN2
AIN3
PT1.4
PT1.5
PT1.6
PT1.7
PT2.0/INT0
PT2.1/INT1

1.4 功能模块原理图

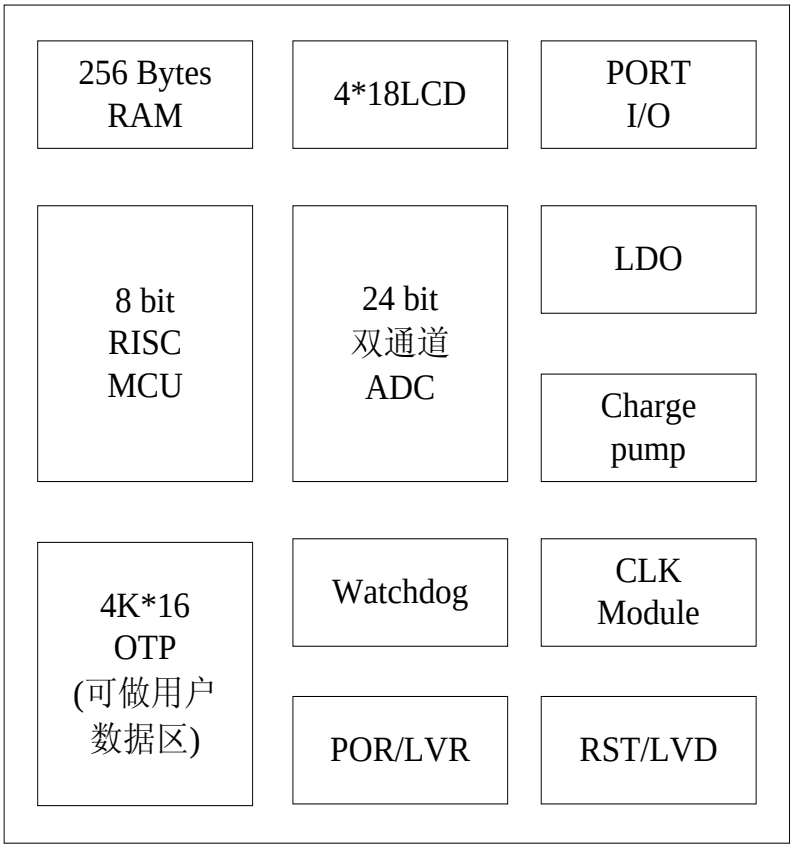


图 1-2 CSU1181 功能模块

从功能模块原理图中可看到有 5 个功能模块，如描述

表 1-2 CSU1181 主要功能描述

项目	子项目	描述
CPU 核	RISC CPU Core	详细描述见 1.11 节
	OTP 程序存储器	OTP：一次性可编程 4K×16 位用于 4K 条编程指令
	数据存储器	CSU1181 带有 128 Bytes 特殊功能寄存器，256 Bytes 普通数据存储器(SRAM)。
	时钟系统	CSU1181 有两个时钟源。一个是 4MHz/1MHZ 的内部时钟供 CPU 工作，另一个是 32768Hz 或者 4MHz~16MHz 的外部时钟。
数据功能模块	定时器模块	用于定时中断及看门狗的时钟计数器
	LCD 模块	内带 4×18 的 LCD 驱动器
	Buzzer	用户连接一个蜂鸣器到内带的蜂鸣器接口以接收警告或提醒信号
	Ext.INT	CSU1181 提供 2 个外部中断接口
模拟功能模块	ADC	内带 Sigma-Delta 的 ADC 将传感器的模拟信号转换为数字信号
电源功能模块	电源模块	CSU1181 有一个专用的电源系统。此电源系统能为 ADC 提供固定的电压。芯片的输入电压可以在一个范围内浮动
普通用途 I/O	PT1	PT1 接口有 4 位。
	PT2	PT2 接口有 8 位。用户可以定义这 8 位接口用于普通用途或某些专用功能，比如外部中断，蜂鸣器

2 标准功能

2.1 CPU 核

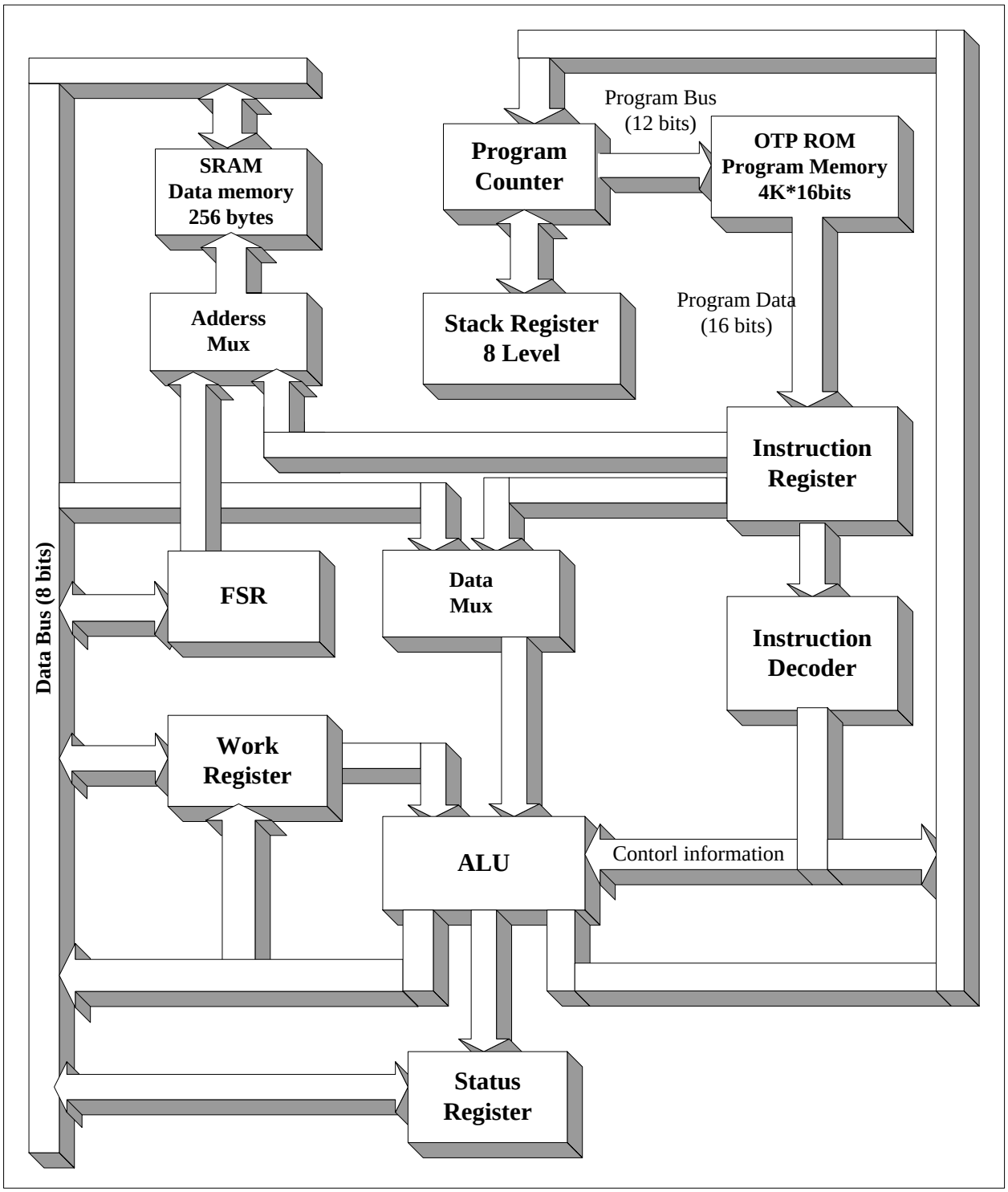


图 2-1 CSU1181 CPU 核的功能模块图

从 CPU 核的功能模块图中，可以看到它主要包含 7 个主要寄存器及 2 个存储器单元。

表 2-1 MCU 架构说明

模块名称	描述
程序计数器	此寄存器在 CPU 的工作周期间起到很重要的作用，它记录 CPU 每个周期处理程序存储器中指令的指针。在一个 CPU 周期中，程序计数器将程序存储器地址（12bits），指令指针推送到程序存储器，然后自动加 1 以进行下一次周期。
栈寄存器	堆栈寄存器是用来记录程序返回的指令指针。当程序调用函数，程序计数器会将指令指针推送到堆栈寄存器。在函数执行结束之后，堆栈寄存器会将指令指针送回到程序计数器以继续原来的程序处理。
指令寄存器	程序计数器将指令指针（程序存储器地址）推送到程序存储器，程序存储器将程序存储器的数据（16bits）及指令推送到指令寄存器 。 CSU1181 的指令是 16bits，包括 3 种信息：直接地址，立即数及控制信息。 CPU 能将立即数推送到工作寄存器，或者进行某些处理后，根据控制信息，将立即数存储到直接地址所指向的数据存储器寄存器中。 直接地址（8bits） 数据存储器的地址。CPU 能利用此地址来对数据存储器进行操作。 直接数据（8bits） CPU 通过 ALU 利用此数据对工作寄存器进行操作。 控制信息 它记录着 ALU 的操作信息。
指令译码器	指令寄存器将控制信息推送到指令译码器以进行译码，然后译码器将译码后的信息发送到相关的寄存器。
算术逻辑单元	算术逻辑单元不仅能完成 8 位二进制的加，减，加 1，减 1 等算术计算，还能对 8 位变量进行逻辑的与，或，异或，循环移位，求补，清零等逻辑运算。
工作寄存器	工作寄存器是用来缓存数据存储器中某些存储地址的数据。
状态寄存器	当 CPU 利用 ALU 处理寄存器数据时，如下的状态寄存器将会根据不同的指令而变化：PD，TO，DC，C 及 Z。
文件选择寄存器	在 CSU1181 的指令集中，FSR 是用于间接数据处理（即实现间接寻址）。用户可以利用 FSR 来存放数据存储器中的某个寄存器地址，然后通过 IND 寄存器对这个寄存器进行处理。
程序存储器	CSU1181 内带 4K×16 位的 OTP ROM 作为程序存储器。由于指令的操作码（OPCODE）是 16bits，用户最多只能编程 4K 的指令。程序存储器的地址总线是 12bits，数据总线是 16bits。
数据存储器	CSU1181 内带 256bytes 的 SRAM 作为数据存储器。此数据存储器的地址总线是 8bits，数据总线是 8bits。

2.1.1 时序方式/指令周期

CPU 为真正的 RISC 结构，单时钟指令周期。

MCU 的指令周期为两个系统时钟周期。因为系统时钟最快可达到 4MHz，所以指令执行的最高执行周期为 2MHz（在使用内部 4MHz 晶振时）。

主要分为四个步骤执行。

Step1：PC 指针将指令地址送入程序存储器，然后在时钟下降沿将指令锁存到指令寄存器。

Step2：指令寄存器将直接地址送到地址选择器，将立即数送入数据选择器，将控制信息送入指令译码器。

Step3：根据解码信息，ALU 进行计算。此时将程序寄存器置入 standby 模式，以节省功耗。

Step4：将计算出来的结果送入工作寄存器和数据存储器。

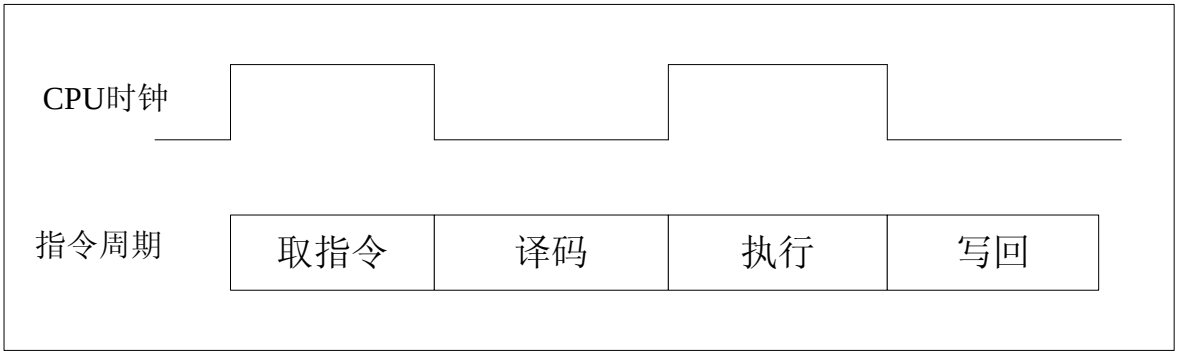


图 2-2 MCU 指令周期

2.1.2 存储器

1. 程序存储器主要用于指令的存储，在 CSU1181 中，该程序存储器是 4K*16bit 的 OTP。系统的 reset 地址为 0x000，中断入口地址为 0x004，需要注意的一点就是所有的中断共用同一个中断入口地址。

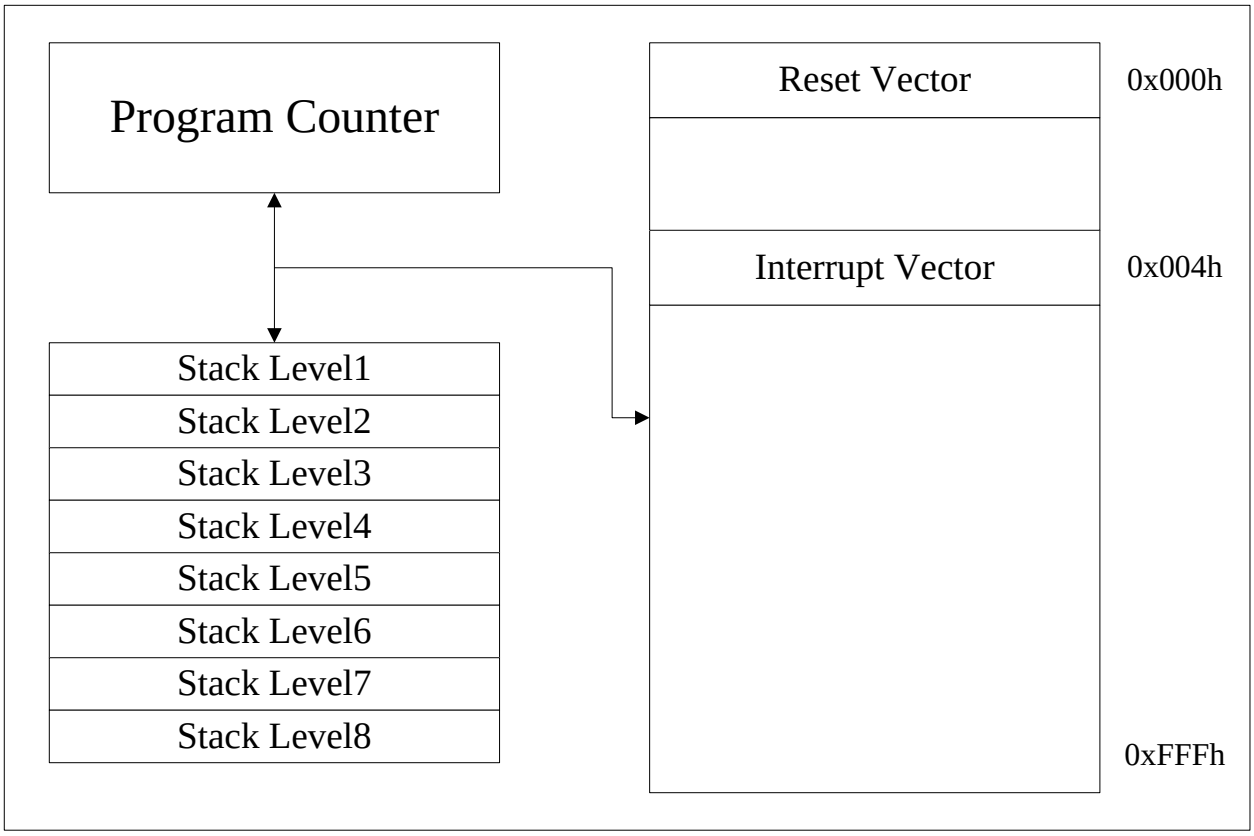


图 2-3 程序存储器

2. 数据存储器主要用于程序运行过程中，全局以及中间变量的存储。该存储器分为三个部分。地址的 0x000 至 0x007 是系统特殊功能寄存器，例如间接地址，间接地址指针，状态寄存器，工作寄存器，中断标志位，中断控制寄存器。地址的 0x008 至 0x07f 外设特殊功能寄存器，例如 IO 端口，定时器，ADC，LCD 驱动，系统特殊功能寄存器和外设特殊功能寄存器是用寄存器实现，而通用数据存储器是 RAM 实现，可以读出也可以写入。

表 2-2 数据存储器地址分配

数据存储器	起始地址	结束地址
系统特殊功能寄存器	0x00	0x07
外设特殊功能寄存器	0x08	0x7F
通用数据存储器	0x80	0xFF

3. 通过IND0 以及FSR0 这两个寄存器可以对数据存储器以及特殊功能寄存器进行间接访问。当从间接地址寄存器(IND0)读入数据时，MCU实际上是以FSR0 中的值作为地址去访问数据存储器得到数据。当向间接寄存器(IND0)写入数据时，MCU实际上是以FSR0 中的值作为地址去访问数据存储器将值存入该地址。其访问方式见图 2-4。

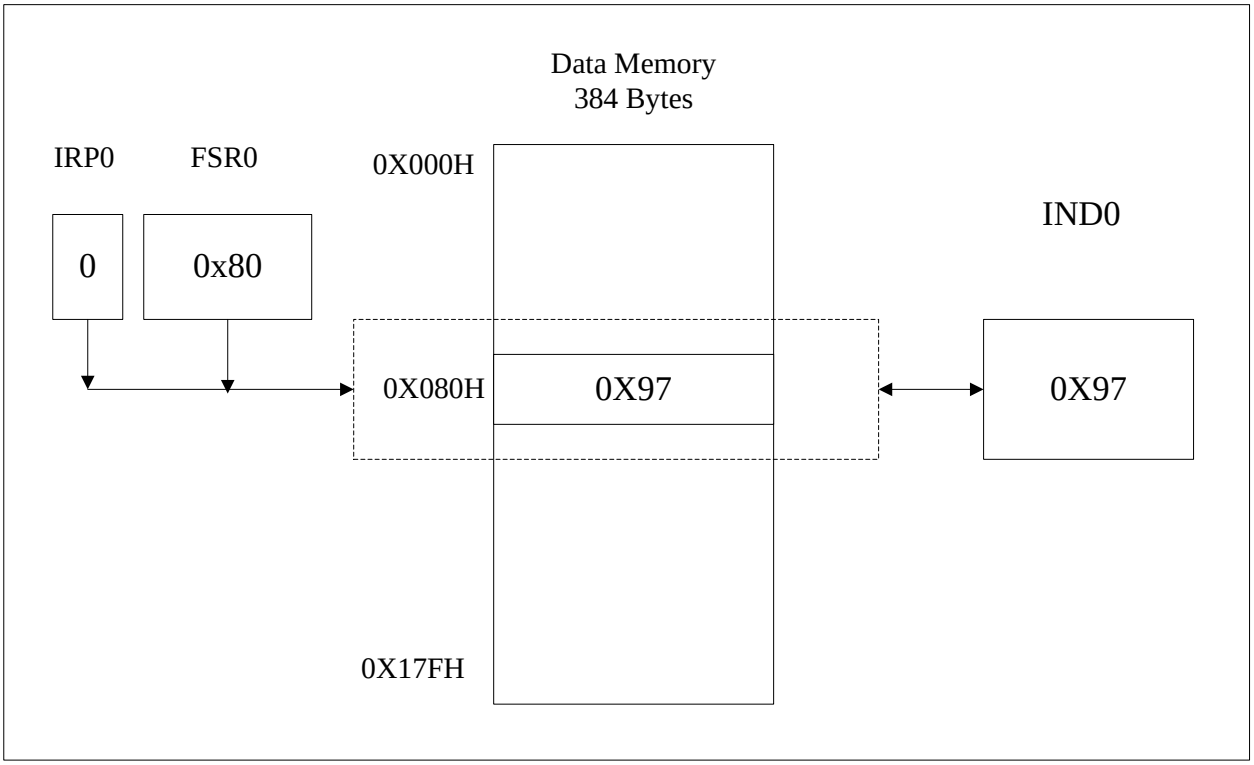


图 2-4 间接地址访问

2.1.3 状态寄存器

状态寄存器包含 ALU 的算术状态及复位状态。状态寄存器类似于其它寄存器，可以作为任何指令的目标寄存器。如果状态寄存器是某条指令的目标寄存器，则会影响到 Z，DC 或 C 位，那么对这三个位的写是不使能。这些位是由器件逻辑进行置位或清零。TO 及 PD 位是不可写的。

状态寄存器（地址为 04h）

特性	U-0	U-0	U-X	R-0	R-0	R/W-X	R/W-X	R/W-X
STATUS	IRP1	IRP0		PD	TO	DC	C	Z
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 7 IRP1：IND1 间接页寻址位
1 = 间接寻址 IND1 时，访问后 128byte 地址：100H~17FH
0 = 间接寻址 IND1 时，访问前 256byte 地址：00H~FFH

Bit 6 IRP0：IND0 间接页寻址位
1 = 间接寻址 IND0 时，访问后 128byte 地址：100H~17FH
0 = 间接寻址 IND0 时，访问前 256byte 地址：00H~FFH

Bit 4 PD：掉电标志位
1 = 执行 SLEEP 指令
0 = 上电复位后

Bit 3 TO：看门狗定时溢出标志。
1 = 看门狗定时溢出发生
0 = 上电复位后

Bit 2 DC：半字节进位标志/借位标志，用于 ADDWF（C）及 SUBWF（C）
用于借位时，极性相反
1 = 结果的第 4 位出现进位溢出
0 = 结果的第 4 位不出现进位溢出

Bit 1 C： 进位标志/借位标志
用于借位时，极性相反
1 = 结果的最高位（MSB）出现进位溢出
0 = 结果的最高位（MSB）不出现进位溢出

Bit 0 Z：零标志
1 = 算术或逻辑操作结果为 0
0 = 算术或逻辑操作结果不为 0

特性（Property）：

R = 可读位　　W = 可写位　　U = 无效位
-n = 上电复位后的值　　‘1’ = 位已设置　　‘0’ = 位已清零　　X = 不确定位

2.1.4 INTE 及 INTF 中断寄存器

中断系统的入口地址为 0x004，各个中断之间没有优先级，靠程序控制各个中断的优先级。只要有中断标志位，就会有中断响应，响应中断之后需要软件将中断标志位清除，否则会不断响应中断。
INTE 及 INTF 寄存器是可读、可写的，包括使能位及标志位，用于中断器件。

INTE 寄存器（地址为 07h）

特性	R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INTE	GIE			TMIE		ADIE	E1IE	E0IE
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 7 GIE：全局中断使能标志
1 = 使能所有非屏蔽中断
0 = 不使能所有中断
Bit 4 TMIE：8-Bit 定时器中断使能标志
1 = 使能定时器中断
0 = 不使能定时器中断
Bit 2 ADIE：ADC 中断使能标志
1 = 使能 ADC 中断
0 = 不使能 ADC 中断
Bit 1 E1IE：PT2.1 外部中断使能标志
1 = 使能 PT2.1 外部中断
0 = 不使能 PT2.1 外部中断
Bit 0 E0IE：PT2.0 外部中断使能标志
1 = 使能 PT2.0 外部中断
0 = 不使能 PT2.0 外部中断

特性（Property）：
R = 可读位 W = 可写位 U = 无效位
-n = 上电复位后的值 ‘1’ = 位已设置 ‘0’ = 位已清零 X = 不确定位

INTF 寄存器（地址为 06h）

特性	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INTF				TMIF		ADIF	E1IF	E0IF
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 4 TMIF：定时中断标志
1 = 发生定时中断，必须软件清 0
0 = 没发生定时中断

Bit 2 ADIF：ADC 中断标志
1 = 发生 ADC 中断，必须软件清 0
0 = 没发生 ADC 中断

Bit 1 E1IF：PT2.1 外部中断标志
1 = 发生 PT2.1 外部中断，必须软件清 0
0 = 没发生 PT2.1 外部中断

Bit 0 E0IF：PT2.0 外部中断志
1 = 发生 PT2.0 外部中断，必须软件清 0
0 = 没发生 PT2.0 外部中断

特性（Property）：

R = 可读位 W = 可写位 U = 无效位
-n = 上电复位后的值 ‘1’ = 位已设置 ‘0’ = 位已清零 X = 不确定位

注意：对于 INTF 寄存器请采用 movwf 指令进行操作。
例如：要清除 TMIF 寄存器，请使用以下指令

```
MOVLW  11101111b
MOVWF  INTF
```

2.2 SFR

2.2.1 系统专用寄存器

系统专用寄存器用于完成 CPU 核的功能，由间接地址，间接地址指针，状态寄存器，工作寄存器，中断标志及中断控制寄存器。

表 2-3 系统寄存器表

地址	名称	Bit7	Bit6	Bi5	Bi4	Bit3	Bit2	Bit1	Bit0	上电复位后的值
00h	IND0	以 FSR0 中内容作为地址的数据存储器中的数据								uuuuuuuu
01h	IND1	以 FSR1 中内容作为地址的数据存储器中的数据								uuuuuuuu
02h	FSR0	间接数据存储器的地址指针 0								00000000
03h	FSR1	间接数据存储器的地址指针 1								00000000
04h	STATUS	IRP1	IRP0		PD	TO	DC	C	Z	00u00uuu
05h	WORK	工作寄存器								00000000
06h	INTF				TMIF		ADIF	E1IF	E0IF	00000000
07h	INTE	GIE			TMIE		ADIE	E1IE	E0IE	00000000

2.2.2 辅助专用寄存器

辅助专用寄存器是为辅助功能而设计，比如I/O口，定时器，ADC，信号的条件控制寄存器，LCD驱动。详细描述请看表 2-4 辅助专用寄存器列表及以下章节。

表 2-4 辅助专用寄存器列表

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	上电复位值
0Ah	EADRH					PARH[3:0]				00000000
0Bh	EADRL	PARL[7:0]								00000000
0Ch	EDATH	EDATH[7:0]								00000000
0Dh	WDTCON	WTDEN			Wdt_lcd	WTS[3:0]				0uuuu000
0Eh	TMOUT	TMOUT[7:0]								00000000
0Fh	TMCON	TRST	EO_SLP			TMEN	INS[2:0]			1uuu0000
10h	ADOH	ADO[23:16]								00000000
11h	ADOL	ADO[15:8]								00000000
12h	ADOLL	ADO[7:0]								00000000
13h	ADCON					ADSC	ADM[2:0]			Uuuu0000
14h	MCK	M7_CK	M6_CK	M5_CK	M4_CK	M3_CK	M2_CK	M1_CK	M0_CK	00000000
15h	PCK		LCDSCKS[3:0]				S_BEEP[1:0]		OSC_H	00000000
18h	NETA	SINL[1:0]		ACM	CM_SEL					00000000
19h	NETB					ERV				00000000
1Ah	NETC	CHOPM[1:0]		ADG_M[1:0]		ADG[1:0]		ADEN		00000000
1Bh	NETD*	chpmps1	chpmps	LCDCH	LEVEL_S	VLCDX[1:0]		LCDREF[1:0]		00000000
1Ch	NETE	LDOS[1:0]			SILB[2:0]			ENLB		00000000
1Dh	NETF*	CHP_VPP	LVR_EN	ENVDDA	BGID[3:0]				ENVB	00000000
1Fh	SVD								LBOUT	uuuuuuuu
20h	PT1	PT1[7:4]								00000000
21h	PT1EN	PT1EN[7:4]								00000000
22h	PT1PU	PT1PU[7:4]								00000000
23h	AENB	AOENB3	AENB2[2:0]			AIENB1				00000000
24h	PT2	PT2[7:0]								00000000
25h	PT2EN	PT2EN[7:0]								00000000
26h	PT2PU	PT2PU[7:0]								00000000
27h	PT2MR	BZEN				E1M[1:0]		E0M[1:0]		00000000
28h	PT3		PT3[6:3]							U0000uuu
29h	PT3EN		PT3EN[6:3]							U0000uuu
2Ah	PT3PU		PT3UP[6:3]							U0000uuu
40h	LCD1					SEG1[3:0]				00000000
41h	LCD2					SEG2[3:0]				00000000
42h	LCD3					SEG3[3:0]				00000000
43h	LCD4					SEG4[3:0]				00000000
44h	LCD5					SEG5[3:0]				00000000
45h	LCD6					SEG6[3:0]				00000000
46h	LCD7					SEG7[3:0]				00000000
47h	LCD8					SEG8[3:0]				00000000
48h	LCD9					SEG9[3:0]				00000000
49h	LCD10					SEG10[3:0]				00000000
4Ah	LCD11					SEG11[3:0]				00000000
4Bh	LCD12					SEG12[3:0]				00000000
4Ch	LCD13					SEG13[3:0]				00000000
4Dh	LCD14					SEG14[3:0]				00000000
4Eh	LCD16					SEG16[3:0]				00000000
4Fh	LCD15					SEG15[3:0]				00000000
50h	LCD17					SEG17[3:0]				00000000
51h	LCD18					SEG18[3:0]				00000000
58h	LCDENR	LCDCKS[1:0]		LCDEN	LCDWS	LEVEL	LCD_DUTY[1:0]		ENPMPL	00000110

* 其中打“*”号的寄存器（NETD NETF）不能进行位操作

2.3 时钟系统

2.3.1 振荡器状态

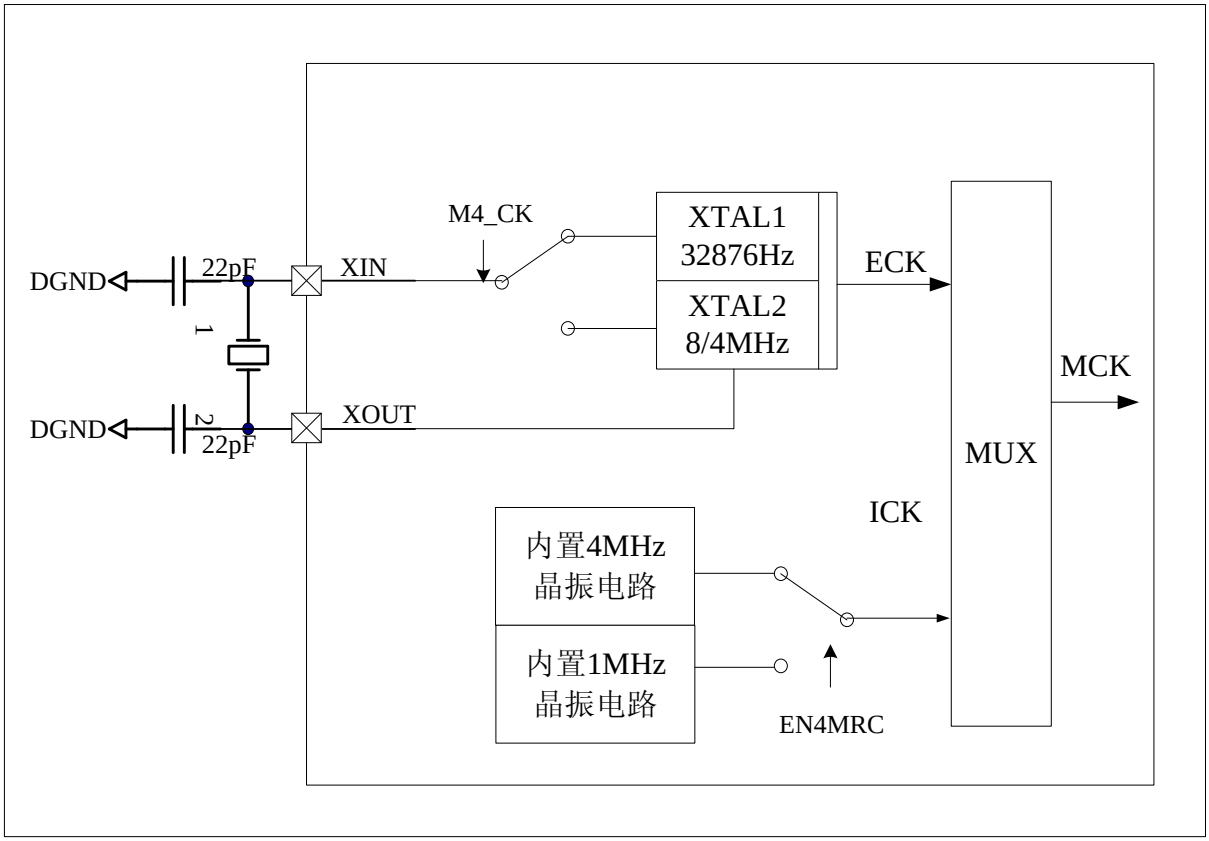


图 2-5 CSU1181 振荡器状态框图

表 2-5 CSU1181 时钟系统寄存器列表

地址	名称	Bit7	Bits6	Bit5	Bits4	Bit3	Bits2	Bit1	Bits0	上电复位值
14h	MCK	M7_CK	M6_CK	M5_CK	M4_CK	M3_CK	M2_CK	M1_CK	M0_CK	00000000
15h	PCK								OSC_H	00000001

CSU1181 有两个时钟源。一个是内部集成的时钟，可以产生 1MHz/4MHz的时钟供CPU工作,通过OSC_H来选择不同的内部晶振频率；另一个是外部时钟，通过M4_CK来选择不同的晶振电路来选择32768Hz的时钟信号或者是 4MHz~16MHz的高速晶振时钟。用户可以通过MCK寄存器来选择其中的一个时钟。请看图 2-5。

表 2-6 外部晶振电路选择列表

M4_CK	晶振电路
0	32KHz 晶振电路
1	4MHz~16MHz 晶振电路

注意：在使用外部晶振时必须要将 PT2.4 和 PT2.5 设置成为模拟输入端(AENB 寄存器的 bit5 要清零)，PT2.4 和 PT2.5 的数字输入输出使能设置为数字输入(PT2EN 寄存器的 bit5 和 bit4 清零)，同时关掉 PT2.4 和 PT2.5 上拉电阻（PT2UP 的 bit5 和 bit4 清零）。

表 2-7 内部晶振选择电路

OSC_H	晶振电路
0	内部 1MHz 晶振电路
1	内部 4MHz 晶振电路

表 2-8 MCK 选择列表

M3_CK	M0_CK	MCK
X	0	ICK
0	1	ECK/4
1	1	ECK/8

用户必须正确设置M7_CK与M6_CK以使能内部及外部振荡器，如表 2-9所示。

表 2-9 振荡器状态选择列表

输入					振荡器状态	
睡眠指令	EO_SLP	M7_CK	M6_CK	M4_CK	内部振荡器	外部振荡器
1	0	X	X	X	Disable	Disable
1	1	X	0	0	Disable	Enable
1	1	X	0	1	Disable	Disable
1	1	X	1	X	Disable	Disable
0	x	0	0	X	Enable	Enable
0	x	0	1	X	Enable	Disable
0	x	1	0	X	Disable	Enable
0	x	1	1	X	Disable	Disable

注：X 即该位可为任意值。

注意：在使用外部晶振时，32768Hz 的晶振需要 300ms 的起振时间。4MHz 的晶振需要 10ms 的起振时间。

2.3.2 CPU 指令周期

表 2-10 CSU1181 CPU 指令周期寄存器列表

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	上电复位值
14h	MCK	M7_CK	M6_CK	M5_CK	M4_CK	M3_CK	M2_CK	M1_CK	M0_CK	00000000

用户可以通过设置 M0_CK，M1_CK，M2_CK 及 M3_CK，OSC_H 来选择指令周期（用户必须保证切换振荡器时，振荡器的输出是稳定的；一般在切换后加一条 NOP 指令）。其中 M2_CK,M1_CK 选择指令周期与 MCK 的关系（如表 2-11），M3_CK,M0_CK 选择晶振与 MCK 关系，M4_CK,OSC_H 选择晶振的频率。

表 2-11 指令周期与 MCK 关系列表

M2_CK	M1_CK	指令周期
0	0	MCK/8
0	1	MCK/16
1	0	MCK/2
1	1	MCK/4

表 2-12 指令周期选择列表

OSC_H	M4_CK	M3_CK	M2_CK	M1_CK	M0_CK	MCK(KHz)		指令周期(KHz)	
0	X	X	0	0	0	ICK	1000	MCK/8	125
0	X	X	0	1	0	ICK	1000	MCK/16	62.5
0	X	X	1	0	0	ICK	1000	MCK/2	500
0	X	X	1	1	0	ICK	1000	MCK/4	250
1	X	X	0	0	0	ICK	4000	MCK/8	500
1	X	X	0	1	0	ICK	4000	MCK/16	250
1	X	X	1	0	0	ICK	4000	MCK/2	2000
1	X	X	1	1	0	ICK	4000	MCK/4	1000
X	0	0	0	0	1	ECK/4	8.192	MCK/8	1.024
X	0	0	0	1	1	ECK/4	8.192	MCK/16	0.512
X	0	0	1	0	1	ECK/4	8.192	MCK/2	4.096
X	0	0	1	1	1	ECK/4	8.192	MCK/4	2.048
X	0	1	0	0	1	ECK/8	4.096	MCK/8	0.512
X	0	1	0	1	1	ECK/8	4.096	MCK/16	0.256
X	0	1	1	0	1	ECK/8	4.096	MCK/2	2.048
X	0	1	1	1	1	ECK/8	4.096	MCK/4	1.024
X	1	0	0	0	1	ECK/4	1000	MCK/8	125
X	1	0	0	1	1	ECK/4	1000	MCK/16	62.5
X	1	0	1	0	1	ECK/4	1000	MCK/2	500
X	1	0	1	1	1	ECK/4	1000	MCK/4	250
X	1	1	0	0	1	ECK/8	500	MCK/8	62.5
X	1	1	0	1	1	ECK/8	500	MCK/16	31.25
X	1	1	1	0	1	ECK/8	500	MCK/2	250
X	1	1	1	1	1	ECK/8	500	MCK/4	125

2.3.3 ADC 时钟

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	上电复位值
13h	ADCON					ADSC				uuuu0000
14h	MCK				M4_CK				M0_CK	00000000
15h	PCK								OSC_H	00000000

表 2-13 ADC 采样频率选择寄存器

CSU1181 中ADC的采样频率用于采样信号。用户通过设置M0_CK,M4_CK以及ADSC寄存器标志位来改变采样时钟，设置如表 2-14。由于 32KHz晶振时，ADC的采样速率过低，已经不可用，所以ECK用为 4MHz外部晶振时的情况。

表 2-14 ADC 采样频率选择列表

OSC_H	M4_CK	ADSC	M0_CK	MCK(KHz)		ADCF(KHz)	
0	X	0	0	ICK	1000	MCK/16	62.5
0	X	1	0	ICK	1000	MCK/32	31.25
1	X	0	0	ICK	4000	MCK/16	250
1	X	1	0	ICK	4000	MCK/32	125
X	1	0	1	ECK/4	1000	MCK/16	62.5
X	1	1	1	ECK/4	1000	MCK/32	31.25

表 2-15 ADC 输出速率选择寄存器

特性	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADCON					ADSC	ADM[2:0]		
13h	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

表 2-16 ADC 输出速率选择列表

ADM[2:0]	ADC 输出速率
000	ADCF/64
001	ADCF/128
010	ADCF/256
011	ADCF/512
100	ADCF/1024
101	ADCF/2048
110	ADCF/4096
111	ADCF/8192

2.3.4 蜂鸣器时钟

表 2-17 蜂鸣器时钟寄存器列表

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	上电复位值
14h	MCK				M4_CK				M0_CK	00000000
15h	PCK						S_BEEP			00000000

CSU1181 有一个蜂鸣器时钟用于蜂鸣器源。用户通过设置M0_CK ， M4_CK，OSC_H ， 及S_BEEP寄存器标志位来改变蜂鸣时钟，设置如表 2-18。（ECK以 32KHz , 4MHZ为例）

表 2-18 蜂鸣器时钟选择列表

OSC_H	M4_CK	M0_CK	S_BEEP		时钟源(KHz)		BEEP CLOCK(KHz)	
0	0	0	0	0	ICK	1000	ICK/256	4
0	0	0	0	1	ICK	1000	ICK/512	2
0	0	0	1	0	ICK	1000	ICK/1024	1
0	0	0	1	1	ICK	1000	ICK/2048	0.5
1	0	0	0	0	ICK	4000	ICK/256	16
1	0	0	0	1	ICK	4000	ICK/512	8
1	0	0	1	0	ICK	4000	ICK/1024	4
1	0	0	1	1	ICK	4000	ICK/2048	2
X	0	1	0	0	ECK	32	ECK/8	4.096
X	0	1	0	1	ECK	32	ECK/16	2.048
X	0	1	1	0	ECK	32	ECK/8	4.096
X	0	1	1	1	ECK	32	ECK/16	2.048
X	1	1	0	0	ECK	4000	ECK/1024	4
X	1	1	0	1	ECK	4000	ECK/2048	2
X	1	1	1	0	ECK	4000	ECK/4096	1
X	1	1	1	1	ECK	4000	ECK/8192	0.5

2.3.5 TMCLK（定时器模块输入时钟）

TMCLK用于CSU1181 定时器及LCD模块。根据表 2-19，用户通过正确设置OSC_H ， M5_CK ， M4_CK ， M1_CK ， M0_CK 标志位以选择TMCLK的频率。（ECK以 32KHz,4MHz为例）

表 2-19 TMCLK 选择列表

OSC_H	M5_CK	M4_CK	M1_CK	M0_CK	时钟源(KHz)		TMCLK(Hz)	
0	0	X	0	0	ICK	1000	ICK/1024	976
0	0	X	1	0	ICK	1000	ICK/4096	244
1	0	X	0	0	ICK	4000	ICK/1024	3906
1	0	X	1	0	ICK	4000	ICK/4096	976
X	0	0	0	1	ECK	32	ECK/32	1024
X	0	0	1	1	ECK	32	ECK/32	1024
X	0	1	0	1	ECK	4000	ECK/4096	1000
X	0	1	1	1	ECK	4000	ECK/16000	250
X	1	0	X	X	ECK	32	ECK/32	1024
X	1	1	X	X	ECK	4000	ECK/32	125000

2.3.6 LCDCLK（LCD 模块输入时钟）

LCDCLK用于CSU1181LCD模块。根据表 2-19，用户通过正确设置OSC_H ， M4_CK ， M0_CK标志位以选择LCDCLK的频率。（ECK以 32KHz,4MHz为例）

表 2-20 LCDSCK 选择列表

OSC_H	M4_CK	M0_CK	M5_CK	时钟源(KHz)		LCDSCK(KHz)	
0	X	0	0	ICK	1000	ICK/32	32
1	X	0	0	ICK	4000	ICK/128	32
X	0	1	0	ECK	32	ECK	32
X	1	1	0	ECK	4000	ECK/512	8
X	0	X	1	ECK	32	ECK	32
X	1	X	1	ECK	4000	ECK	4000

2.4 定时器

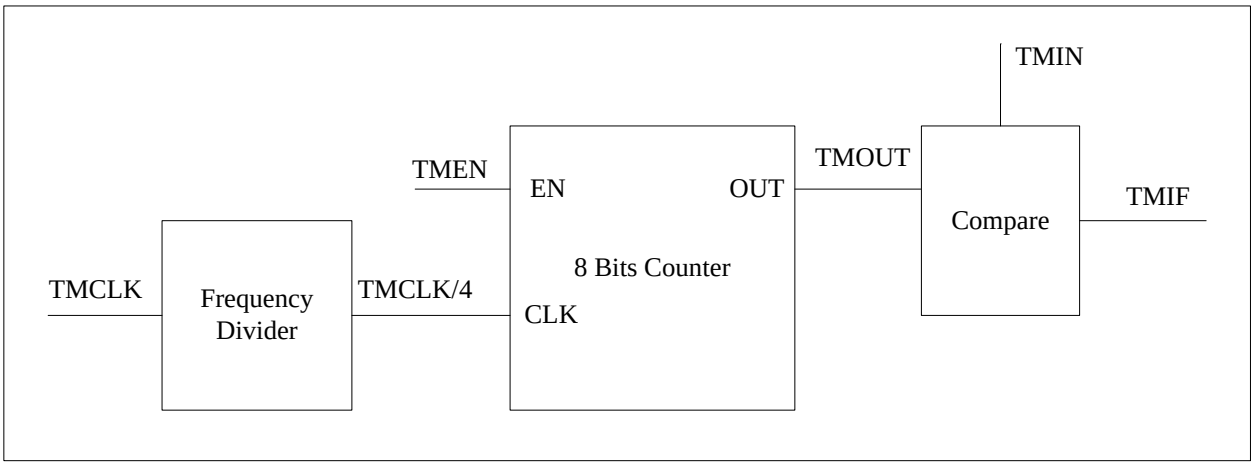


图 2-6 定时模块的功能框图

定时器模块的输入是 TMCLK。在定时器模块集成了一个分频器对 TMCLK 进行 4 分频，分频的时钟作为 8 bits 计数器的输入时钟。当用户设置了定时器模块的使能标志，8 bits 计数器将启动，TMOUT[7:0]将会从 00h 递增到 0FFh。用户需要设置 INS（定时器模块中断信号选择器）以选择定时超时中断信号。当定时超时发生时，中断标志位会自设置，程序计数器会跳转到 04h 以执行中断服务程序。

表 2-21 定时器寄存器列表

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	上电复位值
06H	INTF				TMIF					00000000
07H	INTE	GIE			TMIE					00000000
0EH	TMOUT	TMOUT[7:0]								00000000
0FH	TMCON	TRST				TMEN	INS[2:0]			1uuu0000

操作：

1. 设置 TMCLK，为定时器模块选择输入。
2. 设置 INS[2:0]，选择定时器中断源。请看表 2-22。
3. 设置寄存器标志位：TMIE 与 GIE，使能定时器中断。
4. 设置寄存器标志位：TMEN，使能定时器模块的 8 bits 计数器。
5. 清零寄存器标志位：TRST，复位定时器模块的计数器。
6. 当定时超时发生时，寄存器标志位 TMIF 会自复位，程序计数器会复位为 04h。

表 2-22 定时器选择列表

INS[2:0]	中断源	时间 TMCLK=1024(ECK/32)
000	TMOUT[0]	1/128 s
001	TMOUT[1]	1/64 s
010	TMOUT[2]	1/32 s
011	TMOUT[3]	1/16 s
100	TMOUT[4]	1/8 s
101	TMOUT[5]	1/4 s
110	TMOUT[6]	1/2 s
111	TMOUT[7]	1 s

2.5 I/O port

表 2-23 I/O 口寄存器表

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	上电复位值
06h	INTF				--	--		E1IF	E0IF	00000000
07h	INTE	GIE			--	--		E1IE	E0IE	00000000
20h	PT1	PT1[7:4]								00000000
21h	PT1EN	PT1EN[7:4]								00000000
22h	PT1PU	PT1PU[7:4]								00000000
23h	AENB	AOENB3	AENB2[2:0]			AIENB1				00000000
24h	PT2	PT2[7:0]								00000000
25h	PT2EN	PT2EN[7:0]								00000000
26h	PT2PU	PT2PU[7:0]								00000000
27h	PT2MR	BZEN				E1M[1:0]		E0M[1:0]		00000000

微控制器中的普通用途 I/O 口（GPIO）用于普通的用途的输入与输出功能。用户可以通过 GPIO 接收数据信号或将数据传送给其它的数字设备。CSU1181 的部分 GPIO 可以被定义为其它的特殊功能。在本节，只说明 GPIO 的普通用途 I/O 口功能，特殊功能将会在接下来的章节中说明。

注意：所有读 IO 的操作均是对 PT 口的状态进行读取，而不是读 PT 寄存器的值

PT1 寄存器（地址为 20h）

特性	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X
PT1	PT1[7:4]							
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 7-0 PT1[7:4]：GPIO1 口数据标志
PT1[7] = GPIO1 bit 7 数据标志位
PT1[6] = GPIO1 bit 6 数据标志位
PT1[5] = GPIO1 bit 5 数据标志位
PT1[4] = GPIO1 bit 4 数据标志位

PT1EN 寄存器（地址为 21h）

特性	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PT1EN	PT1EN[7:4]							
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 7-0 PT1EN[7:4]：GPIO1 口输入/输出控制标志
PT1EN[7] = GPIO1 bit 7 的 I/O 控制标志位；0 = 定义为输入口，1 = 定义为输出口
PT1EN[6] = GPIO1 bit 6 的 I/O 控制标志位；0 = 定义为输入口，1 = 定义为输出口
PT1EN[5] = GPIO1 bit 5 的 I/O 控制标志位；0 = 定义为输入口，1 = 定义为输出口
PT1EN[4] = GPIO1 bit 4 的 I/O 控制标志位；0 = 定义为输入口，1 = 定义为输出口

PT1PU 寄存器（地址为 22h）

特性	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PT1PU	PT1PU[7:4]							
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 7-0 PT1PU[7:4]：GPIO1 口上拉电阻使能标志
PT1PU[7] = GPIO1 bit 7 上拉电阻使能控制；0 = 断开上拉电阻，1 = 使用上拉电阻
PT1PU[6] = GPIO1 bit 6 上拉电阻使能控制；0 = 断开上拉电阻，1 = 使用上拉电阻
PT1PU[5] = GPIO1 bit 5 上拉电阻使能控制；0 = 断开上拉电阻，1 = 使用上拉电阻
PT1PU[4] = GPIO1 bit 4 上拉电阻使能控制；0 = 断开上拉电阻，1 = 使用上拉电阻

AENB 寄存器（地址为 23h）

特性	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
AENB	AOENB3	AENB2[2:0]			AIENB1			00000000
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 7 AOENB3：PT3[6:3]数模通道选择信号
0 = PT3[6:3]全部定义为模拟通道
1 = PT3[6:3]全部定义为数字通道

Bit 6-4 AENB2[2:0]：PT2[7:2]数模通道选择信号
AENB2[2] =PT2[7:6] D/A 标志位；0 = 定义为模拟通道，1 = 定义为数字通道
AENB2[1] = PT2[5:4] D/A 标志位；0 = 定义为模拟通道，1 = 定义为数字通道
AENB2[0] = PT2[3:2] D/A 标志位；0 = 定义为模拟通道，1 = 定义为数字通道

Bit 3 AIENB1: PT1[4]数模通道选择信号
0 = PT1[4]全部定义为模拟通道
1 = PT1[4]全部定义为数字通道

特性（Property）：
R = 可读位 W = 可写位 U = 无效位
-n = 上电复位后的值 ‘1’ = 位已设置 ‘0’ = 位已清零 X = 不确定位

PT2 寄存器（地址为 24h）

特性	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X
PT2	PT2[7:0]							
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 7-0 PT2[7:0]：GPIO2 口数据标志位
PT2[7] = GPIO2 bit 7 的数据标志位
PT2[6] = GPIO2 bit 6 的数据标志位
PT2[5] = GPIO2 bit 5 的数据标志位
PT2[4] = GPIO2 bit 4 的数据标志位
PT2[3] = GPIO2 bit 3 的数据标志位
PT2[2] = GPIO2 bit 2 的数据标志位
PT2[1] = GPIO2 bit 1 的数据标志位
PT2[0] = GPIO2 bit 0 的数据标志位

特性（Property）：

R = 可读位　　W = 可写位　　U = 无效位

-n = 上电复位后的值　　‘1’ = 位已设置　　‘0’ = 位已清零　　X = 不确定位

PT2EN 寄存器（地址为 25h）

特性	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PT2EN	PT2EN[7:0]							
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 7-0 PT2EN[7:0]：GPIO 2 口输入/输出控制标志

PT2EN[7] = GPIO2 bit 7 的 I/O 控制标志位；0 = 定义为输入口，1 = 定义为输出口

PT2EN[6] = GPIO2 bit 6 的 I/O 控制标志位；0 = 定义为输入口，1 = 定义为输出口

PT2EN[5] = GPIO2 bit 5 的 I/O 控制标志位；0 = 定义为输入口，1 = 定义为输出口

PT2EN[4] = GPIO2 bit 4 的 I/O 控制标志位；0 = 定义为输入口，1 = 定义为输出口

PT2EN[3] = GPIO2 bit 3 的 I/O 控制标志位；0 = 定义为输入口，1 = 定义为输出口

PT2EN[2] = GPIO2 bit 2 的 I/O 控制标志位；0 = 定义为输入口，1 = 定义为输出口

PT2EN[1] = GPIO2 bit 1 的 I/O 控制标志位；0 = 定义为输入口，1 = 定义为输出口

PT2EN[0] = GPIO2 bit 0 的 I/O 控制标志位；0 = 定义为输入口，1 = 定义为输出口

PT2PU 寄存器（地址为 26h）

特性	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PT2PU	PT2PU[7:0]							
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 7-0 PT2PU[7:0]：GPIO2 口上拉电阻使能标志

PT2PU[7] = GPIO2 bit 7 上拉电阻使能控制；0 = 断开上拉电阻，1 = 使用上拉电阻

PT2PU[6] = GPIO2 bit 6 上拉电阻使能控制；0 = 断开上拉电阻，1 = 使用上拉电阻

PT2PU[5] = GPIO2 bit 5 上拉电阻使能控制；0 = 断开上拉电阻，1 = 使用上拉电阻

PT2PU[4] = GPIO2 bit 4 上拉电阻使能控制；0 = 断开上拉电阻，1 = 使用上拉电阻

PT2PU[3] = GPIO2 bit 3 上拉电阻使能控制；0 = 断开上拉电阻，1 = 使用上拉电阻

PT2PU[2] = GPIO2 bit 2 上拉电阻使能控制；0 = 断开上拉电阻，1 = 使用上拉电阻

PT2PU[1] = GPIO2 bit 1 上拉电阻使能控制；0 = 断开上拉电阻，1 = 使用上拉电阻

PT2PU[0] = GPIO2 bit 0 上拉电阻使能控制；0 = 断开上拉电阻，1 = 使用上拉电阻

PT2MR 寄存器（地址为 27h）

特性	R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PT2MR	BZEN				E1M[1:0]		E0M[1:0]	
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 7　BZEN：蜂鸣器使能标志

1 = 使能蜂鸣器功能，GPIO2 口 bit 7 定义为蜂鸣器输出接口

0 = 不使能蜂鸣器功能，GPIO2 口 bit 7 定义普通用途 I/O 口

Bit 3-2 E1M[1:0]：GPIO2 口 bit 1 中断触发模式

11 = 外部中断 1（GPIO2 口 bit 1）在状态改变时触发

10 = 外部中断 1（GPIO2 口 bit 1）在状态改变时触发

01 = 外部中断 1（GPIO2 口 bit 1）为上升沿触发

00 = 外部中断 1（GPIO2 口 bit 1）为下降沿触发

Bit 1-0 E0M[1:0]：GPIO2 口 bit 0 中断触发模式
11 = 外部中断 0（GPIO2 口 bit 0）在状态改变时触发
10 = 外部中断 0（GPIO2 口 bit 0）在状态改变时触发
01 = 外部中断 0（GPIO2 口 bit 0）为上升沿触发
00 = 外部中断 0（GPIO2 口 bit 0）为下降沿触发

2.5.1 带模拟输入通道的数字 I/O 口：PT1[4]

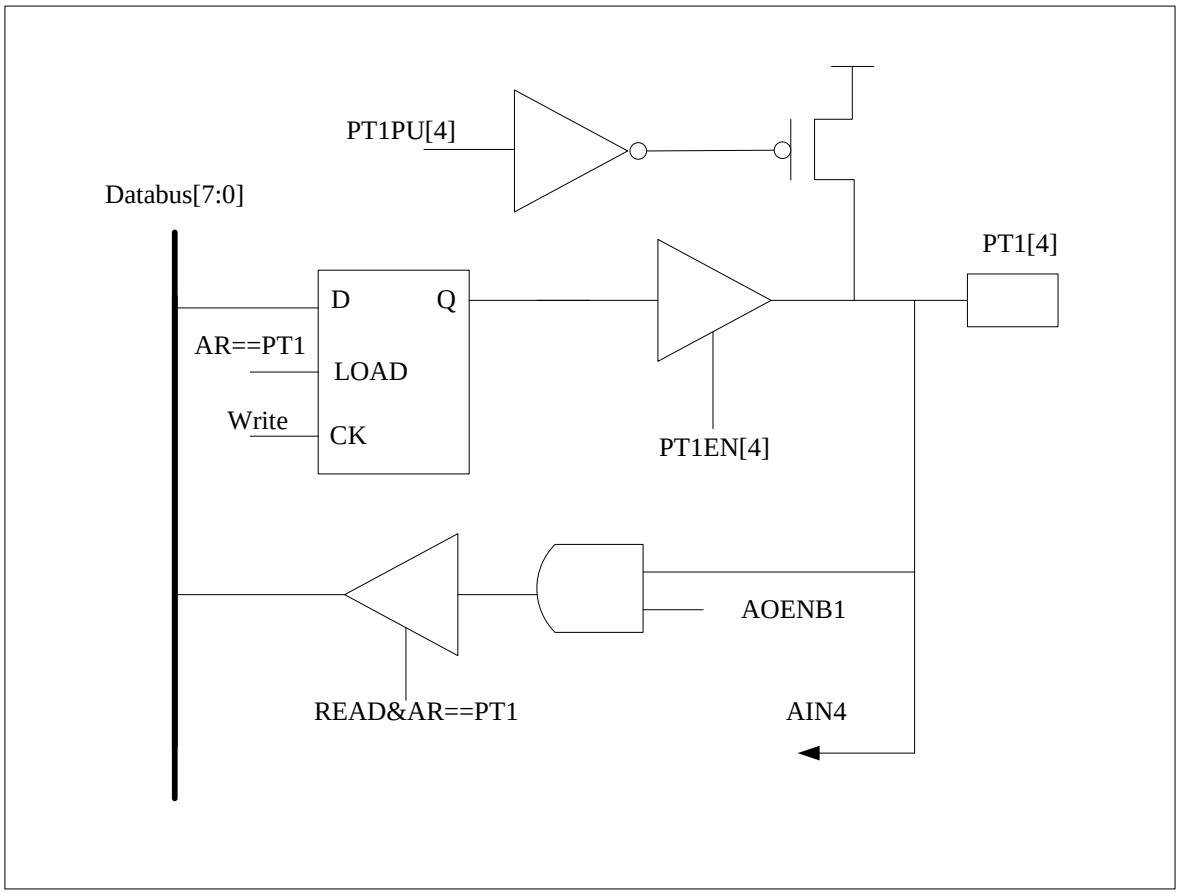


图 2-7 PT1[7:0] 功能框图

GPIO1 口（PT1[4]）功能框图如图 2-9所示。GPIO的主要功能是用于数据总线与接口之间的交换。通过控制寄存器标志PT1EN[4]以决定接口是输入或输出。输入与输出功能及相关的功能解释如下。

- 输入

GPIO1 接口 bit 4（PT1[4]）可用于输入数字或模拟信号。用户应该控制寄存器标志 AIENB1 决定输入信号的类型。如果 AIENB1 被置位（即为 1），GPIO1 接口中的与门允许数字信号连接到数据总线，否则，输入信号被定义为模拟信号，模拟信号被发送到相应的功能模块

- 输出

CSU1181 通过内部 D 触发器输出数字信号。当程序通过 PT1 输出数据时，数据首先被发送到数据总线，当有写信号及 AR（CSU1181 内部器件地址指针）指向 PT1 时，然后 D 触发器会锁存数据从 PT1 口输出。

- 上拉电阻

CSU1181 在 PT1 口集成内部上拉电阻功能，上拉电阻大约为 100KΩ（上拉电流大约为 30uA。当程序要运行至睡眠模式之前，须禁止 PT1PU）。可通过控制寄存器标志 PT1PU[4]决定是否连接上拉电阻。当接口接上拉电阻时，输入数据默认为高（即为 1）。

表 2-24 PT1 寄存器列表

地址	名称	Bit7	Bits6	Bit5	Bits4	Bit3	Bits2	Bit1	Bits0	上电复位值
20h	PT1				PT1[4]					uuuuuuuu
21h	PT1EN				PT1EN[4]					00000000
22h	PT1PU				PT1PU[4]					00000000
23h	AENB					AIENB1				00000000

读数据操作：

1. 清零寄存器标志位：PT1EN[n]（n 是用户要控制的 bit）。PT1 [n]被定义为输入接口。
2. 置位寄存器标志位：PT1PU[n]。PT1 [n]接口连接到一个内部上拉电阻。
3. 如果输入信号是数字信号，置位寄存器标志位：AIENB1。
4. 如果输入信号是模拟信号，清零寄存器标志位：AIENB1,同时将 PT1EN[4]置低（设置为数字输入），PT1UP[4]置低（没有上拉电阻）。
5. 需先使能 VDDA 稳压电路，模拟输入才能正常工作。
6. 在信号从外部输入后，用户可以从 PT1[n]获得数据。

写数据操作：

1. 置位寄存器标志 PT1EN[n]。PT1 [n]被定义为输出接口。
2. 置位相应的寄存器标志 PT1PU[n]。PT1 [n]连接到内部的上拉电阻。
3. 设置 PT1[n]作为数据输出，内部的 D 触发器将锁存数据直到 PT1[n]的数据改变。

注意操作：

1. 为了在睡眠模式下保持低工作电流，置位 AIENB1 使 PT1 悬空。
2. 在 I/O 口与 VDD 之间并联一个小电阻（大约 10KΩ），当 PT1PU[n]被置位时，可以增加输出的驱动电流，

2.5.2 数字 I/O 口：PT1[7:5]

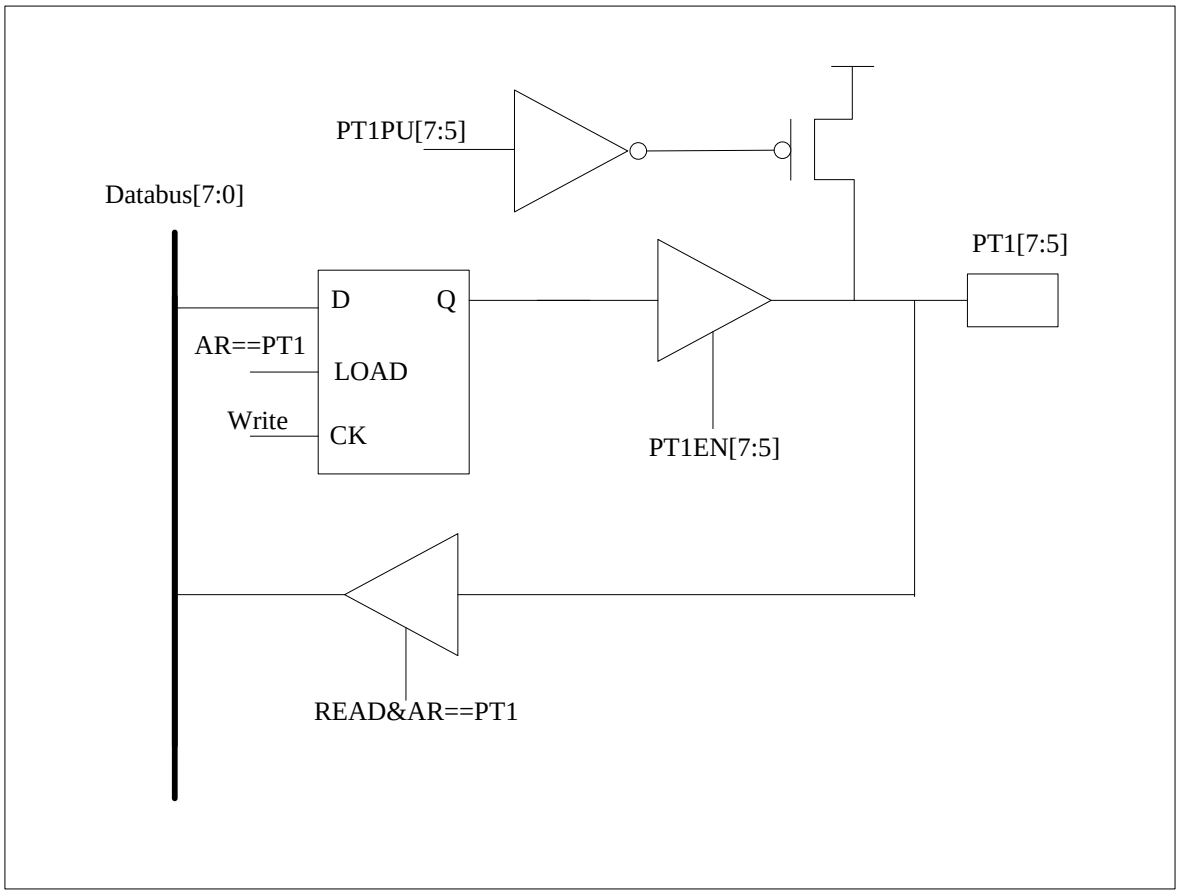


图 2-8 PT1[7:5] 功能框图

GPIO1 口（PT1[7:5]）功能框图如图 2-9所示。GPIO的主要功能是用于数据总线与接口之间的交换。通过控制寄存器标志PT1EN[7:5]以决定接口是输入或输出。输入与输出功能及相关的功能解释如下。

- 输入

GPIO1 接口 bit 7~bit 5（PT1[7:5]）可用于输入数字。当 PT1EN[n]置为 0 时，PT1[7:5]设置为数字输入。

- 输出

CSU1181 通过内部 D 触发器输出数字信号。当程序通过 PT1 输出数据时，数据首先被发送到数据总线，当有写信号及 AR（CSU1181 内部器件地址指针）指向 PT1 时，然后 D 触发器会锁存数据从 PT1 口输出。

- 上拉电阻

CSU1181 在 PT1 口集成内部上拉电阻功能，上拉电阻大约为 100KΩ（上拉电流大约为 30uA。当程序要运行至睡眠模式之前，须禁止 PT1PU）。可通过控制寄存器标志 PT1PU[7:5]决定是否连接上拉电阻。当接口接上拉电阻时，输入数据默认为高（即为 1）。

表 2-25 PT1 寄存器列表

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	上电复位值
20h	PT1	PT1[7:5]								uuuuuuuu
21h	PT1EN	PT1EN[7:5]								00000000
22h	PT1PU	PT1PU[7:5]								00000000

读数据操作：

1. 清零寄存器标志位：PT1EN[n]（n 是用户要控制的 bit）。PT1 [n]被定义为输入接口。
2. 置位寄存器标志位：PT1PU[n]。PT1 [n]接口连接到一个内部上拉电阻。
3. 在信号从外部输入后，用户可以从 PT1[n]获得数据。

写数据操作：

4. 置位寄存器标志 PT1EN[n]。PT1 [n]被定义为输出接口。
5. 置位相应的寄存器标志 PT1PU[n]。PT1 [n]连接到内部的上拉电阻。
6. 设置 PT1[n]作为数据输出，内部的 D 触发器将锁存数据直到 PT1[n]的数据改变。

注意操作：

3. 在 I/O 口与 VDD 之间并联一个小电阻（大约 10KΩ），当 PT1PU[n]被置位时，可以增加输出的驱动电流。

2.5.3 数字 I/O 口与外部中断输入：PT2[1:0]

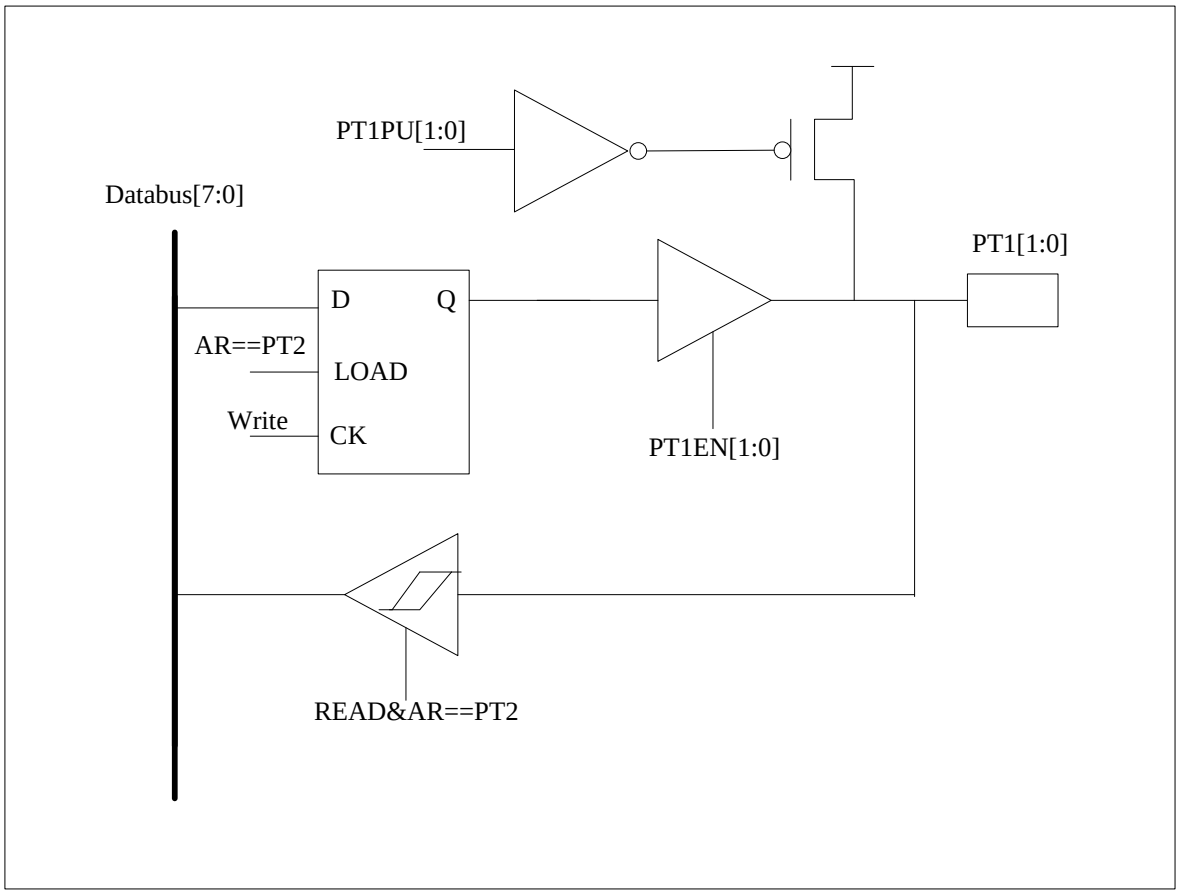


图 2-9 PT2[1:0]功能框图

GPIO2 口的bit1~0（PT2[1:0]）功能框图如图 2-10所示。此GPIO口的主要功能是用于数据在数据总线与端口之间的输入/输出。通过控制寄存器标志PT2EN[1:0]以决定接口是输入或输出。输入与输出功能及相关的功能解释如下：

- 输入

GPIO2 口 bit1~0（PT2[1:0]）可作为外部中断接口 INT1 与 INT0，或者作为普通 I/O 口。通过控制 INTE 寄存器的标志位 E0IE 与 E1IE 以决定是否使能中断。中断触发模式是由寄存器标志：E0M[1:0]，E1M[1:0]决定。这两个输入接口可以作为施密特触发，上/下触发电平分别为 0.45VDD/0.2VDD。

- 输出

CSU1181 通过内部 D 触发器输出数字数据。当程序通过 PT2 输出数据时，数据首先被发送到数据总线，当有写信号及 AR（CSU1181 内部器件地址指针）指向 PT2 时，然后 D 触发器会锁存数据从 PT2 口输出。

- 上拉电阻

CSU1181 在 PT2 口集成内部上拉电阻功能，上拉电阻大约为 100KΩ（上拉电流大约为 30uA。当程序要运行至睡眠模式之前，须禁止 PT2PU）。可通过控制寄存器标志 PT2PU[1:0]决定是否连接上拉电阻。当接口接上拉电阻时，输入数据默认为高（即为 1）。

表 2-26 PT2 寄存器列表

地址	名称	Bit7	Bits6	Bit5	Bits4	Bit3	Bits2	Bit1	Bits0	上电复位值
06h	INTF				--	--	--	E1IF	E0IF	00000000
07h	INTE	GIE			--	--	--	E1IE	E0IE	00000000
24h	PT2	PT2[7:0]								uuuuuuuu
25h	PT2EN	PT2EN[7:0]								00000000
26h	PT2PU	PT2PU[7:0]								00000000
27h	PT2MR					E1M[1:0]		E0M[1:0]		00000000

读数据操作：

1. 清零寄存器标志位：PT2EN[n]（n 是用户要控制的 bit）。PT2[n]被定义为输入接口。
2. 置位寄存器标志位：PT2PU[n]。PT2[n]接口连接到一个内部上拉电阻。
3. 在信号从外部输入后，用户可以从 PT2[n]获得数据。

写数据操作：

1. 置位寄存器标志 PT2EN[n]。PT2[n]被定义为输出接口。
2. 置位相应的寄存器标志 PT2PU[n]。PT2[n]连接到内部的上拉电阻。
3. 设置 PT2[n]作为数据输出，内部的 D 触发器将锁存数据直到 PT2[n]的数据改变。

外部中断操作（以下降沿触发为例子）

1. 清零寄存器标志位 PT2EN[n]。PT2[n]被定义为输入接口。
2. 置位相应的寄存器标志 PT2PU[n]。PT2[n]连接到内部的上拉电阻。
3. 置 E0M[1:0]为 00，定义 INT0 的中断触发模式为“下降沿触发”。
4. 置 E1M[1:0]为 00，定义 INT1 的中断触发模式为“下降沿触发”。

注意操作：

1. 在 I/O 口与 VDD 之间并联一个小电阻（大约 10KΩ），当 PT2PU[n]被置位时，可以增加输出的驱动电流，

2.5.4 带 LCD Segment 驱动输出的数字 I/O 口 PT2[3:2]

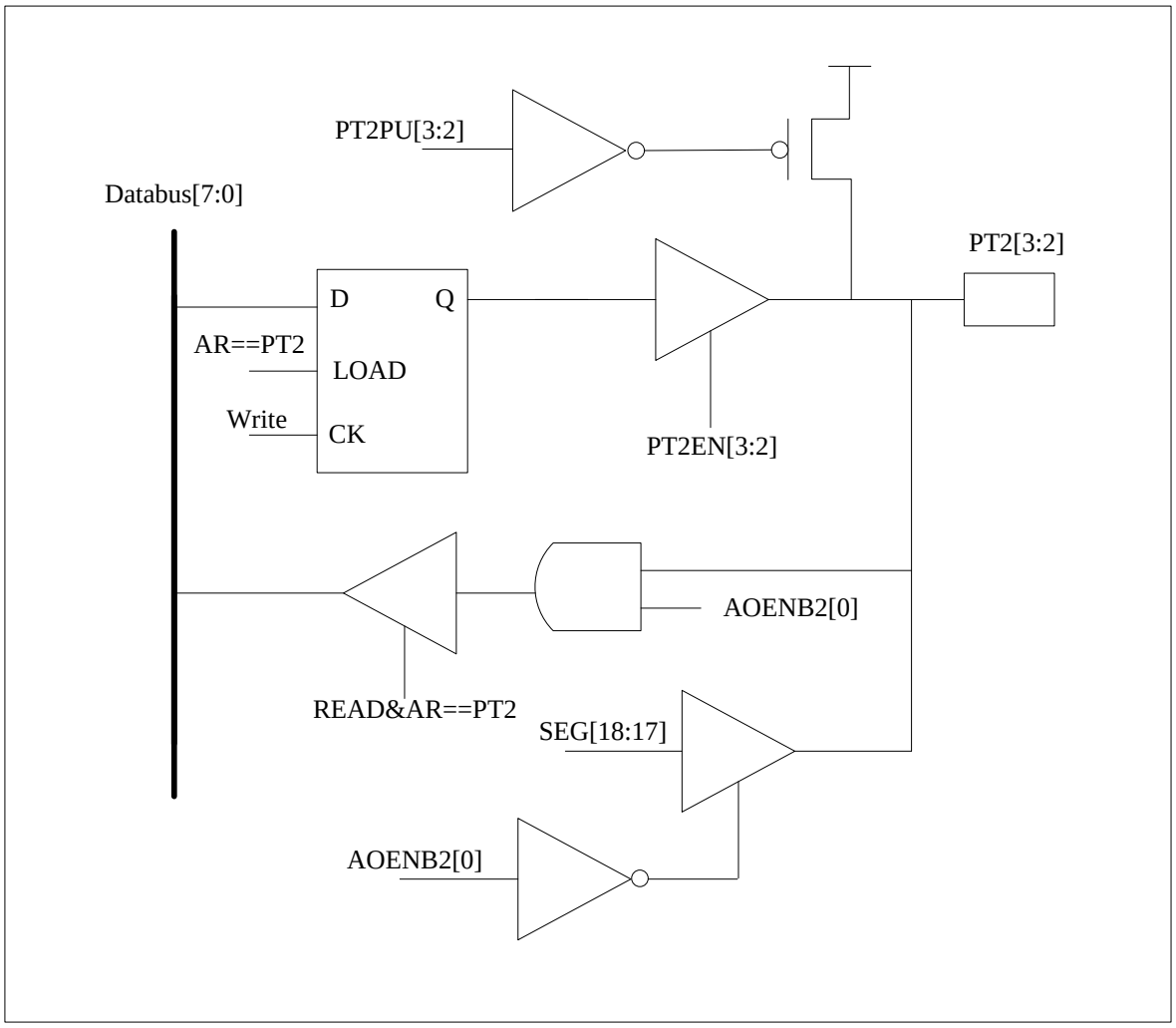


图 2-10 PT2[3:2] 功能框图

GPIO2 口 bit 3:2（PT2[3:2]）的功能框图如所示。此 GPIO 口的主要功能是用于数据在数据总线与端口之间的输入/输出。通过控制寄存器标志 PT2EN[3:2]以决定接口是输入或输出。输入与输出功能及相关的功能解释如下：

- 输入

  GPIO2 口 bit3:2（PT2[3:2]）可以作为普通用途的 I/O 口。

- 输出

  CSU1181 使用内部 D 锁存器输出数字数据。当程序通过 PT2 输出数据时，数据首先被发送到数据总线，当有写信号及 AR（CSU1181 内部器件地址指针）指向 PT2 时，然后 D 触发器会锁存数据从 PT2 口输出。

- 上拉电阻

  CSU1181 在 PT2 口集成内部上拉电阻功能，上拉电阻大约为 100KΩ（上拉电流大约为 30uA。当程序要运行至睡眠模式之前，须禁止 PT2PU）。可通过控制寄存器标志 PT2PU[3:2]决定是否连接上拉电阻。当接口接上拉电阻时，输入数据默认为高（即为 1）。

表 2-27 PT2 寄存器列表

地址	名称	Bit7	Bits6	Bit5	Bits4	Bit3	Bits2	Bit1	Bits0	上电复位值
24h	PT2	PT2[7:0]								uuuuuuuu
25h	PT2EN	PT2EN[7:0]								00000000
26h	PT2PU	PT2PU[7:0]								00000000
27h	PT2MR	BZEN		PM2EN	PM1EN					00000000

读数据操作：

1. 清零寄存器标志位：PT2EN[n]（n 是用户要控制的 bit）。PT2[n]被定义为输入接口。
2. 置位寄存器标志位：PT2PU[n]。PT2[n]接口连接到一个内部上拉电阻。
3. 在信号从外部输入后，用户可以从 PT2[n]获得数据。

写数据操作：

1. 置位相应的寄存器标志位：PT2EN[n]。PT2[n]被定义为输出接口。
2. 置位相应的寄存器标志位：PT2PU[n]。PT2[n]连接到内部的上拉电阻。
3. 设置 PT2[n]作为数据输出，内部的 D 触发器将锁存数据直到 PT2[n]的数据改变。

注意操作：

1. 在 I/O 口与 VDD 之间并联一个小电阻（大约 10KΩ），当 PT2PU[n]被置位时，可以增加输出的驱动电流。

2.5.5 带外部晶振输入的数字 I/O 口 PT2[5:4]

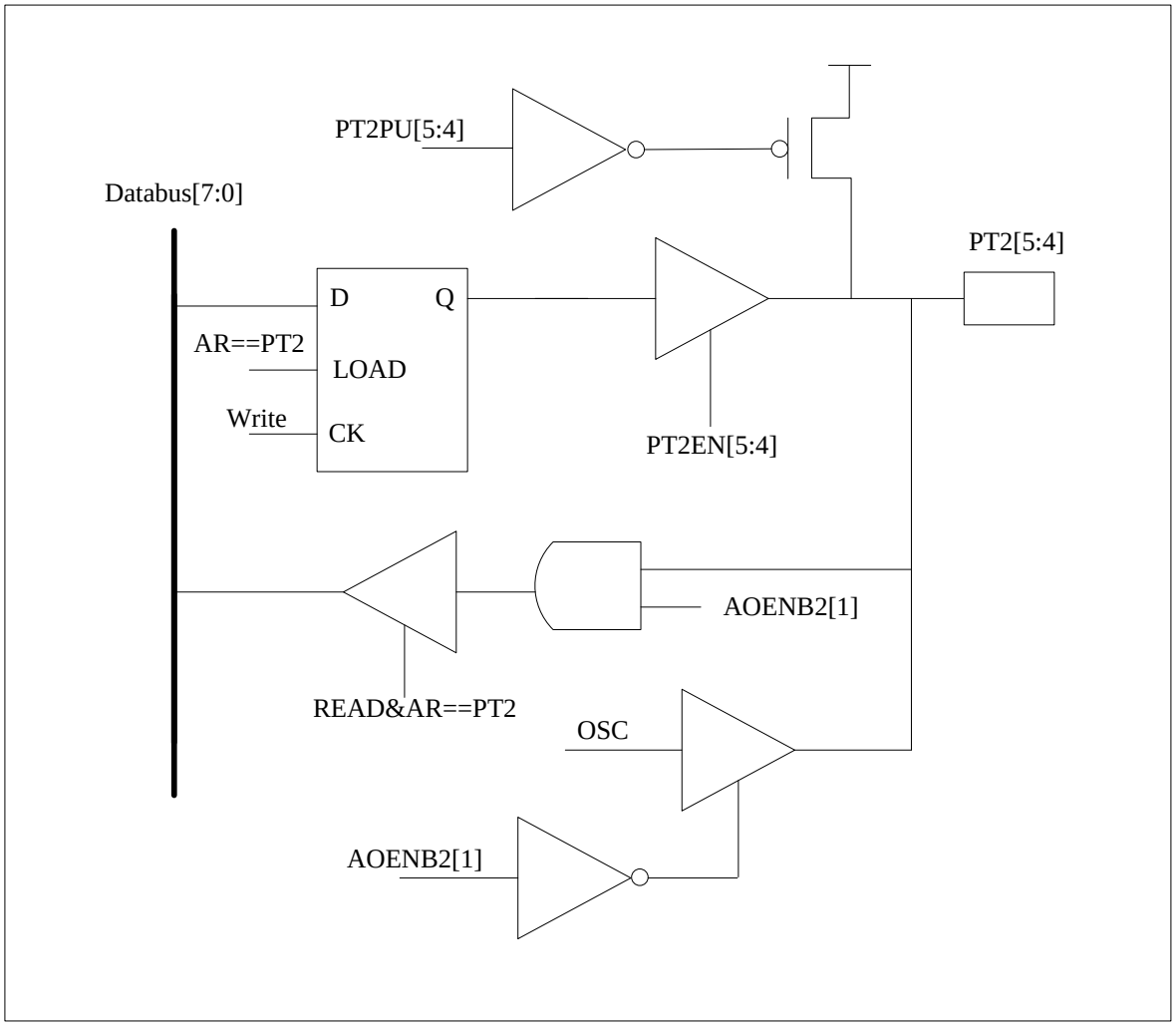


图 2-11 PT2[5:4] 功能框图

GPIO2 口bit 5:4（PT2[5:4]）的功能框图如图 2-12 PT2[5:4] 功能框图所示。此GPIO口的主要功能是用于数据在数据总线与端口之间的输入/输出。通过控制寄存器标志PT2EN[5:4]以决定接口是输入或输出。输入与输出功能及相关的功能解释如下：

- 输入

  GPIO2 口 bit5:4（PT2[5:4]）可以作为普通用途的 I/O 口。

- 输出

  CSU1181 使用内部 D 锁存器输出数字数据。当程序通过 PT2 输出数据时，数据首先被发送到数据总线，当有写信号及 AR（CSU1181 内部器件地址指针）指向 PT2 时，然后 D 触发器会锁存数据从 PT2 口输出。

- 上拉电阻

  CSU1181 在 PT2 口集成内部上拉电阻功能，上拉电阻大约为 100KΩ（上拉电流大约为 30uA。当程序要运行至睡眠模式之前，须禁止 PT2PU）。可通过控制寄存器标志 PT2PU[5:4]决定是否连接上拉电阻。当接口接上拉电阻时，输入数据默认为高（即为 1）。

表 2-28 PT2 寄存器列表

地址	名称	Bit7	Bits6	Bit5	Bits4	Bit3	Bits2	Bit1	Bits0	上电复位值
24h	PT2	PT2[7:0]								uuuuuuuu
25h	PT2EN	PT2EN[7:0]								00000000
26h	PT2PU	PT2PU[7:0]								00000000
27h	PT2MR	BZEN		PM2EN	PM1EN					00000000

读数据操作：

4. 清零寄存器标志位：PT2EN[n]（n 是用户要控制的 bit）。PT2[n]被定义为输入接口。
5. 置位寄存器标志位：PT2PU[n]。PT2[n]接口连接到一个内部上拉电阻。
6. 在信号从外部输入后，用户可以从 PT2[n]获得数据。

写数据操作：

4. 置位相应的寄存器标志位：PT2EN[n]。PT2[n]被定义为输出接口。
5. 置位相应的寄存器标志位：PT2PU[n]。PT2[n]连接到内部的上拉电阻。
6. 设置 PT2[n]作为数据输出，内部的 D 触发器将锁存数据直到 PT2[n]的数据改变。

注意操作：

2. 在 I/O 口与 VDD 之间并联一个小电阻（大约 10KΩ），当 PT2PU[n]被置位时，可以增加输出的驱动电流。

2.5.6 带 LCD Segment 驱动输出的数字 I/O 口 PT2[6]

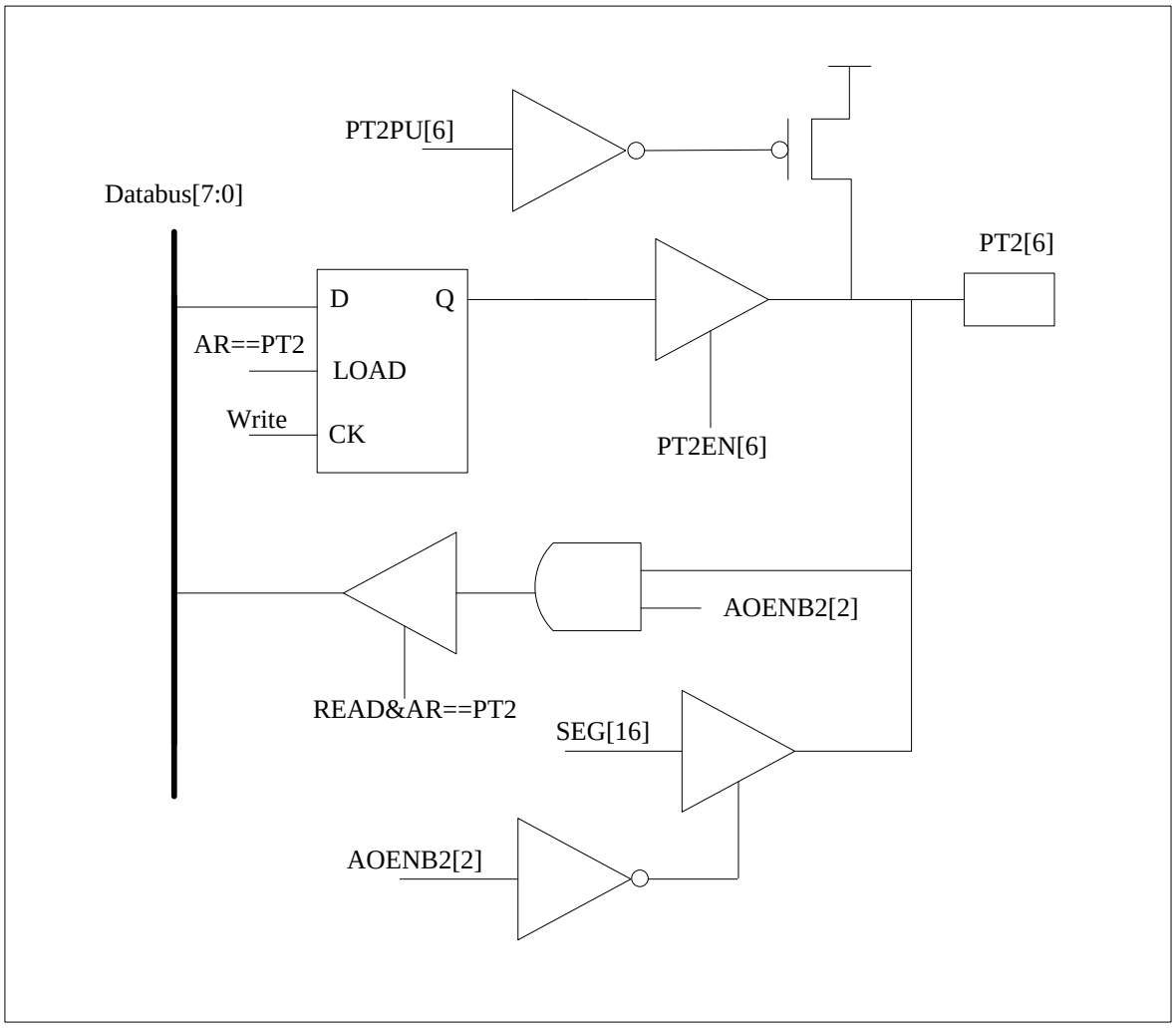


图 2-12 PT2[6] 功能框图

GPIO2 口bit 6（PT2[6]）的功能框图如图 2-13 PT2[6] 功能框图所示。此GPIO口的主要功能是用于数据在数据总线与端口之间的输入/输出。通过控制寄存器标志PT2EN[6]以决定接口是输入或输出。输入与输出功能及相关的功能解释如下：

- 输入

  GPIO2 口 bit6（PT2[6]）可以作为普通用途的 I/O 口。

- 输出

  CSU1181 使用内部 D 锁存器输出数字数据。当程序通过 PT2 输出数据时，数据首先被发送到数据总线，当有写信号及 AR（CSU1181 内部器件地址指针）指向 PT2 时，然后 D 触发器会锁存数据从 PT2 口输出。

- 上拉电阻

  CSU1181 在 PT2 口集成内部上拉电阻功能，上拉电阻大约为 100KΩ（上拉电流大约为 30uA。当程序要运行至睡眠模式之前，须禁止 PT2PU）。可通过控制寄存器标志 PT2PU[6]决定是否连接上拉电阻。当接口接上拉电阻时，输入数据默认为高（即为 1）。

表 2-29 PT2 寄存器列表

地址	名称	Bit7	Bits6	Bit5	Bits4	Bit3	Bits2	Bit1	Bits0	上电复位值
24h	PT2	PT2[7:0]								uuuuuuuu
25h	PT2EN	PT2EN[7:0]								00000000
26h	PT2PU	PT2PU[7:0]								00000000
27h	PT2MR	BZEN		PM2EN	PM1EN					00000000

读数据操作：

7. 清零寄存器标志位：PT2EN[n]（n 是用户要控制的 bit）。PT2[n]被定义为输入接口。
8. 置位寄存器标志位：PT2PU[n]。PT2[n]接口连接到一个内部上拉电阻。
9. 在信号从外部输入后，用户可以从 PT2[n]获得数据。

写数据操作：

7. 置位相应的寄存器标志位：PT2EN[n]。PT2[n]被定义为输出接口。
8. 置位相应的寄存器标志位：PT2PU[n]。PT2[n]连接到内部的上拉电阻。
9. 设置 PT2[n]作为数据输出，内部的 D 触发器将锁存数据直到 PT2[n]的数据改变。

注意操作：

3. 在 I/O 口与 VDD 之间并联一个小电阻（大约 10KΩ），当 PT2PU[n]被置位时，可以增加输出的驱动电流。

2.5.7 带 LCD Segment 驱动输出的数字 I/O 接口或者蜂鸣器输出：PT2[7]

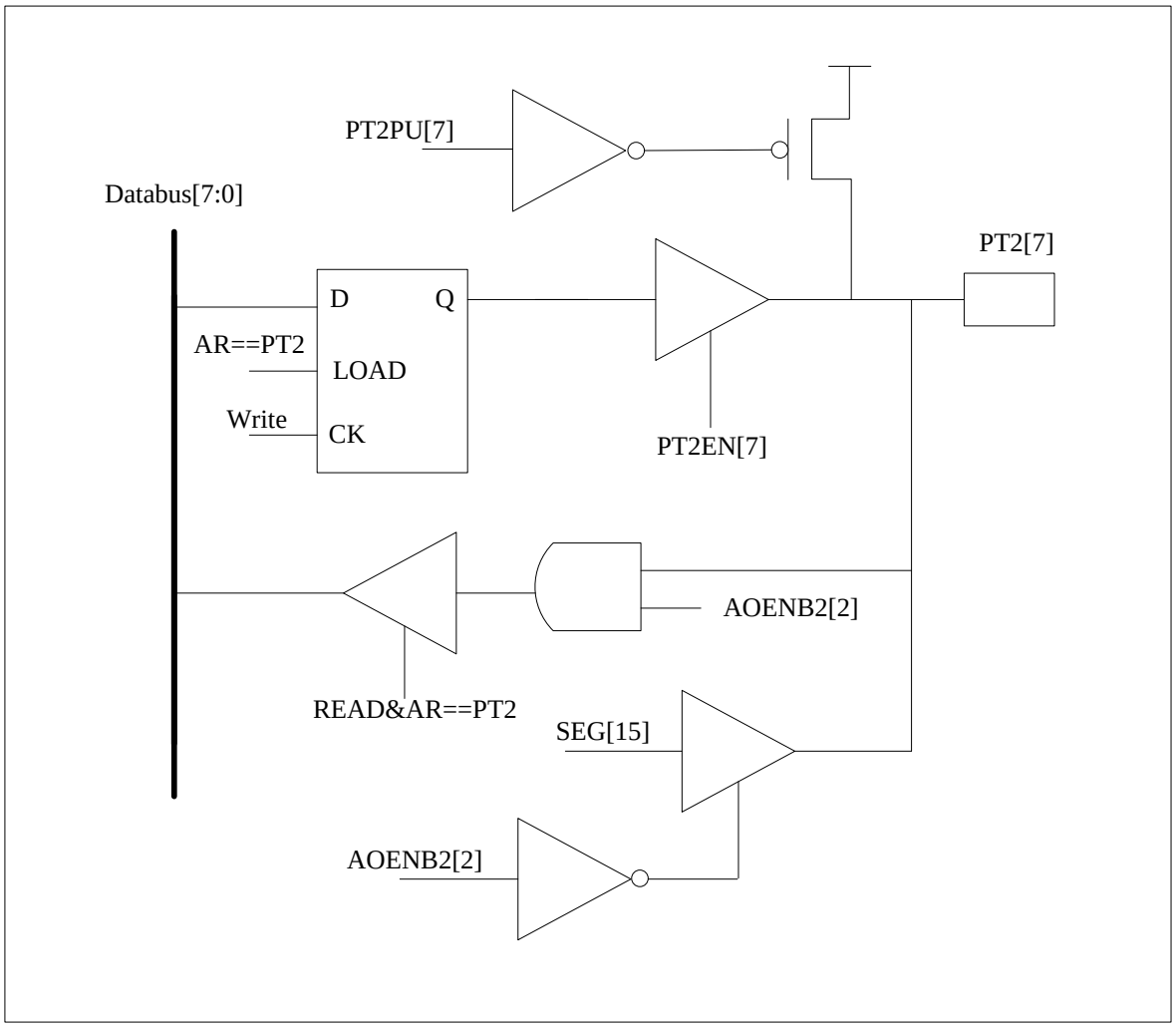


图 2-13 PT2[7] 功能框图

GPIO2 口bit7（PT2[7]）的功能框图如图 2-14所示。此GPIO口的主要功能是用于数据在数据总线与端口之间的输入/输出。通过控制寄存器标志PT2EN[7]以决定接口是输入或输出。输入与输出功能及相关的功能解释如下：

输入

GPIO2 口 bit 7（PT2[7]）可以作为蜂鸣器输出接口，或者作为普通 I/O 接口。通过设置寄存器标志 BZEN 决定是否使能蜂鸣器输出。

输出

CSU1181 使用内部 D 锁存器输出数字数据。当程序通过 PT2 输出数据时，数据首先被发送到数据总线，当有写信号及 AR（CSU1181 内部器件地址指针）指向 PT2 时，然后 D 触发器会锁存数据从 PT2 口输出。

上拉电阻

CSU1181 在 PT2 口集成内部上拉电阻功能，上拉电阻大约为 100KΩ（上拉电流大约为 30uA。当程序要运行至睡眠模式之前，须禁止 PT2PU）。可通过控制寄存器标志 PT2PU[7]决定是否连接上拉电阻。当接口接上拉电阻时，输入数据默认为高（即为 1）

表 2-30 PT2[7]寄存器列表

地址	名称	Bit7	Bits6	Bit5	Bits4	Bit3	Bits2	Bit1	Bits0	上电复位值
24h	PT2	PT2[7:0]								uuuuuuuu
25h	PT2EN	PT2EN[7:0]								00000000
26h	PT2PU	PT2PU[7:0]								00000000

读数据操作：
1. 清零寄存器标志位：PT2EN[n]（n 是用户要控制的 bit）。PT2[n]被定义为输入接口。
2. 置位相应的寄存器标志位：PT2PU[n]。PT2[n]接口连接到一个内部上拉电阻。
3. 在信号从外部输入后，用户可以从 PT2[n]获得数据。

写数据操作：
1. 置位相应的寄存器标志位：PT2EN[n]。PT2[n]被定义为输出接口。
2. 置位相应的寄存器标志位：PT2PU[n]。PT2[n]连接到内部的上拉电阻。
3. 设置 PT2[n]作为数据输出，内部的 D 触发器将锁存数据直到 PT2[n]的数据改变。

蜂鸣器输出操作：
1. 置位寄存器标志位 PT2EN[7]。PT2[7]定义为输出接口。
2. 置位寄存器标志位 S_BEEP，设置蜂鸣器频率。
3. 置位寄存器标志位 BZEN。PT2[7]就作为蜂鸣器输出接口。
4. 将一个蜂鸣器与 PT2 bit7 口连接。蜂鸣器就可以正确工作。

注意操作：
1. 在 I/O 口与 VDD 之间并联一个小电阻（大约 10KΩ），当 PT2PU[n]被置位时，可以增加输出的驱动电流。

2.5.8 带 LCD Segment 驱动输出的数字 I/O 口：PT3[6:3]

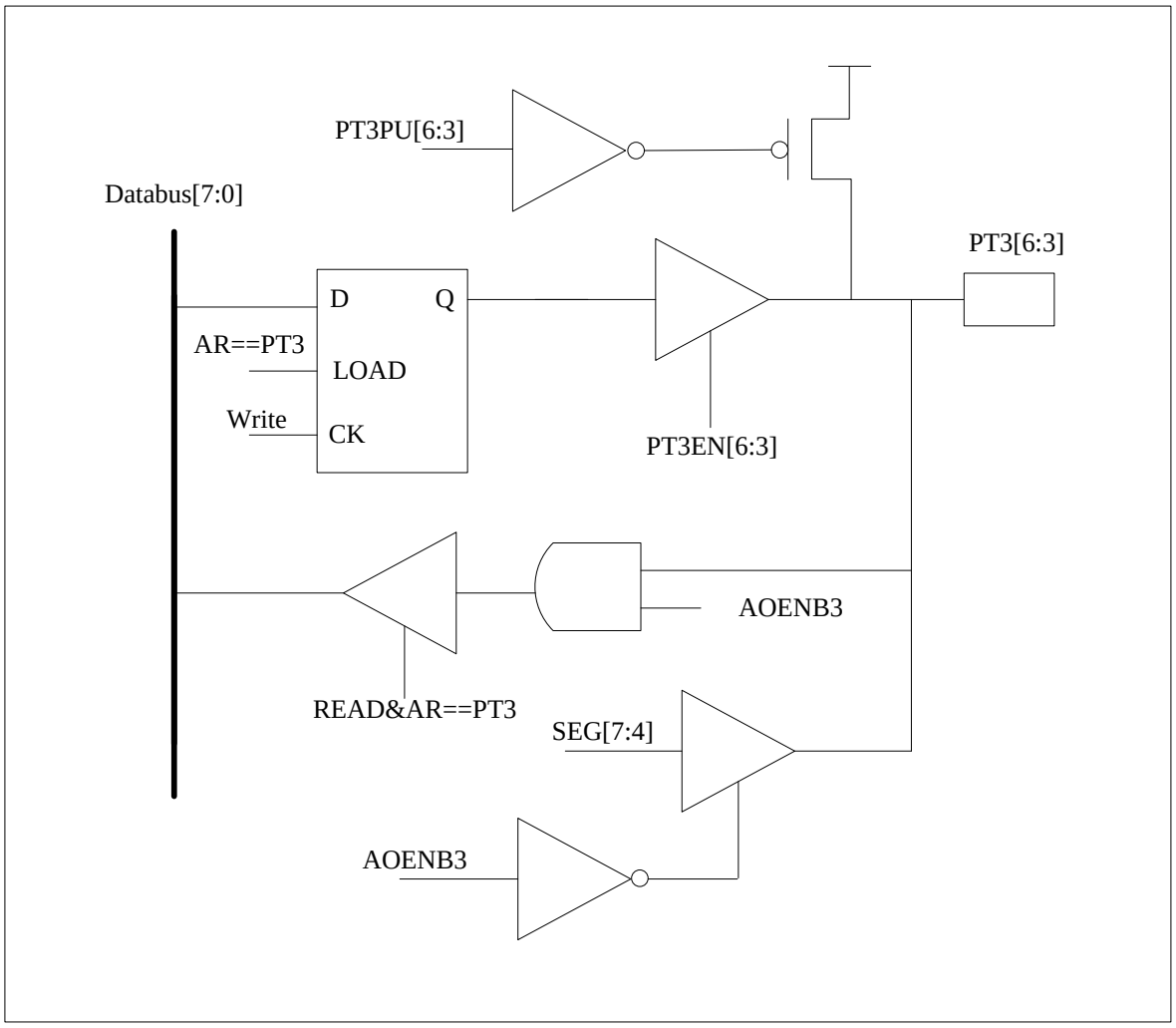


图 2-14 PT3[7:0] 功能框图

GPIO3 口（PT3[6:3]）功能框图如图 2-15所示。GPIO的主要功能是用于数据总线与接口之间的交换。通过控制寄存器标志PT3EN[6:3]以决定接口是输入或输出。同时还可以作为LCD 的Seg[7:4]的输出。由AOENB3 决定究竟是作为I/O使用还是作为LCD驱动输出使用。默认为LCD驱动输出。输入与输出功能及相关的功能解释如下。

- 输入
  GPIO3 接口 bit 3~bit 6（PT3[6:3]）可用于输入数字。用户应该控制寄存器标志 PT3EN 为 0.

- 输出

GPIO3 接口 bit 3~bit 6（PT3[6:3]）可用于输入数字或者模拟信号输出（仅限于 seg 信号输出）用户应该控制寄存器标志 AOENB3 决定输出信号的类型。如果 AOENB3 被置位（即为 1），GPIO3 接口中的与门允许数字信号连接到数据总线，否则，输出信号被定义为模拟信号。

CSU1181 通过内部 D 触发器输出数字信号。当程序通过 PT3 输出数据时，数据首先被发送到数据总线，当有写信号及 AR（CSU1181 内部器件地址指针）指向 PT3 时，然后 D 触发器会锁存数据从 PT3 口输出。

- 上拉电阻

CSU1181 在 PT3 口集成内部上拉电阻功能，上拉电阻大约为 100KΩ（上拉电流大约为 30uA。当程序要运行至睡眠模式之前，须禁止 PT3PU）。可通过控制寄存器标志 PT3PU[6:3]决定是否连接上拉电阻。当接口接上拉电阻时，输入数据默认为高（即为 1）。

表 2-31 PT3 寄存器列表

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	上电复位值
28h	PT3		PT3[6:3]							00000000
29h	PT3EN		PT3EN[6:3]							00000000
2Ah	PT3PU		PT3PU[6:3]							00000000
23h	AENB	AOENB3								00000000

读数据操作：
1. 清零寄存器标志位：PT3EN[n]（n 是用户要控制的 bit）。PT3 [n]被定义为输入接口。
2. 置位寄存器标志位：PT3PU[n]。PT3 [n]接口连接到一个内部上拉电阻。
3. 在信号从外部输入后，用户可以从 PT3[n]获得数据。

写数据操作：
1. 置位寄存器标志 PT3EN[n]。PT3 [n]被定义为输出接口。
2. 置位相应的寄存器标志 PT3PU[n]。PT3 [n]连接到内部的上拉电阻。
3. 如果输出信号是数字信号，置位寄存器标志位：AOENB3。
4. 如果输出信号是模拟信号，清零寄存器标志位：AOENB3。
5. 需先使能 LCD 电路，SEG 才能正常工作。
6. 设置 PT3[n]作为数据输出，内部的 D 触发器将锁存数据直到 PT3[n]的数据改变。

2.5.9 LCD segment 作为数字输出口

LCD 的 segment 口在配置了 NETD 寄存器中的 LCDCH 和 LEVEL_S 寄存器以后，可以作为数字的 IO 口来进行输出。

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	上电复位值
1Bh	NETD	Chpmps1	chpmps	LCDCH	LEVEL_S	VLCDX[1:0]		LCDREF[1:0]		00000000
58h	LCDENR	LCDCKS[1:0]		LCDEN	LCDWS	LEVEL	LCD_DUTY[1:0]		ENPMPL	00000110

操作说明：
1 将 LCDCH 置高，seg 可以用作数字输出。
2 设置 LEVEL_S 信号
当 LEVEL_S 为 0 时 lcd_x 寄存器值为 0X0F 时输出高电平，
lcd_x 寄存器值为 0X00 时输出低电平
当 LEVEL_S 为 1 时 lcd_x 寄存器值为 0X0F 时输出低电平，
lcd_x 寄存器值为 0X00 时输出高电平

3.chpmps 为高时，把 chump 的频率降低为默认值的 1/2
chpmps1 为高时，把 charge pump 的频率升高为默认值的 4 倍

3 增强功能

3.1 电源系统

3.1.1 Regulator

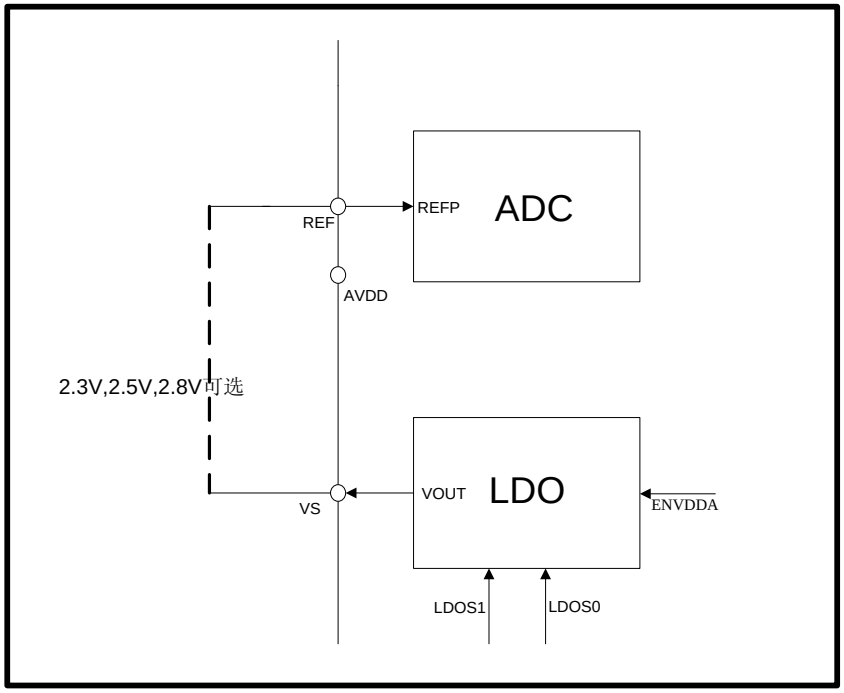


图 3-1 稳压电路

如图 3-1 所示，用于产生VS作为传感器和ADC的参考电压，通过选择LDOS可以使输出 2.3V，2.5V，2.8V，3.0V可选。ENVDDA作为LDO的使能信号。LDO的控制寄存器标志是ENVDDA与LDOS。输出电压是VS。ENVB作为整个模拟电源部分的使能信号，关断之后ADC和LCD change pump等将会不工作。

表 3-1 稳压电路寄存器列表

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	上电复位值
1Ch	NETE	LDOS[1:0]								00000000
1Dh	NETF			ENVDDA					ENVB	00000000

NETE 寄存器（地址=1Ch）

特性	R/W-0	R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	U-0
NETE	LDOS[1:0]							
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit7~6 LDOS[1:0]：VS 电压值选择
LDOS[1:0] 00 VS=3.0
LDOS[1:0] 01 VS=2.8
LDOS[1:0] 10 VS=2.5
LDOS[1:0] 11 VS=2.3

NETF 寄存器（地址=1Dh）

特性	W-0	W-0	R/W-0	U-X	U-X	U-X	U-X	R/W-0
NETF			ENVDDA					ENVB
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit5 ENVDDA：LDO 使能信号
ENVDDA=1：LDO 使能
ENVDDA=0：LDO 不使能

Bit0 ENVB：模拟电源使能信号
ENVB=1：模拟电源使能
ENVB=0：模拟电源不使能

操作：
1. 将 ENVDDA 置高
2. 设置 ENVB 置高
设置 LDOS[1:0]，选择 VS 值。

3.1.2 低电压比较器

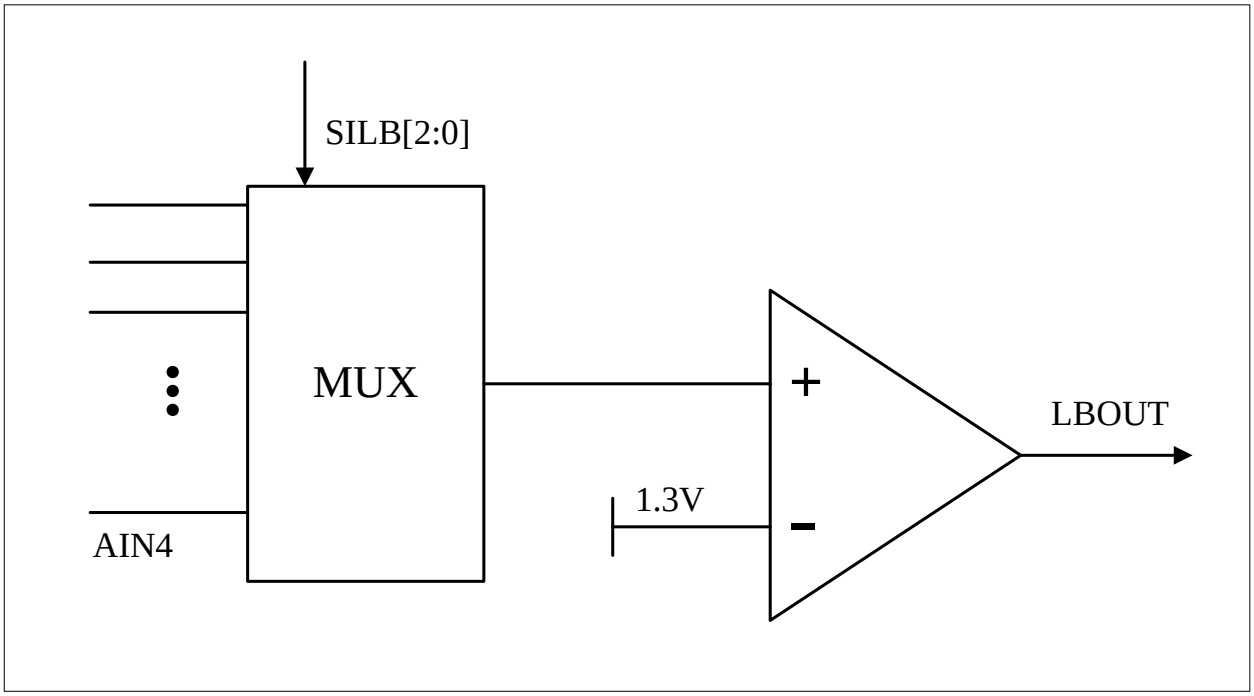


图 3-2 低电压比较功能模块框图

低电压比较器用于VDD的低电压检测。CSU1181 集成一个可产生 1/2VDD及 1/3VDD的分压器。多路选择器用于选择不同的分压连接到低电压比较器的输入端。多路选择器的输出与 1.256V进行比较，它的控制寄存器标志是SILB[2:0]及ENLB，比较器的输出是LBOUT，LBOUT为只读。请看图 3-2。

表 3-2 低电压比较器寄存器列表

地址	名称	Bit7	Bits6	Bit5	Bits4	Bit3	Bits2	Bit1	Bits0	上电复位值
1Ch	NETE				SILB[2:0]			ENLB		00000000
1Fh	SVD								LBOUT	uuuuuuuu

操作：
1. 设置寄存器标志位 ENLB，使能低电压比较器。
2. 比较器输出是 LBOUT。

表 3-3 低电压比较器检测电压的选择列表

SILB[2:0]	检测电压	满足条件	则
000	VDD	VDD>2.4V	LBOUT＝1
001	VDD	VDD>2.5V	LBOUT＝1
010	VDD	VDD>2.6V	LBOUT＝1
011	VDD	VDD>2.7V	LBOUT＝1
100	VDD	VDD>2.8V	LBOUT＝1
101	VDD	VDD>3.6V	LBOUT＝1
110	AIN4	AIN4>1.256V	LBOUT＝1
111	VDD	VDD>3.6V	LBOUT＝1

3.2 Halt 与 Sleep 模式

CSU1181 支持低电压工作模式。为了使 CSU1181 处于待机状态， 可以让 CPU 停止工作使 CSU1181 进行停止或睡眠模式，减低功耗。这两种模式描述如下：

停止模式

CPU 执行停止指令后，程序计数器停止计数直到出现中断指令。为了避免由中断返回（Interrupt Return）引起的程序错误，建议在停止指令之后加一 NOP 指令以保证程序返回时能正常运行。

睡眠模式

CPU 执行睡眠指令后，所有的振荡器停止工作直到出现一个外部中断指令复位 CPU。为了避免由中断返回（Interrupt Return）引起的程序错误，建议在停止指令之后加一 NOP 指令以保证程序的正常运行。在睡眠模式下的功耗大约有 3uA。

为了保证 CPU 在睡眠模式下的功耗最小，在执行睡眠指令之前，需要关闭所有的电源模块及模拟电路，并且保证所有的 I/O 口是接到 VDD 或 DGND 电平。

在执行睡眠指令之前，先执行下面的程序。

```
CLRF NETA          ;复位状态
CLRF NETC          ;复位状态
CLRF NETE          ;复位状态
CLRF NETF          ;复位状态
CLRF PT1PU         ;断开 PT1 上拉电阻
CLRF PT1EN         ;PT1[7:0]用作输入接口
MOVLW 01h
MOVWF PT2PU        ;断开 PT2 口除 bit0（PT2[0]）外的其它接口的上拉电阻
MOVLW 0FEh
MOVWF PT2EN        ;除 bit0（PT2[0]）外，PT2[7:0]用作输出接口
CLRF PT2           ;将 PT2[7:1]输出为低
CLRF INTF          ;清零中断标志
MOVLW 081h
MOVWF INTE         ;使能外部中断
SLEEP              ;使 CSU1181 进行睡眠模式
NOP                ;保证 CPU 重启后程序能正常工作
```

3.3 复位系统

CSU1181 包括以下几种复位方式：
上电复位
看门狗复位
掉电复位
外部硬件复位

上述复位方式中除看门狗复位以外的复位方式发生时，所有的系统寄存器恢复默认状态，程序停止运行，同时程序计数器 PC 清零。复位结束后，系统从地址 0000H 处重新开始运行。 当看门狗复位发生时，系统寄存器值仍然保持不变，程序停止运行，同时程序计数器 PC 清零。复位结束后，系统从向量 0000H 处重新开始运行。

系统复位需要一定的时间，并提供完整的上电复位过程。对于不同类型的振荡器，完成复位所需要的时间也不同。因此，VDD 的上升速度和不同晶振的起振时间都不固定。晶体振荡器类型不同则复位时间亦存在差别，这使得 VDD 上升时间和启动时间不是确定值。

在 CSU1181 中，除看门狗复位以外的复位方式发生以后，系统需要等待 160ms 的时间，才能开始正常工作。

NETF 寄存器（地址=1Dh）

特性	U-0	W-0	R/W-0	U-X	U-X	U-X	U-X	R/W-0
NETF	chp_vpp	LVR_EN	ENVDDA					ENVB

通过寄存器位 LVR_EN 可以关闭掉电复位电路，降低系统功耗 1uA。

注：此寄存器只写。

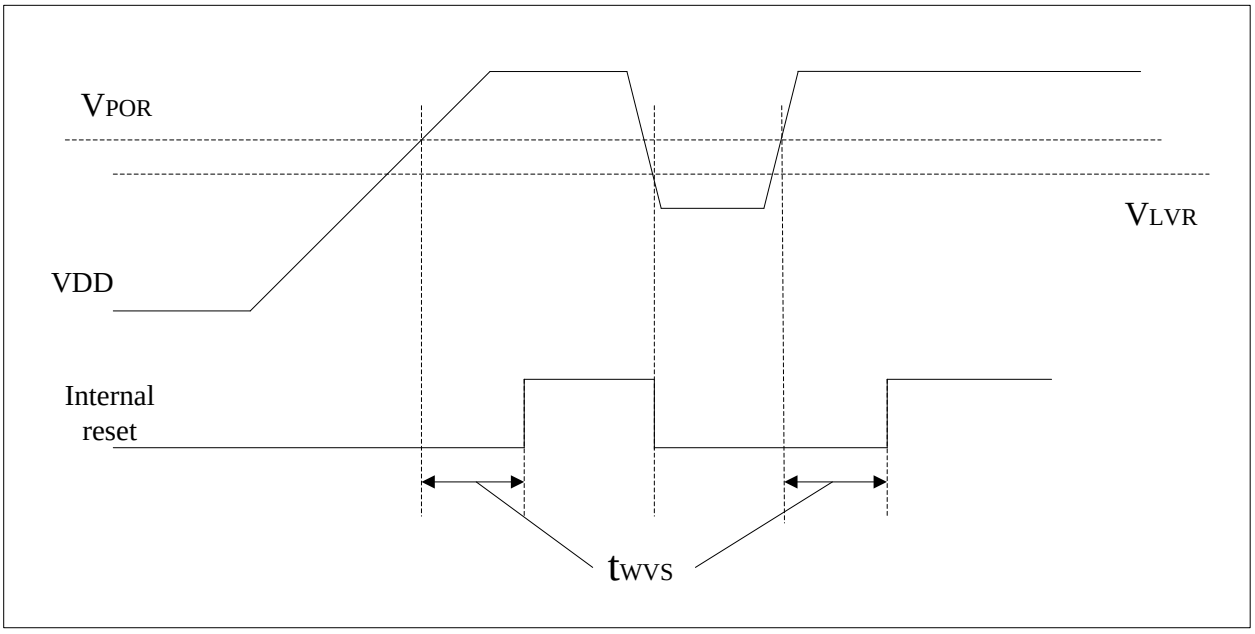


图 3-3 上电复位电路示例及上电过程

参数	典型值
VPOR	2.2V
VLVR	2.0V
tWVS	158ms

VPOR：上电复位

VLVR：低电压复位
tWVS：等待电压稳定时间

3.4 看门狗

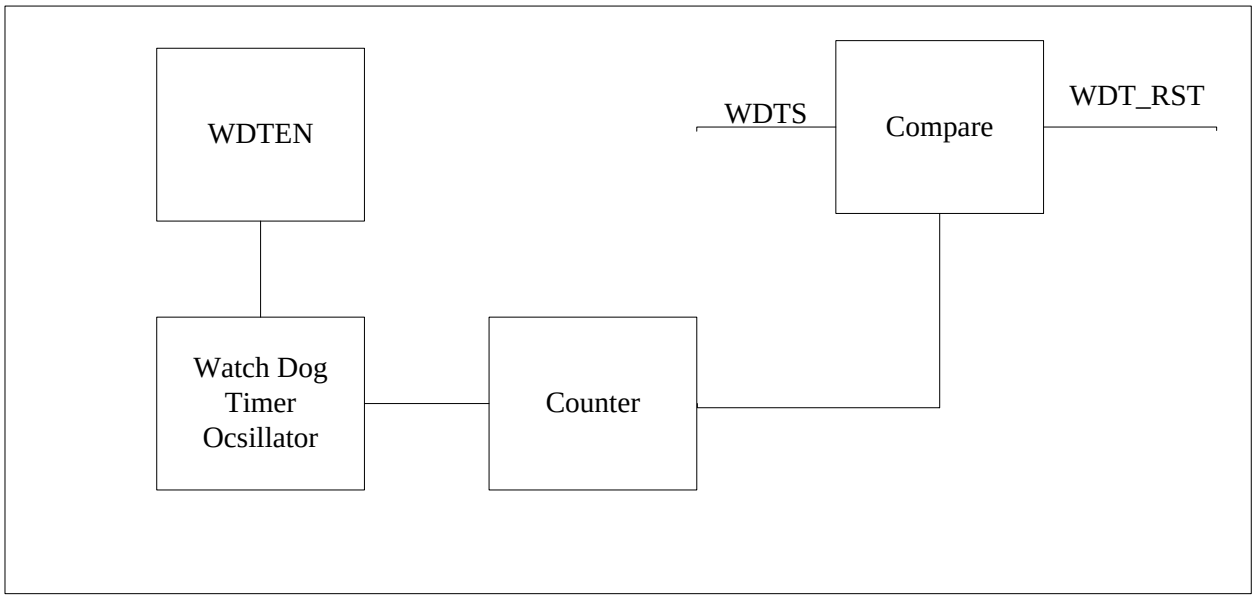


图 3-4 看门狗定时器功能框图

看门狗定时器（WDT）用于防止程序由于某些不确定因素而失去控制。当 WDT 启动时，WDT 计时超时后将使 CPU 复位。在正常运行时，程序一般在 WDT 复位 CPU 之前先复位 WDT。当出现某些故障时，程序会被 WDT 复位到正常状态下。

看门狗定时器的输入是寄存器标志位：WDTEN与 WDTS[2:0]，WDT 的输出是寄存器标志位：TO。当用户置位 WDTEN时，则内部的看门狗定时器振荡器（3KHz）将会启动，产生的时钟被送到 Counter，如图 3-4 所示。Counter的计数值达到WDTS设定的值时（表 3-5 看门狗时钟选择列表），它会发送 WDT_RST 信号复位 CPU（程序计数器将会跳转到 00h 以复位程序）及置位 TO标志位。
用户可以使用指令 CLRWDT 复位 WDT。

表 3-4 看门狗定时器寄存器表

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	上电复位值
04H	STATUS					TO				00u00uuu
0DH	WDTCON	WDTEN			Wdt_lcd	WDTS[3:0]				0uuuu000

操作：

1. 设置 WDTS[3:0]，选择 WDT 超时频率。
2. 置位寄存器标志位：WDTEN，使能 WDT。
3. 在程序中执行 CLRWDT 指令复位 WDT。
4. 定时器达到设定时间后，TO 标志位将被置高(TO 标志位只能够被软件清零)，PC 被置零。

当 wdt_lcd 标志位置高以后，LCD 将采用 wdt 的 2 分频时钟作为 LCD_CLK，此时 LCSSCKS 的寄存器对于 LCD_CLK 的分频作用无效，但是 LCDCKS 的帧频分频仍然有效。

表 3-5 看门狗时钟选择列表

WDTS[3]	WDTS[2:0]	时间
0	000	21.8 s
	001	10.9 s
	010	5.5 s
	011	2.7 s
	100	1.4 s
	101	0.68 s
	110	0.34 s
	111	0.17 s
1	000	8 s
	001	4 s
	010	2s
	011	1 s
	100	0.5s
	101	0.25s
	110	0.125s
	111	0.0625s

3.5 ADC 模块

3.5.1 ADC 寄存器说明

表 3-6 ADC 功能模块相关寄存器列表

地址	名称	Bit7	Bits6	Bit5	Bits4	Bit3	Bits2	Bit1	Bits0	上电复位值
06h	INTF				--	--	ADIF	--	--	00000000
07h	INTE	GIE			--	--	ADIE	--	--	00000000
10h	ADOH	ADO[23:16]								00000000
11h	ADOL	ADO[15:8]								00000000
12h	ADOLL	ADO[7:0]								
13h	ADCON					ADSC	ADM[2:0]			uuuu0000
18h	NETA	SINL[1:0]		ACM	CM_SEL					00000000
1Ah	NETC	CHOPM[1:0]		ADG_M[1:0]		ADG[1:0]		ADEN		00000000
1Dh	NETF				BGID[3:0]					00000000

ADOH 寄存器（地址为 10h）

特性	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
ADOH	ADO[23:16]							
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

ADOL 寄存器（地址为 11h）

特性	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
ADOL	ADO[15:8]							
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

ADOLL 寄存器（地址为 12h）

特性	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
ADOLL	ADO[7:0]							
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 23-0 ADO[23:0]：ADC 数字输出

ADO[23] = ADC 数字输出符号位。0 = 输出为正；1 = 输出为负。

ADO[22] = ADC 数字输出数据 bit 22

~

~

~

ADO[0] = ADC 数字输出数据 bit 0

NETA 寄存器（地址为 18h）

特性	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
NETA	SINL[1:0]		ACM	CM_SEL				
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 7-6 SINL[1:0]：ADC 输入端的信号选择器
00 = ADC 输入端连接到 AIN0 和 AIN1
01= ADC 输入端连接到 AIN2 和 AIN3
10= ADC 输入端连接到 TEMP
11 = ADC 输入端连接到 AIN0 和 AIN1
其中 TEMP 片内集成温度传感器的输入端。

Bit 5 ACM：
0 = 输入和输出共模电平相同，都是 1/2AVDD。
1 = 输入共模电平采用低电平 CMI，输出共模电平采用 1/2AVDD。

Bit 4 CM_SEL：（该选择位在 ACM 置高时有效）
1 = 输入共模电平 CMI 为 1/3AVDD。
0 = 输入共模电平 CMI 为 1/6AVDD。

NETC 寄存器（地址为 1Ah）

特性	R/W-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
NETC	CHOPM[1:0]		ADG_M[1:0]		ADG[1:0]		ADEN	
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 7-6 CHOPM：ADC 随机斩波选择(如无特别需求，请选用默认值)
11 = 1/4 采样频率
10 = 1/8 采样频率
01 = 1/2_1/4 采样频率
00 = 1/2 采样频率斩波
注：不同的斩波方式下，增益误差和零点误差会有细微差别
Bit 5-4 ADG_M[1:0]：ADC 增益模式选择(模式为 11 或 10 时，ADCF 选项失效)
0x = 普通模式，数据输出速率与增益无关
11 = 采用当前晶振允许条件下最高的采用速率，数据输出速率受增益影响，增益越小，输出速率越高，具体值请参照表 2-40 ADC增益选择列表
10 = 采用当前晶振允许条件下次高的采用速率，数据输出速率受增益影响，增益越小，输出速率越高，具体值请参照表 2-40 ADC增益选择列表

Bit 3-2 ADG[1:0]：内部 ADC 输入增益
ADG 增益受 ADSC ADG_M ADG 三组寄存器控制

Bit 1 ADEN：ADC 使能标志
1 = ADC 使能
0 = ADC 不使能

3.5.2 ADC 输出速率

表 3-7 ADC 采样频率选择列表

ADSC	ADC 采样频率（ADCF）
0	MCK/16
1	MCK/32

注：ADCF的具体大小请参照表 3-9 ADC增益选择列表

表 3-8 ADC 输出速率选择列表

ADM[2:0]	ADC 输出速率
000	ADCF/64
001	ADCF/128
010	ADCF/256
011	ADCF/512
100	ADCF/1024
101	ADCF/2048
110	ADCF/4096
111	ADCF/8192

注： ADCF的大小请参照表 3-9 ADC增益选择列表

3.5.3 ADC 增益

表 3-9 ADC 增益选择列表

序号	OSC_H	ADSC	ADG_M	ADG	采样频率(ADCF)	PGA
1	0	0	00	00	62.5K	8
2	0	0	00	01	62.5K	64
3	**0**	**0**	**00**	**10**	**62.5K**	**128**
4	**0**	**0**	**00**	**11**	**62.5K**	**256**
5	0	1	00	00	31.25K	8
6	0	1	00	01	31.25K	128
7	0	1	00	10	31.25K	256
8	0	1	00	11	31.25K	512
9	1	0	00	00	250K	8
10	1	0	00	01	250K	64
11	**1**	**0**	**00**	**10**	**250K**	**128**
12	1	0	00	11	250K	256
13	1	1	00	00	125K	8
14	1	1	00	01	125K	128
15	1	1	00	10	125K	256
16	1	1	00	11	125K	512
17	0	x	10	00	250K	32
18	0	x	10	01	125K	64
19	0	x	10	10	62.5K	128
20	0	x	10	11	31.25K	256
21	0	x	11	00	500K	32
22	**0**	**x**	**11**	**01**	**250K**	**64**
23	0	x	11	10	125K	128
24	0	x	11	11	62.5K	256
25	1	x	10	00	1M	32
26	**1**	**x**	**10**	**01**	**500K**	**64**
27	1	x	10	10	250K	128
28	1	x	10	11	125K	256

注：ADC的输出速率，请根据本表的ADCF再结合表 3-8 ADC输出速率选择列表

注： 1.同等 PGA 条件下，采样频率越低，AD 输出值越稳定，重点推荐加粗选项。但采样频率或者斩波方式配置不同的情况下，即使选用相同大小的 PGA，AD 值的增益误差及零点偏差时也是不同的，使用时应注意这一点。

2.自动上秤人体秤，建议使用第 26 选项。 基于注 1，**正常称重模式及高速扫描模式必须选用本表中完全相同的选项（即 NETC 完全相同），仅通过 ADM 选项（参见**表 3-8 ADC 输出速率选择列表）**来调整输出速率，否则会造成零点偏差，导致误开机等现象**。BGID 使用默认值 0000

3.高精度场合请使用第 11 或第 3、4 选项，并把 BGID 配置为 0010。为了保持每次开机的增益及 offset 精确地保持一致，建议每次休眠时，不要关闭 ADC_EN 选项，令其一直保持为 1(由于休眠时 VS 已经关闭，ADC 部分不再有电源供应，所以 ADC_EN 保持为 1 不会带来额外的休眠功耗)。

3.5.4 ADC 工作电流

NETF 寄存器（地址为 1Dh）

特性	R/W-0	W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
NETF				BGID[3:0]				
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

表 3-10 ADC 工作电流选择列表

BGID3	BGID2	BGID1	BGID0	偏置电流相对值(倍)
0	0	0	0	1
0	0	0	1	2
0	0	1	0	3
0	0	1	1	4

注： 1. 电流倍数是相对于 ADC 部分的工作电流而言，对整机工作电流起参考作用
2.10000 点及以上分度应用场合，建议选用 3 倍工作电流。
3.请勿配置本表所列出之外的其他值，否则可能令 ADC 部分工作异常。
4.当选用 4 倍工作电流时，VS 必须使用 2.5V 以上。

3.6 LCD Driver

3.6.1 LCD 控制模式

LCD 驱动器有 3 种控制模式：1/2duty，1/3duty 及 1/4duty，设置寄存器标志 LCD_DUTY[1:0]选择一种模式。

表 3-11 LCD 的 duty 选择列表

LCD_DUTY[1:0]	控制模式	SEG1-16							
		Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
01	1/2duty					-	-	COM2	COM1
10	1/3duty					-	COM3	COM2	COM1
11	1/4duty					COM4	COM3	COM2	COM1

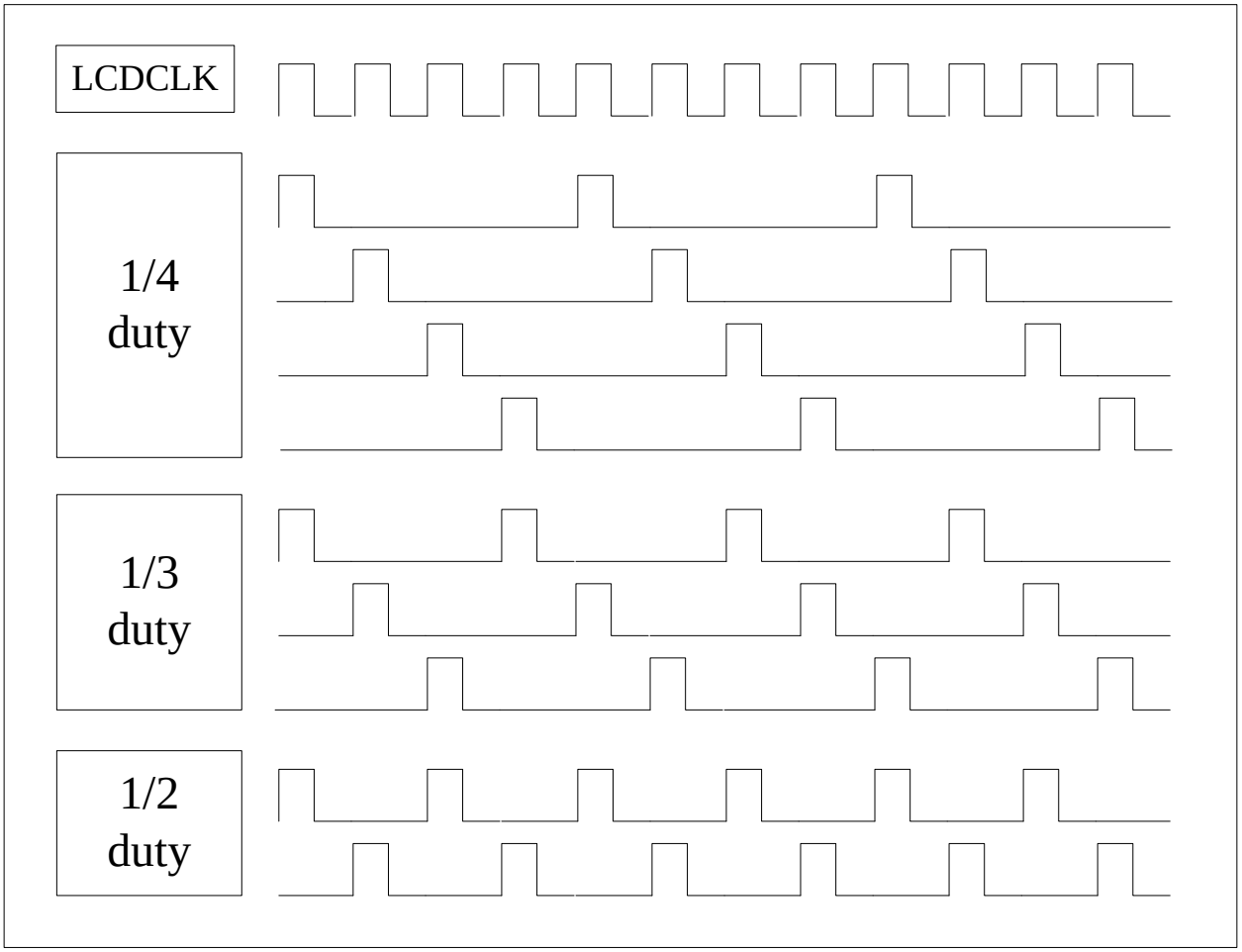


图 3-5 LCD 的 duty 模式工作周期

3.6.2 LCD 帧频选择

LCD 的帧频率可以通过设置寄存器标志 LCDCKS[1:0]确定。CSU1181 对 LCD 模块的输入时钟进行分频以获得 LCDCK。

表 3-12 LCDSCK 选择列表

OSC_H	M4_CK	M0_CK	M5_CK	时钟源(KHz)		LCDSCK(KHz)	
0	X	0	0	ICK	1000	ICK/32	32
1	X	0	0	ICK	4000	ICK/128	32
X	0	1	0	ECK	32	ECK	32
X	1	1	0	ECK	4000	ECK/512	8
X	0	X	1	ECK	32	ECK	32
X	1	X	1	ECK	4000	ECK	4000

表 3-13 LCDCLK 选择列表

Wdt_lcd	LCDSCKS				LCDCLK(KHz)	
0	0	0	0	0	LCDSCK/32	1
0	0	0	0	1	LCDSCK/30	1.067
0	0	0	1	0	LCDSCK/28	1.143
0	0	0	1	1	LCDSCK/26	1.231
0	0	1	0	0	LCDSCK/24	1.333
0	0	1	0	1	LCDSCK/22	1.455
0	0	1	1	0	LCDSCK/20	1.6
0	0	1	1	1	LCDSCK/18	1.778
0	1	0	0	0	LCDSCK/16	2
0	1	0	0	1	LCDSCK/14	2.286
0	1	0	1	0	LCDSCK/12	2.667
0	1	0	1	1	LCDSCK/10	3.2
0	1	1	0	0	LCDSCK/8	4
0	1	1	0	1	LCDSCK/6	5.333
0	1	1	1	0	LCDSCK/4	8
0	1	1	1	1	LCDSCK/2	16
1	x	x	x	x	WTDCLK/2	1.5

注：本表中的 LCKSCK 请从表 3-12 LCDSCK 选择列表中选取

表 3-14 LCD 帧频率的选择列表

LCDCKS[1:0]	LCD 帧频率（LCDCK）
00	LCD 输入时钟频率 LCDCLK/4
01	LCD 输入时钟频率 LCDCLK/8
10	LCD 输入时钟频率 LCDCLK/16
11	LCD 输入时钟频率 LCDCLK/32

3.6.3 LCD 偏置电压

LCD 驱动器有 3 个偏置电压，V1、V2 及 V3，有 2 种电源模式：1/3bias、1/2bias。偏置电压的产生电路采用内部电阻分压，优点是可以节省 V2 与 V1 pin 的外部电容，静态功耗的大小与分压电阻的阻值有关，分压电阻越大驱动能力越弱。

采用电阻分压的方式产生偏置电压

- 1/3bias 电源系统

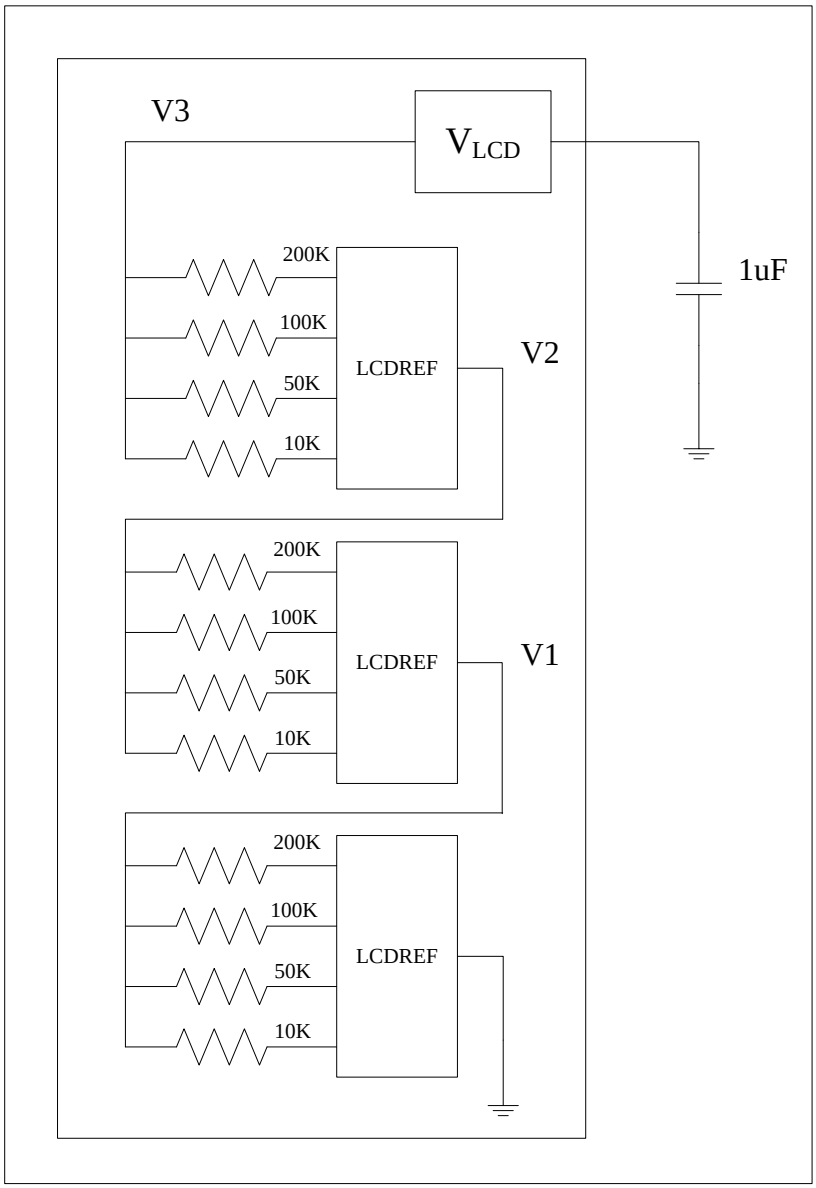


图 3-6 LCD 的 1/3bias 电源系统电路连接图（电阻分压）

- 1/2bias 电源系统

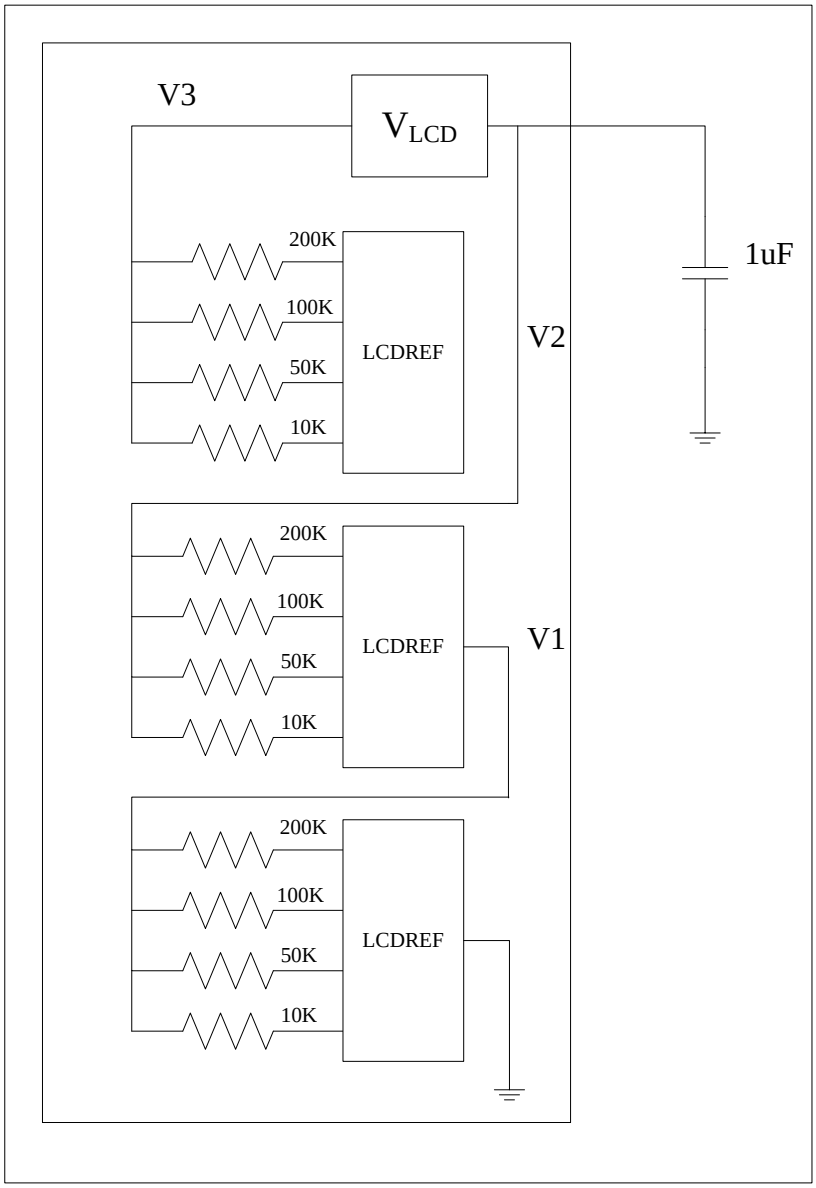


图 3-7 LCD 的 1/2bias 电源系统电路连接图（电阻分压）

3.6.4 LCD 驱动波形

LCD 驱动波形分为 A 和 B 两种波形，通过寄存器 LCDWS 来选择，其中 B 波形对于大尺寸的显示效果更好。

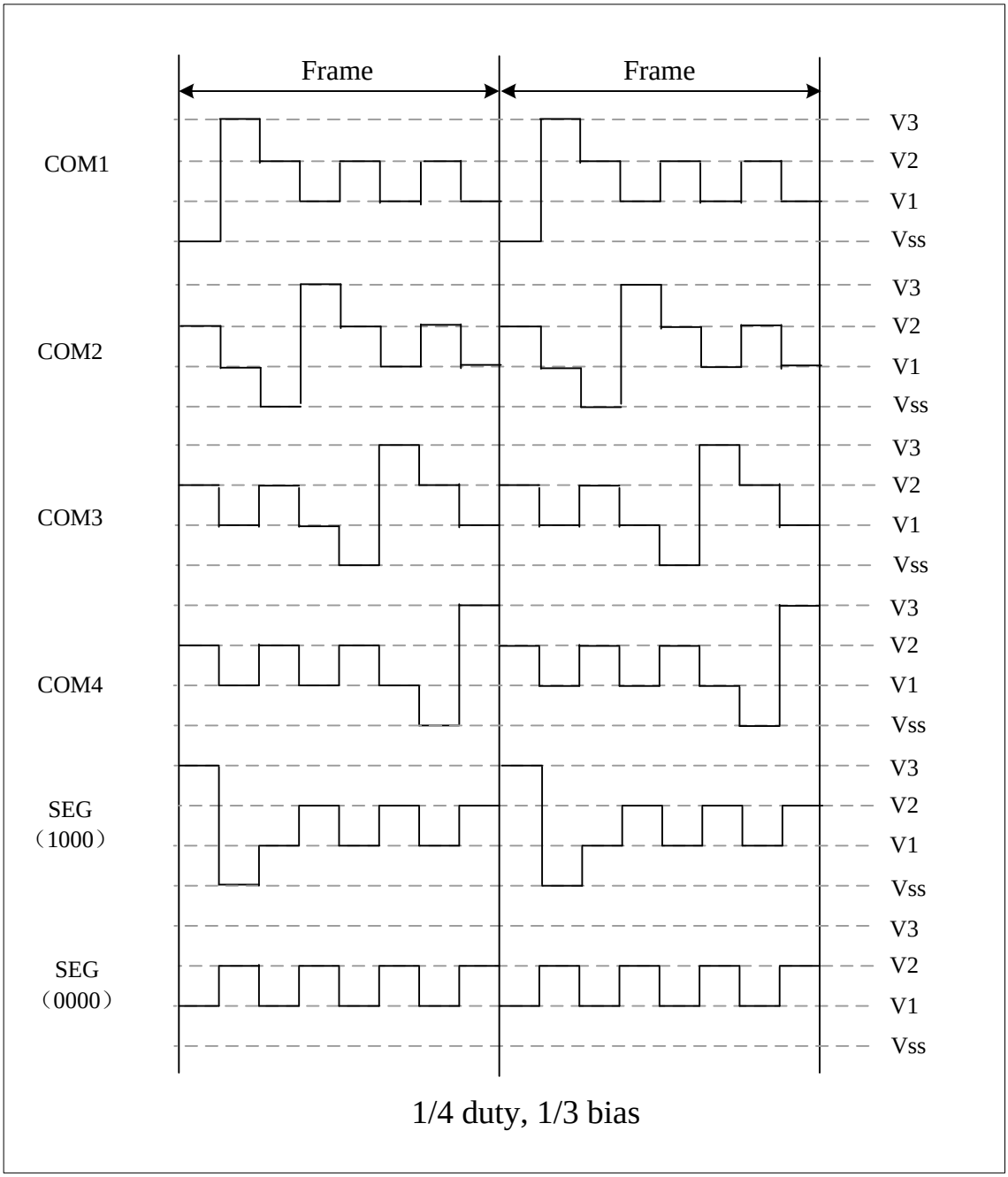


图 3-8 LCD 的 1/4duty 1/3bias 电源系统的时钟（A 波形）

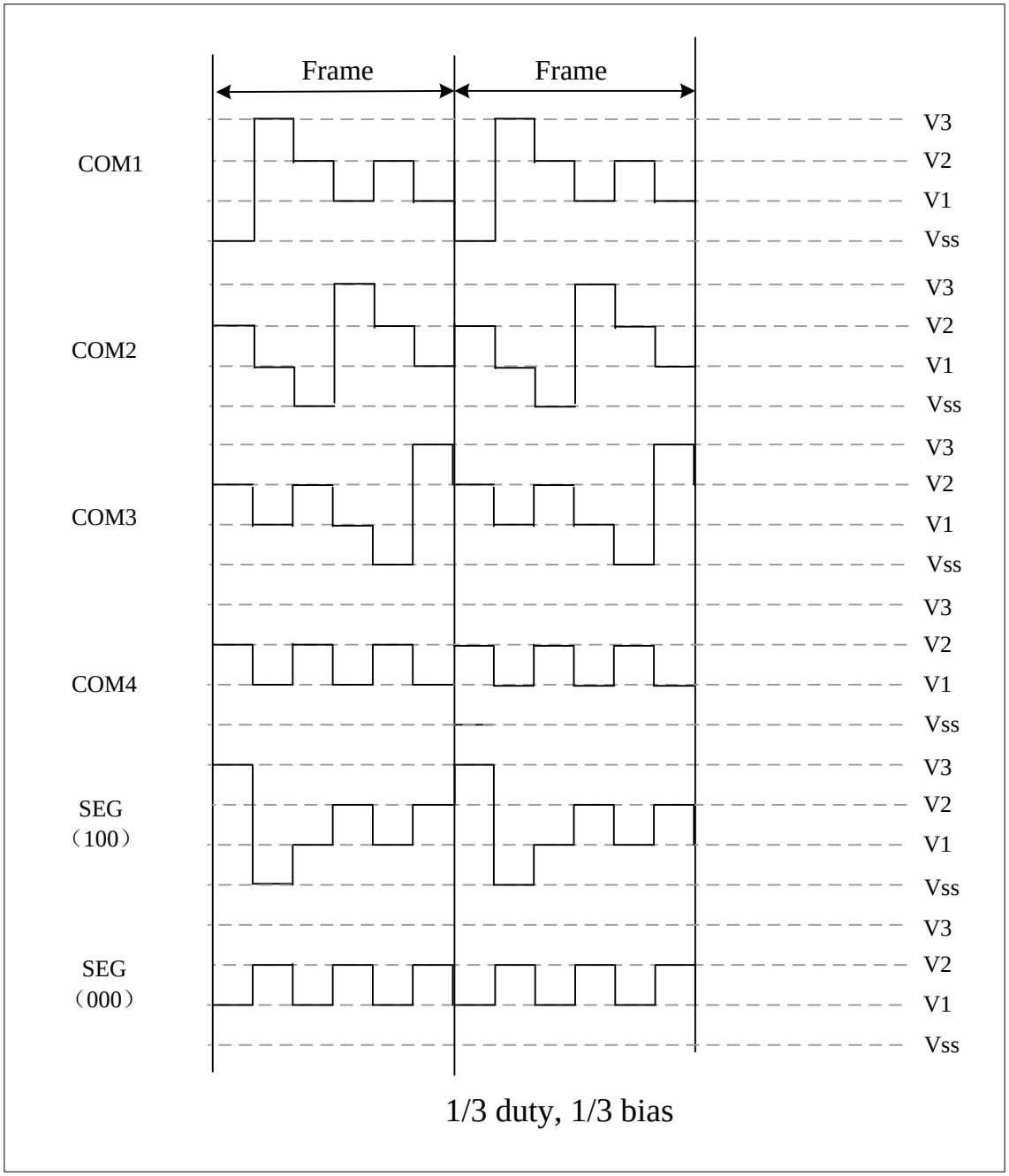


图 3-9 LCD 的 1/3duty 1/3bias 电源系统的时钟（A 波形）

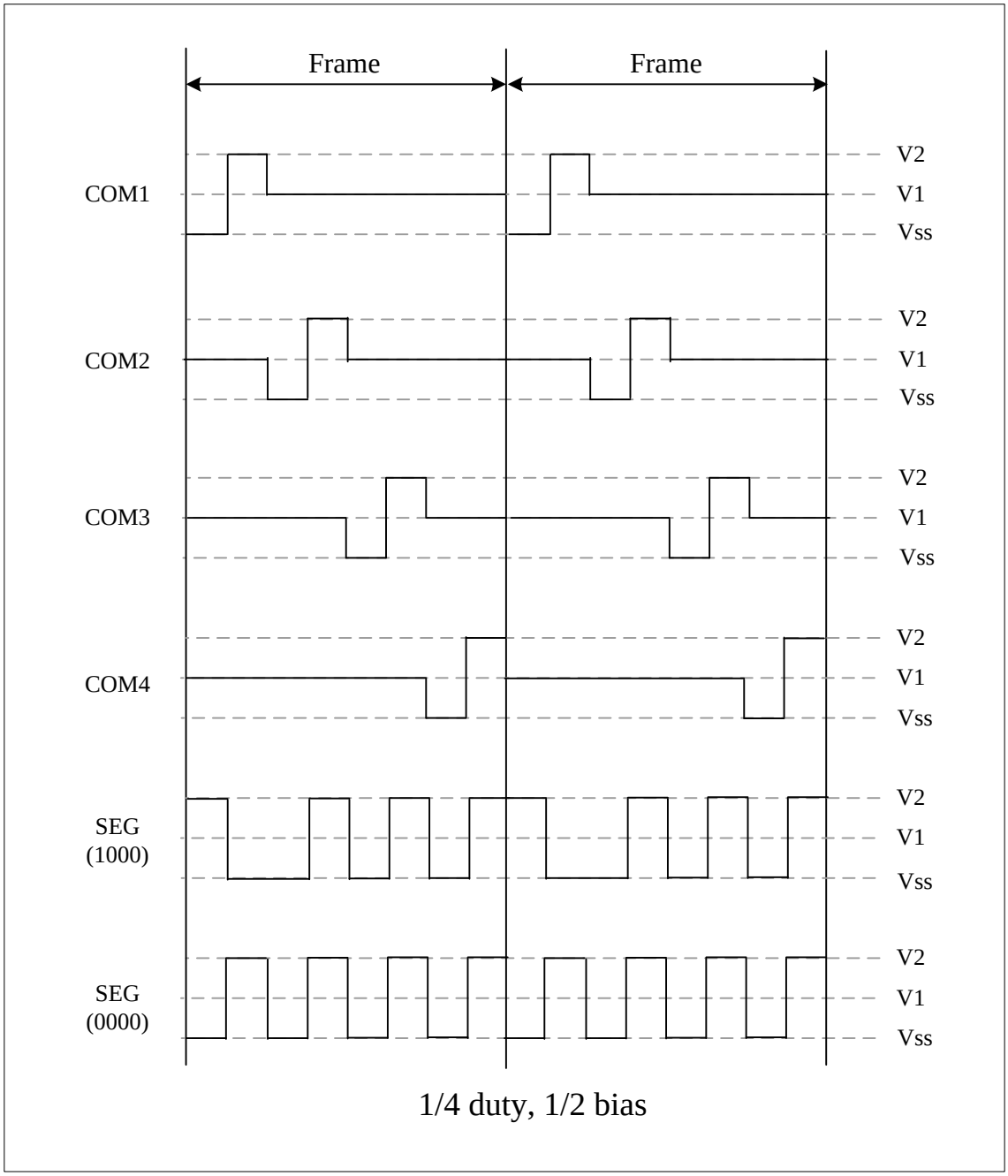


图 3-10 LCD 的 1/4duty 1/2bias 电源系统的时钟（A 波形）

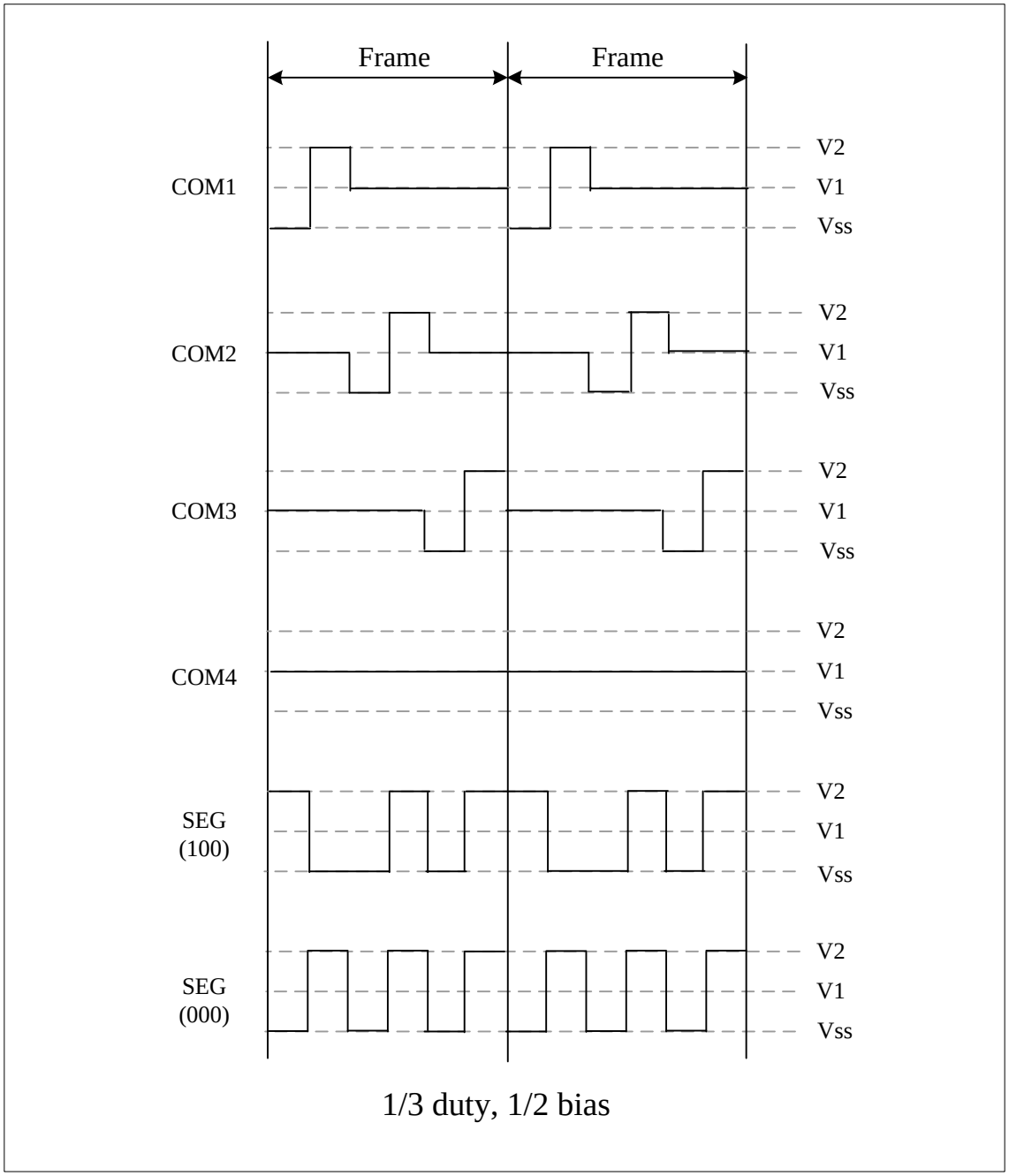


图 3-11 LCD 的 1/3duty 1/2bias 电源系统的时钟（A 波形）

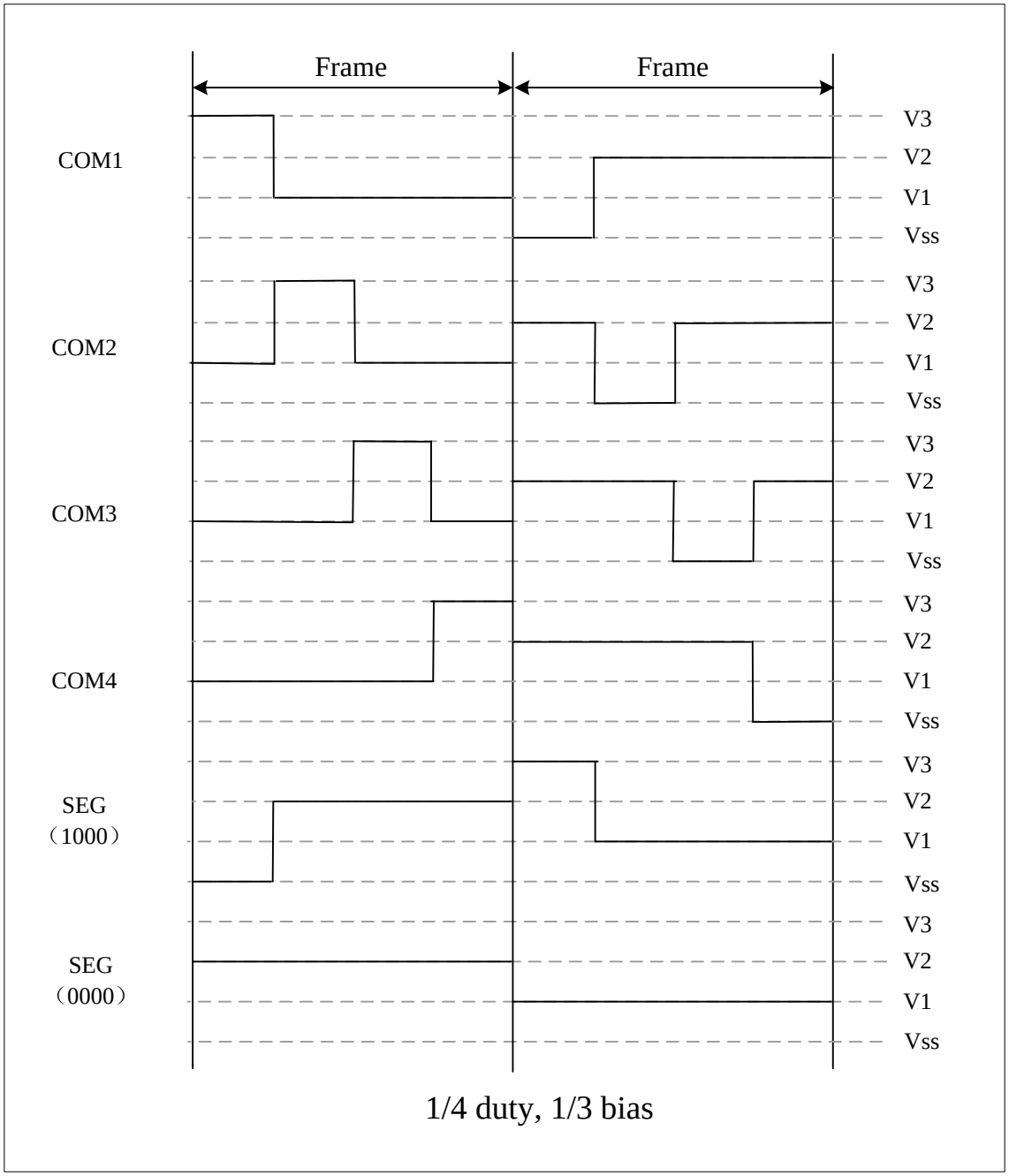


图 3-12 LCD 的 1/4duty 1/3bias 电源系统的时钟（B 波形）

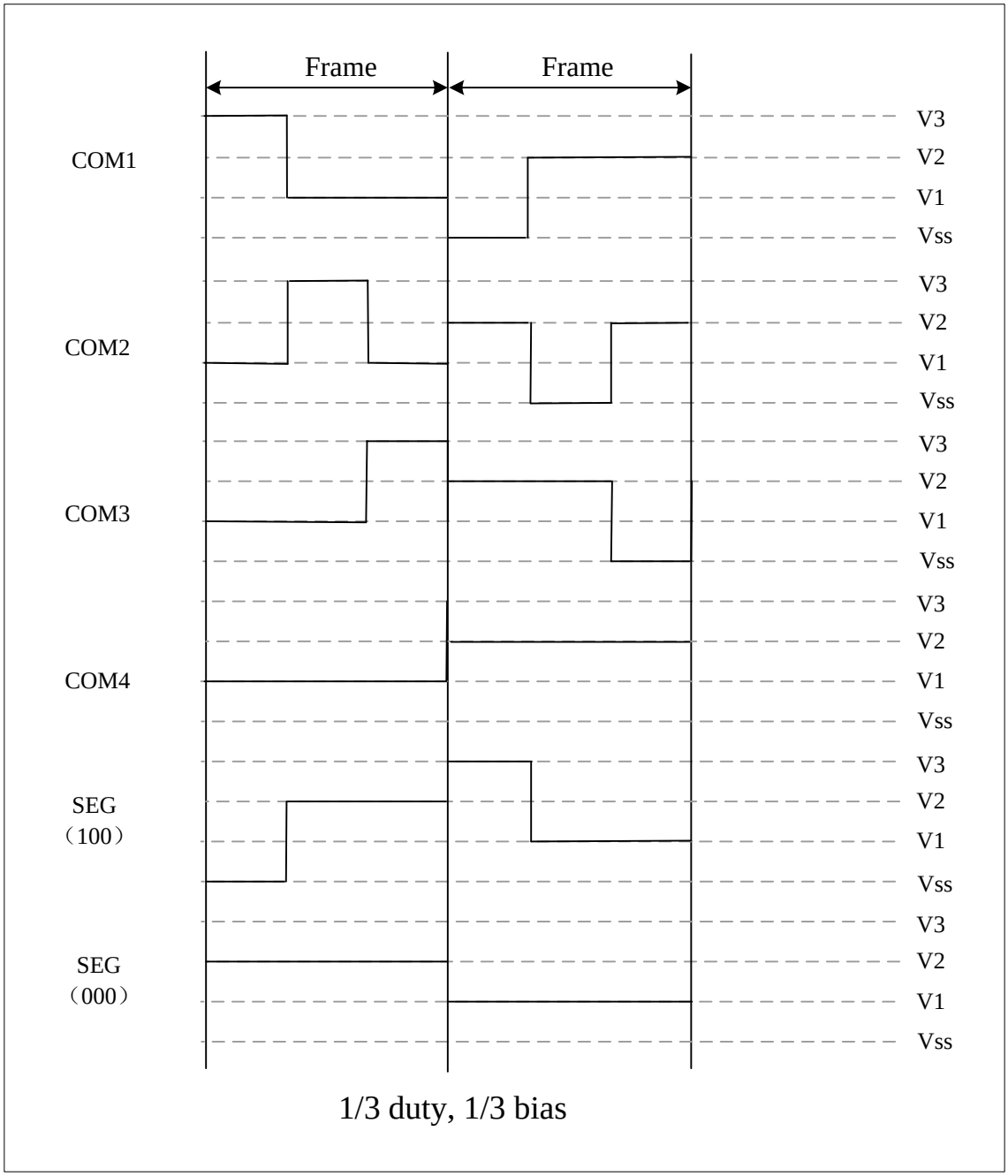


图 3-13 LCD 的 1/3duty 1/3bias 电源系统的时钟（B 波形）

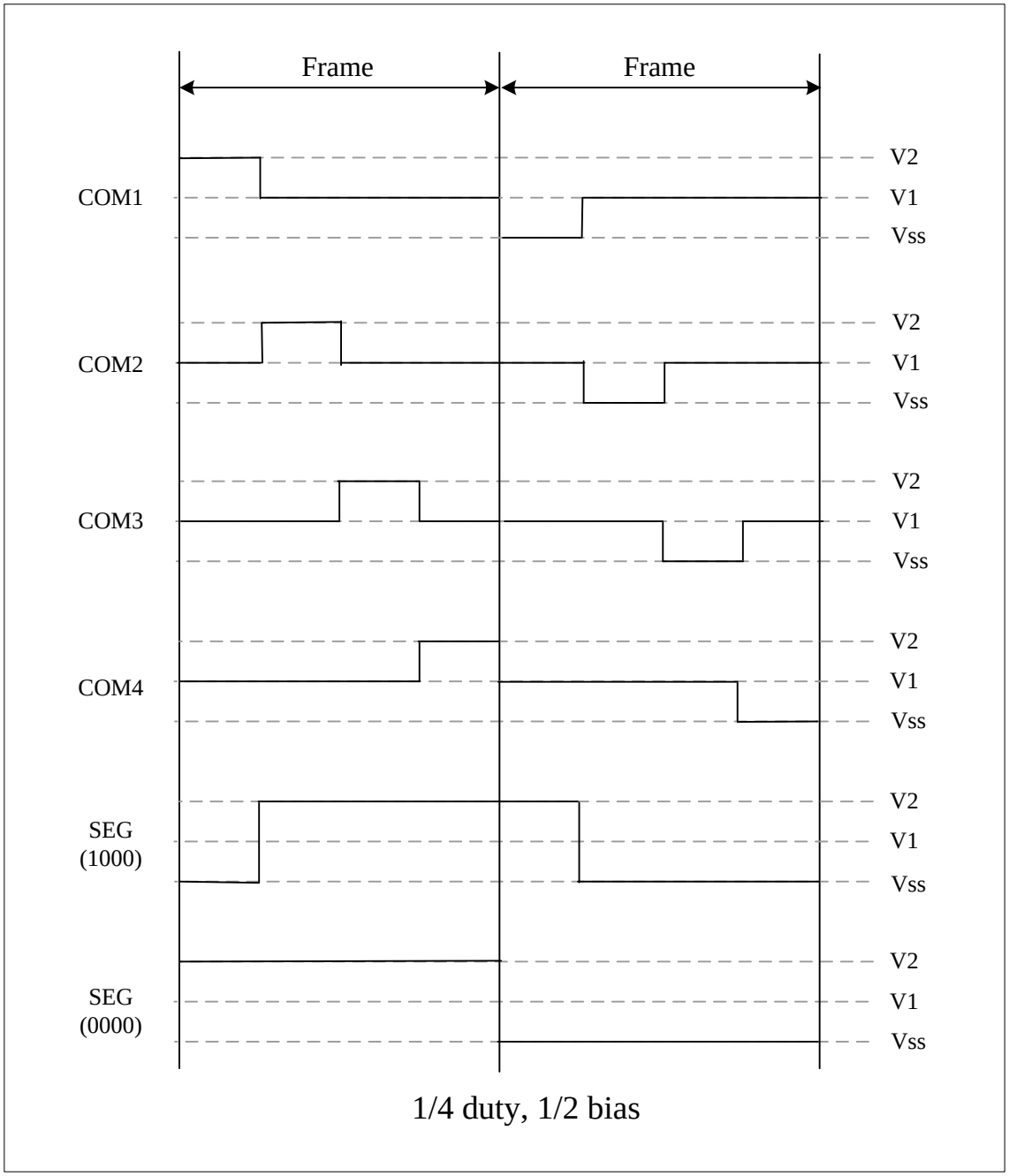


图 3-14 LCD 的 1/4duty 1/2bias 电源系统的时钟（B 波形）

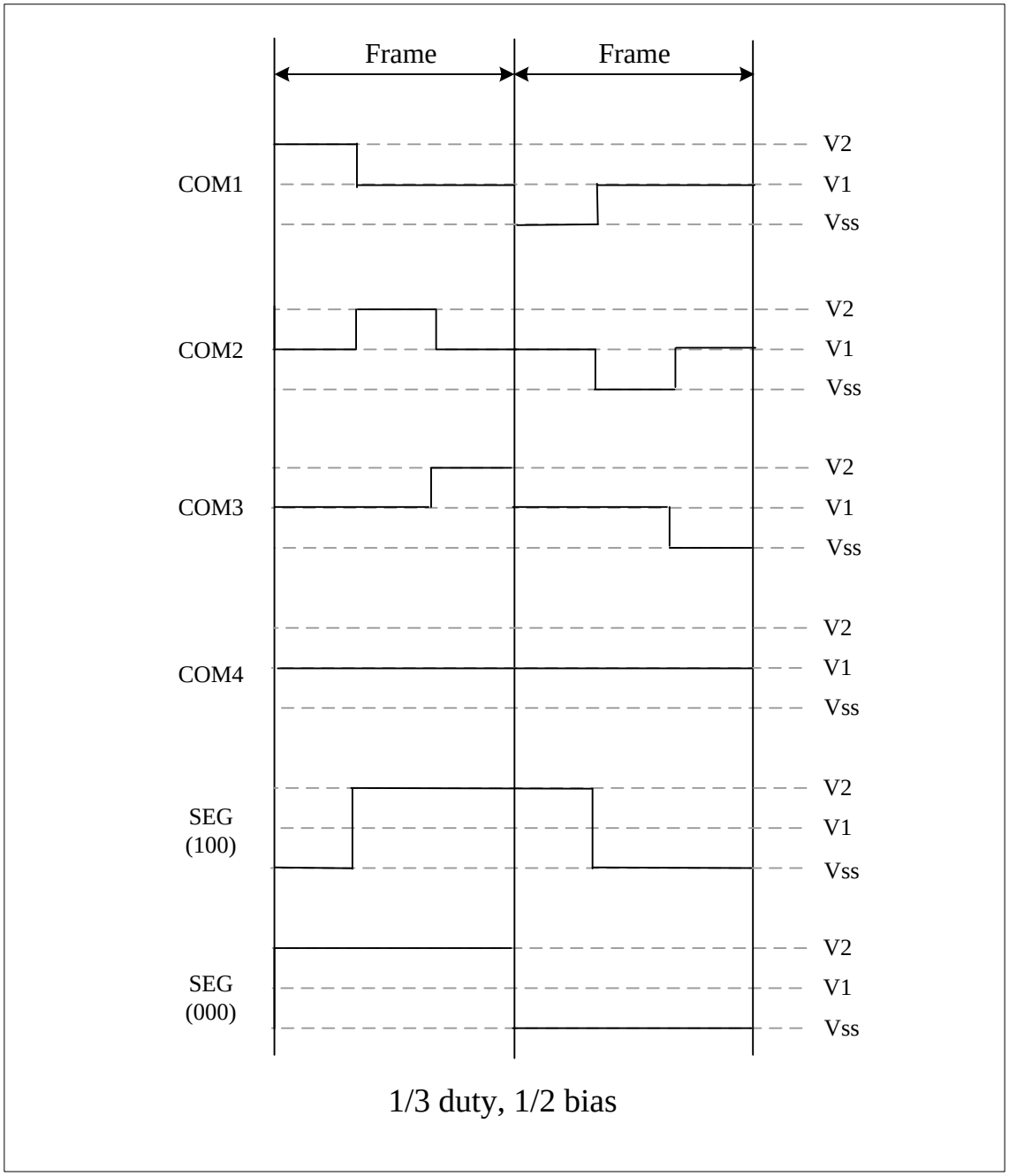


图 3-15 LCD 的 1/3duty 1/2bias 电源系统的时钟（B 波形）

3.6.5 LCD 寄存器说明

表 3-15 CSU1181 的 LCD 驱动器寄存器列表

地址	名称	Bit7	Bits6	Bit5	Bits4	Bit3	Bits2	Bit1	Bits0	上电复位值
15h	PCK		LCDSCKS[3:0]							00000000
1Bh	NETD			LCDCH	LEVEL_S	VLCDX[1:0]		LCDREF[1:0]		00000000
40h	LCD1	SEG1[3:0]								00000000
41h	LCD2	SEG2[3:0]								00000000
42h	LCD3	SEG3[3:0]								00000000
43h	LCD4	SEG4[3:0]								00000000
44h	LCD5	SEG5[3:0]								00000000
45h	LCD6	SEG6[3:0]								00000000
46h	LCD7	SEG7[3:0]								00000000
47h	LCD8	SEG8[3:0]								00000000
48h	LCD9	SEG9[3:0]								00000000
49h	LCD10	SEG10[3:0]								00000000
4Ah	LCD11	SEG11[3:0]								00000000
4Bh	LCD12	SEG12[3:0]								00000000
4Ch	LCD13	SEG13[3:0]								00000000
4Dh	LCD14	SEG14[3:0]								00000000
4Eh	LCD16	SEG16[3:0]								00000000
4Fh	LCD15	SEG15[3:0]								00000000
50h	LCD17	SEG17[3:0]								00000000
51h	LCD18	SEG18[3:0]								00000000
58h	LCDENR	LCDCKS[1:0]		LCDEN	LCDWS	LEVEL	LCD_DUTY[1:0]		ENPMPL	000u0000

NETD 寄存器（地址为 1Bh）

特性	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X
LCD1			LCDCH	LEVEL_S	VLCDX[1:0]		LCDREF[1:0]	
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 5 LCDCH： LCD 端口选择信号
1 = SEG 口当作数字输出端使用
0 = SEG 口当作 LCD 的 SEG 输出

Bit 4 LEVEL_S： Seg 作为输出口时的逻辑
1 = Seg 为 1 输出信号为低电平
Seg 为 0 输出信号为高电平
0 = Seg 为 1 输出信号为高电平
Seg 为 0 输出信号为低电平

Bit3-2 VLCDX： VLCD 输出电压选择
00 = 2.6V
01 = 2.8V
10 = 3.0V
11 = 3.2V

Bit1-0 LCDREF： LCD V1/V2 产生电路分压电阻选择
00 = 200Kohm
01 = 100Kohm

10 = 50Kohm
11 = 10Kohm

LCD1 寄存器（地址为 40h）

特性	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X
LCD1					SEG1[3:0]			
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 3-0 SEG1[3]：LCD 驱动器控制信号：SEG1 带 COM4。
SEG1[2]：LCD 驱动器控制信号：SEG1 带 COM3。
SEG1[1]：LCD 驱动器控制信号：SEG1 带 COM2。
SEG1[0]：LCD 驱动器控制信号：SEG1 带 COM1。

LCD2 寄存器（地址为 41h）

～

LCD3 寄存器（地址为 42h）

～

LCD18 寄存器（地址为 51h）

特性	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X	R/W-X
LCD16					SEG18[3:0]			
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 3-0 SEG18[3]：LCD 驱动器控制信号：SEG18 带 COM4。
SEG18[2]：LCD 驱动器控制信号：SEG18 带 COM3。
SEG18[1]：LCD 驱动器控制信号：SEG18 带 COM2。
SEG18[0]：LCD 驱动器控制信号：SEG18 带 COM1。

LCDENR 寄存器（58h）

特性	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
LCDENR	LCDCKS[1:0]		LCDEN	LCDWS	LEVEL	LCD_DUTY[1:0]		ENPMPL
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

Bit 7-6 LCDCKS[1:0]：LCD 帧频选择器
11 = LCD 的帧频是 LCD 输入时钟频率的 1/32
10 = LCD 的帧频是 LCD 输入时钟频率的 1/16
01 = LCD 的帧频是 LCD 输入时钟频率的 1/8
00 = LCD 的帧频是 LCD 输入时钟频率的 1/4
Bit 5 LCDEN：LCD 驱动器使能标志
1 = LCD 驱动器使能。LCD 的时钟被启动
0 = LCD 驱动器不使能。LCD 的时钟被停止
Bit 4 LCDWS:LCD 波形选择
1 = 波形 B
0 = 波形 A
Bit 3 LEVEL：LCD 驱动器的偏置电压选择器
0 = LCD 驱动器的偏置电压是 1/3bias
1 = LCD 驱动器的偏置电压是 1/2bias
Bit 2-1 LCD_DUTY[1:0]：LCD 驱动器控制模式（SEG duty 周期）
11 = LCD 驱动器控制模式是 1/4duty 周期模式
10 = LCD 驱动器控制模式是 1/3duty 周期模式
01 = LCD 驱动器控制模式是 1/2duty 周期模式
00 = 不可用

Bit 0 ENPMPL：LCD charge pump 使能标志位
1 = LCD charge pump 打开（此时 ENVB 必须置 1，否则 PUMP 无法正常工作）
0 = LCD charge pump 关闭

3.6.6 LCD 操作步骤

LCD 的操作：
1. 将段接口连接到 LCD 面板。
2. 设置寄存器标志 LEVEL 选择 LCD 驱动器电源系统。（0 = 1/3bias，1 = 1/2bias）
3. 如果使用芯片提供 LCD 的电源时，设置 ENPMPL 使能 LCD 电荷泵。（同时必须打开 ENVB）
   如果使用外部电源提供 LCD 的电源时，将外部电源与 VLCD 相连即可，不需要打开 LCD 电荷泵。
4. 选择 LCD 输入时钟的频率。

5. 设置寄存器标志 LCD_DUTY[1:0]，选择控制模式。（SEG duty 周期）

表 3-16 LCD 的 duty 控制模式选择列表

LCD_DUTY[1:0]	控制模式
00	--
01	1/2
10	1/3
11	1/4

6. 置位 LCDEN 以使能 LCD 驱动器

3.7 OTP 模块

OTP 烧写器的接口：

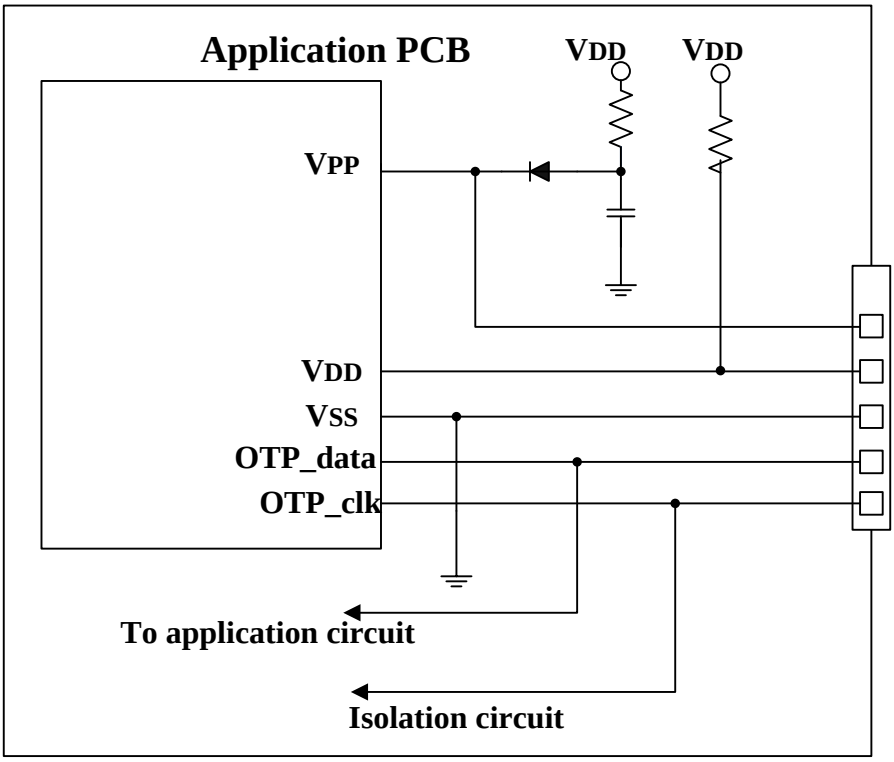


图 3-16OTP 烧写器接口图

表 3-17 OTP 接口说明

端口名称	说明	备注
VPP	烧写电压。电压范围: 6.25V 到 6.75V	
VDD	电源正端	
VSS	电源负端	
PT2[0]	数据端口	
PT2[1]	数据端口	
Reset	控制端口	

3.8 OTP 在线烧录

电路要求：在在线烧录时，VPP(OTP 烧录电压引脚)脚接 6.5V±0.25V 的烧录电压
时钟要求：必须使用内部晶振或者 4MHz 以上的外部晶振。

表 3-18 在线烧录寄存器列表

地址	名称	Bit7	Bits6	Bit5	Bits4	Bit3	Bits2	Bit1	Bits0	上电复位值
05h	WORK	工作寄存器								00000000
0Ah	EADRH					PARH[3:0]				00000000
0Bh	EADRL	PARL[7:0]								00000000
0Ch	EDATH	EDATH[7:0]								00000000
19h	NETB					ERV				00000000

EADRH：提供 OTP 在线烧录或者在线读 OTP 的高四位地址。
EADRL：提供 OTP 在线烧录或者在线读 OTP 的低八位地址。

EDATH：提供 OTP 在线烧录时的烧录数据的高八位或者在线读 OTP 时的读出的数据高八位。
Work： 提供 OTP 在线烧录时的烧录数据的低八位或者在线读 OTP 时的读出的数据低八位
ERV：当 VPP 引脚电压达到烧录电压时，ERV 置高。
操作方式：
在线烧录 OTP 时

1. 检查 ERV 电压值是否达到烧录电压。
2. 将烧录地址的高四位写入 EADRH 寄存器。
3. 将烧录地址的低八位写入 EADRL 寄存器。
4. 将烧录的数据的高八位写入 EDATH 寄存器。
5. 将烧录的数据的低八位写入 work 寄存器。
6. 用在线烧录指令（TBLP）烧录。烧录指令中的时间选择（k）参见表 3-20 在线烧录时间选择寄存器

表 3-19 在线烧录时间选择寄存器

OSC_H	M4_CK	M2_CK	M1_CK	M0_CK	时钟源(KHz)		k（十进制）
0	X	0	0	0	ICK	1000	66
0	X	0	1	0	ICK	1000	34
0	X	1	0	0	ICK	1000	255
0	X	1	1	0	ICK	1000	130
1	X	0	0	0	ICK	4000	255
1	X	0	1	0	ICK	4000	130
1	X	1	0	0	ICK	4000	--[1]
1	X	1	1	0	ICK	4000	--
X	0	X	X	1	ECK	32	--
X	1	0	0	1	ECK	4000	50
X	1	0	1	1	ECK	4000	26
X	1	1	0	1	ECK	4000	200
X	1	1	1	1	ECK	4000	100

[1] ”--”表示该时钟配置无法进行在线烧录。

在线读 OTP 数据时

1 .将读 OTP 地址的高四位写入 EADRH 寄存器。

2. 将读 OTP 地址的低八位写入 EADRL 寄存器。

3. 用在线读 OTP 指令（MOVP）读出 OTP 数据，执行该指令后，读出的高八位的数据存放在 EDATH 寄存器，低八位数据存放在 work 寄存器。

主要有两条指令：

TBLP k

MOVP

其中 TBLP k 是将寄存器 EDAH，work 中的数据写到以 EADRH/EADRL 的内容作为 OTP 的写地址中，烧录时间是 K 个指令周期

MOVP 是将 EADRH/EADRL 的内容作为 OTP 的读地址，读出的数据放到寄存器 EDATH/work 中。

采用内部烧录电压

NETF 寄存器（地址=1Dh）

特性	U-0	W-0	R/W-0	U-X	U-X	U-X	U-X	R/W-0
NETF	chp_vpp							

通过将寄存器位 chp_vpp 选项置高，可以把 VLCD 电压倍增至 DVDD 电压的两倍，此时必须把 1BH 的 LCDREF[1:0]置为 00，并把 LCD_EN 置 0，否则无法达到预定电压。

4 MCU 指令集

表 4-1 MCU 指令集

指令	操作	指令周期	标志位
ADDLW k	[W]←[W]+k	1	C,DC,Z
ADDPCW	[PC] ←[PC]+1+[W]	1	~
ADDWF f,d	[Destination] ←[f]+[W]	1	C,DC,Z
ADDWFC f,d	[Destination] ←[f]+[W]+C	1	C,DC,Z
ANDLW k	[W]←[W] AND k	1	Z
ANDWF f,d	[Destination] ← [W] AND [f]	1	Z
BCF f,b	[f<b>]←0	1	~
BSF f,b	[f<b>]←1	1	~
BTFSC f,b	Jump if[f<b>]=0	1	~
BTFSS f,b	Jump if[f<b>]=1	1	~
CALL k	Push PC+1 and Goto K	1	~
CLRF f	[f]←0	1	Z
CLRWDT	Clear watch dog timer	1	~
COMF f,d	[f]←NOT([f])	1	Z
DECF f,d	[Destination] ←[f] -1	1	Z
DECFSZ f,d	[Destination] ←[f] -1,jump if the result is zero	1	~
GOTO k	PC←k	1	~
HALT	CPU Stop	1	~
INCF f,d	[Destination] ←[f]+1	1	Z
INCFSZ f,d	[Destination] ←[f]+1,jump if the result is zero	1	~
IORLW k	[W]←[W] OR k	1	Z
IORWF f,d	[Destination] ← [W] OR [f]	1	Z
MOVP	[EADRH,EADRL]->EDATH,WORK	2	~
MOVFW f	[W]←[f]	1	~
MOVLW k	[W]←k	1	~
MOVWF k	[f]←[W]	1	~
NOP	No operation	1	~
RETFIE	Pop PC and GIE =1	1	~
RETLW k	RETURN and W=k	1	~
RETURN	POP PC	1	~
RLF f,d	[Destination<n+1>] ←[f<n>]	1	C,Z
RRF f,d	[Destination<n-1>] ←[f<n>]	1	C,Z
SLEEP	STOP OSC	1	PD
SUBLW k	[W] ← k – [W]	1	C,DC,Z
SUBWF f,d	[Destinnation] ← [f]– [W]	1	C,DC,Z
SUBWFC f,d	[Destinnation] ← [f]– [W]+C	1	C,DC,Z
TBLP k	[EADRH,EADRL]<-EDATH,WORK	2*k+1	~
XORLW k	[W]←[W] XOR k	1	Z
XORWF f,d	[Destination] ← [W] XOR [f]	1	Z

参数说明：

f:数据存储器地址(00h ~17Fh)

W:工作寄存器

k: 立即数

d:目标地址选择: d=0 结果保存在工作寄存器, d=1: 结果保存在数据存储器 f 单元

b:位选择(0~7)
[f]:f 地址的内容
PC:程序计数器
C:进位标志
DC:半加进位标志
Z:结果为零标志
PD:睡眠标志位
TO:看门狗溢出标志
WDT:看门狗计数器

表 4-2 MCU 指令集描述

1

ADDLW	加立即数到工作寄存器
指令格式	ADDLW K (0<=K<=FFh)
操作	(W)<—(W)+K
标志位	C，DC，Z
描述	工作寄存器的内容加上立即数 K 结果保存到工作寄存器中
周期	1
例子 ADDLW 08h	在指令执行之前： W=08h 在指令执行之后： W=10h

2

ADDPCW	将 W 的内容加到 PC 中
指令格式	ADDPCW
操作	(PC)<—(PC)+1+(W) 当(W)<=7Fh (PC)<—(PC)+1+(W)-100h 其余
标志位	没有
描述	将地址 PC+1+W 加载到 PC 中
周期	1
例子 1 ADDPCW	在指令执行之前： W=7Fh，PC=0212h 指令执行之后： PC=0292h
例子 2 ADDPCW	在指令执行之前： W=80h，PC=0212h 指令执行之后： PC=0193h
例子 3 ADDPCW	在指令执行之前： W=FEh，PC=0212h 指令执行之后： PC=0211h

3

ADDWF	加工作寄存器到 f
指令格式	ADDWF f,d 0<=f<=17Fh d=0,1

操作	[目标地址]<—(f)+(W)
标志位	C，CD，Z
描述	将 f 的内容和工作寄存器的内容加到一起。 如果 d 是 0，结果保存到工作寄存器中。 如果 d 是 1，结果保存到 f 中。
周期	1
例子 1 ADDWF f 0	指令执行之前： f=C2h W=17h 在指令执行之后 f=C2h W=D9h
例子 2 ADDWF f 1	指令执行之前 f=C2h W=17h 指令执行之后 f=D9h W=17h

4

ADDWFC	将 W f 和进位位相加
指令格式	ADDWFC f，d 0<=f<=17Fh d=0,1
操作	(目标地址)<—(f)+(W)+C
标志位	C，DC，Z
描述	将工作寄存器的内容和 f 的内容以及进位位相加 当 d 为 0 时结果保存到工作寄存器 当 d 为 1 时结果保存到 f 中
周期	1
例子 ADDWFC f，1	指令执行之前 C=1 f=02h W=4Dh 指令执行之后 C=0 f=50h W=4Dh

5

ANDLW	工作寄存器与立即数相与
指令格式	ANDLW K 0<=K<=FFh
操作	(W)<—(W) AND K
标志位	Z
描述	将工作寄存器的内容与 8bit 的立即数相与，结果保存到工作寄存器中。
周期	1
例子 ANDLW 5Fh	在指令执行之前 W=A3h 在指令执行之后 W=03h

6

ANDWF	将工作寄存器和 f 的内容相与
指令格式	ANDWF f，d 0<=f<=17Fh d=0,1
操作	(目标地址)<—(W) AND (f)
标志位	Z
描述	将工作寄存器的内容和 f 的内容相与

	如果 d 为 0 结果保存到工作寄存器中 如果 d 为 1 结果保存到 f 中
周期	1
例子 1 ANDWF f，0	在指令执行之前 W=0Fh f=88h 在指令执行之后 W=08h f=88h
例子 2 ANDWF f，1	在指令执行之前 W=0Fh f=88h 在指令执行之后 W=0Fh f=08h

7

BCF	清除 f 的某一位
指令格式	BCF f，b 0<=f<=17Fh 0<=b<=7
操作	(f[b])<—0
标志位	无
描述	F 的第 b 位置为 0
周期	1
例子 BCF FLAG 2	指令执行之前： FLAG=8Dh 指令执行之后： FLAG=89h

8

BSF	F 的 b 位置 1
指令格式	BSF f，b 0<=f<=17Fh 0<=b<=7
操作	(f[b])<—1
标志位	无
描述	将 f 的 b 位置 1
周期	1
例子 BSF FLAG 2	在指令执行之前 FLAG=89h 在指令执行之后 FLAG=8Dh

9

BTFSC	如果 bit 测试为 0 则跳转
指令格式	BTFSC f，b 0<=f<=17Fh 0<=b<=7
操作	Skip if (f[b])=0
标志位	无
描述	如果 f 的 bit 位是 0，下一条取到的指令将被丢到，然后执行一条空指令组成一个两周期的指令。
周期	1
例子 NODE BTFSC FLAG 2 OP1: OP2:	在程序执行以前 PC=address(NODE) 指令执行之后

	If(FLAG[2])=0
	PC=address(OP2)
	If(FLAG[2])=1
	PC=address(OP1)

10

BTFSS	如果 bit 测试为 1，则跳转
指令格式	BTFSS f，b 0<=f<=17Fh 0<=b<=7
操作	Skip if (f[b])=1
标志位	无
描述	如果 f 的 bit 位是 1，下一条取到的指令将被丢到，然后执行一条空指令组成一个两周期的指令。
周期	1

例子
NODE BTFSS FLAG 2
OP1:
OP2:
	在程序执行以前
	PC=address(NODE)
	指令执行之后
	If(FLAG[2])=0
	PC=address(OP1)
	If(FLAG[2])=1
	PC=address(OP2)

11

CALL	子程序调用
指令格式	CALL K 0<=K<=1FFFh
操作	(top stack)<—PC+1 PC<—K
标志位	无
描述	子程序调用，先将 PC+1 压入堆栈，然后把立即数地址下载到 PC 中。
周期	1

12

CLRF	清除 f
指令格式	CLRF f 0<=f<=17Fh
操作	(f)<—0
标志位	Z
描述	将 f 的内容清零
周期	1
例子 CLRF WORK	在指令执行之前 WORK=5Ah 在指令执行之后 WORK=00h

*注。当 clrf status 寄存器时，标志位 Z 不会置高

13

CLRWDT	清除看门狗定时器
指令格式	CLRWDT
操作	看门狗计数器清零
标志位	无

描述	清除看门狗定时器
周期	1
例子 CLRWDT	指令执行之后 WDT=0

14

COMF	f 取反
指令格式	COMF f，d 0<=f<=17Fh d=0,1
操作	(目的地址)<—NOT(f)
标志位	Z
描述	将 f 的内容取反， 当 d 为 0 时，结果保存到工作寄存器中， 当 d 为 1 时，结果保存到 f 中。
周期	1
例子 COMF f，0	在指令执行之前 W=88h，f=23h 在指令执行之后 W=DCh，f=23h
例子 2 COMF f，1	在指令执行之前 W=88h，f=23h 在指令执行之后 W=88h，f=DCh

15

DECF	f 减 1
指令格式	DECF f，d 0<=f<=17Fh d=0,1
操作	(目的地址)<—(f)-1
标志位	Z
描述	F 的内容减 1 当 d 为 0 时，结果保存到工作寄存器中 当 d 为 1 时，结果保存到 f 中。
周期	1
例子 DECF f，0	在指令执行之前 W=88h f=23h 在指令执行之后 W=22h f=23h
例子 2 DECF f，1	在指令执行之前 W=88h f=23h 在指令执行之后 W=88h f=22h

16

DECFSZ	f 减 1 如果为 0 则跳转
指令格式	DECFSZ f，d 0<=f<=17Fh d=0,1
操作	(目的地址)<—(f)-1,如果结果为 0 跳转
标志位	无
描述	f 的内容减 1。

	如果 d 为 0，结果保存到工作寄存器中。 如果 d 为 1，结果保存到 f 中 如果结果为 0，下一条已经取到的指令将被丢掉，然后插入一条 NOP 指令组成一个两个周期的指令。
周期	1

例子
Node DECFSZ FLAG，1
OP1：
OP2：
	在指令执行之前
	PC=address(Node)
	在指令执行之后
	(FLAFG)=(FLAG)-1
	If(FLAG)=0
	PC=address(OP2)
	If(FLAG)!=0
	PC=address(OP1)

17

GOTO	无条件跳转
指令格式	GOTO K 0<=K<=1FFFh
操作	PC<—K
标志位	无
描述	立即地址载入 PC
周期	1

18

HALT	停止 CPU 时钟
指令格式	HALT
操作	CPU 停止
标志位	无
描述	CPU 时钟停止，晶振仍然工作，CPU 能够通过内部或者外部中断重启。
周期	1

19

INCF	f 加 1
指令格式	INCF f，d 0<=f<=17Fh d=0,1
操作	(目的地址)<—(f)+1
标志位	Z
描述	f 加 1 如果 d 为 0，结果保存到工作寄存器中 如果 d 为 1，结果保存到 f 中。
周期	1
例子 INCF f，0	在指令执行之前 W=88h f=23h 在指令执行之后 W=24h f=23h
例子 2 INCF f，1	在指令执行之前 W=88h f=23h 在指令执行之后 W=88h f=24h

20

INCFSZ	f 加 1，如果结果为 0 跳转
指令格式	INCFSZ f，d 0<=f<=17Fh d=0,1
操作	(目的地址)<—(f)+1 如果结果为 0 就跳转
标志位	无
描述	f 的内容加 1。 如果 d 为 0，结果保存到工作寄存器中。 如果 d 为 1，结果保存到 f 中 如果结果为 0，下一条已经取到的指令将被丢掉，然后插入一条 NOP 指令组成一个两个周期的指令。
周期	1

例子
Node INCFSZ FLAG，1
OP1：
OP2：
	在指令执行之前
	PC=address(Node)
	在指令执行之后
	(FLAFG)=(FLAG)+1
	If(FLAG)=0
	PC=address(OP2)
	If(FLAG)!=0
	PC=address(OP1)

21

IORLW	工作寄存器与立即数或
指令格式	IORLW K 0<=K<=FFh
操作	(W)<—(W)|K
标志位	Z
描述	立即数与工作寄存器的内容或。结果保存到工作寄存器中。
周期	1
例子 IORLW 85H	在指令执行之前 W=69h 在指令执行之后 W=EDh

22

IORWF	f 与工作寄存器或
指令格式	IORWF f，d 0<=f<=17Fh d=0,1
操作	(目的地址)<—(W)|(f)
标志位	Z
描述	f 和工作寄存器或 当 d 为 0 时，结果保存到工作寄存器中 当 d 为 1 时，结果保存到 f 中
周期	1
例子 IORWF f,1	在指令执行前 W=88h f=23h 在指令执行后 W=88h f=ABh

23

MOVFW	传送到工作寄存器
指令格式	MOVFW f 0<=f<=17Fh
操作	(W)<—(f)
标志位	无
描述	将数据从 f 传送到工作寄存器
周期	1
例子 MOVFW f	在指令执行之前 W=88h f=23h 在指令执行之后 W=23h f=23h

24

MOVLW	将立即数传送到工作寄存器中
指令格式	MOVLW K 0<=K<=FFh
操作	(W)<—K
标志位	无
描述	将 8bit 的立即数传送到工作寄存器中
周期	1
例子 MOVLW 23H	在指令执行之前 W=88h 在指令执行之后 W=23h

25

MOVP	将 OTP 中的{EADRH，EADRL}的数据读出放入{EDATH，WORK}中
指令格式	MOVP K
操作	({EDATH，WORK})<—（{EADRH，EADRL}）
标志位	无
描述	将 OTP 中的{EADRH，EADRL}的数据读出放入{EDATH，WORK}中
周期	2
例子 MOVP	在指令执行之前 OTP memory ： 17FFh：0207h EADRH = 17h EADRL = FFh 在指令执行之后 EDATH = 02h W=07h

26

MOVWF	将工作寄存器的值传送到 f 中
指令格式	MOVWF f 0<=f<=17Fh
操作	(f)<—(W)
标志位	无
描述	将工作寄存器的值传送到 f 中
周期	1
例子 MOVWF f	在指令执行之前 W=88h f=23h

	在指令执行之后 W=88h f=88h

27

NOP	无操作
指令格式	NOP
操作	无操作
标志位	无
描述	无操作
周期	1

28

RETFIE	从中断返回
指令格式	RETFIE
操作	(Top Stack)=>PC Pop Stack 1=>GIE
标志位	无
描述	PC 从堆栈顶部得到，然后出栈，设置全局中断使能位为 1
周期	1

29

RETLW	返回，并将立即数送到工作寄存器中
指令格式	RETLW K 0<=K<=FFh
操作	(W)<—K (Top Stack)=>PC Pop Stack
标志位	无
描述	将 8bit 的立即数送到工作寄存器中，PC 值从栈顶得到，然后出栈
周期	1

30

RETURN	从子程序返回
指令格式	RETURN
操作	(Top Stack)=>PC Pop Stack
标志位	无
描述	PC 值从栈顶得到，然后出栈
周期	1

31

RLF	带进位左移
指令格式	RLF f，d 0<=f<=17Fh d=0,1
操作	(目标地址[n+1])<—(f[n]) (目标地址[0])<—C C<—(f[7])
标志位	C，Z

描述	F 带进位位左移一位 如果 d 为 0，结果保存到工作寄存器 如果 d 为 1，结果保存到 f 中
周期	1
例子 RLF f，1	在指令执行之前 C=0 W=88h f=E6h 在指令执行之后 C=1 W=88h f=CCh

32

RRF	带进位右移
指令格式	RRF f，d 0<=f<=17Fh d=0,1
操作	(目标地址[n-1])<—(f[n]) (目标地址[7])<—C C<—(f[7])
标志位	C
描述	F 带进位位右移一位 如果 d 为 0，结果保存到工作寄存器 如果 d 为 1，结果保存到 f 中
周期	1
例子 RRF f，0	在指令执行之前 C=0 W=88h f=95h 在指令执行之后 C=1 W=4Ah f=95h

33

SLEEP	晶振停止
指令格式	SLEEP
操作	CPU 晶振停止
标志位	PD
描述	CPU 晶振停止。CPU 通过外部中断源重启
周期	1

34

SUBLW	立即数减工作寄存器的值
指令格式	SUBLW K 0<=K<=FFh
操作	(W)<—K-(W)
标志位	C，DC，Z
描述	8bit 的立即数减去工作寄存器的值，结果保存到工作寄存器中
周期	1
例子 SUBLW 02H	在指令执行之前 W=01h 在指令执行之后 W=01h C=1(代表没有借位) Z=0(代表结果非零)
例子 2 SUBLW 02H	在指令执行之前 W=02h 在指令执行之后

	W=00h C=1(代表没有借位) Z=1(代表结果为零)
例子 2 SUBLW 02H	在指令执行之前 W=03h 在指令执行之后 W=FFh C=0(代表有借位) Z=0(代表结果非零)

35

SUBWF	f 的值减工作寄存器的值
指令格式	SUBWF f，d 0<=f<=17Fh d=0,1
操作	(目标地址)<—(f)-(W)
标志位	C，DC，Z
描述	f 的值减去工作寄存器的值。 如果 d 为 0，结果保存到工作寄存器 如果 d 为 1，结果保存到 f 中
周期	1
例子 SUBWF f，1	在指令执行之前 f=33h W=01h 在指令执行之后 f=32h C=1 Z=0
例子 2 SUBWF f，1	在指令执行之前 f=01h W=01h 在指令执行之后 f=00h C=1 Z=1
例子 3 SUBWF f，1	在指令执行之前 f=04h W=05h 在指令执行之后 f=FFh C=0 Z=0

36

SUBWFC	带借位的减法
指令格式	SUBWFC f，d 0<=f<=17Fh d=0,1
操作	(目标地址)<—(f)-(W)-1+C
标志位	C，DC，Z
描述	f 的值减去工作寄存器的值 如果 d 为 0，结果保存到工作寄存器 如果 d 为 1，结果保存到 f 中
周期	1
例子 SUBWFC f，1	在指令执行之前 W=01h f=33h C=1 在指令执行之后 f=32h C=1 Z=0
例子 2 SUBWFC f，1	在指令执行之前 W=01h f=02h C=0 在指令执行之后 f=00h C=1 Z=1
例子 3 SUBWFC f，1	在指令执行之前 W=05h f=04h C=0 在指令执行之后

	f=FEh C=0 Z=0

37

TBLP	将 OTP 的{EADRH，EADRL}的地址写入{EDATH，WORK}中的数据
指令格式	TBLP k
操作	OTP({EADRH，EADRL})<—({EDATH，WORK})
标志位	无
描述	将 OTP 的{EADRH，EADRL}的地址写入{EDATH，WORK}中的数据
周期	与工作时钟有关
例子 TBLP 25	在指令执行之前 OTP memory： 17FFh= FFFFh EADRH = 17h EADRL = FFh EDATH = 04h WORK = 05h 在指令执行之后 OTP memory： 17FFh = 0405h

38

XORLW	工作寄存器的值与立即数异或
指令格式	XORLW K 0<=K<=FFh
操作	(W)<—(W)^K
标志位	Z
描述	8bit 的立即数与工作寄存器的值异或，结果保存在工作寄存器中
周期	1
例子 XORLW 5Fh	在指令执行之前 W=Ach 在指令执行之后 W=F3h

39

XORWF	f 的值与工作寄存器的值异或
指令格式	XORWF f，d 0<=f<=17Fh d=0,1
操作	(目标地址)<—(W)^(f)
标志位	Z
描述	F 的值与工作寄存器的值异或， 当 d 为 0 时，结果保存到工作寄存器中 当 d 为 1 时，结果保存到 f 中
周期	1
例子 XORWF f，1	在指令执行之前 W=ACh f=5Fh 在指令执行之后 f=F3h

5 电气特性

5.1 最大极限值

表 5-1 CSU1181 最大极限值

参数	范围	单位
电源 VDD	2.4~3.6	V
引脚输入电压	-0.3~VDD+0.3	V
工作温度	-40~+85	ºC
存贮温度	-55~+150	ºC
焊接温度，时间	220ºC，10 秒	

5.2 直流特性（VDD = 3.3V，T_A = 25ºC，如无其他说明则都是此条件）

表 5-2 CSU1181 直流特性

符号	参数	测试条件	最小值	典型值	最大值	单位
VDD	工作电源		2.4	3	3.6	V
IDD1	电源电流 1	MCK = 4MHz CPUCLK=MCK/2 电荷泵、ADC 打开		2		mA
ISleep	睡眠模式下电源电流	睡眠指令	1.2	1.5	3.5	uA
VIH	数字输入高电平	PT1,2,3	VDD-0.6			V
VIL	数字输入低电平	PT1,2,3			0.3	V
IPU	上拉电流	PT1,2,3 Vin = 0		30		uA
IOH	高电平输出电流	VOH=VDD-0.3V		3		mA
IOL	低电平输出电流	VOL=0.3V		3		mA
IOH	高电平输出电流	VOH=VDD-0.3V （PT2.2、PT2.3）		10		mA
IOL	低电平输出电流	VOL=0.3V （PT2.2、PT2.3）		10		mA
IREG	VS 稳压器输出电流	VDD=3.3V VS=2.3V		4	8	mA
VLREF	用于低电压检测的内部参考电压			1.256		V
TCLREF	用于低电压检测的内部参考电压温度系数	T_A = -40~80ºC		50		ppm/ºC
VLBAT	低电池检测电压	SILB[1:0]=00		2.4		V
		SILB[1:0]=01		3.6		
FRC	内置 RC 振荡器	OSC_H =1	3.2	4.0	4.8	MHz
FRC	内置 RC 振荡器	OSC_H =0	0.8	1.0	1.2	MHz
FWDT	内置看门狗时钟		1.6	3.2	4.8	KHz

5.3 ADC 的特性（VDD = 3.3V，T_A = 25ºC，如无其他说明则都是此条件）

表 5-3 CSU1181 ADC 的特性

参数		条件	最小值	典型值	最大值	单位
模拟输入	模拟输入范围		AGND-0.1		AVDD+0.1	V
	满幅输入电压（AIN+）－（AIN-）				±VREF/PGA	V
	差分输入阻抗			16/PGA		MΩ
系统性能	分辨率	无失码		24		Bits
	输入噪声（rms）	增益=1		2.8		uv
		增益=128		100		nV
	积分线性度	增益=128		±0.01		% of FS
	失调误差	增益=128		14		uV
	失调误差漂移	增益=128		0.05		uV/℃
	增益误差	增益=128		0.1		%
	增益误差漂移	增益=128		15		ppm/℃
参考电压	VS	LDOS[1:0]= 11	2.2	2.3	2.4	V
		LDOS[1:0]= 10	2.5	2.5	2.6	
		LDOS[1:0]= 01	2.7	2.8	2.9	
		LDOS[1:0]= 00		3.0		
	参考电压温度系数			100		ppm/℃