

T630

USB3.0 超高速控制器

技术手册

TIH Confidential

修改记录

版本号	描述	日期
v1.0	初版发布版本	2019/11/26
v1.1	1: “2.4 管脚复用” 增加只支持 muxio fifo slave 功能描述 2: 修改部分文字性描述问题	2021/3/10
v1.2	修改上电时序, 解决 GPIO 在上电过程中状态不稳定的问题	2021/6/8
v1.3	修改图片内容	2021/6/10
v1.4	更新 Logo	2021/07/13
v1.5	增加 T630-B300I 管脚分布及描述 修改表 2.2 电源描述 更新 FIFO 从描述	2021/08/11
v1.6	增加热阻参数描述	2021/09/03
v1.7	删除多余小节	2021/09/09
v1.8	增加 T630-B300C 型号	2021/12/10
v1.9	更新 Package Qty	2021/12/23
v2.0	增加 I2C、GPIO 的接口频率描述	2022/04/22

Table of Content

1 概述	1
1.1 产品简介	1
1.2 芯片架构	2
1.3 芯片特性	2
1.3.1 CPU 资源	2
1.3.2 USB3.0 Device 接口	2
1.3.3 MUXIO 接口	3
1.3.4 I2C 接口	3
1.3.5 UART 接口	3
1.3.6 SPI 接口	3
1.3.7 存储资源	3
1.3.8 其他资源	4
1.3.9 安全特性	4
1.3.10 物理规格	4
1.4 地址映射	5
1.5 中断源	6
2 硬件特性	7
2.1 芯片封装	7
2.2 管脚分布	8
2.3 管脚描述	10
2.4 管脚复用	31
2.5 上电时序	33
2.6 电性能参数	33
2.7 功耗	34
2.8 PCB 设计建议	34
2.9 热阻参数	35
3 CPU 子系统	36
3.1 CK803S 处理器	36
3.1.1 简介	36
3.1.2 特性	36
3.1.3 架构	37
3.1.4 矢量中断控制器	37
3.1.5 系统计时器	38
3.2 存储	38
3.3 DMA	39
3.3.1 模块概述	39
3.3.2 模块特性	39
3.4 定时器	40

3.4.1 模块概述.....	40
3.4.2 模块特性.....	40
3.5 看门狗.....	41
3.5.1 模块概述.....	41
3.5.2 模块特性.....	41
3.6 SCU.....	41
3.6.1 模块概述.....	41
3.6.2 模块特性.....	42
3.6.3 时钟树.....	43
3.6.4 复位树.....	44
4 USB Device 接口.....	45
4.1 模块概述.....	45
4.2 模块特性.....	45
5 外围设备接口.....	46
5.1 MUXIO 接口.....	46
5.1.1 模块概述.....	46
5.1.2 模块特性.....	46
5.1.3 工作方式.....	48
5.2 I2C 控制器.....	55
5.2.1 模块概述.....	55
5.2.2 模块特性.....	56
5.2.3 工作方式.....	56
5.3 SPI 控制器.....	56
5.3.1 模块概述.....	56
5.3.2 模块特性.....	57
5.4 UART0 控制器.....	57
5.4.1 模块概述.....	57
5.4.2 模块特性.....	58
5.5 UART1 控制器.....	58
5.6 GPIO0 控制器.....	59
5.6.1 模块描述.....	59
5.6.2 模块特性.....	59
5.7 GPIO1 控制器.....	59
6 安全特性.....	60
6.1 温度检测.....	60
6.1.1 模块概述.....	60
6.1.2 模块特性.....	60
6.1.3 模块时序.....	61
6.2 芯片 ID.....	61
6.2.1 模块概述.....	61
6.2.2 模块特性.....	61

1 概述

1.1 产品简介

T630 芯片是方寸微电子自主研发的 USB3.0 超高速控制器，具有功能丰富、性能强劲、扩展性强等特点，可广泛应用于视频采集卡、视频会议摄像头、监控摄像头、数字摄录机、工业照相机、测量和测试设备、医疗成像设备、打印机、扫描仪、指纹采集终端等众多电子产品。

该芯片集成国产 32 位高性能 RISC CPU，支持 USB3.0、MUXIO、I2C、SPI、UART 等多种接口，可快速在嵌入式主板上与 FPGA/CPU 进行对接通讯，作为 USB3.0 外扩芯片与 PC 或者服务器实现数据传输。同时该芯片提供完整的 SDK 供客户进行定制化开发，尤其针对典型应用场景提供了源码级方案支撑，可帮助客户缩短产品开发周期、降低整体开发成本，提升产品市场竞争力。

1.2 芯片架构

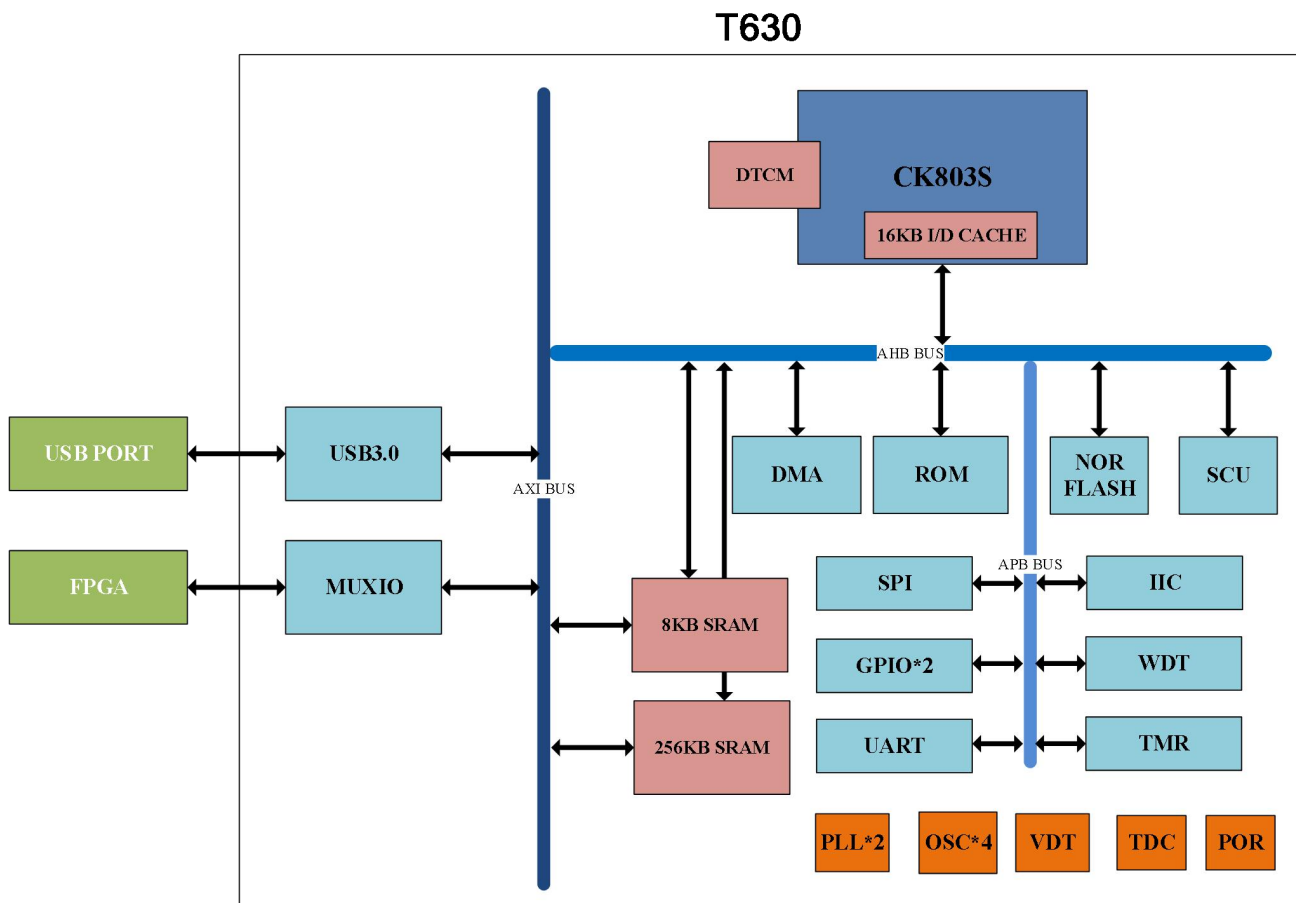


图 1.1 芯片系统架构框图

1.3 芯片特性

1.3.1 CPU 资源

- 集成 32 位国产 CPU CK803S
- 最高工作频率 200MHz
- 内置 16KB I/D Cache
- 内置 DTCM 32KB

1.3.2 USB3.0 Device 接口

- 支持一路 USB3.0 Device 接口速率 5Gbps，向下兼容 USB2.0/USB1.1

- 支持控制/批量/中断传输类型
- 符合 Universal Serial Bus (USB) revision 3.0 标准协议

1.3.3 MUXIO 接口

- 最大支持 32 位数据位宽
- 支持一路 AXI 数据通路接口
- 支持一路 AHB 数据通路接口
- 支持 FIFO 主/FIFO 从/ SRAM 主/ADMUX 主四种工作模式

1.3.4 I2C 接口

- 支持 Standard, Fast and Fast+ modes
- 支持 HS-mode
- 支持主从模式

1.3.5 UART 接口

- 完全兼容高速 NS 16C550A UART
- 最高波特率为 3Mbit/s
- 集成 32bytes TX/RX FIFO
- 支持波特率可配置

1.3.6 SPI 接口

- 支持主从模式
- 支持中断和查询模式
- 输出时钟的极性、相位、频率可配
- 独立可配置的中断使能

1.3.7 存储资源

- 32KB ROM
- 256KB SRAM
- 8KB SRAM (系统专用)
- 512KB/1MB 片内 flash

1.3.8 其他资源

- 内置硬件 DMA
- 内置 POR (Power on Reset) 电路
- 内置 8 个定时器
- 内置中断控制器
- 内置 1 个看门狗
- 支持在线调试

1.3.9 安全特性

- 支持温度检测
- 每颗芯片具备全球唯一 ID

1.3.10 物理规格

- Core 电压为 1.0V
- IO 电压为 1.8v/3.3V
- 支持 BGA121 封装
- 工作温度 0~70°C, -40~85°C

1.4 地址映射

表 1.1 地址映射表

基地址	大小	模块名称	说明
0x0000_0000	1MB	ROM	
0x1020_0000	1MB	DMA 寄存器端口	
0x1050_0000	1MB	SCU 寄存器端口	
0x10A0_0000	1MB	MUXIO 寄存器端口	
0x10B0_0000	1MB	INTC 寄存器端口	
0x1110_0000	1MB	8KB SRAM	8KB SRAM 在 AHB 总线地址
0x1120_0000	1MB	256KB SRAM	256KB SRAM 在 AHB 总线地址
0x1210_0000	1MB	SPI 寄存器端口	
0x1220_0000	1MB	UART0 寄存器端口	
0x1230_0000	1MB	UART1 寄存器端口	
0x1240_0000	1MB	TIMER 寄存器端口	
0x1250_0000	1MB	WDT 寄存器端口	
0x1270_0000	1MB	GPIO0 寄存器端口	
0x1280_0000	1MB	GPIO1 寄存器端口	
0x12A0_0000	1MB	IIC 寄存器端口	
0x2000_0000	32MB	MUXIO_S2 数据端口	MUXIO AXI 总线地址
0x2200_0000	1MB	USB Device 寄存器端口	
0x2220_0000	1MB	8KB SRAM	8KB SRAM 在 AXI 总线地址
0x2230_0000	1MB	256KB SRAM	256KB SRAM 在 AXI 总线地址
0x3000_0000	32MB	MUXIO_S1 数据端口	MUXIO AHB 总线地址

1.5 中断源

CK803S 的中断源映射如下：

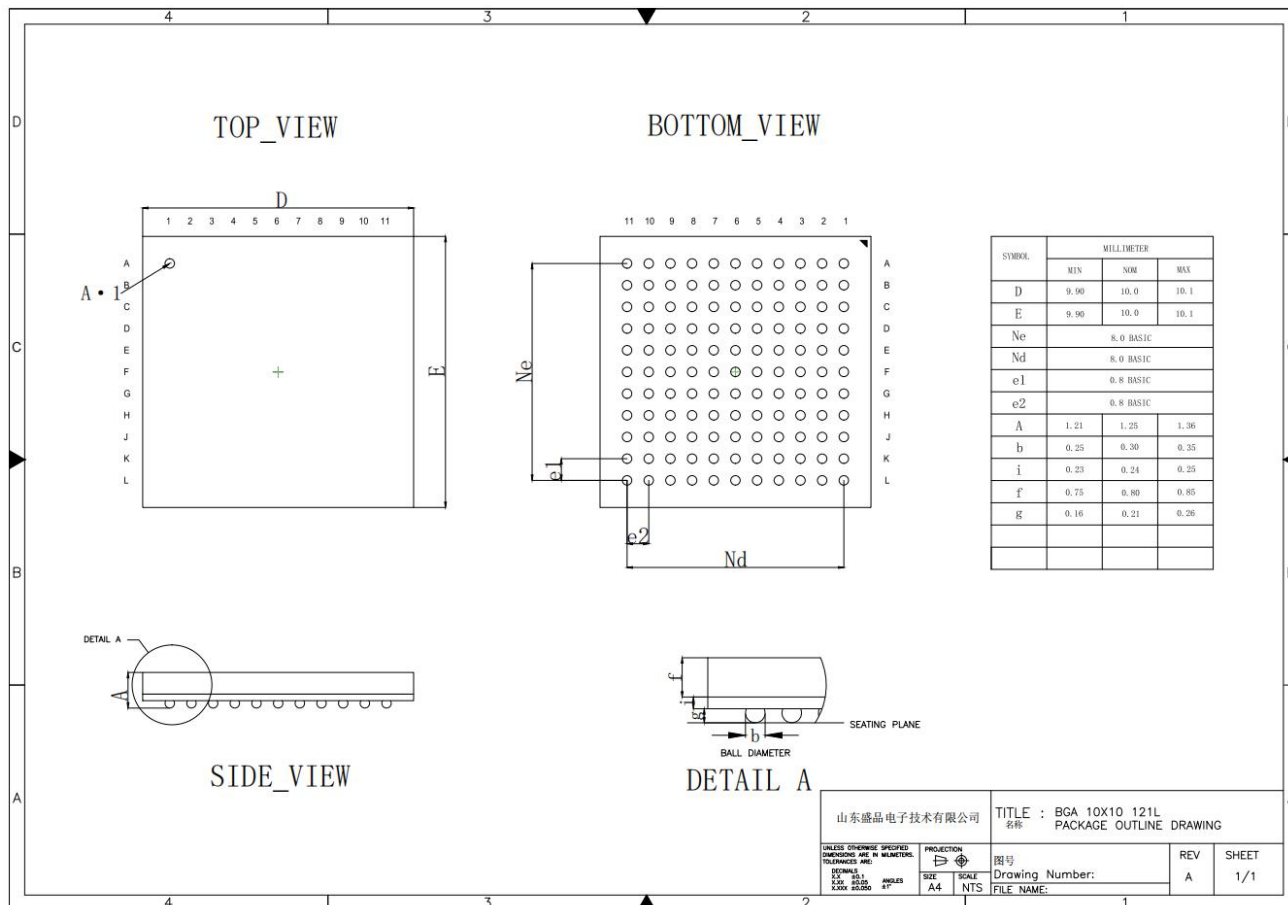
表 1.2 CK803S 中断源

No.	中断源	说明
26	Core_Timer	
25	VDT	
24	Reserved	
23	Reserved	
22	Reserved	
21	Reserved	
20	Reserved	
19	GPIO1	
18	GPIO0	
17	WDT	
16	IIC	
15	UART_1	
14	UART_0	
12	Reserved	
11	SPI	
10	TIMER	
9	DMA	
8	MUXIO	
7	Reserved	
6	Reserved	
5	Reserved	
4	Reserved	
3	Reserved	
2	Reserved	
1	Reserved	
0	USB3	

2 硬件特性

2.1 芯片封装

图 2.1 芯片封装尺寸图



2.2 管脚分布

图 2.2 T630-B200C/T630-B200I 封装图

	1	2	3	4	5	6	7	8	9	10	11
A	GND_A_USB	VCC10_A_USB_RX	SSRXA	SSRXB	SSTXB	SSTXA	VCC10_A_PLL	GND	DP	DM	NC
B	VCC33I_O_0	NC	NC	NC	VCC10_A_USB_TX	VCC33I_O_USB	GND	GND	GND	VCCCK	JTAG_T_RST_N
C	NC	UART0_TXD	VCCCK	NC	RST_N	XSCI	XSCO	NC	NC	NC	VCC33I_O_1
D	NC	NC	NC	NC	UART0_RXD	NC	NC	GND	I2C_SCL	I2C_SDA	NC
E	GPIO0_29	GND	VCC33I_O_3	GPIO0_31	GPIO0_30	NC	NC	JTAG_TMS	VCCCK	NC	NC
F	VCC33I_O_4	NC	GPIO0_27	GPIO0_24	GPIO0_28	JTAG_TCK	GPIO0_2	GPIO0_5	GPIO0_1	GPIO0_0	VCCCK
G	GND	GPIO0_25	GPIO0_26	NC	GPIO1_4	GPIO1_10	GPIO1_11	GPIO0_15	GPIO0_4	GPIO0_3	GND
H	VCCCK	GPIO0_22	GPIO0_23	GPIO1_3	GPIO1_7	GPIO1_0	GPIO1_13	GPIO1_6	GPIO0_7	GPIO0_6	VCC33I_O_4
J	GPIO0_21	GPIO0_19	GPIO0_20	GPIO0_17	GPIO1_9	GPIO1_15	GPIO1_8	GPIO0_14	GPIO0_9	GPIO0_8	VCCCK
K	GPIO0_18	GPIO0_16	GND	GND	GPIO1_1	GPIO1_2	GPIO1_12	GPIO1_14	GPIO0_13	GPIO0_12	GPIO0_10
L	GND	GND	GND	NC	VCCCK	GND	VCCCK	GPIO1_5	VCC33I_O_4	GPIO0_11	GND

图 2.3 T630-B300C/T630-B300I 封装图

	1	2	3	4	5	6	7	8	9	10	11
A	GND_A_USB	VCC10_A_USB_RX	SSRXA	SSRXB	SSTXB	SSTXA	VCC10_A_PLL	GND	DP	DM	NC
B	VCC331_8IO_0	NC	NC	NC	VCC10_A_USB_TX	VCC331_O_USB	GND	GND	GND	VCCK	JTAG_T_RST_N
C	NC	UART0_TXD	VCCK	NC	RST_N	XSCI	XSCO	NC	NC	NC	VCC331_8IO_1
D	NC	NC	NC	NC	UART0_RXD	NC	NC	GND	I2C_SCL	I2C_SDA	NC
E	GPIO0_29	GND	VCC331_8IO_3	GPIO0_31	GPIO0_30	NC	NC	JTAG_TMS	VCCK	NC	NC
F	VCC331_8IO_4	NC	GPIO0_27	GPIO0_24	GPIO0_28	JTAG_TCK	GPIO0_2	GPIO0_5	GPIO0_1	GPIO0_0	VCCK
G	GND	GPIO0_25	GPIO0_26	NC	GPIO1_4	GPIO1_10	GPIO1_11	GPIO0_15	GPIO0_4	GPIO0_3	GND
H	VCCK	GPIO0_22	GPIO0_23	GPIO1_3	GPIO1_7	GPIO1_0	GPIO1_13	GPIO1_6	GPIO0_7	GPIO0_6	VCC331_8IO_4
J	GPIO0_21	GPIO0_19	GPIO0_20	GPIO0_17	GPIO1_9	GPIO1_15	GPIO1_8	GPIO0_14	GPIO0_9	GPIO0_8	VCCK
K	GPIO0_18	GPIO0_16	GND	GND	GPIO1_1	GPIO1_2	GPIO1_12	GPIO1_14	GPIO0_13	GPIO0_12	GPIO0_10
L	GND	GND	GND	NC	VCCK	GND	VCCK	GPIO1_5	VCC331_8IO_4	GPIO0_11	GND

2.3 管脚描述

表 2.1 T630-B200C/T630-B200I 管脚描述

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
A					
A1	GNDA_USB	G			模拟地
A2	VCC10A_USBRX	P	VCC10A_USBRX	1.0v	USB RX 1.0v 模拟电源
A3	SSRXA	I	VCC33IO_USB	3.3v	USB3.0 超速差分输入 A
A4	SSRXB	I	VCC33IO_USB	3.3v	USB3.0 超速差分输入 B
A5	SSTXB	O	VCC33IO_USB	3.3v	USB3.0 超速差分输出 B
A6	SSTXA	O	VCC33IO_USB	3.3v	USB3.0 超速差分输出 A
A7	VCC10A_PLL	P	VCC10A_PLL	1.0v	PLL 1.0v 模拟电源
A8	GND	G			数字地
A9	DP	IO	VCC33IO_USB	3.3v	USB2.0 高速差分输入输出
A10	DM	IO	VCC33IO_USB	3.3v	USB2.0 高速差分输入输出
A11	NC	N			
B					
B1	VCC33IO_0	P	VCC33IO_0	3.3v	3.3v 数字电源
B2	NC	N			
B3	NC	N			
B4	NC	N			
B5	VCC10A_USBTX	P	VCC10A_USBTX	1.0v	USB TX 1.0v 模拟电源
B6	VCC33IO_USB	P	VCC33IO_USB	3.3v	3.3v 模拟电源
B7	GND	G			数字地
B8	GND	G			数字地
B9	GND	G			数字地
B10	VCKK	P	VCKK	1.0v	1.0v 数字电源
B11	JTAG_TRST_N	I	VCC33IO_0	3.3v	CK803S JTAG 测试复位输入
C					
C1	NC	N			
C2	UART0_TXD	O	VCC33IO_1	3.3v	UART0 TX 端数据输出
C3	VCKK	P	VCKK	1.0v	1.0v 数字电源
C4	NC	N			
C5	RST_N	I	VCC33IO_1	3.3v	系统复位输入
C6	XSCI	I	VCC33IO_1	3.3v	系统晶振输入,30Mhz(±30ppm)
C7	XSCO	O	VCC33IO_1	3.3v	系统晶振输出
C8	NC	N			
C9	NC	N			
C10	NC	N			

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
C11	VCC33IO_1	P	VCC33IO_1	3.3v	3.3v 数字电源
D					
D1	NC	N			
D2	NC	N			
D3	NC	N			
D4	NC	N			
D5	UART0_RXD	I	VCC33IO_1	3.3v	UART0 RX 端数据输入
D6	NC	N			
D7	NC	N			
D8	GND	G			数字地
D9	I2C_SCL	IO	VCC33IO_1	3.3v	I2C 时钟输入输出接口
D10	I2C_SDA	IO	VCC33IO_1	3.3v	I2C 数据输入输出接口
D11	NC	N			
E					
E1	GPIO0_29	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_29: GPIO0 通用输入输出端口 29 Mode 2: MUXIO 地址/数据信号
E2	GND	G			数字地
E3	VCC33IO_3	P	VCC33IO_3	3.3v	3.3v 数字电源
E4	GPIO0_31	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_31: GPIO0 通用输入输出端口 31 Mode 2: MUXIO 地址/数据信号
E5	GPIO0_30	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_30: GPIO0 通用输入输出端口 30 Mode2: MUXIO 地址/数据信号
E6	NC	N			
E7	NC	N			
E8	JTAG_TMS	IO	VCC33IO_0	3.3v	CK803S JTAG 测试控制信号输入输出接口
E9	VCCK	P	VCCK	1.0v	1.0v 数字电源
E10	NC	N			
E11	NC	N			
F					
F1	VCC33IO_4	P	VCC33IO_4	3.3v	3.3v 数字电源
F2	NC	N			
F3	GPIO0_27	IO	VCC33IO_4	3.3v	功能复用 Mode 0:

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
					GPIO0_27: GPIO0 通用输入输出端口 27 Mode 2: MUXIO 地址/数据信号
F4	GPIO0_24	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_24: GPIO0 通用输入输出端口 24 Mode 2: MUXIO 地址/数据信号
F5	GPIO0_28	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_28: GPIO0 通用输入输出端口 28 Mode 2: MUXIO 地址/数据信号
F6	JTAG_TCK	I	VCC33IO_0	3.3v	CK803S JTAG 测试输入时钟
F7	GPIO0_2	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_2: GPIO0 通用输入输出端口 2 Mode 2: MUXIO 地址/数据信号
F8	GPIO0_5	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_5: GPIO0 通用输入输出端口 5 Mode 2: MUXIO 地址/数据信号
F9	GPIO0_1	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_1: GPIO0 通用输入输出端 1 Mode 2: MUXIO 地址/数据信号
F10	GPIO0_0	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_0: GPIO0 通用输入输出端口 0 Mode 2: MUXIO 地址/数据信号
F11	VCCK	P	VCCK	1.0v	1.0v 数字电源
G					
G1	GND	G			数字地
G2	GPIO0_25	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_25: GPIO0 通用输入输出端口 25 Mode 2: MUXIO 地址/数据信号

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
G3	GPIO0_26	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_26: GPIO0 通用输入输出端口 26 Mode 2: MUXIO 地址/数据信号
G4	NC	N			
G5	GPIO1_4	IO	VCC33IO_3	3.3v	功能复用 Mode 0: 功能 0: GPIO1 通用输入输出端口 4 功能 1: SPI CK 信号 Mode 2: 功能 0: GPIO1 通用输入输出端口 4 功能 1: SPI CK 信号
G6	GPIO1_10	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO1_10: GPIO1 通用输入输出端口 10 Mode 2: MUXIO 功能引脚: 1) full: muxio fifo slave 模式 fifo 满标志 2) full: muxio fifo master 模式下 fifo 满标志 3) BE1: muxio sram master 的 bit enable 信号 4) BE1: muxio admux 的 bit enable 信号
G7	GPIO1_11	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO1_11: GPIO1 通用输入输出端口 11 Mode 2: MUXIO 功能引脚: 1) empty: muxio fifo slave 模式 fifo 空标志 2) empty: muxio fifo master 模式 fifo 空标志 3) BE0: muxio sram master 模式 bit enable 4) BE0: muxio admux 模式 bit enable 信号
G8	GPIO0_15	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_15 通用输入输出端口 15 Mode 2: MUXIO 地址/数据信号
G9	GPIO0_4	IO	VCC33IO_4	3.3v	功能复用 Mode 0:

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
					GPIO0_4 通用输入输出端口 4 Mode 2: MUXIO 地址/数据信号
G10	GPIO0_3	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_3 通用输入输出端口 3 Mode 2: MUXIO 地址/数据信号
G11	GND	G			数字地
H					
H1	VCKK	P	VCKK	1.0v	1.0v 数字电源
H2	GPIO0_22	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_22 通用输入输出端口 22 Mode 2: MUXIO 地址/数据信号
H3	GPIO0_23	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_23 通用输入输出端口 23 Mode 2: MUXIO 地址/数据信号
H4	GPIO1_3	IO	VCC33IO_3	3.3v	功能复用 Mode 0: 功能 0: GPIO1 通用输入输出端口 3 功能 1: SPI MOSI 信号 Mode 2: 功能 0: GPIO1 通用输入输出端口 3 功能 1: SPI MOSI 信号
H5	GPIO1_7	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO1_7: GPIO1 通用输入输出端口 7 Mode 2: MUXIO 功能引脚: 1) CFIFO_SEL: muxio fifo slave sel 信号 2) GPIO1_7: GPIO1 通用输入输出端口 7 3) ALE: muxio sram master 地址锁存信号 4) WAIT: muxio admux wait 控制信号
H6	GPIO1_0	IO	VCC33IO_3	3.3v	功能复用 Mode 0: 功能 0: GPIO1 通用输入输出端口 0 功能 1: UART1 RXD 信号

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
					Mode 2: 功能 0: GPIO1 通用输入输出端口 0 功能 1: UART1 RXD 信号
H7	GPIO1_13	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO1_13: GPIO1 通用输入输出端口 13 Mode 2: MUXIO 功能引脚: 1) RE: muxio fifo slave 模式读使能信号 2) RE: muxio fifo master 模式读使能信号 3) RE: muxio sram master 模式读使能信号 4) RE: muxio admux 模式读使能信号
H8	GPIO1_6	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO1_6: GPIO1 通用输入输出端口 6 Mode 2: MUXIO 功能引脚: 1) PKGEND: muxio fifo slave 模式 pkgend 2) GPIO1_6: GPIO1 通用输入输出端口 6 3) GPIO1_6: GPIO1 通用输入输出端口 6 4) GPIO1_6: GPIO1 通用输入输出端口 6
H9	GPIO0_7	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_7: GPIO0 通用输入输出端口 7 Mode 2: MUXIO 地址/数据信号
H10	GPIO0_6	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_6: GPIO0 通用输入输出端口 6 Mode 2: MUXIO 地址/数据信号
H11	VCC33IO_4	P	VCC33IO_4	3.3v	3.3v 数字电源
J					
J1	GPIO0_21	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_21: GPIO0 通用输入输出端口 21 Mode 2: MUXIO 地址/数据信号
J2	GPIO0_19	IO	VCC33IO_4	3.3v	功能复用 Mode 0:

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
					GPIO0_19: GPIO0 通用输入输出端口 19 Mode 2: MUXIO 地址/数据信号
J3	GPIO0_20	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_20: GPIO0 通用输入输出端口 20 Mode 2: MUXIO 地址/数据信号
J4	GPIO0_17	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_17: GPIO0 通用输入输出端口 17 Mode 2: MUXIO 地址/数据信号
J5	GPIO1_9	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO1_9: GPIO1 通用输入输出端口 9 Mode 2: MUXIO 功能引脚: 1) CFIFO_empty: muxio fifo slave 模式 cmd fifo empty 信号 2) PWM0: PWM 信号 3) BE2: muxio sram byte 使能信号 4) ADV: muxio admux adv 控制信号
J6	GPIO1_15	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO1_15: GPIO1 通用输入输出端口 15 Mode 2: MUXIO 功能引脚: 1) CLK: muxio fifo slave 模式 CLK 信号 2) CLK: muxio fifo master 模式 CLK 信号 3) CLK: muxio sram master 模式 CLK 信号 4) CLK: muxio admux master 模式 CLK 信号
J7	GPIO1_8	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO1_8: GPIO1 通用输入输出端口 8 Mode 2: MUXIO 功能引脚: 1) CFIFO_full: muxio fifo slave 模式 cmd fifo full 信号 2) GPIO1_8: GPIO1 通用输入输出端口 8

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
					3) BE2: muxio sram byte 使能信号 4) ADV: muxio admux cre 控制信号
J8	GPIO0_14	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_14: GPIO0 通用输入输出端口 14 Mode 2: MUXIO 地址/数据信号
J9	GPIO0_9	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_9: GPIO0 通用输入输出端口 9 Mode 2: MUXIO 地址/数据信号
J10	GPIO0_8	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_8: GPIO0 通用输入输出端口 8 Mode 2: MUXIO 地址/数据信号
J11	VCCK	P	VCCK	1.0v	1.0v 数字电源
K					
K1	GPIO0_18	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_18: GPIO0 通用输入输出端口 18 Mode 2: MUXIO 地址/数据信号
K2	GPIO0_16	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_16: GPIO0 通用输入输出端口 16 Mode 2: MUXIO 地址/数据信号
K3	GND	G			数字地
K4	GND	G			数字地
K5	GPIO1_1	IO	VCC33IO_3	3.3v	功能复用 Mode 0: 功能 0: GPIO1 通用输入输出端口 1 功能 1: UART1 TXD 信号 Mode 2: 功能 0: GPIO1 通用输入输出端口 1 功能 1: UART1 TXD 信号
K6	GPIO1_2	IO	VCC33IO_3	3.3v	功能复用 Mode 0: 功能 0: GPIO1 通用输入输出端口 2 功能 1: SPI MISO 信号

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
					Mode 2: 功能 0: GPIO1 通用输入输出端口 2 功能 1: SPI MISO 信号
K7	GPIO1_12	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO1_12: GPIO1 通用输入输出端口 12 Mode 2: MUXIO 功能引脚: 1) WE: muxio fifo slave 写使能信号 2) WE: muxio fifo master 写使能信号 3) WE: muxio sram master 写使能信号 4) WE: muxio admux master 写使能信号
K8	GPIO1_14	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO1_14: GPIO1 通用输入输出端口 14 Mode 2: MUXIO 功能引脚: 1) CS: muxio fifo slave 模式使能信号 2) CS: muxio fifo master 模式使能信号 3) CS: muxio sram master 模式使能信号 4) CS: muxio admux master 模式使能信号
K9	GPIO0_13	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_13: GPIO0 通用输入输出端口 13 Mode 2: MUXIO 地址/数据信号
K10	GPIO0_12	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_12: GPIO0 通用输入输出端口 12 Mode 2: MUXIO 地址/数据信号
K11	GPIO0_10	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_10: GPIO0 通用输入输出端口 10 Mode 2: MUXIO 地址/数据信号
L					
L1	GND	G			数字地
L2	GND	G			数字地
L3	GND	G			数字地
L4	NC	N			

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
L5	VCCK	P	VCCK	1.0v	1.0v 数字电源
L6	GND	G			数字地
L7	VCCK	P	VCCK	1.0v	1.0v 数字电源
L8	GPIO1_5	IO	VCC33IO_3	3.3v	功能复用 Mode 0: 功能 0: GPIO1 通用输入输出端口 5 功能 1: SPI CS 信号 Mode 2: 功能 0: GPIO1 通用输入输出端口 5 功能 1: SPI CS 信号
L9	VCC33IO_4	P	VCC33IO_4	3.3v	3.3 数字电源
L10	GPIO0_11	IO	VCC33IO_4	3.3v	功能复用 Mode 0: GPIO0_11: GPIO0 通用输入输出端口 11 Mode 2: MUXIO 地址/数据信号
L11	GND	P			数字地

表 2.2 T630-B200C/T630-B200I 电源列表

名称	描述	管脚
VCKK	1.0v core 电源	B10, C3, E9, F11, H1, J11, L5, L7
VCC33IO_0	3.3v IO 电源	B1
VCC33IO_1	3.3v IO 电源	C11
VCC33IO_3	3.3v IO 电源	E3
VCC33IO_4	3.3v IO 电源	F1, H11, L9
VCC10A_USBRX	1.0v USB RX 模拟电源	A2
VCC10A_USBTX	1.0v USB TX 模拟电源	B5
VCC10A_PLL	1.0v PLL 模拟电源	A7
VCC33IO_USB	3.3v USB IO 电源	B6
GND	数字地	A8, B7, B8, B9, D8, E2, G1, G11, K3, K4, L1, L2, L6, L11
GND_USB	USB 模拟地	A1

TIH Confidential

表 2.3 T630-B300C/T630-B300I 管脚描述

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
A					
A1	GNDA_USB	G			模拟地
A2	VCC10A_USBRX	P	VCC10A_USBRX	1.0v	USB RX 1.0v 模拟电源
A3	SSRXA	I	VCC33IO_USB	3.3v	USB3.0 超速差分输入 A
A4	SSRXB	I	VCC33IO_USB	3.3v	USB3.0 超速差分输入 B
A5	SSTXB	O	VCC33IO_USB	3.3v	USB3.0 超速差分输出 B
A6	SSTXA	O	VCC33IO_USB	3.3v	USB3.0 超速差分输出 A
A7	VCC10A_PLL	P	VCC10A_PLL	1.0v	PLL 1.0v 模拟电源
A8	GND	G			数字地
A9	DP	IO	VCC33IO_USB	3.3v	USB2.0 高速差分输入输出
A10	DM	IO	VCC33IO_USB	3.3v	USB2.0 高速差分输入输出
A11	NC	N			
B					
B1	VCC3318IO_0	P	VCC3318IO_0	3.3v/1.8v	3.3/1.8v 数字电源
B2	NC	N			
B3	NC	N			
B4	NC	N			
B5	VCC10A_USBTX	P	VCC10A_USBTX	1.0v	USB TX 1.0v 模拟电源
B6	VCC33IO_USB	P	VCC33IO_USB	3.3v	3.3v 模拟电源
B7	GND	G			数字地
B8	GND	G			数字地
B9	GND	G			数字地
B10	VCCK	P	VCCK	1.0v	1.0v 数字电源
B11	JTAG_TRST_N	I	VCC3318IO_0	3.3v/1.8v	CK803S JTAG 测试复位输入
C					
C1	NC	N			
C2	UART0_TXD	O	VCC3318IO_1	3.3v/1.8v	UART0 TX 端数据输出
C3	VCCK	P	VCCK	1.0v	1.0v 数字电源
C4	NC	N			
C5	RST_N	I	VCC3318IO_1	3.3v/1.8v	系统复位输入
C6	XSCI	I	VCC3318IO_1	3.3v/1.8v	系统晶振输入,30Mhz(±30ppm)
C7	XSCO	O	VCC3318IO_1	3.3v/1.8v	系统晶振输出
C8	NC	N			
C9	NC	N			
C10	NC	N			
C11	VCC3318IO_1	P	VCC3318IO_1	3.3v/1.8v	3.3/1.8v 数字电源
D					
D1	NC	N			
D2	NC	N			

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
D3	NC	N			
D4	NC	N			
D5	UART0_RXD	I	VCC3318IO_1	3.3v/1.8v	UART0 RX 端数据输入
D6	NC	N			
D7	NC	N			
D8	GND	G			数字地
D9	I2C_SCL	IO	VCC3318IO_1	3.3v/1.8v	I2C 时钟输入输出接口
D10	I2C_SDA	IO	VCC3318IO_1	3.3v/1.8v	I2C 数据输入输出接口
D11	NC	N			
E					
E1	GPIO0_29	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_29: GPIO0 通用输入输出端口 29 Mode 2: MUXIO 地址/数据信号
E2	GND	G			数字地
E3	VCC3318IO_3	P	VCC3318IO_3	3.3v/1.8v	3.3v/1.8v 数字电源
E4	GPIO0_31	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_31: GPIO0 通用输入输出端口 31 Mode 2: MUXIO 地址/数据信号
E5	GPIO0_30	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_30: GPIO0 通用输入输出端口 30 Mode2: MUXIO 地址/数据信号
E6	NC	N			
E7	NC	N			
E8	JTAG_TMS	IO	VCC3318IO_0	3.3v/1.8v	CK803S JTAG 测试控制信号输入输出接口
E9	VCKK	P	VCKK	1.0v	1.0v 数字电源
E10	NC	N			
E11	NC	N			
F					
F1	VCC3318IO_4	P	VCC3318IO_4	3.3v/1.8v	3.3v/1.8v 数字电源
F2	NC	N			
F3	GPIO0_27	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_27: GPIO0 通用输入输出端口 27 Mode 2: MUXIO 地址/数据信号
F4	GPIO0_24	IO	VCC3318IO_4	3.3v/1.8v	功能复用

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
					Mode 0: GPIO0_24: GPIO0 通用输入输出端口 24 Mode 2: MUXIO 地址/数据信号
F5	GPIO0_28	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_28: GPIO0 通用输入输出端口 28 Mode 2: MUXIO 地址/数据信号
F6	JTAG_TCK	I	VCC3318IO_0	3.3v/1.8v	CK803S JTAG 测试输入时钟
F7	GPIO0_2	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_2: GPIO0 通用输入输出端口 2 Mode 2: MUXIO 地址/数据信号
F8	GPIO0_5	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_5: GPIO0 通用输入输出端口 5 Mode 2: MUXIO 地址/数据信号
F9	GPIO0_1	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_1: GPIO0 通用输入输出端 1 Mode 2: MUXIO 地址/数据信号
F10	GPIO0_0	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_0: GPIO0 通用输入输出端口 0 Mode 2: MUXIO 地址/数据信号
F11	VCCK	P	VCCK	1.0v	1.0v 数字电源
G					
G1	GND	G			数字地
G2	GPIO0_25	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_25: GPIO0 通用输入输出端口 25 Mode 2: MUXIO 地址/数据信号
G3	GPIO0_26	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_26: GPIO0 通用输入输出端口 26 Mode 2: MUXIO 地址/数据信号

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
G4	NC	N			
G5	GPIO1_4	IO	VCC3318IO_3	3.3v/1.8v	功能复用 Mode 0: 功能 0: GPIO1 通用输入输出端口 4 功能 1: SPI CK 信号 Mode 2: 功能 0: GPIO1 通用输入输出端口 4 功能 1: SPI CK 信号
G6	GPIO1_10	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO1_10: GPIO1 通用输入输出端口 10 Mode 2: MUXIO 功能引脚: 5) full: muxio fifo slave 模式 fifo 满标志 6) full: muxio fifo master 模式下 fifo 满标志 7) BE1: muxio sram master 的 bit enable 信号 8) BE1: muxio admux 的 bit enable 信号
G7	GPIO1_11	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO1_11: GPIO1 通用输入输出端口 11 Mode 2: MUXIO 功能引脚: 5) empty: muxio fifo slave 模式 fifo 空标志 6) empty: muxio fifo master 模式 fifo 空标志 7) BE0: muxio sram master 模式 bit enable 8) BE0: muxio admux 模式 bit enable 信号
G8	GPIO0_15	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_15 通用输入输出端口 15 Mode 2: MUXIO 地址/数据信号
G9	GPIO0_4	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_4 通用输入输出端口 4

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
					Mode 2: MUXIO 地址/数据信号
G10	GPIO0_3	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_3 通用输入输出端口 3 Mode 2: MUXIO 地址/数据信号
G11	GND	G			数字地
H					
H1	VCCK	P	VCCK	1.0v	1.0v 数字电源
H2	GPIO0_22	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_22 通用输入输出端口 22 Mode 2: MUXIO 地址/数据信号
H3	GPIO0_23	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_23 通用输入输出端口 23 Mode 2: MUXIO 地址/数据信号
H4	GPIO1_3	IO	VCC3318IO_3	3.3v/1.8v	功能复用 Mode 0: 功能 0: GPIO1 通用输入输出端口 3 功能 1: SPI MOSI 信号 Mode 2: 功能 0: GPIO1 通用输入输出端口 3 功能 1: SPI MOSI 信号
H5	GPIO1_7	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO1_7: GPIO1 通用输入输出端口 7 Mode 2: MUXIO 功能引脚: 5) CFIFO_SEL: muxio fifo slave sel 信号 6) GPIO1_7: GPIO1 通用输入输出端口 7 7) ALE: muxio sram master 地址锁存信号 8) WAIT: muxio admux wait 控制信号
H6	GPIO1_0	IO	VCC3318IO_3	3.3v/1.8v	功能复用 Mode 0: 功能 0: GPIO1 通用输入输出端口 0

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
					功能 1: UART1 RXD 信号 Mode 2: 功能 0: GPIO1 通用输入输出端口 0 功能 1: UART1 RXD 信号
H7	GPIO1_13	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO1_13: GPIO1 通用输入输出端口 13 Mode 2: MUXIO 功能引脚: 5) RE: muxio fifo slave 模式读使能信号 6) RE: muxio fifo master 模式读使能信号 7) RE: muxio sram master 模式读使能信号 8) RE: muxio admux 模式读使能信号
H8	GPIO1_6	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO1_6: GPIO1 通用输入输出端口 6 Mode 2: MUXIO 功能引脚: 5) PKGEND: muxio fifo slave 模式 pkgend 6) GPIO1_6: GPIO1 通用输入输出端口 6 7) GPIO1_6: GPIO1 通用输入输出端口 6 8) GPIO1_6: GPIO1 通用输入输出端口 6
H9	GPIO0_7	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_7: GPIO0 通用输入输出端口 7 Mode 2: MUXIO 地址/数据信号
H10	GPIO0_6	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_6: GPIO0 通用输入输出端口 6 Mode 2: MUXIO 地址/数据信号
H11	VCC33IO_4	P	VCC3318IO_4	3.3v/1.8v	3.3v/1.8v 数字电源
J					
J1	GPIO0_21	IO	VCC3318IO_4	3.3v/1.8v	功能复用

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
					Mode 0: GPIO0_21: GPIO0 通用输入输出端口 21 Mode 2: MUXIO 地址/数据信号
J2	GPIO0_19	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_19: GPIO0 通用输入输出端口 19 Mode 2: MUXIO 地址/数据信号
J3	GPIO0_20	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_20: GPIO0 通用输入输出端口 20 Mode 2: MUXIO 地址/数据信号
J4	GPIO0_17	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_17: GPIO0 通用输入输出端口 17 Mode 2: MUXIO 地址/数据信号
J5	GPIO1_9	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO1_9: GPIO1 通用输入输出端口 9 Mode 2: MUXIO 功能引脚: 5) CFIFO_empty: muxio fifo slave 模式 cmd fifo empty 信号 6) PWM0: PWM 信号 7) BE2: muxio sram byte 使能信号 8) ADV: muxio admux adv 控制信号
J6	GPIO1_15	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO1_15: GPIO1 通用输入输出端口 15 Mode 2: MUXIO 功能引脚: 5) CLK: muxio fifo slave 模式 CLK 信号 6) CLK: muxio fifo master 模式 CLK 信号 7) CLK: muxio sram master 模式 CLK 信号 8) CLK: muxio admux master 模式 CLK 信号

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
J7	GPIO1_8	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO1_8: GPIO1 通用输入输出端口 8 Mode 2: MUXIO 功能引脚: 5) CFIFO_full: muxio fifo slave 模式 cmd fifo full 信号 6) GPIO1_8: GPIO1 通用输入输出端口 8 7) BE2: muxio sram byte 使能信号 8) ADV: muxio admux cre 控制信号
J8	GPIO0_14	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_14: GPIO0 通用输入输出端口 14 Mode 2: MUXIO 地址/数据信号
J9	GPIO0_9	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_9: GPIO0 通用输入输出端口 9 Mode 2: MUXIO 地址/数据信号
J10	GPIO0_8	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_8: GPIO0 通用输入输出端口 8 Mode 2: MUXIO 地址/数据信号
J11	VCCK	P	VCCK	1.0v	1.0v 数字电源
K					
K1	GPIO0_18	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_18: GPIO0 通用输入输出端口 18 Mode 2: MUXIO 地址/数据信号
K2	GPIO0_16	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_16: GPIO0 通用输入输出端口 16 Mode 2: MUXIO 地址/数据信号
K3	GND	G			数字地
K4	GND	G			数字地
K5	GPIO1_1	IO	VCC3318IO_3	3.3v/1.8v	功能复用 Mode 0:

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
					功能 0: GPIO1 通用输入输出端口 1 功能 1: UART1 TXD 信号 Mode 2: 功能 0: GPIO1 通用输入输出端口 1 功能 1: UART1 TXD 信号
K6	GPIO1_2	IO	VCC3318IO_3	3.3v/1.8v	功能复用 Mode 0: 功能 0: GPIO1 通用输入输出端口 2 功能 1: SPI MISO 信号 Mode 2: 功能 0: GPIO1 通用输入输出端口 2 功能 1: SPI MISO 信号
K7	GPIO1_12	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO1_12: GPIO1 通用输入输出端口 12 Mode 2: MUXIO 功能引脚: 5) WE: muxio fifo slave 写使能信号 6) WE: muxio fifo master 写使能信号 7) WE: muxio sram master 写使能信号 8) WE: muxio admux master 写使能信号
K8	GPIO1_14	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO1_14: GPIO1 通用输入输出端口 14 Mode 2: MUXIO 功能引脚: 5) CS: muxio fifo slave 模式使能信号 6) CS: muxio fifo master 模式使能信号 7) CS: muxio sram master 模式使能信号 8) CS: muxio admux master 模式使能信号
K9	GPIO0_13	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_13: GPIO0 通用输入输出端口 13 Mode 2: MUXIO 地址/数据信号
K10	GPIO0_12	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_12: GPIO0 通用输入输出端口 12

位置	名称 (初始复位功能)	I/O	电压域	电压	功能描述
					Mode 2: MUXIO 地址/数据信号
K11	GPIO0_10	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_10: GPIO0 通用输入输出端口 10 Mode 2: MUXIO 地址/数据信号
L					
L1	GND	G			数字地
L2	GND	G			数字地
L3	GND	G			数字地
L4	NC	N			
L5	VCCK	P	VCCK	1.0v	1.0v 数字电源
L6	GND	G			数字地
L7	VCCK	P	VCCK	1.0v	1.0v 数字电源
L8	GPIO1_5	IO	VCC3318IO_3	3.3v/1.8v	功能复用 Mode 0: 功能 0: GPIO1 通用输入输出端口 5 功能 1: SPI CS 信号 Mode 2: 功能 0: GPIO1 通用输入输出端口 5 功能 1: SPI CS 信号
L9	VCC33IO_4	P	VCC3318IO_4	3.3v/1.8v	3.3v/1.8v 数字电源
L10	GPIO0_11	IO	VCC3318IO_4	3.3v/1.8v	功能复用 Mode 0: GPIO0_11: GPIO0 通用输入输出端口 11 Mode 2: MUXIO 地址/数据信号
L11	GND	P			数字地

表 2.4 T630-B300C/T630-B300I 电源列表

名称	描述	管脚
VCCK	1.0v core 电源	B10, C3, E9, F11, H1, J11, L5, L7
VCC3318IO_0	3.3v/1.8v IO 电源	B1
VCC3318IO_1	3.3v/1.8v IO 电源	C11
VCC3318IO_3	3.3v/1.8v IO 电源	E3
VCC3318IO_4	3.3v/1.8v IO 电源	F1, H11, L9
VCC10A_USBRX	1.0v USB RX 模拟电源	A2

VCC10A_USBTX	1.0v USB TX 模拟电源	B5
VCC10A_PLL	1.0v PLL 模拟电源	A7
VCC33IO_USB	3.3v USB IO 电源	B6
GND	数字地	A8, B7, B8, B9, D8, E2, G1, G11, K3, K4, L1, L2, L6, L11
GND_A_USB	USB 模拟地	A1

表 2.5 缩写注释

名称	描述
P	电源
G	地
N	未连接
IO	输入输出
NC	未连接

2.4 管脚复用

在芯片内部，GPIO0、GPIO1、MUXIO、UART1、SPI 等模块复用 48 根 IO 线，复用模式如下表所示：

FUNC_MODE 通过 SCU 寄存器，可配置为 0、1、2 三种模式。当 FUNC_MODE 为 2 时，通过配置 MUXIO 模块寄存器实现工作模式选择，可分为 FIFO 从、FIFO 主、SRAM 主、ADMUX 主四种模式。

GPIO1[5:0]由 SCU 寄存器控制，在任何 FUNC_MODE 下均可进行模式选择。

注意：虽然 MUXIO 支持 4 种模式，但目前只使用了 FIFO 从模式。

表 2.6 管脚复用表

FUNC_MODE [1:0]	0	2			
接口信号	功能模式 0	FIFO 从	FIFO 主	SRAM 主	ADMUX 模式
GPIO0[31:0]	GPIO0[31:0]	DQ[31:0]	DQ[31:0]	ADQ[31:0]	ADDR[7:0](GPIO0[23:16]) ADQ[15:0](GPIO0[15:0])
GPIO1[15]	GPIO1[15]	CLK	CLK	CLK	CLK
GPIO1[14]	GPIO1[14]	CS#	CS#	CS#	CS#
GPIO1[13]	GPIO1[13]	RE#	RE#	RE#	RE#
GPIO1[12]	GPIO1[12]	WE#	WE#	WE#	WE#
GPIO1[11]	GPIO1[11]	empty	empty	BE0#	BE0#
GPIO1[10]	GPIO1[10]	full	full	BE1#	BE1#
GPIO1[9]	GPIO1[9]	CFIFO_empty	PWM0	BE2#	ADV#
GPIO1[8]	GPIO1[8]	CFIFO_full	GPIO1[8]	BE3#	CRE
GPIO1[7]	GPIO1[7]	CFIFO_SEL#	GPIO1[7]	ALE#	WAIT#
GPIO1[6]	GPIO1[6]	PKGEND#	GPIO1[6]	GPIO1[6]	GPIO1[6]
GPIO1[5]	GPIO1[5]/SPI_CS	GPIO1[5]/SPI_CS	GPIO1[5]/SPI_CS	GPIO1[5]/SPI_CS	GPIO1[5]/SPI_CS
GPIO1[4]	GPIO1[4]/SPI_CK	GPIO1[4]/SPI_CK	GPIO1[4]/SPI_CK	GPIO1[4]/SPI_CK	GPIO1[4]/SPI_CK
GPIO1[3]	GPIO1[3]/SPI_MOSI	GPIO1[3]/SPI_MOSI	GPIO1[3]/SPI_MOSI	GPIO1[3]/SPI_MOSI	GPIO1[3]/SPI_MOSI
GPIO1[2]	GPIO1[2]/SPI_MISO	GPIO1[2]/SPI_MISO	GPIO1[2]/SPI_MISO	GPIO1[2]/SPI_MISO	GPIO1[2]/SPI_MISO
GPIO1[1]	GPIO1[1]/UART1_TXD	GPIO1[1]/UART1_TXD	GPIO1[1]/UART1_TXD	GPIO1[1]/UART1_TXD	GPIO1[1]/UART1_TXD
GPIO1[0]	GPIO1[0]/UART1_RXD	GPIO1[0]/UART1_RXD	GPIO1[0]/UART1_RXD	GPIO1[0]/UART1_RXD	GPIO1[0]/UART1_RXD

 测试模式
信号

2.5 上电时序

为确保芯片内部逻辑与外部器件通讯正常，VCCK（1.0V）电源和 VCCIO（3.3V/1.8V）电源对上电时序有以下要求，如下图所示：

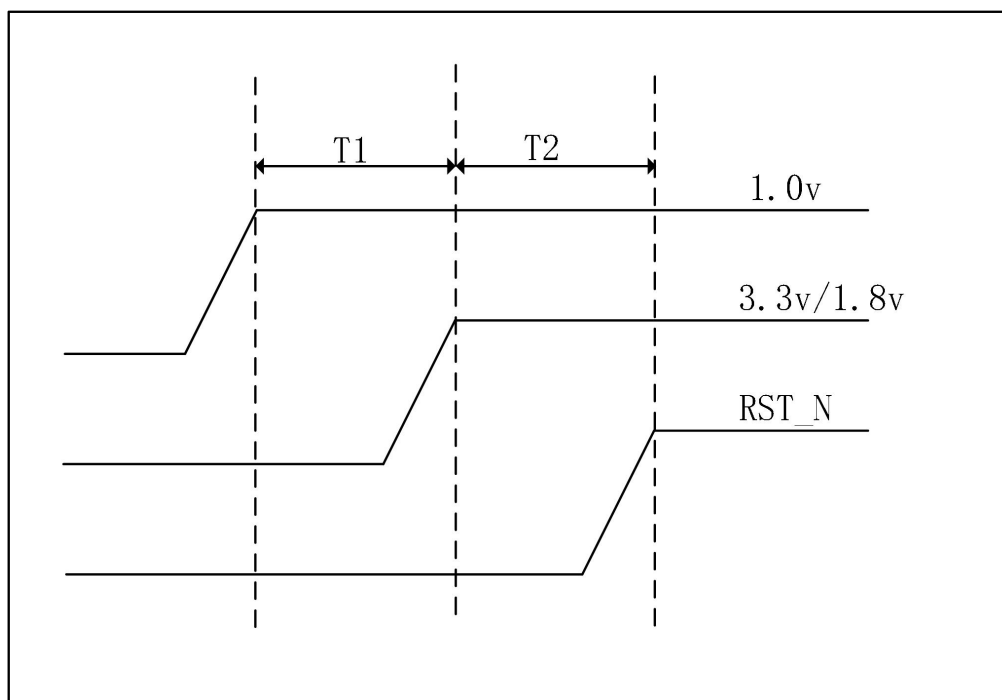


图 2.4 电源上电顺序图

其中， $0 < T1 \leq 10\text{ms}$ 。

$T2$ 为系统复位要求， $40\text{ms} \leq T2$

2.6 电性能参数

表 2.7 T630-B200C/T630-B200I 电气特性参数

符号	描述	Min	Typ	Max	单位
VCC33IO_0	普通 IO 口电源	3.0	3.3	3.6	V
VCC33IO_1	普通 IO 口电源	3.0	3.3	3.6	V
VCC33IO_3	普通 IO 口电源	3.0	3.3	3.6	V
VCC33IO_4	普通 IO 口电源	3.0	3.3	3.6	V
USB10A_USBRX	1.0v USB RX 模拟电源	0.9	1.0	1.1	V
USB10A_USBTX	1.0v USB TX 模	0.9	1.0	1.1	V

	拟电源				
VCC10A_PLL	1.0v PLL 模拟电源	0.9	1.0	1.1	V
VCC33IO_USB	3.3v USB IO 电源	3.0	3.3	3.6	V
VCCCK	Core 电源	0.9	1.0	1.1	V

表 2.8 T630-B300C/T630-B300I 电气特性参数

符号	描述	Min	Typ	Max	单位
VCC3318IO_0	普通 IO 口电源	3.0/1.62	3.3/1.8	3.6/1.98	V
VCC3318IO_1	普通 IO 口电源	3.0/1.62	3.3/1.8	3.6/1.98	V
VCC3318IO_3	普通 IO 口电源	3.0/1.62	3.3/1.8	3.6/1.98	V
VCC3318IO_4	普通 IO 口电源	3.0/1.62	3.3/1.8	3.6/1.98	V
USB10A_USBRX	1.0v USB RX 模拟电源	0.9	1.0	1.1	V
USB10A_USBTX	1.0v USB TX 模拟电源	0.9	1.0	1.1	V
VCC10A_PLL	1.0v PLL 模拟电源	0.9	1.0	1.1	V
VCC33IO_USB	3.3v USB IO 电源	3.0	3.3	3.6	V
VCCCK	Core 电源	0.9	1.0	1.1	V

2.7 功耗

- 静态功耗 < 0.1W
- 动态功耗 < 0.7W

2.8 PCB 设计建议

请参考《T630 硬件设计用户指南》

2.9 热阻参数

表 2.9 T630 芯片热阻参数表

参数	说明	数值	单位
Tj MAX	最高结温	125	°C
θJA	热阻 (结至环境)	38.46	°C/W
θJB	热阻 (结至板上)	20.00	°C/W
θJC	热阻 (结至外壳)	12.00	°C/W

TIH Confidential

3 CPU 子系统

3.1 CK803S 处理器

3.1.1 简介

CK803S 是面向控制领域的 32 位高能效嵌入式 CPU 核，具有低成本、低功耗、高代码密度等多种特点。CK803S 采用 16/32 位混合编码指令系统，设计了精简高效的 3 级流水线。

CK803S 提供多总线接口，支持系统总线、指令总线、数据总线的灵活配置。CK803S 针对内存拷贝应用做了特殊优化，可以获得极致的内存拷贝性能。此外，CK803S 对中断响应做了特殊加速，中断响应延时仅需 13 个周期。

3.1.2 特性

- 精简指令集（RISC）处理器架构
- 32 位数据，16 位/32 位混合编码指令
- 16 个 32 位通用寄存器
- 3 级流水线
- 最高工作频率 200Mhz
- 单位性能 1.5DMIPS/MHz
- 按序发射、按序执行、按序退出
- 支持 AHB 系统总线和 AHB Databus 总线接口
- 内置 16KB 高速缓存
- 32KB DTCM
- 内置 8 个内存保护单元
- 内置紧耦合矢量中断控制器与计时器
- 支持 1:1 和 2:1 处理器与系统时钟比
- 中断响应延时仅为 13 个处理器周期
- 静态分支预测
- 支持硬件乘除法
- 支持连续内存访问
- 仅支持 little endian

3.1.3 架构

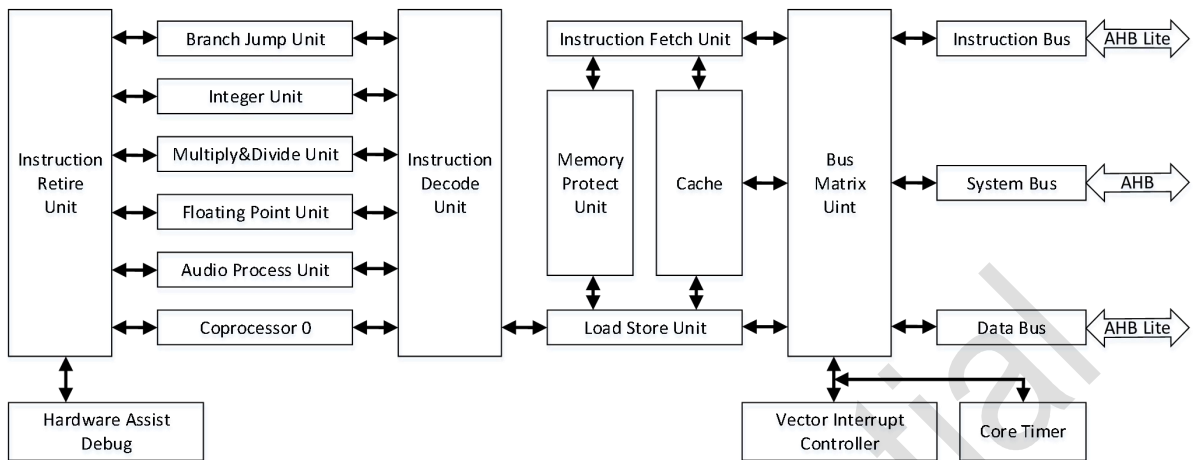


图 3.1 CK803S 系统架构图

*上图中，浮点处理单元、音频加速单元和指令总线模块本芯片中不支持。

3.1.4 矢量中断控制器

矢量中断控制器（VIC）是一个与 CK803S 紧耦合的 IP 单元，用于中断的高效处理。矢量中断控制器最大可支持 32 个中断源（IRQ[31:0]），每个中断源拥有软件可编程的中断优先级。矢量中断控制器收集来自不同中断源的中断请求，依据中断优先级对中断请求进行仲裁。最高优先级的中断将获得中断控制权并向处理器发出中断请求，当处理器响应中断请求，返回中断请求响应信号给 VIC；当处理器退出中断服务程序（ISR），返回中断退出信号给 VIC。

矢量中断控制器支持中断嵌套。当处理器正在处理一个中断请求时来了一个更高优先级的中断请求，处理器将暂停当前中断服务程序，响应更高优先级的中断请求。在更高优先级的中断请求处理结束时，CPU 返回被暂停的中断服务程序继续执行。矢量中断控制器允许高优先级的中断请求抢占低优先级的中断请求，但不允许同级别或者低优先级的中断抢占，保证了中断响应的实时性。

矢量中断控制器的系统结构图如图所示。

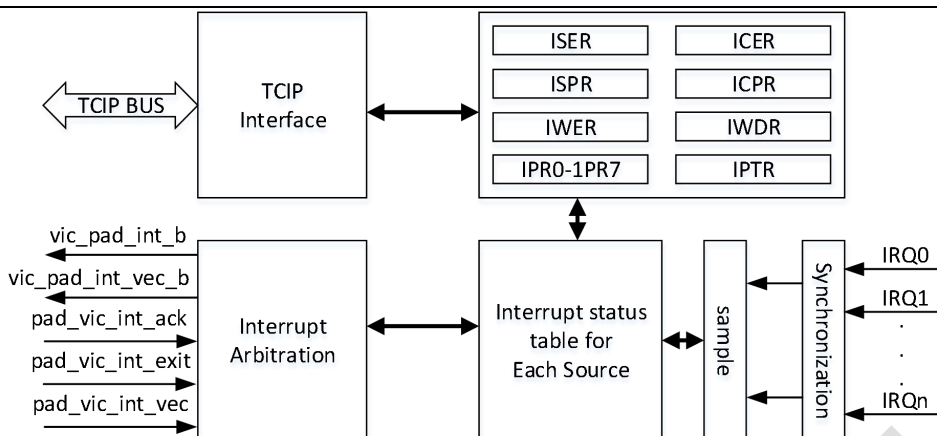


图 3.2 中断控制器结构框图

3.1.5 系统计时器

系统计时器 Core Timer 是 CK803S 内部集成的一个紧耦合模块，主要用于计时。Core Timer 提供了一个简单易用的 24 位循环递减的计数器，当 Core Timer 使能时，计数器开始工作，当计数器递减到 0 时，会向矢量中断控制器发起中断请求，申请获得处理器响应并处理 Core Timer 的事务。

Core Timer 的结构框图如图所示：

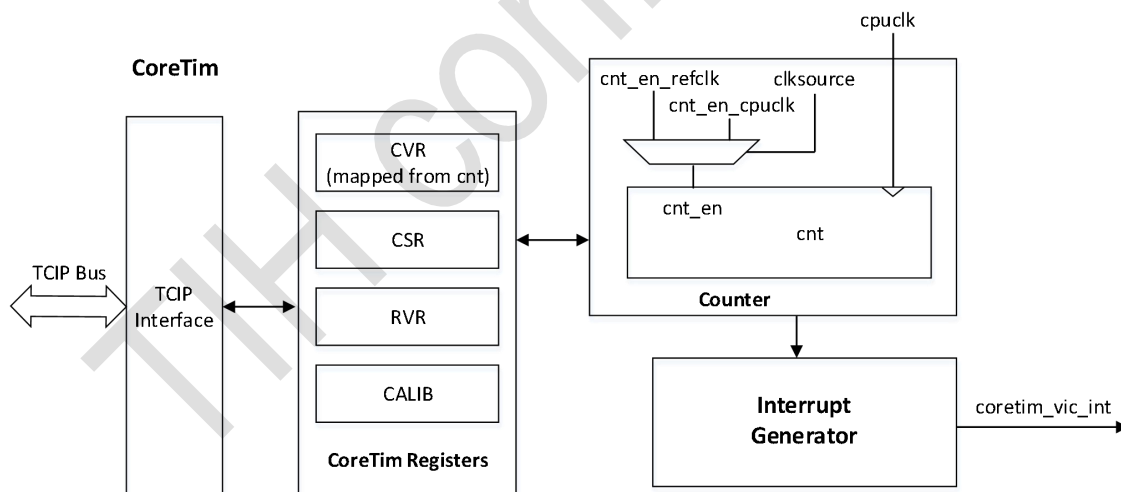


图 3.3 CoreTimer 结构框图

3.2 存储

芯片内部包含 4 块存储单元：ROM、Nor flash 和 2 块 SRAM。

内置 32KB ROM 固化了 Bootrom 程序，用于上电固件引导及固件下载，用户无法修改；

内置 512KB / 1MB Nor flash，可用于存储固件代码及用户敏感信息；

Nor flash 主要参数如下：

- 页大小：512B
- 8/16/32bit 读、32bit 写
- 擦写次数：10 万次

内置 1 片 8KB SRAM 和 1 片 256KB SRAM，8KB SRAM 系统保留用，用户不能使用该存储空间；256KB SRAM 可供用户使用，用于高速固件代码执行、临时数据存储和算法运算等。8KB SRAM 和 256KB SRAM 各自拥有独立 AHB 和 AXI 接口访问通道，可大大提升 AHB 和 AXI 间数据搬运效率。

3.3 DMA

3.3.1 模块概述

DMA (Direct Memory Access)是为了降低 CPU 负担专门用来进行数据搬运的模块。在 T630 中，单纯的 DMA 模块只在 AHB 总线上集成了一个，如果 AXI 总线上需要进行数据搬运，可以通过 CRYPTO 模块中的 DMA 实现。

DMA 模块架构如下：

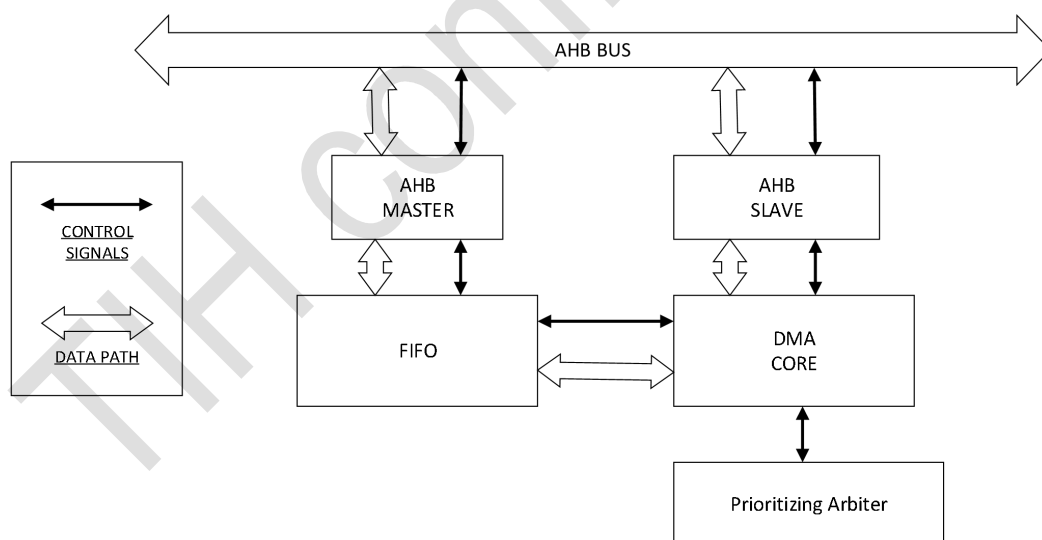


图 3.4 DMA 结构框图

3.3.2 模块特性

- 支持 8 路可配 DMA 通道
- 通道共享 16 个字节 buffer

- 支持链表模式传输
- 可在 AHB、AXI、APB bus 间进行数据搬运
- 支持 8/16/32 位数据传输
- 仅支持 little-endian 传输
- 支持 INCR 和 FIXED 地址传输模式

3.4 定时器

3.4.1 模块概述

定时器模块挂载于 APB 总线上，可提供 8 个独立的计数器，用于生成定时中断给 CPU 进行定时任务处理。同时定时器模块可生成并输出一路 PWM 信号，用于芯片外设时钟或者电机类设备的控制。

模块框图如下：

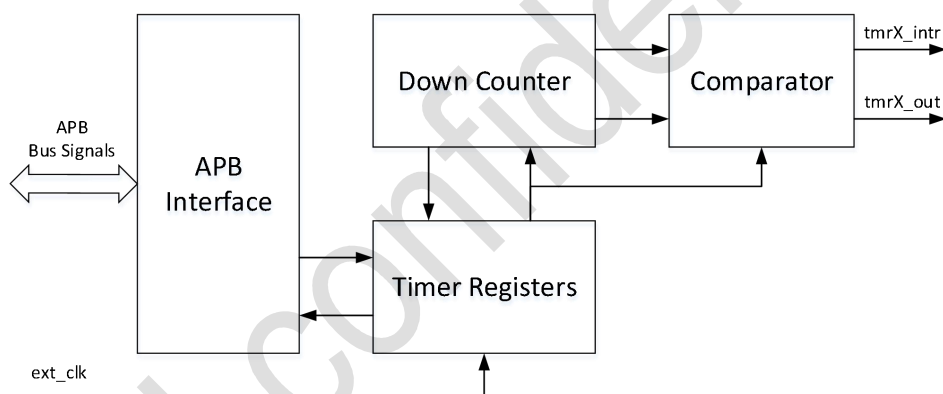


图 3.5 定时器结构框图

3.4.2 模块特性

- 支持 8 个独立的 32 位计数器
- 支持一路 PWM 输出，最高频率 20Mhz
- PWM 极性和占空比可配
- 支持自动加载模式

3.5 看门狗

3.5.1 模块概述

看门狗模块用于防止芯片固件跑飞或部分硬件造成的系统卡死情况，一旦发生上述情况，看门狗可以产生硬件复位，让整个芯片重新复位启动。

看门狗模块结构如下：

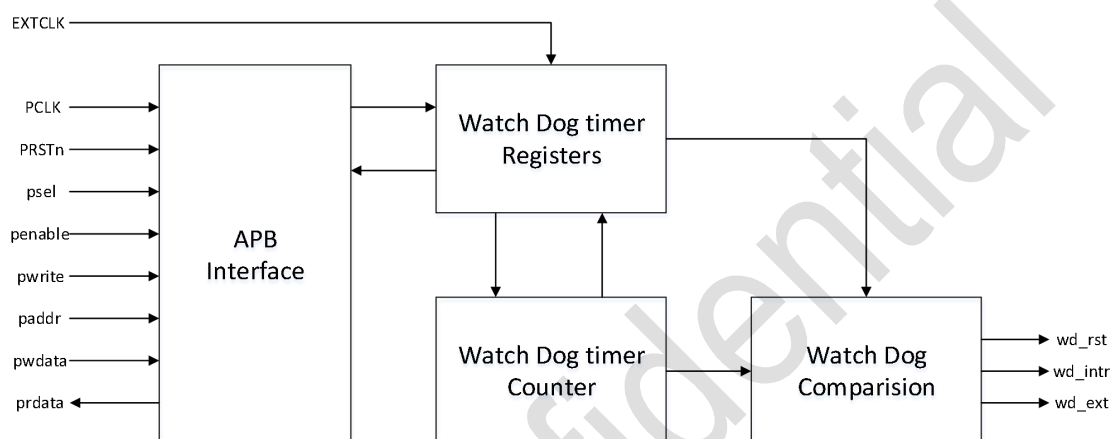


图 3.6 看门狗结构框图

3.5.2 模块特性

- 支持一路系统复位输出
- 复位输出时间可配置
- 支持一路 CPU 中断输出
- 内置 32 位递减计数器

3.6 SCU

3.6.1 模块概述

SCU 模块是系统控制单元，主要对芯片时钟、复位、功耗等芯片级配置进行控制。SCU 模块架构如下：

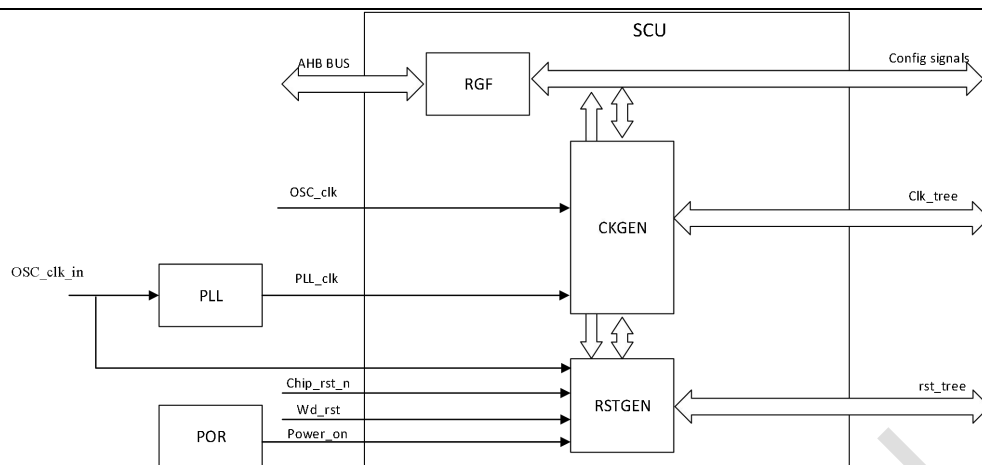


图 3.7 SCU 结构框图

3.6.2 模块特性

- 支持各模块时钟分频及门控
- 支持各模块复位控制
- 支持 PLL 输出频率可配
- 支持 PLL、OSC 时钟切换
- 支持管脚复用配置
- 内置看门狗复位状态寄存器

3.6.3 时钟树

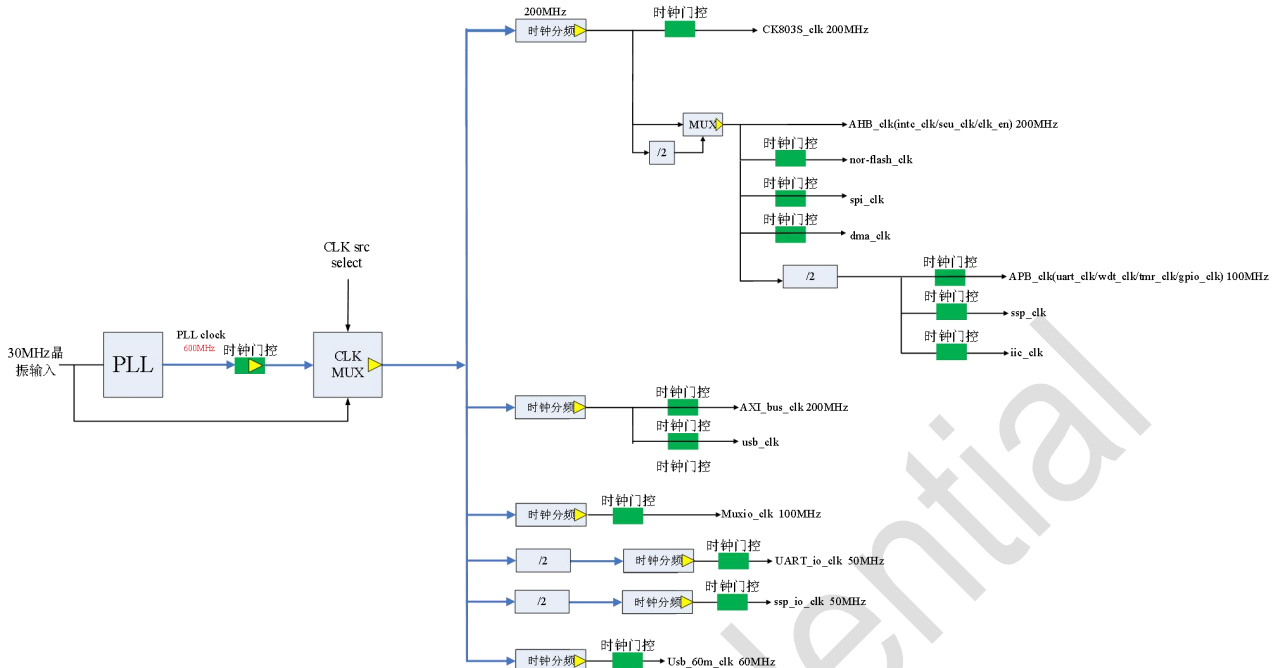


图 3.8 系统时钟树

3.6.4 复位树

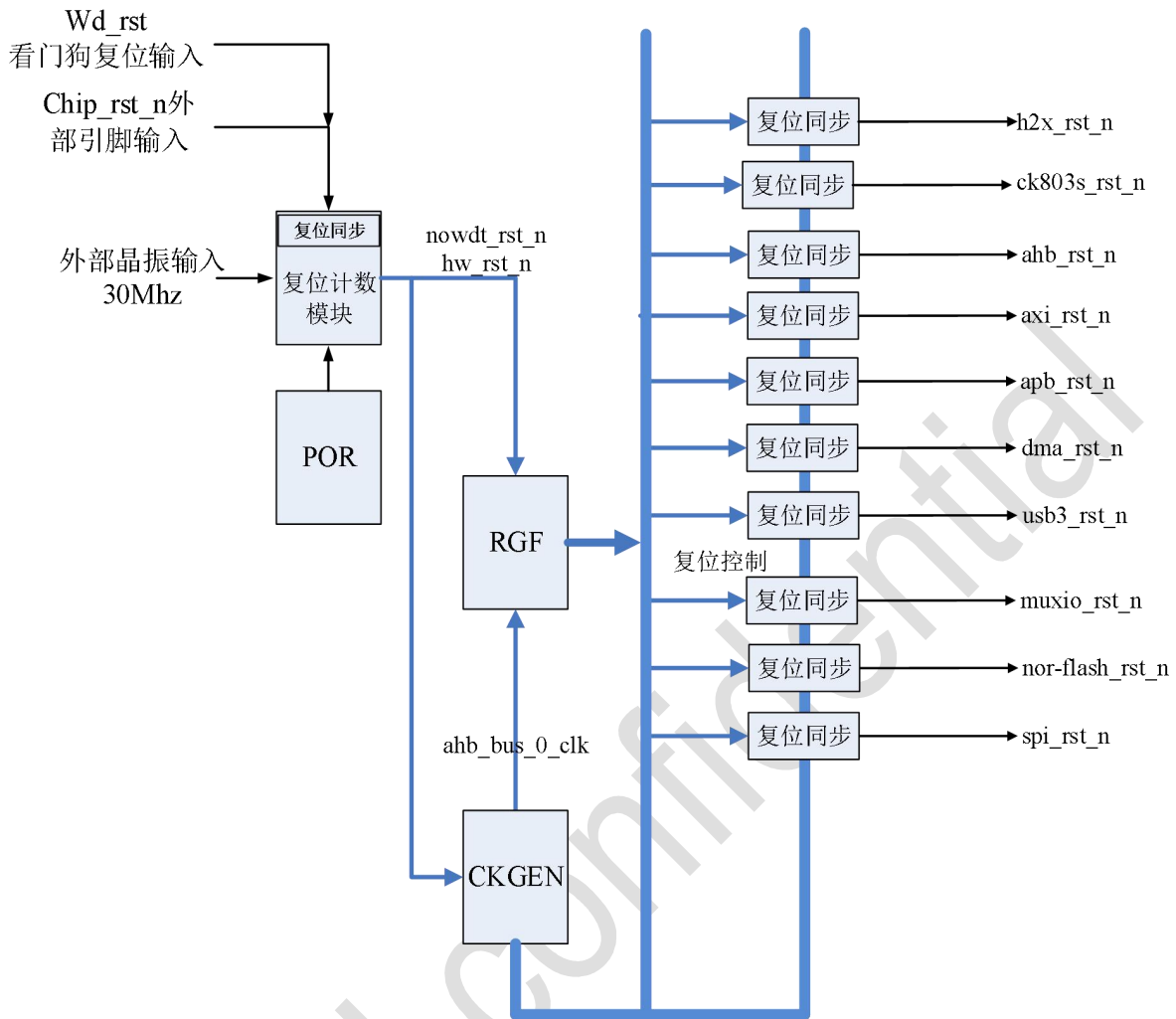


图 3.9 系统复位树

4 USB Device 接口

4.1 模块概述

USB Device 接口是通用串行总线双功能设备控制器，支持 USB3.0 协议，向下兼容 USB2.0 协议。模块的功能框图如下：

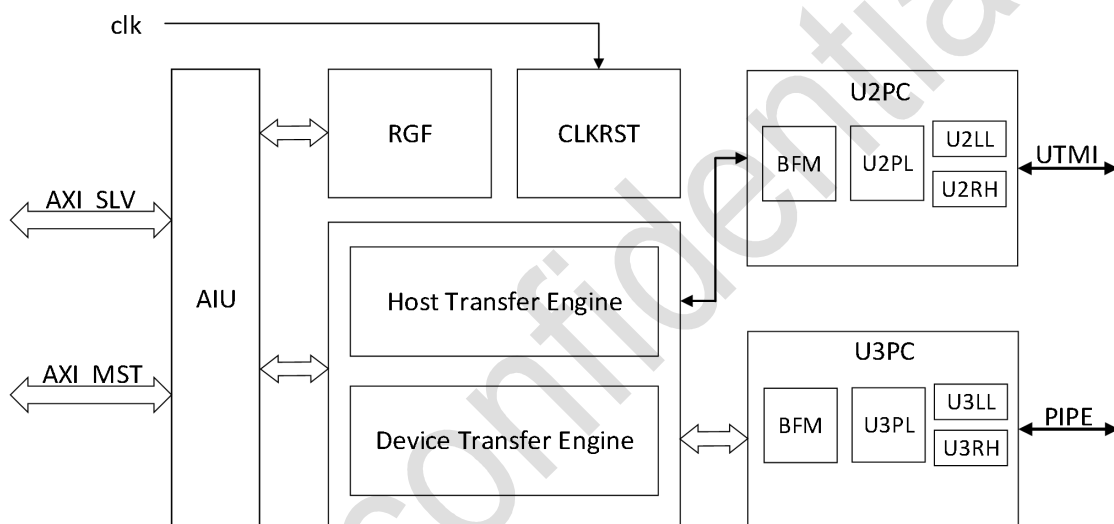


图 4.1 USB 内部结构框图

USB Device 接口控制器响应来自主机的传输请求，内置 9 个端点，端点使用数目可由控制器中的专用缓冲空间配置，端点缓冲空间与系统内存之间的数据传输可以通过内部 DMA 或外部 DMA 完成。

4.2 模块特性

- 设备模式下支持所有的 USB 传输类型，包括控制/批量/中断传输
- 支持优异的功耗管理，USB3.0 模式下支持 U0/U1/U2/U3，USB2.0 模式下支持 LPM
- 支持 DMA 传输
- 支持 9 个端点
- 每个端点的 FIFO 深度可配置
- 支持大批量数据流协议

5 外围设备接口

5.1 MUXIO 接口

5.1.1 模块概述

MUXIO 接口是一种多功能接口模块，支持 FIFO Slave、FIFO Master、SRAM Master、ADMUX Master 四种工作模式，可外接 FPGA、高速密码芯片、SRAM 颗粒以及 ADMUX 颗粒等外设，用以扩展 T630 芯片的功能。

MUXIO 与 GPIO0 和 GPIO1 模块共用芯片 IO 管脚，通过 SCU 进行模块级选择，通过 MUXIO 内部寄存器进行工作模式的选择。MUXIO 应用框图如下：

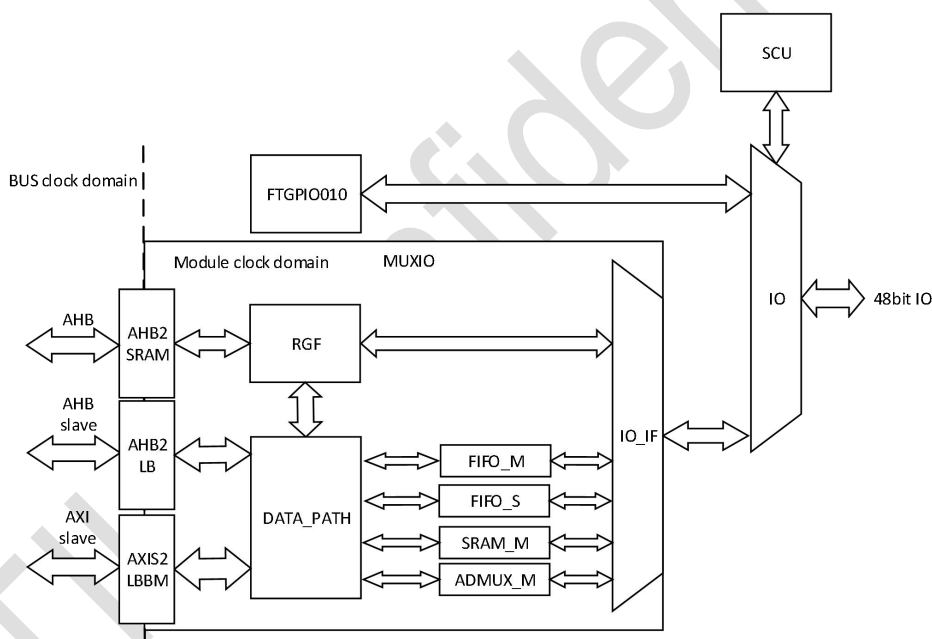


图 5.1 MUXIO 结构框图

5.1.2 模块特性

- 支持一路 AXI 数据通路接口
- 支持一路 AHB CPU 配置接口
- 支持一路 AHB 数据通路接口
- 支持 FIFO 主/FIFO 从/SRAM 主/ADMUX 主四种模式
- FIFO 主/SRAM 主模式时钟最高频率支持 85MHz

- FIFO 从模式时钟最高频率支持 100MHz
- FIFO ADMUX 主模式时钟最高频率支持 60MHz
- FIFO 从模式特性如下：
 - a) FIFO 从接口端仅支持 32 位数据位宽传输
 - b) AXI 端仅支持字对齐读写操作
 - c) FIFO 包含读数据 FIFO 1 个（8KB），写数据 FIFO 1 个（8KB）和命令 FIFO 2 个（32 Words）
 - d) 支持空满信号指示
 - e) 支持半空半满信号中断
 - f) 支持包结束信号
 - g) 支持同步/异步模式
 - h) 支持超时操作中断
- FIFO 主模式特性如下：
 - a) FIFO 主接口端支持 16/32 位数据位宽传输
 - b) AXI 端仅支持字对齐读写操作
 - c) 支持空满信号流控
 - d) 只支持同步模式，时序不可配
 - e) 支持超时操作中断
- SRAM 主特性如下：
 - a) 支持 8/16/32 位数据位宽传输
 - b) 支持高低字节数据使能
 - c) 支持 AXI 端 32 位操作自动拆解功能
 - d) 不支持 AXI 端 FIXED 类型传输
 - e) 支持同步/异步模式
 - f) 异步模式支持地址锁存扩展功能，最大寻址范围 64Mb
 - g) 控制信号时序参数可配
- ADMUX master 特性如下：
 - a) 支持 16 位数据位宽传输
 - b) 支持高低字节数据使能
 - c) 支持 AHB/AXI 端 32 位操作自动拆解功能
 - d) 不支持 AHB/AXI 端 FIXED 类型传输
 - e) 支持同步/异步模式
 - f) 支持低 16 位地址数据复用，最大寻址范围 128Mb
 - g) 异步模式控制信号时序参数不可配
 - h) 异步模式下只支持 single 传输，不支持 burst 传输
 - i) Burst mode 只支持 continuous，不支持 fixed length

5.1.3 工作方式

5.1.3.1 FIFO Slave 模式

FIFO Slave 应用框图如下：

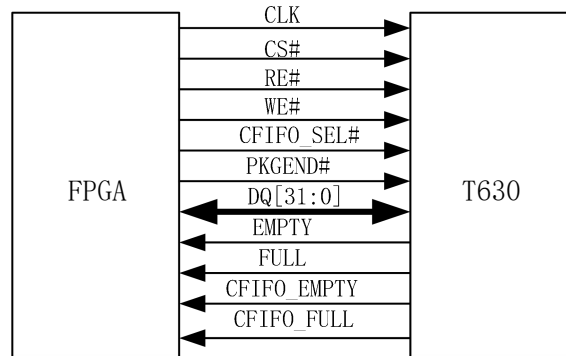


图 5.2 FIFO Slave 应用接口

FIFO 从接口支持同步模式和异步模式。

同步模式下时序如下：

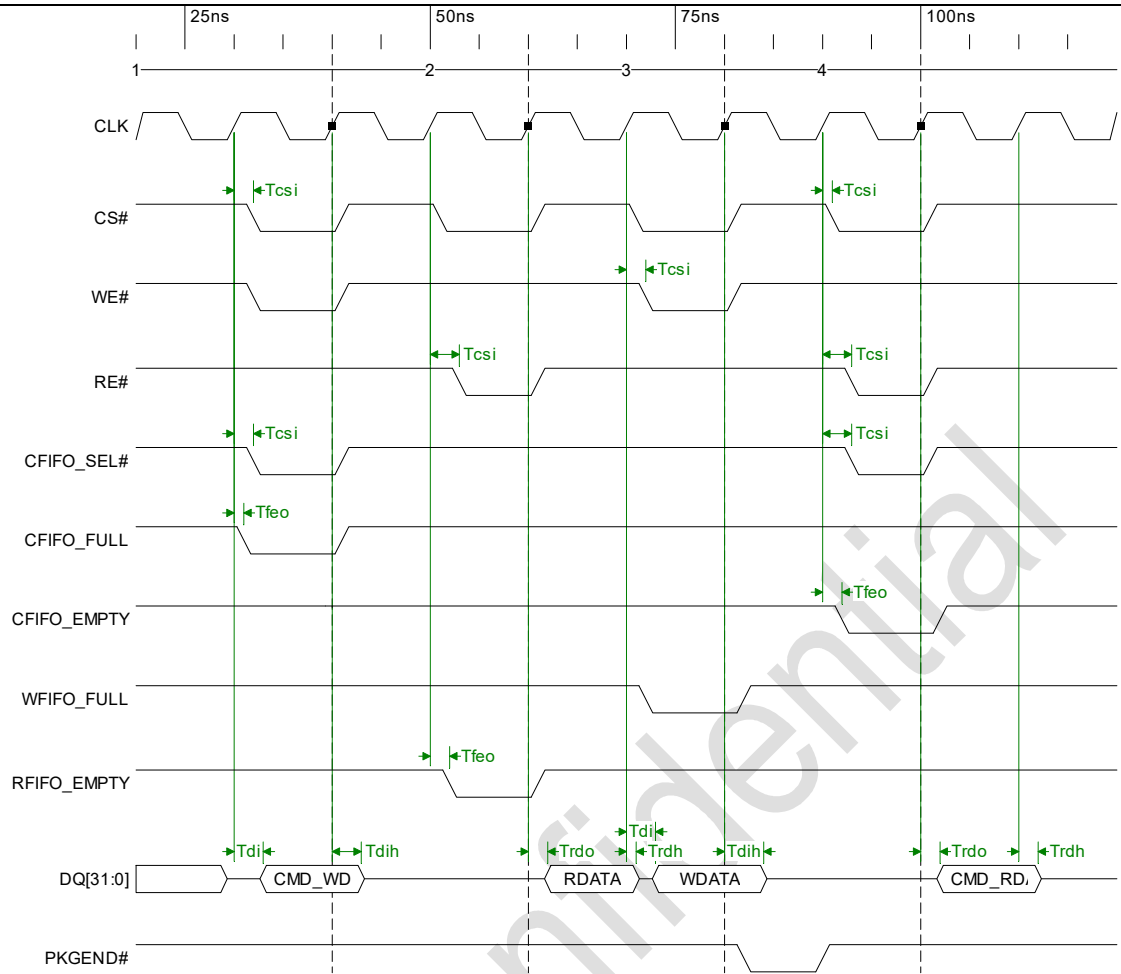


图 5.3 FIFO Slave 同步模式时序图

异步模式下时序如下：

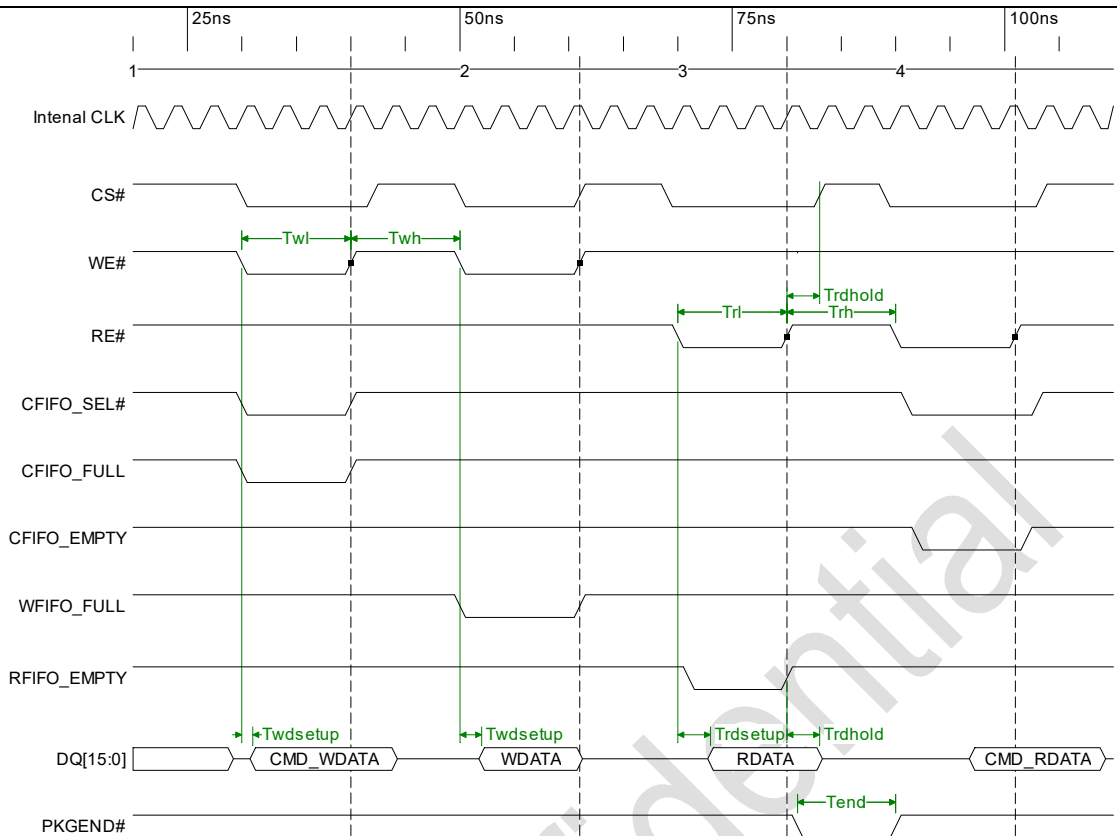


图 5.4 FIFO Slave 异步模式时序图

主机时序参数:

$T_{wl} \geq 3$, $T_{wh} \geq 3$, $T_{rl} \geq 3$, $T_{rh} \geq 3$, $T_{wdsetup} \leq 1$, $T_{end} \geq 3$ 。

FIFO slave 时序参数:

$T_{rdhold} = 0/1$, $T_{rdsetup} \leq 1$

长包数据传输:

向 PC 端传输数据时, 外挂主机可先传输固定长度数据包。在包结束后, 外挂主机通过 PKGEND# (此时 CFIFO_SEL# 为 1) 产生数据包结束中断通知 CPU。

短包数据传输:

外挂主机完成短包数据传输后, 可通过命令通道传输固定命令包通知 CPU。

命令传输:

外挂主机可先通过 CFIFO_SEL# 有效选择命令 FIFO 读写。当写完命令后, 通过 CFIFO_SEL# (此时 CFIFO_SEL# 为 0) 和 PKGEND# 产生命令包结束中断通知 CPU。

5.1.3.2 FIFO Master 模式

FIFO 主应用框图如下:

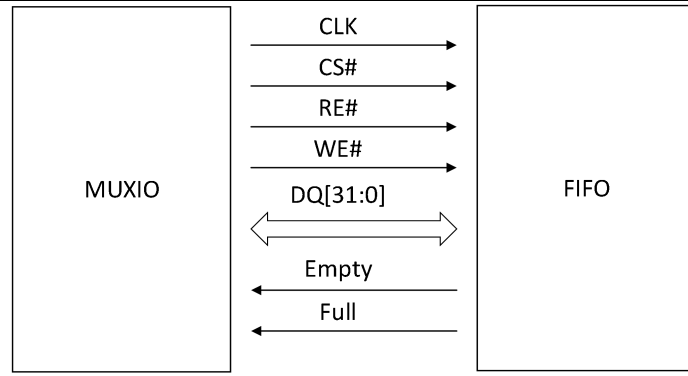


图 5.5 FIFO Master 应用接口

FIFO 主接口只支持同步模式，Timing 如下：

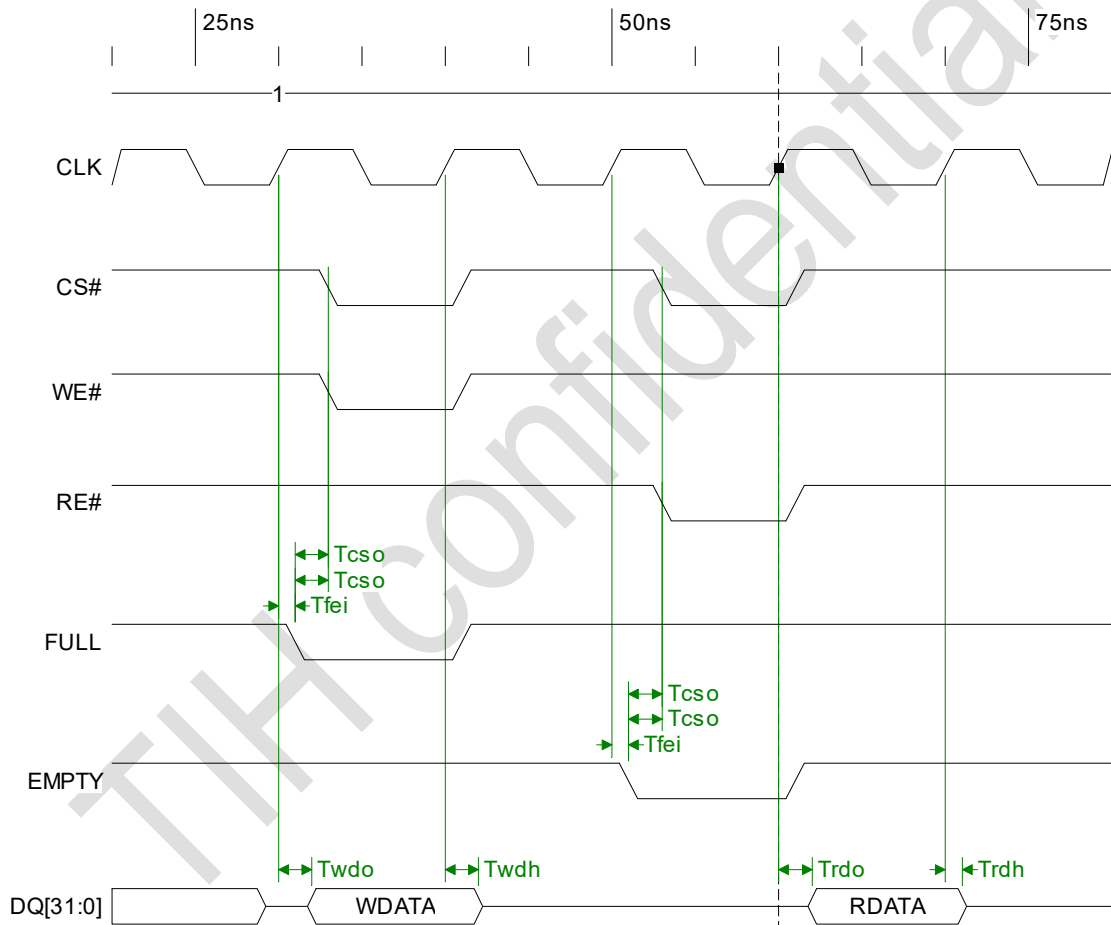


图 5.6 FIFO Master 时序图

该模块中有超时机制，FIFO Master 模式下，发生写超时或者读超时，则上报中断给 CPU。

5.1.3.3 SRAM Master 模式

SRAM Master 应用框图如下：

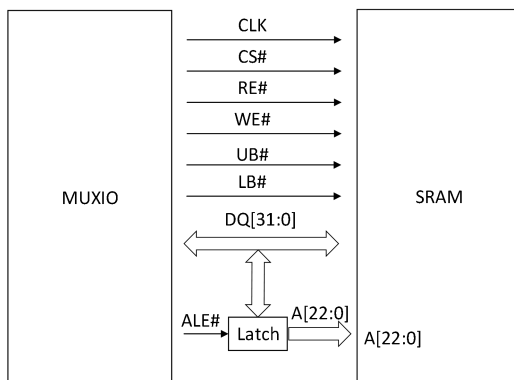


图 5.7 SRAM Master 应用接口

时序图如下：

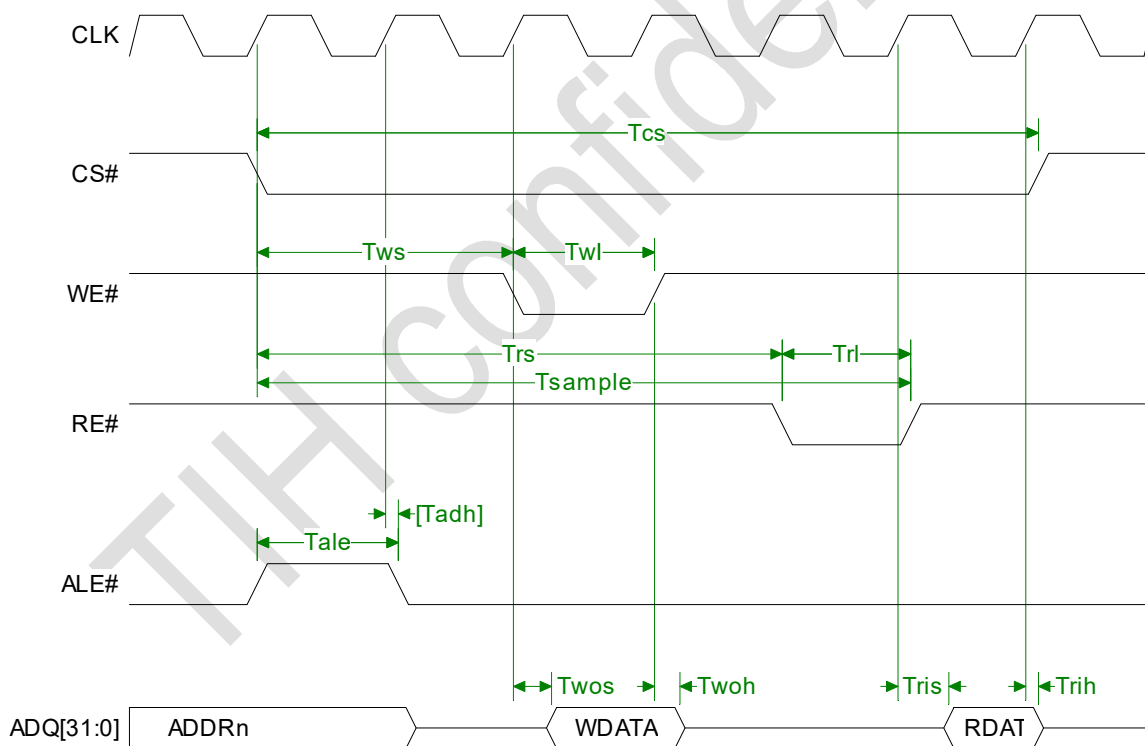


图 5.8 SRAM Master 时序图

上图中 $T_{cs} \geq (T_{ws} + T_{wl}) / (T_{rs} + T_{rl}) + 1$ 。

$T_{ws} / T_{rs} \geq T_{ale}$ 。

$T_{adh} \geq 1ns$ 。

$T_{woh} \geq 1ns$

5.1.3.4 ADMUX Master 模式

ADMUX Master 应用框图如下：

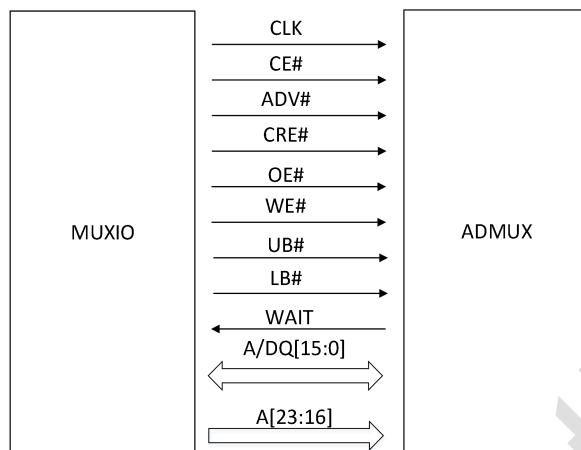


图 5.9 ADMUX Master 应用接口

支持同步异步数据传输，同步模式下支持 Burst 数据传输，但只支持 Continuous，不支持 Fixed-length 模式传输。

异步模式读时序图如下：

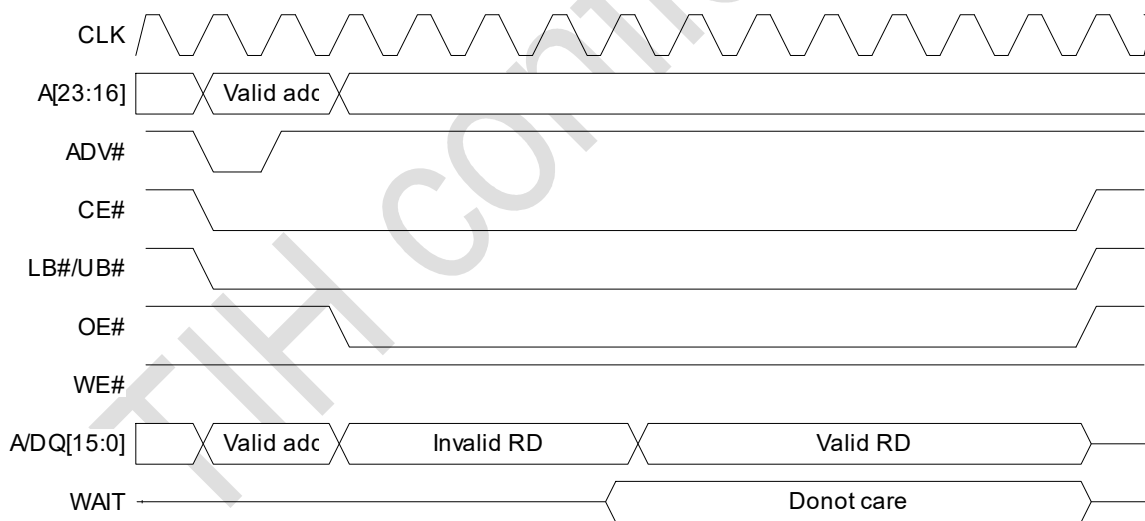


图 5.10 ADMUX 异步模式读时序图

异步模式写时序图如下：

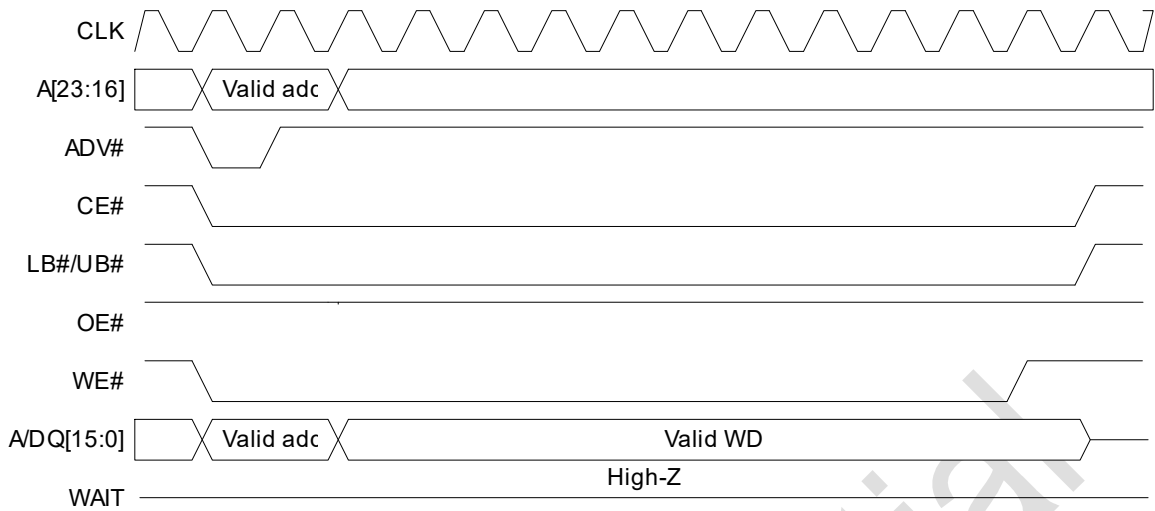


图 5.11 ADMUX 异步模式写时序图

同步 Burst Continuous 模式读时序图如下：

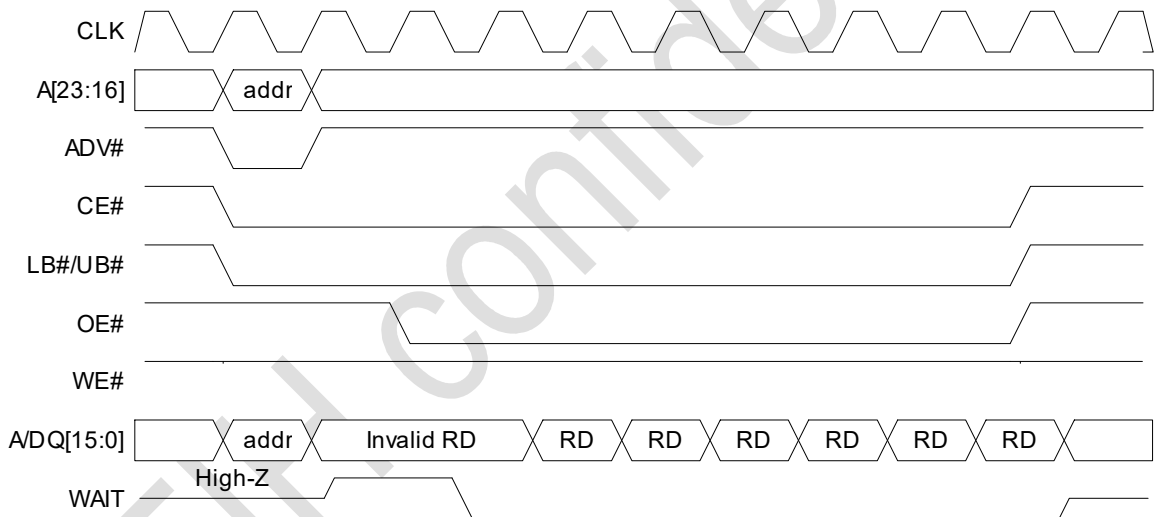


图 5.12 ADMUX 同步模式读时序图

同步 Burst Continuous 模式写时序图如下：

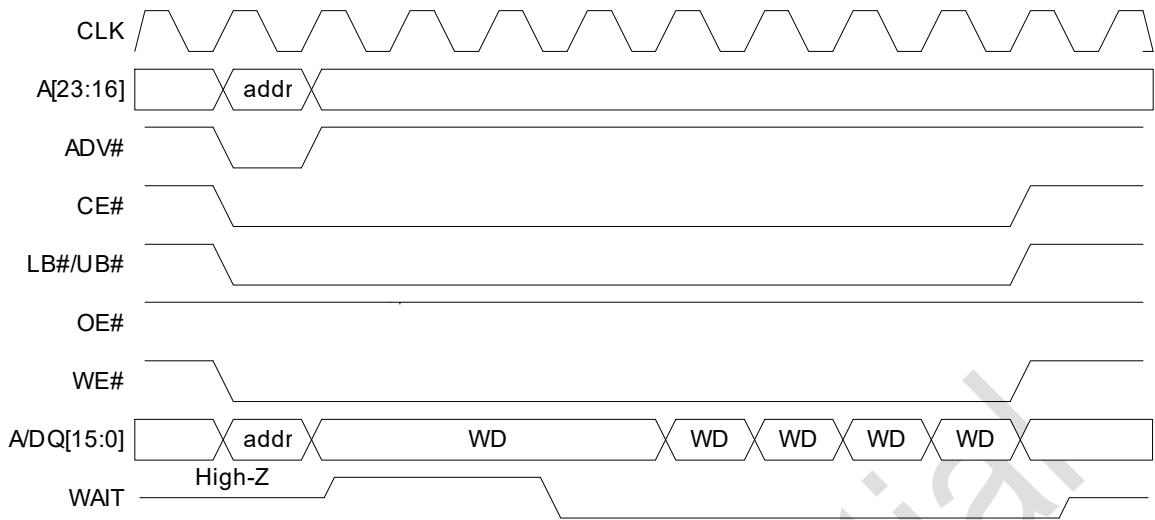


图 5.13 ADMUX 同步模式写时序图

异步模式的时序参数不可配，为保守值，具体时序要求见上面时序图。

同步 Burst 模式下 WAIT 为低数据有效传输，Device 端 WAIT 采用默认配置，BCR[8]=1。

5.2 I2C 控制器

5.2.1 模块概述

I2C 控制器挂载于 APB Bus 上，可作为 I2C Master 外接 I2C 接口设备，或作为 I2C Slave 外接 MCU。

I2C 控制器框图如下：

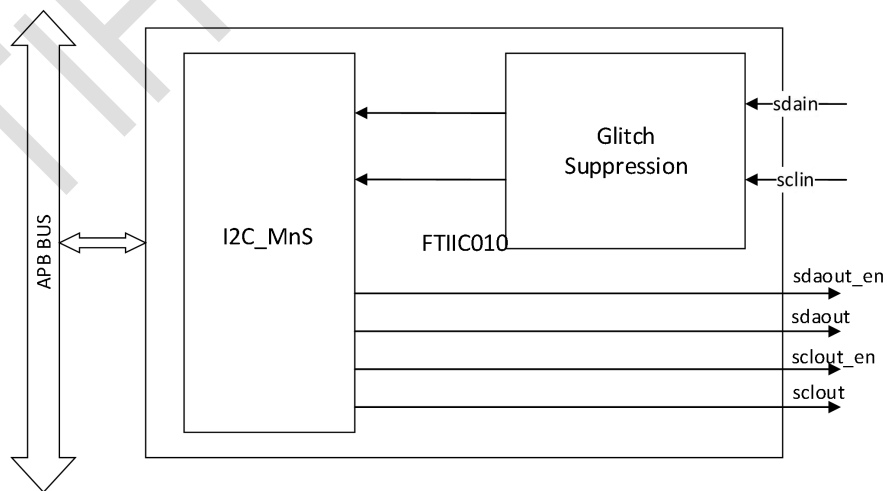


图 5.14 I2C 控制器结构框图

5.2.2 模块特性

- 支持 Standard, Fast and Fast+ modes
- 支持 HS-mode
- 支持 7/10-bit 地址模式
- 支持总线毛刺过滤
- 支持主从模式
- 从模式地址可配
- 支持 Master-TX, Master-RX, Slave-TX, Slave-RX 模式
- 集成 32 byte 数据 Buffer
- 支持 General Call 和 Start Byte 功能
- 最大接口频率 3.4MHz

5.2.3 工作方式

I2C 控制器可工作在如下模式:

- Tx/Rx in Slave Mode
- Rx in Slave Mode with Repeat-Start
- Tx in Master Mode
- Rx in Master Mode
- Tx in Master Mode with HS-Mode (or START Byte)
- Rx in Master Mode with HS-Mode (or START Byte)
- Tx/Rx in Slave Mode with HS-Mode (or START Byte)
- Master Tx Burst Mode
- Master Rx Burst Mode

5.3 SPI 控制器

5.3.1 模块概述

SPI控制器挂载于APB总线上,符合Motorola总线协议,可作为SPI 主从设备进行外设扩展,操作简单、可扩展性强。

SPI模块结构如下:

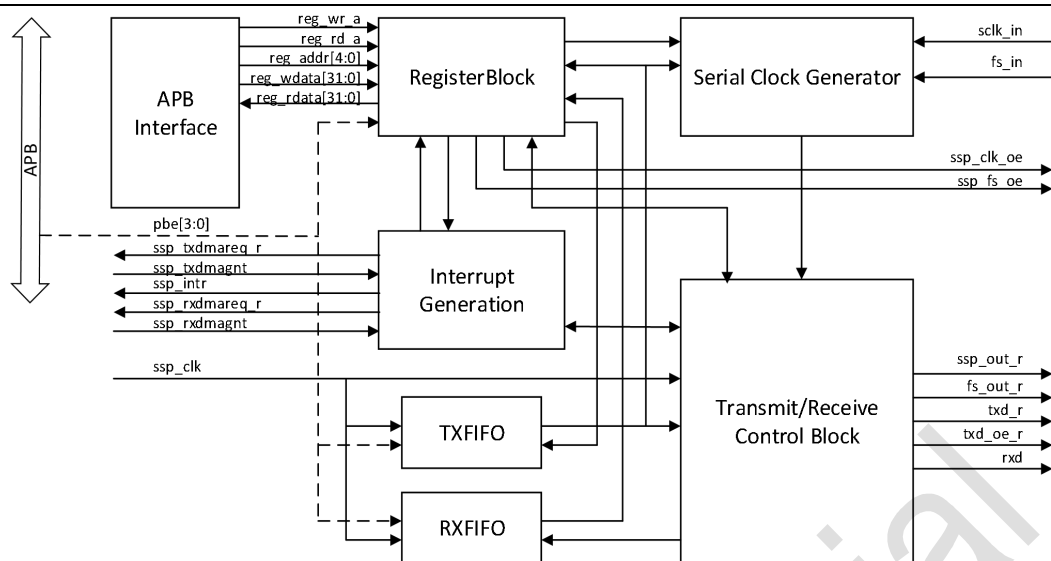


图 5.15 SPI 控制器结构框图

5.3.2 模块特性

- 支持 Motorola SPI 协议标准
- 最高接口工作频率 20 MHz
- 支持主从模式
- 输出时钟的极性、相位、频率可配
- 串行数据支持 MSB 或者 LSB first 模式
- 集成 32bytes TxFIFO
- 集成 32bytes RxFIFO
- Tx FIFO/Rx FIFO 阈值中断可配
- 支持中断和查询模式
- 独立的 SPI 工作时钟
- 独立可配置的中断使能

5.4 UART0 控制器

5.4.1 模块概述

UART0 控制器与通用的 16C550 UART 完全兼容。

UART0 控制器架构如下：

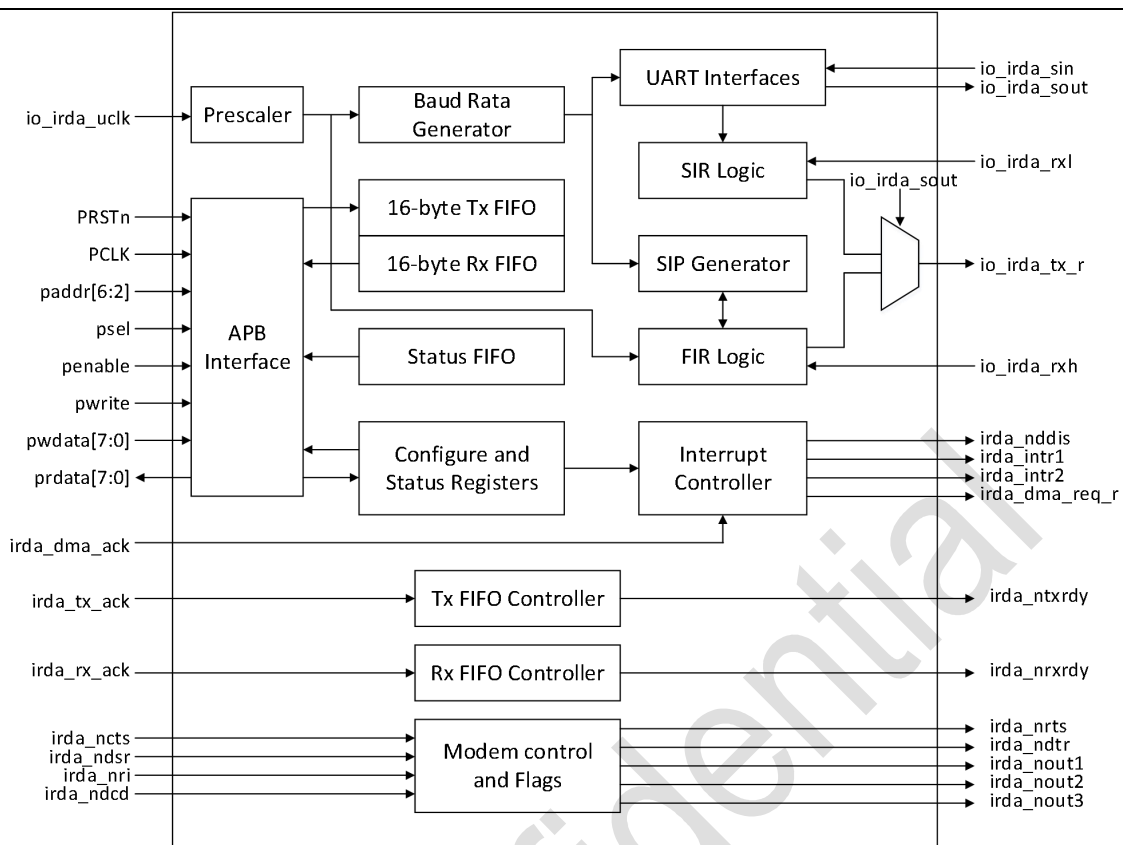


图 5.16 UART0 控制器结构框图

*注：上图中 Irda 功能本芯片中未支持

5.4.2 模块特性

- 完全兼容高速 NS 16C550A UART
- 最高波特率为 3Mbit/s
- 集成 32bytes Tx FIFO
- 集成 32bytes Rx FIFO
- 支持奇偶校验方式或无校验
- 支持帧错误检测
- 支持 FIFO 溢出报警
- 波特率可配置
- 支持数据位和停止位的位宽配置，数据位宽可配置为 5/6/7/8bits，停止位可配置为 1/1.5/2bits

5.5 UART1 控制器

UART1 控制器与 UART0 控制器内部结构及逻辑完全相同，只是基地址不同。

5.6 GPIO0 控制器

5.6.1 模块描述

GPIO0 提供 32 位可编程的输入输出管脚。每个管脚可配置为输入或输出。管脚用于生成特定应用的输出信号或采集特定应用的输入信号。输入管脚，GPIO 可作为中断源；输出管脚，每个 GPIO 都可以独立地清 0 或置 1。

GPIO0 的 32 个管脚输入状态下也可以根据电平或跳变值产生可屏蔽中断。

GPIO0 模块结构图如下：

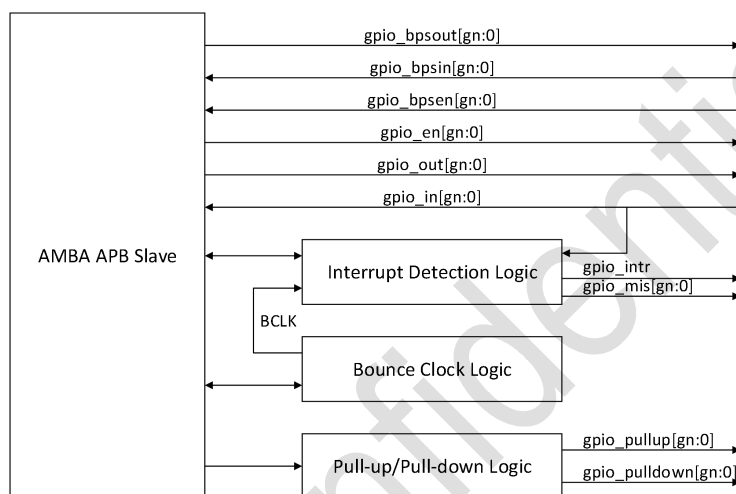


图 5.17 GPIO 控制器结构框图

5.6.2 模块特性

- 32 个管脚可独立设置为输入或输出
- 每个管脚均可以设置为 bypass 模式
- 每个管脚输入状态下可作为中断源
- 输入中断源可以设置为电平触发或边沿触发
- 每个端口可通过 SCU 配置为上拉或下拉
- 输出状态下每个 bit 都可单独设置 0 或 1
- 所有管脚上电复位后默认为输入
- 最大接口频率 1.5MHz

5.7 GPIO1 控制器

GPIO1 控制器与 GPIO0 控制器内部结构完全相同，除基地址不同外，GPIO1 只有低 16 位管脚有效，高 16 位管脚无效。

6 安全特性

6.1 温度检测

6.1.1 模块概述

温度检测 TDC 是一个高速温度转数字信号模块,可以帮助 CPU 进行实时温度监控及报警,当芯片处于极端环境或者瞬时温差较大的情况下, CPU 可以调整各模块配置让芯片进入更加安全的工作模式,以保持芯片工作的稳定性,同时也可以防止外部温度环境的攻击。

TDC 模块结构如下:

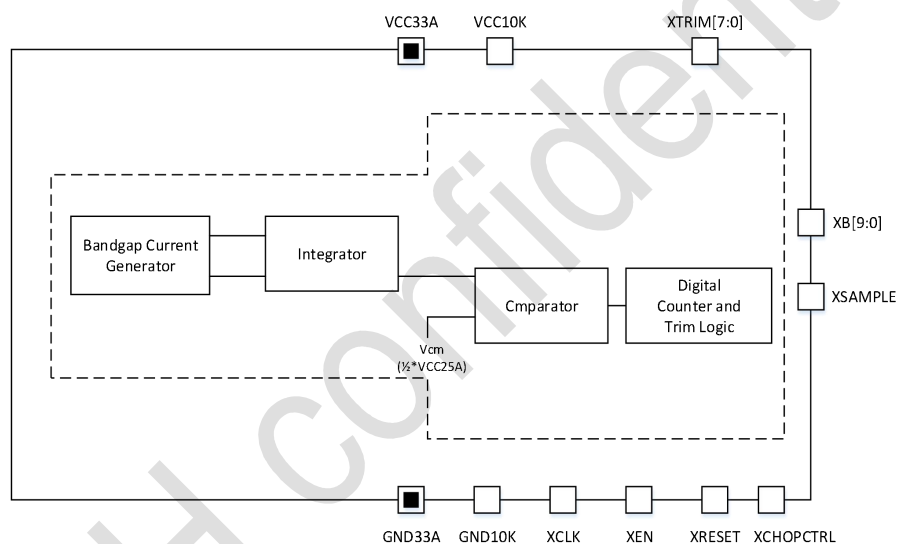


图 6.1 温度检测模块结构框图

6.1.2 模块特性

- 工作温度范围: -40~125°C
- 转换精度 10bit
- 转换速率 1.0KSPS
- 支持低功耗模式

6.1.3 模块时序

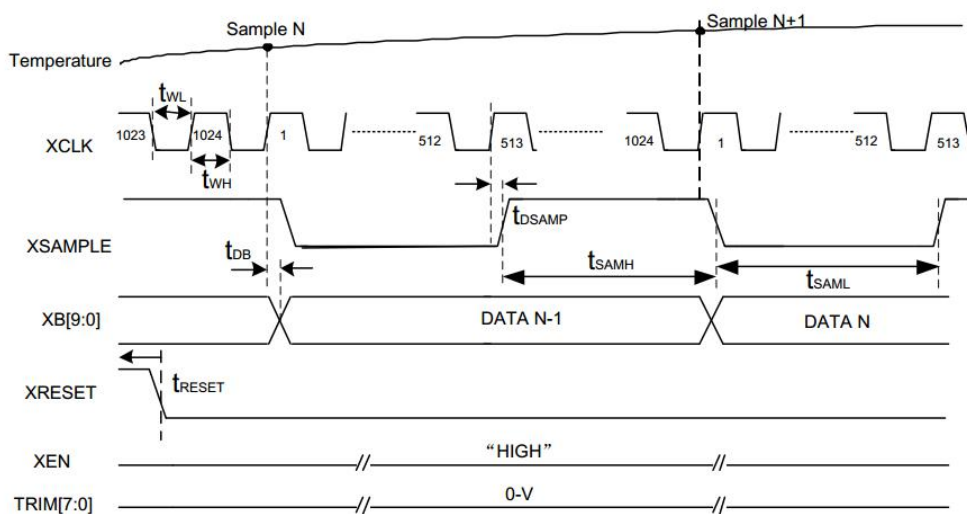


图 6.2 TDC 工作时序图

6.2 芯片 ID

6.2.1 模块概述

芯片内置 OTP (One Time Programmable) 电路，提供一次性编程机会，可作为芯片全球唯一识别号。

6.2.2 模块特性

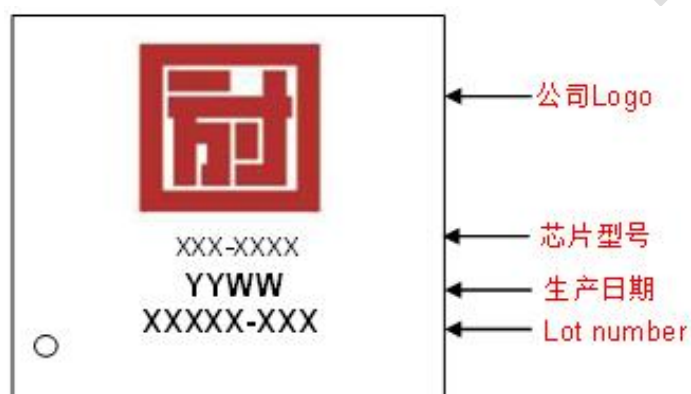
- 有效数据位宽 64bits
- 可支持出厂烧写和用户烧写 2 种模式
- 用户可自定义烧写内容
- 支持低功耗模式

订购信息

芯片名称	flash 容量	封装信息	温度范围	Package Qty
T630-B200C	512KB	BGA121	0~70°C	2400
T630-B200I	512KB	BGA121	-40~85°C	2400
T630-B300C	1MB	BGA121	0~70°C	2400
T630-B300I	1MB	BGA121	-40~85°C	2400

*注：Package Qty 表示单包芯片数量。

芯片外部丝印



芯片命名规则

