
MATEnet, Pin Header
MATEnet, Stiftleisten

TABLE OF CONTENT / Inhaltsverzeichnis

1	General / Allgemein	2
1.1	Scope / Zweck.....	2
1.2	Referenced Documents / Zusätzliche Unterlagen.....	2
1.3	Terminologies and Abbreviations / Terminologien und Abkürzungen.....	2
2	Placement of MATEnet pinheader / Bestücken der MATEnet Stiftleisten	3
2.1	PCB / Leitplatten.....	3
2.2	Material / Material.....	3
2.3	Soldering.....	3
2.4	Temperature resistance of the MATEnet pin header / Temperaturbeständigkeit der MATEnet Stiftleisten.....	3
2.5	Solderability of Pin Header / Lötbarkeit der Stiftwanne.....	3
3	Recommended FOOT-Print for shielded Application / Vorgeschlagenes Footprint für geschirmte anwendungen	4
3.1	Cutout area around signal pins / Aussparungen im Bereich der Signalpins.....	4
3.2	Hole / Paddimensions / Loch- und Paddimensionierung.....	4
3.3	Layerstack / Lagenaufbau.....	5
3.4	Exemplary Recommended PIN Layout / Empfohlenes PIN Layout (beispielhaft).....	5
4	History / Historie	6

1 GENERAL / ALLGEMEIN

1.1 Scope / Zweck

This application specification describes the recommended foot print and pad design of the MATEnet pin header for connection to the PCB.

Die vorliegende Verarbeitungsspezifikation beschreibt Empfehlungen für ein geeignetes Footprint und Paddesign für HF-gerechte Anbindung von MATEnet Stiftleisten auf Leiterplatten.

1.2 Referenced Documents / Zusätzliche Unterlagen

A. Customer Drawings / Kundenzeichnungen

This application specification is referenced in the latest valid customer drawing.

Dieser Verarbeitungsspezifikation liegen jeweils die letztgültigen Kundenzeichnungen zugrunde.

B. TE-Specifications / TE-Spezifikationen

108-94568	MATEnet Connector System Data Sheet
108-94414	RF Connector Requirements up to 100MHz
108-94509	RF Connector Requirements up to 1GHz
114-94431	MATEnet Cable Assemblies and Components

1.3 Terminologies and Abbreviations / Terminologien und Abkürzungen

PCB	P rintend C ircuit B oard
MATEnet	M iniaturized A utomotive T erminals for E thernet applications
RF	R adio F requency

2 PLACEMENT OF MATENET PINHEADER / BESTÜCKEN DER MATENET STIFTLISTEN

2.1 PCB / Leitplatten

The MATEnet pin header can be applied to all PCB's with a thickness up to 1.6mm which are suitable for reflow soldering.

Die MATEnet Stiftleisten können mit allen für das reflowlöten geeigneten Leiterplatten verwendet werden, die eine Stärke von bis zu 1,6mm haben.

2.2 Material / Material

It is proposed to use materials which are suitable for the use in data transmission application.

Es wird empfohlen ein für die Datenübertragung geeignetes Leiterplattenmaterial zu verwenden.

2.3 Soldering

It is not practicable to recommend an ideal reflow temperature profile for all situations. This depends e.g. on the used soldering paste and existing equipment.

The recommended soldering process can only be referenced to the respective soldering standard.

Eine Definition eines optimalen Reflow-Lötprofils ist aufgrund verschiedenster Einflussfaktoren, wie verwendete Lötpaste, Ausrüstung usw., nicht möglich.

Das empfohlene Lötprofil kann nur in Anlehnung an den jeweiligen Lötprozess erfolgen.

2.4 Temperature resistance of the MATEnet pin header / Temperaturbeständigkeit der MATEnet Stiftleisten

The MATEnet pin header are resistant according to following soldering process

Die MATEnet Stiftleisten sind temperaturbeständig für nachfolgenden Lötprozess

Soldering process <i>Lötprozess</i>	Procedure <i>Ausführung</i>
Version 1 Lead-free reflow soldering <i>Bleifreies Reflowlöten</i>	In reference to JEDEC J-STD-020D <i>In Anlehnung an JEDEC J-STD-020D</i>

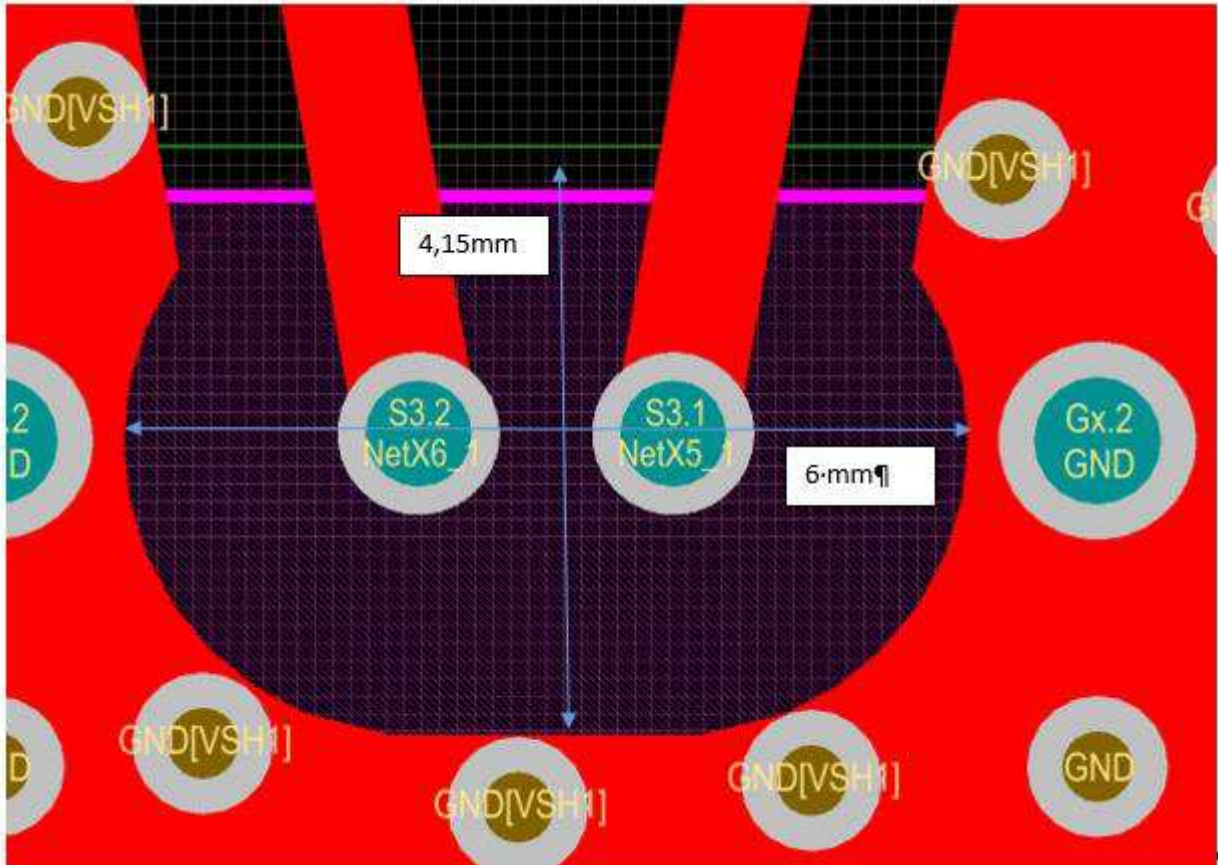
2.5 Solderability of Pin Header / Lötbarkeit der Stiftwanne

The solderability of pin header is generally guaranteed for the duration of 6 months if the storage conditions are according to DIN EN 60721-3-1.

Die Lötbarkeit der Stiftwanne ist in der Regel für die Dauer von 6 Monaten gewährleistet, sofern die Lagerbedingungen gemäß DIN EN 60721-3-1 eingehalten sind..

3 RECOMMENDED FOOT-PRINT FOR SHIELDED APPLICATION / VORGESCHLAGENES FOOTPRINT FÜR GESCHIRMTE ANWENDUNGEN

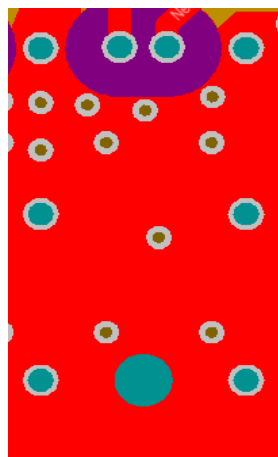
3.1 Cutout area around signal pins / Aussparungen im Bereich der Signalpins.



The cutout areas must be considered on all PCB layers.

Die Aussparungen um die Signalpins muss auf allen Leiterplattenlagen erfolgen.

3.2 Hole / Paddimensions / Loch- und Paddimensionierung



Holesize / Lochdurchmesser: 1mm
Padsizesize / Padgröße: 1,4mm

3.3 Layerstack / Lagenaufbau

#	Name	Material	Type	Weight
	Top Overlay		Overlay	
	Top Solder	Solder Resist	Solder Mask	
1	Top Layer		Signal	1oz
	Dielectric1	RO4003C	Core	
2	Mid-Layer 1		Signal	1/2oz
	Dielectric3	Rogers 4450 F	Prepreg	
3	MidLayer2		Signal	1/2oz
	Dielectric2	RO4003C	Core	
4	Bottom Layer		Signal	1oz
	Bottom Solder	Solder Resist	Solder Mask	
	Bottom Overlay		Overlay	

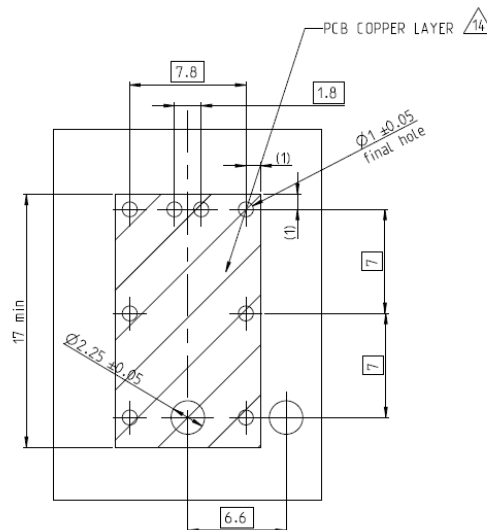
Exemplary layerstack / beispielhafter Layerstack

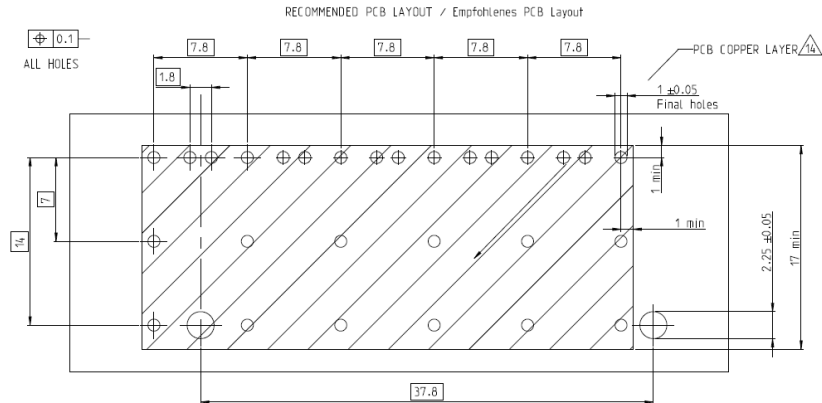
3.4 Exemplary Recommended PIN Layout / Empfohlenes PIN Layout (beispielhaft)

The relevant PCB layout are part of the relevant customer drawing.

Die gültigen PCB Layouts sind der aktuell gültigen Kundenzeichnung zu entnehmen.

RECOMMENDED PCB LAYOUT / Empfohlenes PCB Layout





The top layer beneath the header must be a copper layer. According to chapter 3.1 the copper surface must be GND plane, except the need signal pathes and cut out areas.

Die oberste Lage, unterhalb der Stiftleiste muss als Kupferlage ausgeführt sein. Gemäß Kapitel 3.1 muss diese Lage, außer der Signalpfade und Aussparungen, als GND-Fläche ausgeführt sein.

4 HISTORY / HISTORIE

Revision	Chapter	Change	Date
A		Release	20.03.2020
A1	2.5 Sorderability	New Chapter	31.03.2020