

=U 芯片数据手册 V1.0

1. 特性

- 同步续流方案，支持高压大电流方案。
- 外接一个电容可设置工作频率（10KHz-100KHz）
- UVLO 欠压锁定功能：
 - Vcc 引脚端的开启电压 6.5V
 - Vcc 引脚端的关闭电压 3.5V
 - UVLO 迟滞电压为 3V
- 逐周限流控制
- 输出短路保护
- 封装形式：SOP16

2. 描述

<A' % &是一款高压大电流降压型 DC-DC 电源管理芯片，内部集成基准电源、振荡器、误差放大器、限流保护、短路保护、半桥驱动等功能，非常适合高压大电流场合应用，配合外部高压 MOS 管最高能支持 600V 电源电压输入。

3. 应用领域

- 电动摩托车转换器
- 电动自行车转换器
- 高压模拟/数字系统
- 工业控制系统
- 电信电源系统
- 以太网 PoE
- 便携式移动设备
- 逆变器系统

4. 引脚

4.1 引脚定义

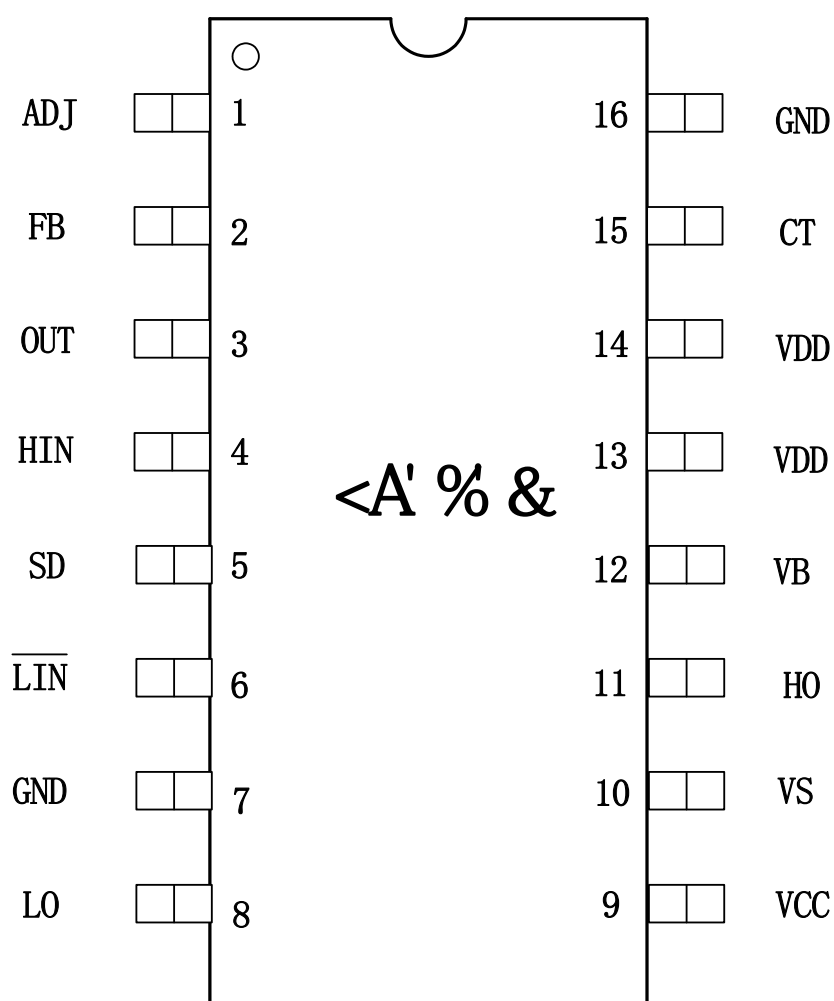


图 4-1. =U 管脚定义

4.2 引脚描述

引脚序号	引脚名称	I/O	描述
1	ADJ	I	输出电压调节端, 内部误差放大器基准电压为 1.35V, 外接两个分压电阻对输出电压设定, 输出电压 $V_{out} = (1+R1/R2) * 1.35V$, R1 为上拉到输出端的电阻, R2 为下拉到 GND 的电阻。
2	FB	I	输出电压反馈输入端, 输出 5V 场合, 可以用内部二极管。
3	OUT	O	PWM 低压输出端, 下拉电阻到地。
4	HIN	I	逻辑输入控制信号高电平有效, 控制高端功率 MOS 管的导通与截止。
5	SD	I	过流保护脚, 高电平有效, 关闭 HO、LO 输出。
6	LIN	I	逻辑输入控制信号低电平有效, 控制低端功率 MOS 管的导通与截止。
7	GND	GND	芯片的地端。
8	LO	O	输出控制低端 MOS 功率管的导通与截止。
9	VCC	Power	驱动电源输入端, 电压范围 2.8V-20V。
10	VS	O	高端悬浮地端。
11	HO	O	输出控制高端 MOS 功率管的导通与截止。
12	VB	O	高端悬浮电源。
13	VDD	Power	PWM 控制部分电源, 电压范围 3.5V-20V, 跟 14 脚相连。
14	VDD	Power	PWM 控制部分电源, 电压范围 3.5V-20V。
15	CT	I	外接电容, 设置振荡器工作频率范围 10KHz-100KHz, 频率 $f = (37.5 \times 10^6) / CT$ (单位为 pF)。
16	GND	GND	芯片的地端。

5. 结构框图

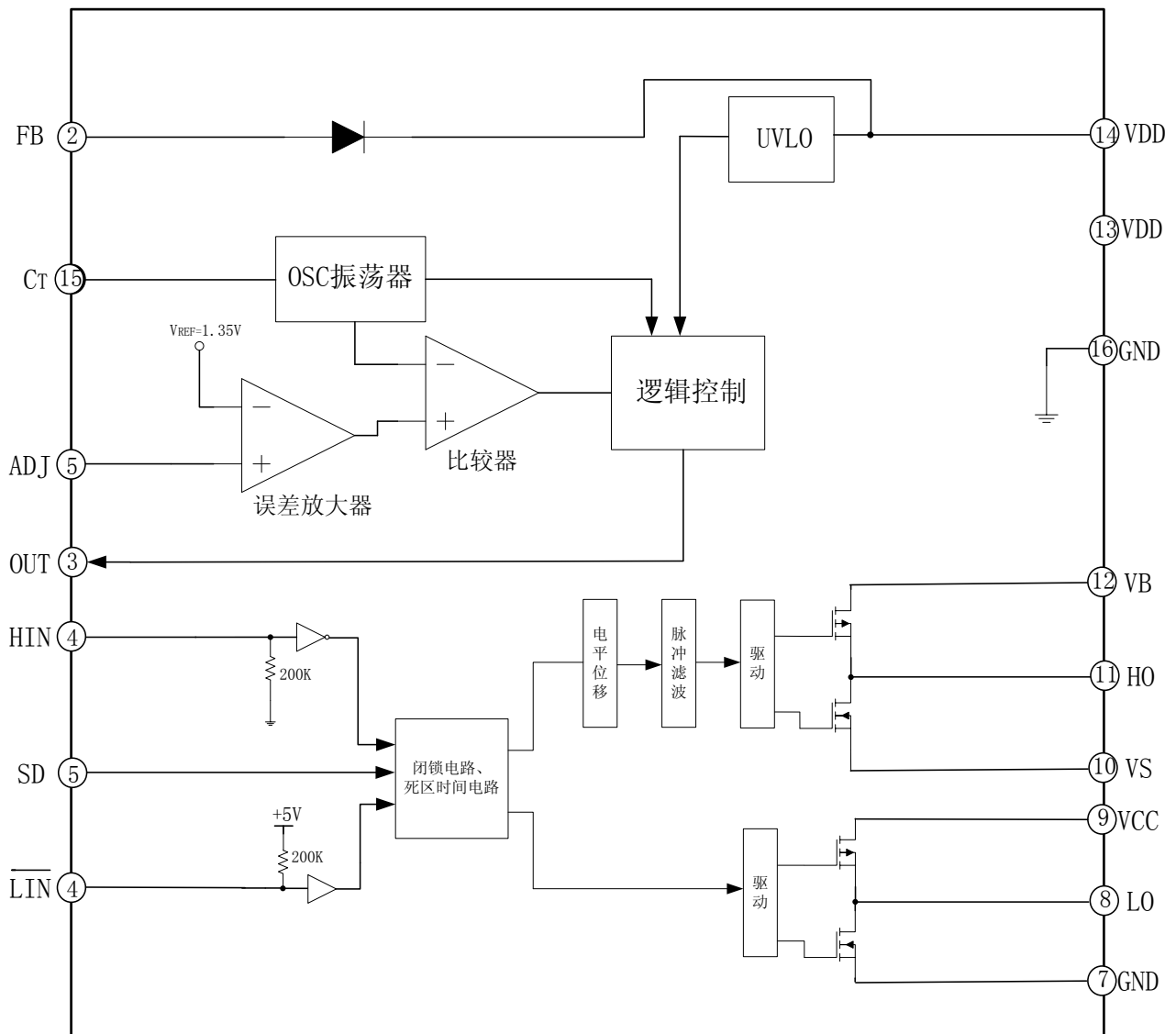


图 5-1. =U 结构框图

6. 典型应用电路

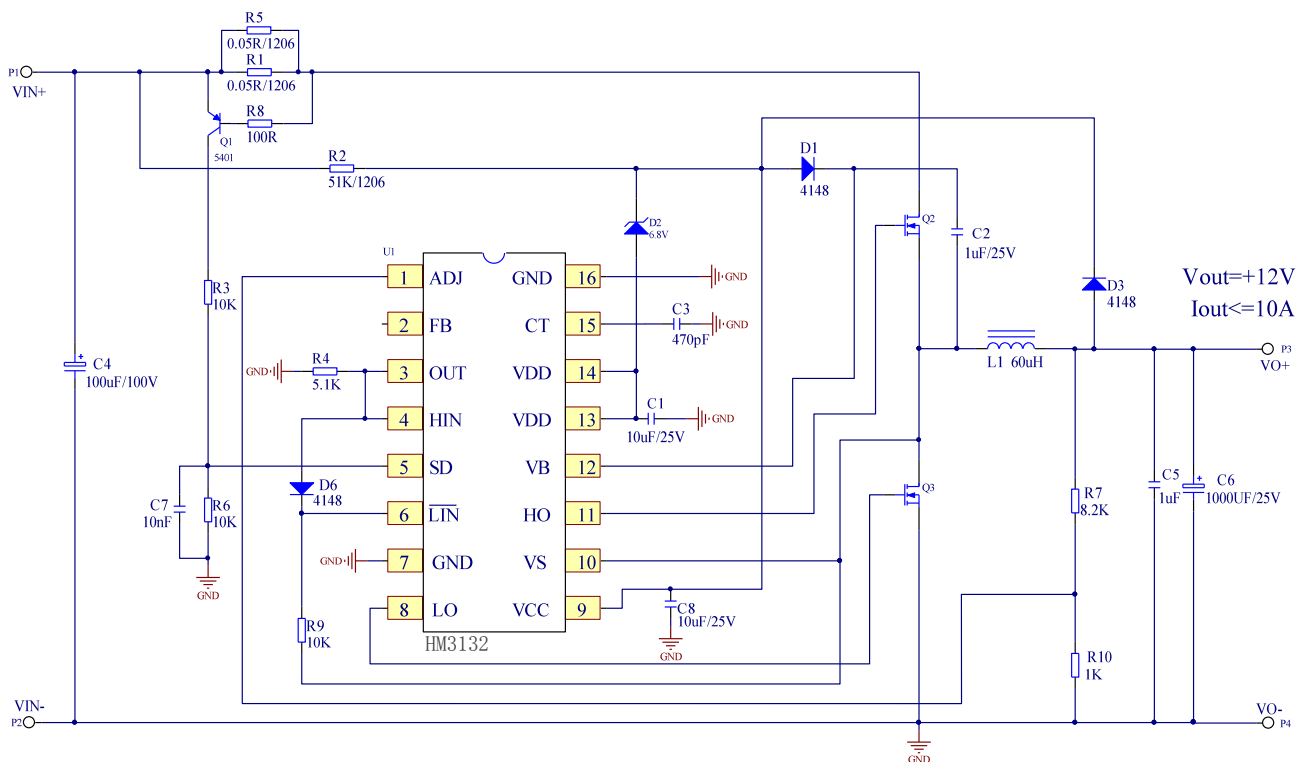


图 6-1. =U 12V 大电流同步续流典型应用电路图

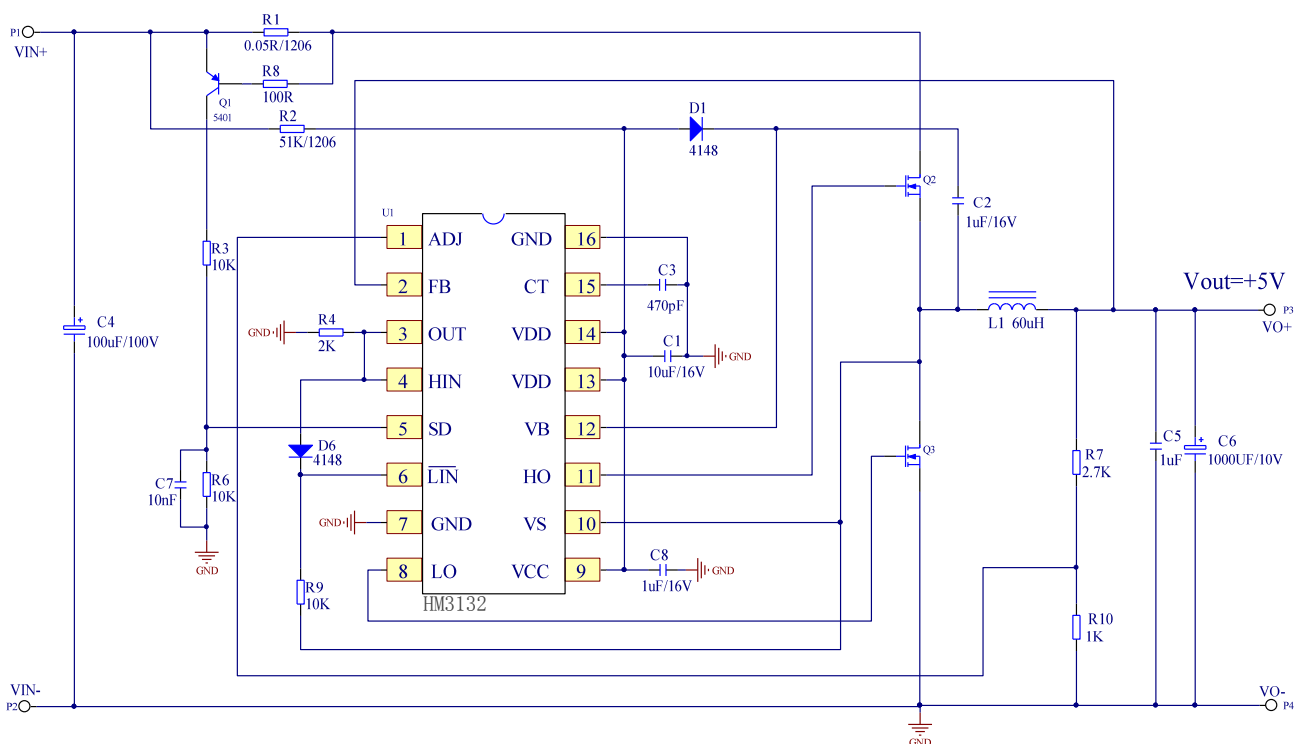


图 6-2. =U 5V 大电流同步续流典型应用电路图

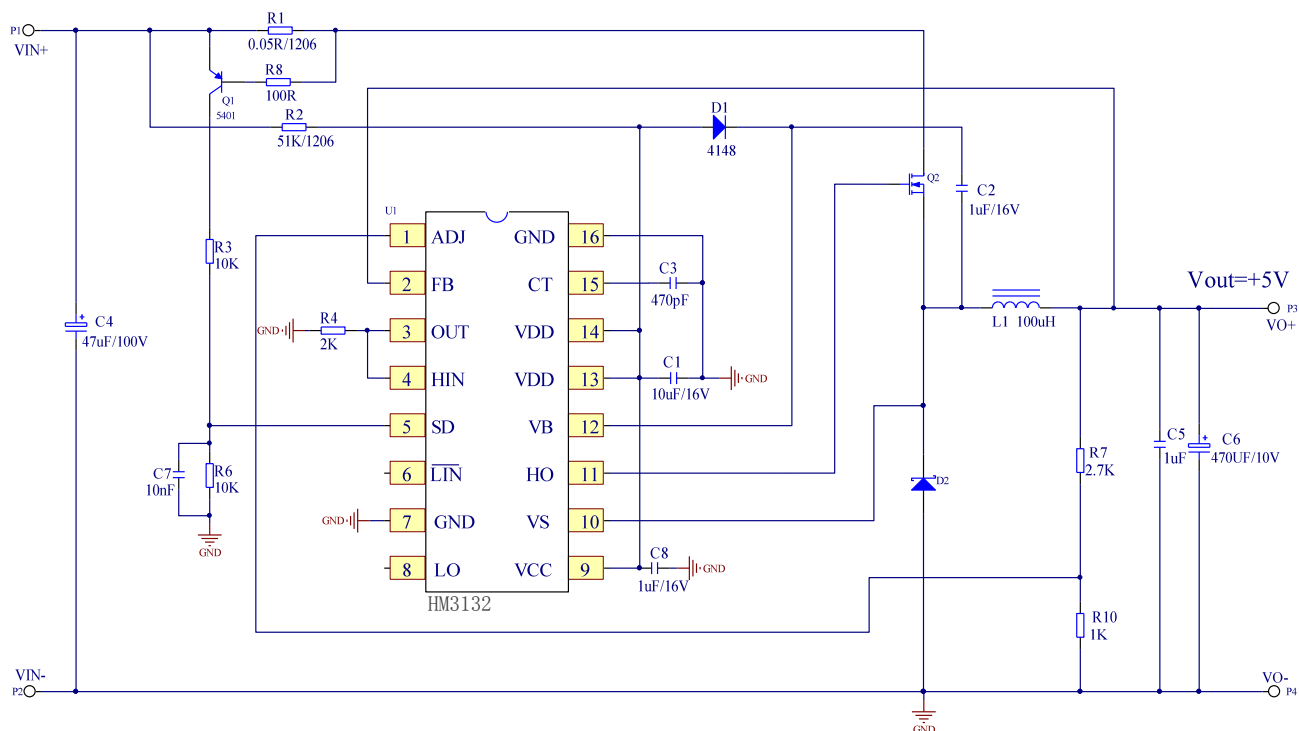


图 6-3. =U 5V非同步续流典型应用电路图

7. 电气特性

7.1 极限参数

无另外说明，在 $T_A=25^{\circ}\text{C}$ 条件下

符号	参数名称	测试条件	最小	最大	单位
	自举高端 VB 电源	-	-0.3	600	V
	高端悬浮地端	-	V_B-20	$V_B+0.3$	V
	高端输出	-	$V_S-0.3$	$V_B+0.3$	V
	ADJ、FB、OUT、HIN、SD 等脚位	低压端	-0.3	20	V
T_A	环境温度	-	-45	125	$^{\circ}\text{C}$
T_{str}	储存温度	-	-65	150	$^{\circ}\text{C}$
T_L	焊接温度	$T=10\text{S}$	-	300	$^{\circ}\text{C}$

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

7.2 典型参数

无另外说明，在 $T_A=25^{\circ}\text{C}$ ， $V_{CC}=12\text{V}$

符号	参数名称	测试条件	最小	典型	最大	单位
VB	高压电源	VB 输入电压	3	-	600	V
VDD、VCC	低压电源	VDD、VCC 输入电压	3.5	-	20	V
Fosc	振荡频率	$V_{in}=48\text{V}$, $C_T=470\text{pF}$	60	75	90	KHz
VADJ	反馈基准电压	$V_{in}=30\text{V}$	1.1	1.2	1.3	V
D(max)	最大输出占空比	-		75		%
UVLO (ON)	UVLO 开启电压	-	6	6.5	7	V
UVLO (OFF)	UVLO 关闭电压	-	3	3.5	4	V
UVLO(Hyst)	UVLO 迟滞电压	-		3		V
LO、HO 输出 拉电流	I_{O+}	$V_o=0\text{V}$, $V_{IN}=V_{IH}$ $PW \leq 10\mu\text{S}$	0.8	1	-	A
LO、HO 输出 灌电流	I_{O-}	$V_o=12\text{V}$, $V_{IN}=V_{IL}$ $PW \leq 10\mu\text{S}$	1.2	1.5	-	A

8. 应用设计

8.1 VCC 输入电容

在 VCC 引脚端对地放置一个高频小容值旁路电容将减少 VCC 端的高频噪声，高频旁路电容可选用 1uF 陶瓷电容，布板时尽可能靠近芯片引脚 VCC 输入端。

8.2 VDD 储能电容

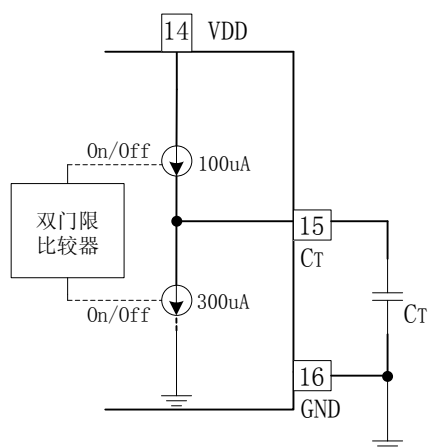
=U 需求 VDD 引脚端（13、14 脚）对地放置一个 10uF 电容，主要用于启动时对 VDD 引脚进行储能充电和正常工作时稳定 VDD 引脚的工作电压，同时该电容对输出短路保护有一定的作用，当输出短路时，VDD 引脚将失电，芯片进入 UVLO 模式，该电容的大小将影响当输出短路时芯片间隙去开启功率管的时间，电容越大间隙的时间越长，功率管发热越小，反之功率管发热将增大。

8.3 启动过程

输入电源通过外部 R2 电阻对 VDD 引脚（13、14 脚）的外接电容开始充电，此时 =U 芯片将在低静态电流工作模式大概消耗<100uA 的工作电流，内部仅 UVLO 电路在工作，其他振荡器及 PWM 模块都处于关闭状态，输出电压为零，当 VDD 引脚上的电容电压充电到 6.5V 以上时，芯片开始正常工作，开启振荡器、PWM 模块及反馈处理电路，输出电压稳压输出，同时输出电压通过 FB 反馈引脚（2 脚）的内部二极管或者外部二极管到 VDD 引脚（13、14 脚）提供 VDD 工作电源，启动过程结束。

8.4 振荡器 Cr 电容的开关频率计算

=U 仅需一个外接电容可设置 PWM 工作频率，内部采用恒流源对 Cr 电容进行充放电如图 8.4a，



电容上充电电压的上限值为 2.5V,电容上放电电压的下限值为 0.5V,灌电流的恒流源内部提供大概 100uA 左右的电流对 Cr 电容进行充电，拉电流的恒流源内部提供大概 300uA 左右的电流对 Cr 电容进行放电，近似的工作频率和电容之间关系由公式 $f=(37.5 \times 10^6)/C_T$ 确定(该公式的电容单位为 pF)，如 $C_T=470pF$ 的电容，对应的 PWM 工作频率大概为 79.8KHz。

图 8.4a 振荡器 Cr 充放电原理框图

8.5 输出峰值限流

=U 芯片的输出峰值电流限流大小可通过外部 PNP 管 Q1（5401）的 V_{EB} 结电压跟 R1 电阻决定，峰值电流与该采样电阻的关系式是 $I_{PK}=V_{EB}/R1$ ，一旦输出电流超过 I_{PK} 设定值，Q1 打开，EG4328 的 5 脚电压高于 3V，就关闭 PWM 输出，注意 C7 电容尽量靠近 <A' % & 的 5 脚跟 7 脚。

8.6 输出短路保护

当输出短路时，<A' % &将工作在最大峰值电流限流输出，同时 VDD 引脚（13、14 脚）的电压将会失电。由于反馈电压 FB 引脚不能再为 VDD 引脚提供电源，<A' % &芯片大约 5mA 的静态工作电流很快泄放掉 VDD 引脚上电容的电压，当 VDD 引脚的电压低于 3.5V 以下时，<A' % &芯片将彻底关闭 PWM 输出，同时输入电源通过外部启动电阻重新对 VDD 引脚的电容开始充电，当 VDD 引脚的电压高于 6.5V，芯片重新开启 PWM，如果输出一直处于短路状态，芯片将间隔去开启功率管，此时 <A' % &芯片将处于限流和短路保护模式。

8.7 输出电感

<A' % &有两种工作模式分连续工作模式和不连续工作模式，电感的取值将影响降压器的工作模式，在轻载时 <A' % &工作在不连续工作模式，同时电感值会影响到电感电流的纹波，电感的选取可根据下式公式：

$$L = \frac{V_{out}(V_{in}-V_{out})}{V_{in} \cdot F_s \cdot I_{ripple}}$$
 式中 V_{in} 是输入电压， V_{out} 是输出电压， F_s 是 PWM 工作频率， I_{ripple} 是电感中电流纹波的峰峰值，通常选择 I_{ripple} 不超过最大输出电流的 30%。

8.8 续流二极管及 MOS 管

续流二极管主要用于开关管关断时为电感电流提供一个回路，这个二极管的开关速度和正向压降直接影响 DC-DC 的效率，采用肖特基二极管具有快速的开关速度和低正向导通压降，能给=U 降压器提供良好的性能。5V 输出场合，推荐使用低压 3-5V 就能完全打开的 MOS 管。

8.9 输出电容

输出电容 C_o 用来对输出电压进行滤波，使 DC-DC 降压器输出比较平稳的直流电提供给负载，选取该电容时尽可能选取低 ESR 的电容，选取电容值的大小主要由输出电压的纹波要求决定，可由下式公式确定：

$$\Delta V_o = \Delta I_L \left(ESR + \frac{1}{8 \cdot F_s \cdot C_o} \right)$$
 式中 ΔV_o 是输出电压纹波， ΔI_L 是电感电流纹波， F_s 是 PWM 工作频率，ESR 是输出电容等效串联电阻。

8.10 输出电压调节段（ADJ）设置

<A' % & 的输出电压由 ADJ 引脚上的两个分压电阻进行设定，内部误差放大器基准电压为 1.35V，如图 8.10a 所示，输出电压 $V_{out} = (1+R1/R2) * 1.35V$ ，如需设置输出电压到 12.45V，可设定 $R1$ 为 8.2K， $R2$ 为 1K，输出电压 $V_{out} = (1+8.2/1) * 1.35V = 12.45V$ 。

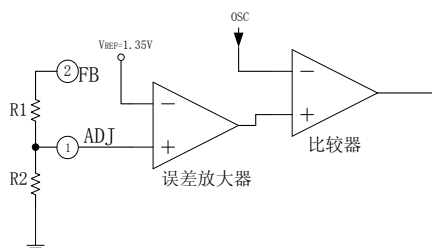
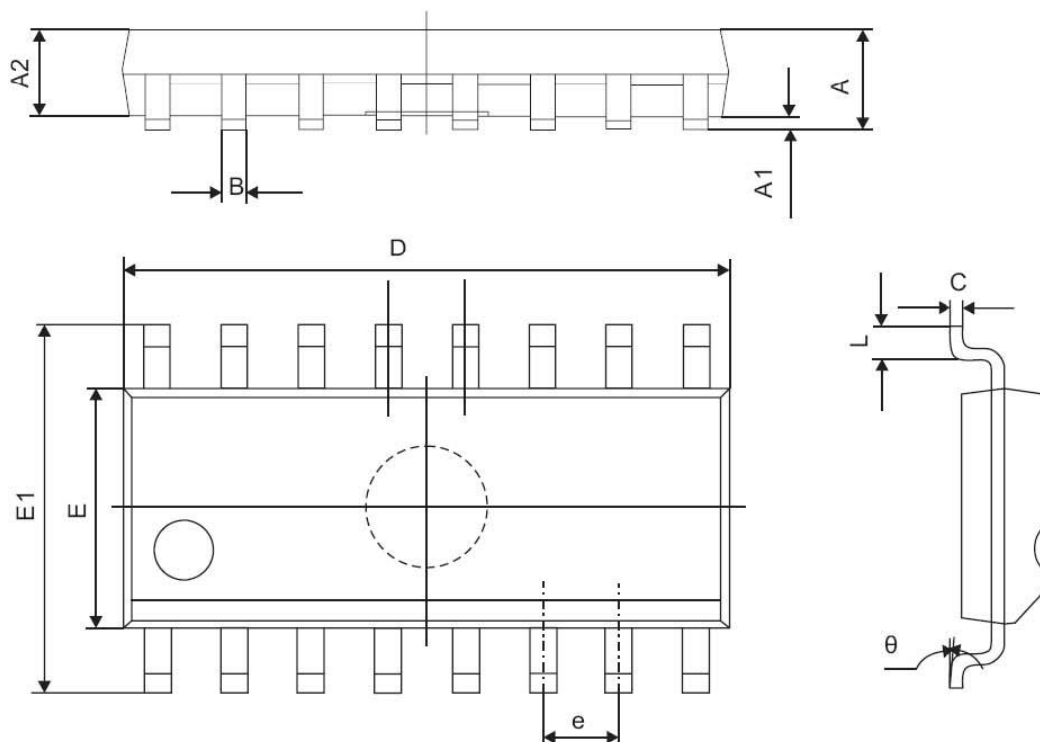


图 8.10a =U 输出电压调整电路

9. 封装尺寸

9.1 SOP16 封装尺寸



符号	尺寸 (mm)	
	Min	Max
A	1.350	1.750
A1	0.100	0.250
A2	1.350	1.550
B	0.330	0.510
C	0.190	0.250
D	9.800	10.000
E	3.800	4.000
E1	5.800	6.300
e	1.270 (TYP)	
L	0.400	1.270
θ	0°	8°