

特性

模拟输入

- 16 位 ADC，提供 800 kSPS 和 1.6 MSPS 选项
- 电压、电流和阻抗测量能力
- 内部和外部电流和电压通道
- 超低泄漏开关矩阵和输入多路复用器
- 输入缓冲器和可编程增益放大器

电压 DACs

- 输出范围为 0.2 V 至 2.4 V 的双通道输出电压 DAC

12 位 V_{BIAS0} 输出到偏置恒电势器

- 6 位 V_{ZERO0} 输出到偏置 TIA

超低功耗：1 μ A

- 1 个高速、12 位 DAC

传感器输出范围至： ± 607 mV

输出上具有 2 和 0.05 增益设置的可编程增益放大器

放大器、加速器和基准电压源

- 1 个低功耗、低噪声恒电势器放大器，适合电化学检测中的恒电势器偏置
- 1 个低噪声、低功耗 TIA，适合测量传感器电流输出
- 50 pA 至 3 mA 范围
- 用于传感器输出的可编程负载和增益电阻

模拟硬件加速器

- 数字波形发生器
- 接收滤波器
- 复数阻抗测量(DFT)引擎

- 1 个高速 TIA，可以处理 0.015 Hz 至 200 kHz 的宽带宽输入信号

数字波形发生器，用于生成正弦波和梯形波形

2.5 V 和 1.82 V 内部基准电压源

降低系统级功耗

- 能够快速上电和断电的模拟电路
- 可编程 AFE 序列器，最大程度地降低了主机控制器的工作负载

6 kB SRAM，可对 AFE 序列进行预编程

超低功耗恒电势器通道：上电且所有其他模块处于休眠模式时

为 6.5 μ A 的电流消耗

智能传感器同步和数据采集

传感器测量的精确周期控制

受控于序列器的 GPIOs

片内外设

SPI 串行输入/输出

唤醒定时器

中断控制器

电源

电源电压：2.8 V 至 3.6 V

1.82 V 输入/输出兼容

上电复位

集成已上电的低功耗 DAC 和恒电势器放大器的休眠模式，以保持传感器偏置

封装和温度范围

3.6 mm $\times$ 4.2 mm、56 引脚 WLCSP

7 mm $\times$ 7 mm、48 引脚 LFCSP 封装

额定工作温度范围为 -40°C 至 +85°C

应用

电化学测量

电化学气体传感器

恒电势器/电流测量/伏安法/循环伏安法

生物阻抗应用

皮肤阻抗

人体阻抗

连续血糖监测

电池阻抗

简化功能框图

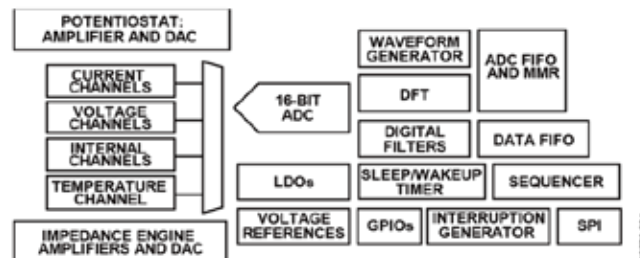


图1.

Rev. B

[Document Feedback](#)

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 ©2019-2020 Analog Devices, Inc. All rights reserved.

[Technical Support](#)

www.analog.com/cn

ADI 中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI 不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考 ADI 提供的最新英文版数据手册。

目录

特性	1	在阻抗测量期间避免激励和测量频率之间的不一致性误差	43
应用	1	高速 DAC 校准选项	44
简化功能框图	1	高速 DAC 电路寄存器	45
修订历史	3	高速 TIA 电路	48
功能框图	5	高速 TIA 配置	48
概述	6	高速 TIA 电路寄存器	50
技术规格	7	高性能 ADC 电路	52
ADC RMS 噪声规格	16	ADC 电路概述	52
SPI 时序规格	17	ADC 电路图	52
绝对最大额定值	18	ADC 电路特性	53
热阻	18	ADC 电路工作原理	53
ESD 警告	18	ADC 转换函数	53
引脚配置和功能描述	19	ADC 低功耗电流输入通道	54
典型性能参数	22	选择 ADC 多路复用器的输入	54
参考测试电路	24	ADC 后处理	55
工作原理	25	内部温度传感器通道	55
配置寄存器	25	Sinc2 滤波器 (50 Hz/60 Hz 交流电源滤波器)	55
芯片标识	28	ADC 校准	55
标识寄存器	28	ADC 电路寄存器	56
系统初始化	29	ADC 校准寄存器	62
低功耗 DAC	30	ADC 数字后处理寄存器 (可选)	68
低功耗 DAC 开关选项	30	ADC 统计寄存器	69
12 位和 6 位输出之间的关系	31	可编程开关矩阵	70
低功耗 DAC 应用场景	31	开关描述	70
低功耗 DAC 电路寄存器	32	休眠模式下的推荐配置	70
低功耗恒电势器	35	控制所有开关的选项	70
低功耗 TIA	36	可编程开关寄存器	73
低功耗 TIA 保护二极管	36	精密基准电压源	83
使用外部 R_{TIA}	36	高功率和低功耗缓冲器控制寄存器—BUFSENCON	84
各种工作模式的推荐开关设置	36	序列器	85
低功耗 TIA 电路寄存器	39	序列器特性	85
高速 DAC 电路	42	序列器概述	85
高速 DAC 输出信号生成	42	序列器命令	85
高速 DAC 核心的功耗模式	42	序列器操作	87
高速 DAC 滤波器选项	42	序列器和 FIFO 寄存器	89
高速 DAC 输出衰减选项	43	波形发生器	94
高速 DAC 激励放大器	43	波形发生器特性	94
将来自高速 DAC 的交流信号耦合到低功耗 DAC 设置的直流电平	43	波形发生器操作	94

波形发生器与低功耗 DAC 配合使用	94	GPIO 寄存器	116
波形发生器寄存器	95	系统复位	119
SPI 接口	98	模拟芯片复位寄存器	119
概述	98	功耗模式	120
SPI 引脚	98	有效高功率模式(>80 kHz)	120
SPI 工作原理	98	有效低功耗模式(<80 kHz)	120
命令字节	98	休眠模式	120
写入和读取寄存器	98	关断模式	120
从数据 FIFO 读取数据	99	低功耗模式	120
睡眠和唤醒定时器	100	功耗模式寄存器	120
睡眠和唤醒定时器特性	100	时钟架构	123
睡眠和唤醒定时器概述	100	时钟特性	123
配置一个确定的序列顺序	100	时钟架构寄存器	123
睡眠和唤醒定时器建议操作	100	应用信息	127
睡眠和唤醒定时器寄存器	101	使用低带宽环路进行 EDA 生物阻抗测量	127
中断	105	使用高带宽环路进行体阻抗分析(BIA)测量	128
中断控制器中断	105	高精度恒电势器配置	129
配置中断	105	使用 AD5940/AD5941、AD8232 或 AD8233 进行生物阻抗和	
自定义中断	105	心电图(ECG)测量	130
外部中断配置	105	智能水质/液体质量 AFE	131
中断寄存器	106	外形尺寸	132
外部中断配置寄存器	111	订购指南	133
数字输入/输出	115		
数字输入/输出特性	115		
数字输入/输出操作	115		

修订历史

2020 年 3 月—修订版 A 至修订版 B

更改“产品特性”部分	1
更改图 2 和图 3	5
更改表 6	18
更改表 7	20
删除图 19；重新排序	29
增加“系统初始化”部分和表 14；重新排序	29
更改“低功耗 DAC 开关选项”部分	30
更改图 21	32
更改表 17	33
更改图 22	36
更改图 23	38
更改图 29	48
更改表 36	49
更改“ADC 转换函数”部分	53
更改图 33	54
更改“Sinc3 滤波器”部分和“内部温度传感器通道”部分	55

更改“精密基准电压源”部分和图 38	83
更改表 93	84
更改表 101	91
更改“配置一个确定的序列顺序”部分和图 51	100

2019 年 8 月—修订版 0 至修订版 A

增加 AD5941	通篇
增加 LFCSP 封装	通篇
更改图 2，增加图 3，按顺序重新编号	4
更改表 1 的噪声(RMS)参数	7
更改表 3	16
增加图 6	19
更改表 7	20
增加图 16 和图 17	23
更改“数字输入/输出”部分	119
更改图 20	32

更改表 16	33	更改图 47.....	101
更改表 20 中关于“短路开关使能的电流测量模式”的描述	37	更改“配置一个确定的序列顺序”部分	102
更改图 28	49	更改图 53.....	129
更改“选择 ADC 多路复用器的输入”部分	55	更新外形尺寸，增加图 59.....	139
更改“温度传感器 0”部分和表 40	57	更改“订购指南”	140
更改图 35	73		
		2019 年 3 月—修订版 0：初始版	

功能框图

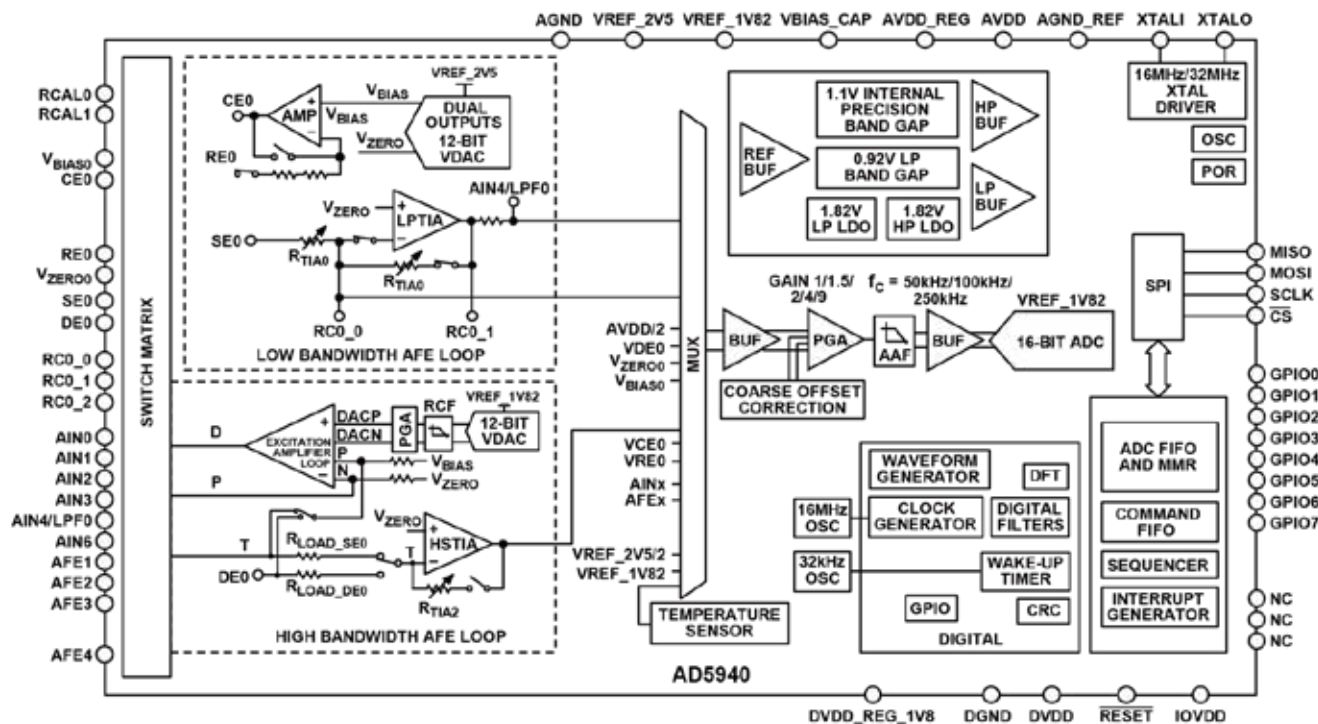


图2. AD5940功能框图

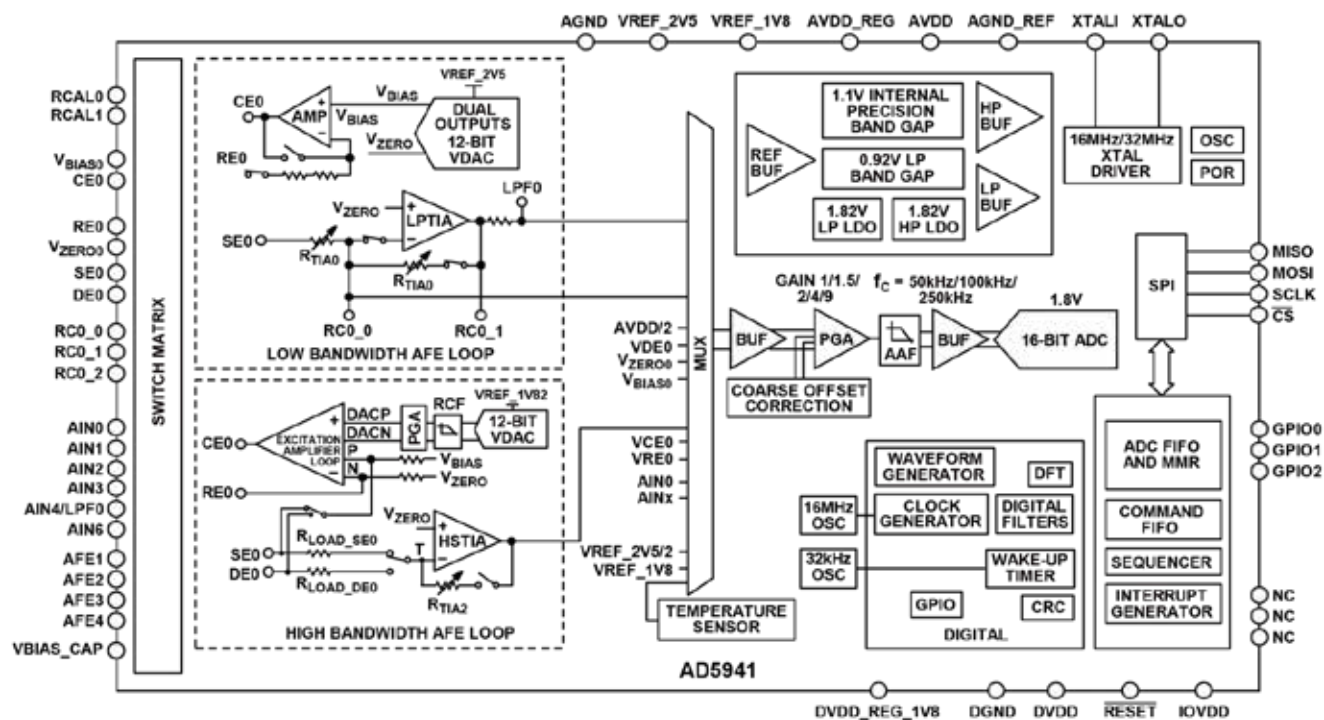


图3. AD5941功能框图

概述

AD5940 和 AD5941 均为高精度、低功耗模拟前端(AFE)，专为需要基于电化学测量技术的高精度便携式应用而设计，如电流、伏安或阻抗测量。AD5940/AD5941 设计用于皮肤阻抗和人体阻抗测量，并与 AD8233 AFE 配合构成完整生物电势和生物电位测量系统。AD5940/AD5941 针对电化学有毒气体检测而设计。

AD5940/AD5941 包括两个高精度激励环路和一个通用测量通道，可以对被测传感器进行广泛的测量。第一个激励环路包括一个超低功耗、双通道输出串数模转换器(DAC)和一个低功耗、低噪声恒电势器。该 DAC 的一个输出可控制恒电势器的同相输入，另一个输出控制跨阻放大器(TIA)的同相输入。该低功耗激励环路能够生成 DC 至 200 Hz 的信号。

第二个激励环路包括一个 12 位 DAC，称为高速 DAC。该 DAC 能够生成最高 200 kHz 的高频激励信号。

AD5940/AD5941 测量通道具有 16 位、800 kSPS 多通道逐次逼近寄存器(SAR)模数转换器(ADC)，带有输入缓冲器、内置抗混叠滤波器和可编程增益放大器(PGA)。ADC 前端的输入多路复用器允许用户选择输入通道进行测量。这些输入通道包括多个外部电流输入、外部电压输入和内部通道。利用内部通道，可对内部电源电压、裸片温度和基准电压源进行诊断测量。

电流输入包括两个具有可编程增益的 TIA 和用于测量不同传感器类型的负载电阻。第一个 TIA，称为低功耗 TIA，可测量低带宽信号。第二个 TIA，称为高速 TIA，可测量高达 200 kHz 的高带宽信号。

超低泄漏、可编程开关矩阵将传感器连接到内部模拟激励和测量模块。此矩阵提供一个接口，可用于连接外部跨阻放大器电阻(R_{TIA})和校准电阻。该矩阵还可用于将多个电子测量器件多路复用到相同的可穿戴设备电极。

提供 1.82 V 和 2.5 V 片内精密基准电压源。内部 ADC 和 DAC 电路采用此片内基准电压源，以确保 1.82 V 和 2.5 V 外设均具有低漂移性能。

AD5940/AD5941 测量模块可通过串行外设接口(SPI)接口直接寄存器写入控制，或者通过使用预编程序列器控制，该序列器提供 AFE 芯片的自动控制。6 kB 的静态随机访问存储器(SRAM)划分为深度数据先进先出(FIFO)和命令 FIFO。测量命令存储在命令 FIFO 中且测量结果存储在数据 FIFO 中。多个 FIFO 相关中断可用于指示 FIFO 何时写满。

提供多个通用输入/输出(GPIO)并使用 AFE 序列器进行控制。AFE 序列器可对多个外部传感器器件进行精确周期控制。

AD5940/AD5941 采用 2.8 V 至 3.6 V 电源供电，额定温度范围为 -40°C 至 +85°C。AD5940 提供 56 引脚、3.6 mm × 4.2 mm WLCSP 封装。AD5941 采用 48 引脚 LFCSP 封装。

技术规格

AVDD = DVDD = 2.8 V 至 3.6 V；电源之间的最大差值 = 0.3 V；IOVDD = 1.8 V $\pm$ 10%和 2.8 V 至 3.6 V；ADC 基准电压、激励、DAC 和放大器 = 1.82 V，内部基准电压源；低功耗 DAC 基准电压 = 2.5 V，内部基准电压源；除非另有说明，T_A = -40°C 至 +85°C。

表 1.

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
ADC 基本规格						
数据速率 ¹	f _{SAMPLE}			400 200	kSPS kSPS	除非另有说明，所测伪差分模式相对于 ADC 偏置电压 (VBIAS_CAP 引脚上的电压，1.11V) 而言；除非另有说明，技术规格基于高速模式；ADC 电压通道在生产中校准，PGA 增益 = 1.5；除非另有说明，模拟域的 AFE 芯片时钟(ACLK) = 32 MHz 或 16 MHz 高速模式；抽取系数 = 4 正常模式；抽取系数 = 4
分辨率 ¹		16			位	数据位数
积分非线性 ¹ 正常模式	INL	-4	± 2.0	+4	LSB	PGA 增益 = 1.5，1.82 V 内部基准电压源，1 LSB = 1.82 V $\div$ 2 ¹⁵ $\div$ PGA 增益
微分非线性 ¹ 正常模式	DNL	-5.6	± 2.0	+4.7	LSB	PGA 增益 = 9，1.82 V 内部基准电压源
DC 码分布 ²			± 6		LSB	PGA 增益 = 1.5，1.82 V 内部基准电压源；1 LSB = 1.82 V $\div$ 2 ¹⁵ $\div$ PGA 增益，无丢码
			± 6		LSB	PGA 增益 = 1.5，低功耗模式，ADC 输入 = 0.9 V；ADC 输出数据速率 = 200 kSPS；1 LSB = 1.82 V $\div$ 2 ¹⁵
			± 6		LSB	输入通道为低功耗 TIA = 1 μ A，R _{TIA} = 512 k Ω ，R _{LOAD} = 10 Ω ，ADC 输出数据速率 = 200 kSPS
					LSB	输入通道为高速 TIA = 1 μ A，R _{TIA} = 10 k Ω ，R _{LOAD} = 100 Ω ，ADC 输出数据速率 = 200 kSPS
ADC 端点误差						
偏置误差						
低功耗模式		-600	± 200	+600	μ V	PGA 增益 = 1.5，低功耗模式，除 AIN3 外的所有通道
		-620	± 200	+880	μ V	PGA 增益 = 1.5，仅限 AIN3
高功率模式 ^{1,3}		-1.1	± 0.5	+1.4	mV	PGA 增益 = 1.5
漂移 ¹			± 3		μ V/ $^{\circ}$ C	使用 1.82 V 内部基准电压源
偏置匹配			± 2		LSB	与 AIN3 比较的匹配
满量程误差		-1000	± 400	+800	μ V	PGA 增益 = 1.5，不包括内部通道和 AIN3；负和正满量程；两个端点的误差
		-1000		+1000	μ V	PGA 增益 = 1.5。仅限 AIN3
高功率模式 ^{1,3}		-2.2	± 0.9	+1.82	mV	PGA 增益 = 1.5
内部通道 ¹			0.2	0.75	% FS	AVDD/2、DVDD/2、VBIAS_CAP、VREF_2V5、VREF_1V82、AVDD_REG
增益漂移 ¹		-3	± 1	+3	μ V/ $^{\circ}$ C	满量程误差漂移减去偏置误差漂移
增益误差匹配			± 3		LSB	通道间不匹配
PGA 失配误差 ¹						ADC 偏置和增益校准，增益值为 1.5
PGA 增益 = 1 至 1.5		-0.2	+0.1	+0.3	%	
PGA 增益 = 1.5 至 2		-0.2	+0.1	+0.3	%	

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
PGA 增益 = 2 至 4		-0.3	+0.2	+0.8	%	
PGA 增益 = 4 至 9		-0.55	+0.2	+0.55	%	
ADC 动态性能						$f_{IN} = 20 \text{ kHz}$ 正弦波, $f_{SAMPLE} = 200 \text{ kSPS}$; 使用 AINx 电压输入通道; PGA 增益 = 1.5
信噪比	SNR		80		dB	包括失真和噪声成分 PGA 增益 = 1、1.5 和 2
			76		dB	PGA 增益 = 4
			70		dB	PGA 增益 = 9
总谐波失真 ¹	THD		-84		dB	
峰值谐波或杂散噪声 ¹			-86		dB	
通道间串扰 ¹			-86		dB	相邻通道测量
噪声(RMS) ⁴			800		nV/ $\sqrt{\text{Hz}}$	斩波开启
			400		nV/ $\sqrt{\text{Hz}}$	斩波关闭
ADC INPUT						输入到 ADC 多路复用器
输入电压范围 ¹		0.2		2.1	V	施加于任何输入引脚上的电压
					V	VBIAS_CAP 引脚与 ADC 多路复用器的模拟输入之间的伪差分电压
		-0.9		+0.9	V	增益 = 1
		-0.9		+0.9	V	增益 = 1.5
		-0.6		+0.6	V	增益 = 2
		-0.3		+0.3	V	增益 = 4
		-0.133		+0.133	V	增益 = 9
输入电流范围 ¹		0.00005		3000	μA	低功耗 TIA 和高速 TIA 电流输入通道范围
共模范围 ¹		0.2	1.1	2.1	V	
漏电流		-1.5	± 0.5	+1.5	nA	AIN0、AIN1、AIN2、AIN3/BUF_VREF1V82、AIN4/LPF0、AIN6、CE0、RE0 和 SE0
			± 2			仅 DE0 引脚
输入电流 ¹		-8	± 2	+8	nA	AIN0、AIN1、AIN2、AIN3、AIN4、AIN6、CE0、RE0、SE0 和 DE0
输入电容			40		pF	在 ADC 采样期间
抗混叠滤波器 3 dB 频率范围						3 种可编程设置
模式 0			50		kHz	
模式 1			100		kHz	
模式 2			250		kHz	
ADC 通道开关建立时间						切换 ADC 输入通道后需要的延迟时间; 不包括 sinc3 建立时间
抗混叠滤波器-3 dB 截止频率 ¹						
250 kHz		20			μs	
100 kHz		40			μs	
50 kHz		60			μs	
基于离散傅里叶变换(DFT)的阻抗测量 ¹						对于 1000 Ω (0.1%容差电阻) 阻抗(Z), 激励频率 = 0.1 Hz 至 200 kHz, 正弦幅度 = 10 mV rms, $R_{TIA} = 5 \text{ k}\Omega$; $R_{CAL} = 200 \Omega$; 1%精度温度系数 5 ppm/ $^{\circ}\text{C}$; 单 DFT 测量; DFT 使用 8192 个 ADC 样本; Hanning 开启; 对于低功耗模式和阻抗测量 $\leq 80 \text{ kHz}$, HSDACCON 位[8:1] = 0x1B; 对于高功率模式和阻抗测量 $\geq 80 \text{ kHz}$, HSDACCON 位[8:1] = 0x7
使用高带宽环路						

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
精度						
幅度		-1.25	±0.2	+1.25	%	20 kHz 至 200 kHz
			±0.2		%	10 Hz 至 20 kHz
			±1		%	1 Hz 至 <10 Hz
相位		-0.3	±0.1	+0.3	度	
三电阻星形单元						
精度						R1 = R2 = R3 = 2.2 Ω (见图 18) ; 0.1 Hz 至 200 kHz
幅度			±0.5		%	
相位			±0.5		度	
精度						连接 R1 = R2 = R3 = 100 Ω (见图 18) ; 0.1 kHz 至 200 kHz
幅度			±0.2		%	
相位			±0.2		度	
使用高带宽环路, 50 kHz, 4 线隔离						对于 Z = 1 kΩ (0.1%容差电阻) ; 激励频率 = 50 kHz ; 正弦幅度 = 0.6 V p-p ; R _{TIA} = 1 kΩ ; C _{TIA} = 32 pF ; 隔离电容 1 (C _{ISO1}) = 15 nF ; 隔离电容 2 (C _{ISO2}) = 隔离电容 3 (C _{ISO3}) = 隔离电容 4 (C _{ISO4}) = 470 nF ; 限流电阻(R _{LIMIT}) = 1 kΩ
精度						器件间可重复性, 三个器件, 50 kHz
幅度			0.26		%	百分比误差
相位			1		度	
使用低带宽环路						对于 Z = 100 kΩ ; 激励频率 = 100 Hz ; 正弦幅度 = 1.1 V p-p ; R _{TIA} = 100 kΩ ; C _{TIA} = 100 nF ; C _{ISO1} = 15 nF ; C _{ISO2} = 470 nF ; R _{LIMIT} = 1000 Ω
频率范围		1		300	Hz	
精度						器件间可重复性, 三个器件, 100 Hz
幅度			±0.3		%	百分比误差
精密						
幅度			6.53		Ω	标准差
高速环路						参见图 18 ; 对阻抗谱、伏安法和脉冲测试有效
允许的外部负载电容 ¹				100	pF	R2 + R3 ≤ 100 Ω ; R1 ≤ 100 Ω
				50	pF	R2 + R3 ≤ 500 Ω ; R1 ≤ 100 Ω
				40	pF	R2 + R3 ≤ 1600 Ω ; R1 ≤ 800 Ω ; 频率 ≥ 1 kHz
激励放大器带宽			3		MHz	
阻抗频率范围		0.015		200,000	Hz	
低功耗 TIA 和恒电势器						
输入偏置电流 ¹						
TIA 放大器, SE0 引脚			80	200	pA	
恒电势器放大器			20	150	pA	
偏置电压 ¹			50	150	μV	
偏置电压漂移与温度的关系			1		μV/°C	
噪声						单位增益模式 ; 0.1 Hz 至 10 Hz 范围内的 V p-p
			1.6		μV	正常模式 (LPTIACON0 位 2 = 0)
			2		μV	半功率模式 (LPTIACON0 位 2 = 1)
恒电势器拉/灌电流 ¹		-750		+750	μA	正常模式 (LPTIACON0 位[4:3] = 00) ; 来自 CE0
		-3		+3	mA	高电流模式 (LPTIACON0 位[4:3] = 01 或 11) , 来自 CE0

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
直流电源抑制比(DC PSRR)			70		dB	REO 引脚； $R_{TIA} = 256\text{ k}\Omega$ ； $R_{LOAD} = 10\text{ }\Omega$
输入共模范围 ¹		300		AVDD - 600	mV	
输出电压范围 ¹		300		AVDD - 400	mV	正常模式 (LPTIACON0 位[4:3] = 00)；灌/拉电流 = 750 μA
		300		AVDD - 400	mV	高电流模式 (LPTIACON0 位[4:3] = 01 或 11)；灌/拉电流 = 3 mA
过流限值保护			20		mA	放大器试图通过内部箝位将拉/灌电流限制在此值
过流限值允许的持续时间 ¹				5	s	用户必须将过流情况的持续时间限制在 5 秒以下，否则会有损坏放大器的风险
过流情况允许的频率 ¹				1	每小时	
短路保护			12		mA	放大器输出短接至地时
可编程电阻						
SE0 输入上的低功耗 TIA R_{LOAD} ¹						
0 Ω R_{LOAD} 精度		0.01	0.08	0.15	Ω	
10 Ω R_{LOAD} 精度		9.8	11.7	13.5	Ω	
30 Ω R_{LOAD} 精度		28	33.8	39	Ω	
50 Ω R_{LOAD} 精度		48	55	63	Ω	
100 Ω R_{LOAD} 精度		88	110	130	Ω	
温度范围内的漂移			± 200		ppm/ $^{\circ}\text{C}$	10 Ω 、30 Ω 、100 Ω 、1500 Ω 、3000 Ω 和 3500 Ω
			± 400		ppm/ $^{\circ}\text{C}$	50 Ω
SE0 输入上的低功耗 TIA R_{TIA} ¹						
精度		-5		+15	%	用户可编程；包括 1k Ω 、2k Ω 、3k Ω 、4k Ω 、6k Ω 、8k Ω 、10k Ω 、16k Ω 、20k Ω 、22k Ω 、30k Ω 、40k Ω 、64k Ω 、100k Ω 、128k Ω 、160k Ω 、192 k Ω 、256k Ω 和 512k Ω
		115	120	130	Ω	200 Ω 设置， $R_{LOAD} = 100\Omega$
温度范围内的漂移			± 100		ppm/ $^{\circ}\text{C}$	上移或下移一个 R_{TIA} 值时的误差
失配误差 ¹		-0.6	+0.2	+0.6	%	512k Ω 至 2k Ω 范围，不包括 40k Ω
		-3.5	+0.5	+3.5	%	40k Ω (最高 48k Ω ，最低 32k Ω)
			± 20		%	200 Ω
SE0 输入上的高速 TIA R_{TIA}						
精度			20		%	用户可编程；包括 100 Ω 、200 Ω 、1k Ω 、5k Ω 、10k Ω 、20k Ω 、40k Ω 、80k Ω 和 160k Ω
漂移			± 200		ppm/ $^{\circ}\text{C}$	
SE0 输入上的高速 TIA R_{LOAD} ¹						
精度		102	110	116	Ω	用户可编程；包括 10 Ω 、30 Ω 、50 Ω 和 100 Ω
漂移			± 160		ppm/ $^{\circ}\text{C}$	固定 100 Ω 目标设置
DE0 输入上的高速 TIA R_{TIA} ¹						
精度		120	135	150	Ω	用户可编程；包括 0.1k Ω 、0.2k Ω 、1.5k Ω 、10k Ω 、20k Ω 、40k Ω 、80k Ω 和 160k Ω
		230	250	280	Ω	100 Ω 设置
			± 20		%	200 Ω 设置
温度范围内的漂移			± 350		ppm/ $^{\circ}\text{C}$	1k Ω 、5k Ω 、10k Ω 、20k Ω 、40k Ω 、80k Ω 和 160k Ω
			± 200		ppm/ $^{\circ}\text{C}$	100 Ω 和 200 Ω 设置
DE0 上的高速 TIA R_{TIA} 失配误差 ¹						1k Ω 、5k Ω 、10k Ω 、20k Ω 、40k Ω 、80k Ω 和 160k Ω
		-3.5	+1	+3.5	%	上移或下移一个 R_{TIA} 值时引入的误差
		-25	± 2	+5	%	160k Ω 至 5k Ω 范围
					%	1k Ω 、200 Ω 和 100 Ω

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
DE0 输入上的高速 TIA R_{LOAD}^1 精度		0.001 5 26.5	32.6	0.15 11 37.6	Ω Ω Ω	DE0 引脚上的负载电阻(R_{LOAD_DE0}) 0 Ω 设置 10 Ω 设置 30 Ω 设置
温度范围内的漂移			± 15 ± 0.2 ± 200	25	% %/°C ppm/°C	50 Ω 和 100 Ω 设置 10 Ω 设置 不包括 $R_{LOAD} = 0\Omega$ 和 10 Ω
高速 TIA 偏置电流 最大灌/拉电流 ¹		-3	1	+3	nA mA	确保 R_{TIA} 选择产生的输出电压小于 ± 900 mV, PGA 增益 = 1 放大器试图通过内部箝位将拉/灌电流限制在此值; 用 $R_{LOAD} = 0\Omega$ 和 $R_{TIA} = 100\Omega$ 进行测试
输入共模范围 ¹		300		AVDD - 700	mV	
输出电压范围 ¹		200		AVDD - 400	mV	
过流限值保护 ¹			17		mA	
过流限值允许的持续时间 ¹				5	s	
过流情况允许的频率				1	每小时	放大器输出短接至地时
短路保护			12		mA	
低功耗片内基准电压源			2.5		V	VREF_2V5 和 AGND 之间有 0.47 μ F 电容; 使用低功耗电压 DAC 测量基准电压, 输出放大器使能 $T_A = 25^\circ\text{C}$
精度				± 5	mV	AC 1 kHz; 50 mV p-p 纹波施加于 AVDD 电源
噪声 ¹			60		μ V p-p	
基准电压源温度系数 ^{1, 8}		-25	± 10	+25	ppm/°C	
PSRR						
直流			70		dB	
AC ⁵			48		dB	
高功率片内基准电压源			1.82		V	VREF_1V82 和 AGND 之间有 0.47 μ F 电容; 在使能 ADC 的情况下测量基准电压 $T_A = 25^\circ\text{C}$
精度				± 5	mV	DC; AVDD 电源变化引起的偏差 AC; 1 kHz、50 mV p-p 纹波施加于 AVDD 电源 ADC 上的偏置电容(V_{BIAS_CAP})和 AGND 之间有 470 nF 电容; 在使能 ADC 的情况下测量基准电压 $T_A = 25^\circ\text{C}$
基准电压源温度系数 ¹		-20	± 5	+20	ppm/°C	
PSRR						
DC ⁶			85		dB	
交流			60		dB	
ADC 共模基准源			1.11		V	AVDD 电源变化引起的直流偏差 交流 1 kHz、50 mV p-p 纹波施加于 AVDD 电源
精度				± 5	mV	
基准电压源温度系数 ¹		-20		+20	ppm/°C	
直流电源抑制比	PSRR		80		dB	
交流电源抑制比	PSRR		60		dB	
低功耗双输出 DAC (V_{BIAS0} 和 V_{ZERO0})						V_{BIAS0} 规格源自恒电势器在单位增益模式下于 CEO 测量的结果; V_{ZERO0} 规格源自 V_{ZERO0} 的测量结果; 双输出低功耗 DAC 数据位数
分辨率 ¹						数据位数
12 位模式		12			位	
6 位模式		6			位	1 LSB = $2.2 \text{ V} / (2^{12} - 1)$ 1 LSB = $2.2 \text{ V} / 2^6$
相对精度 ¹	INL					
12 位模式		-3.5	± 1	+3	LSB	
6 位模式		-3.5	± 0.5	+2	LSB	

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
微分非线性 ¹	DNL					
12 位模式		-0.99		+2.5	LSB	保证单调性, 1 LSB = 2.2 V/(2 ¹² - 1)
6 位模式		-0.5		+0.5	LSB	保证单调性, 1 LSB = 2.2 V/2 ⁶
偏置误差 ¹		-7	±3.9	+7	mV	V _{BIAS0} /V _{ZERO0} , 12 位模式; 2.5 V 内部基准电压, DAC 输出码 = 0x000; 目标 0x000 码 = 200 mV
		-2	±0.2	+2.6	mV	V _{BIAS0} 的差分偏置电压, 以 V _{ZERO0} 为基准
漂移			±5		μV/°C	V _{BIAS0} 或 V _{ZERO0} , 以 AGND 为基准
差分偏置 V _{BIAS0} 至 V _{ZERO0} ≈ 0V ¹				4	μV/°C	V _{BIAS0} 的差分偏置电压, 以 V _{ZERO0} 为基准; -40°C 至 +60°C 范围; LPDACDAT0 = 0x1A680
差分偏置 V _{BIAS0} 至 V _{ZERO0} ≈ ±600 mV ¹				10	μV/°C	V _{BIAS0} 的差分偏置电压, 以 V _{ZERO0} 为基准, -40°C 至 +60°C 范围; LPDACDAT0 = 0x1AAE0
增益误差 ¹			±0.2	±0.5	%	12 位模式, DAC 码 = 0xFFFF, 目标电压为 2.4 V
漂移			10		ppm/°C	使用内部低功耗基准电压源
模拟输出						
输出电压范围 ¹						LSB 大小 = 2.2/(2 ¹² - 1); 低功耗恒电势器放大器和低功耗 TIA 的输入共模电压 = AVDD - 600 mV
12 位输出		0.2		2.4	V	AVDD ≥ 2.8 V
6 位输出						LSB 大小为 2.2/2 ⁶ ; 低功耗恒电势器放大器和低功耗 TIA 的输入共模电压 = AVDD - 600 mV
		0.2		2.366	V	AVDD ≥ 2.8 V
		0.2		2.3	V	AVDD < 2.8 V
AVDD 至 V _{BIAS0} /V _{ZERO0} 裕量电压 ¹		400			mV	AVDD 和 V _{BIAS0} /V _{ZERO0} 输出电压之间的最小裕量, 如果连接到低功耗 TIA 或低功耗恒电势器放大器, 则增加到 600 mV
输出阻抗 ¹			1.65		MΩ	
DAC 交流特性						
输出建立时间			1.5		s	建立至 ±2 LSB ₁₂ , 0.1 μF 负载, 满量程的 ¼ 至 ¾
输出建立时间			500		μs	建立至 ±2 LSB ₁₂ ; 空载
毛刺能量			±5		nV/s	LPDACDAT0 寄存器中最多位数同时变化时的 1 LSB 变化; V _{BIAS0} /V _{ZERO0} 开路时切换到外部电容; CE0 和 RCO_X 引脚上无电容
激励 DAC/PGA/重构滤波器						使用 HSDACDAT 寄存器范围 0x200 到 0xE00; 额定增益 = 2 (HSDACCON 位 12 和位 0 = 0); 增益 = 0.05 (HSDACCON 位 12 和位 0 = 1)
DAC						
共模电压范围 ¹		0.2		AVDD - 0.6	V	由激励放大器的负节点设置
分辨率 ¹		12			位	1 LSB = 293 μV × 可编程增益
微分非线性 ¹	DNL	-0.99		+1.25	LSB	增益 = 2
			±7	±20	LSB	增益 = 0.05
积分非线性 ¹	INL		±2	±3	LSB	增益 = 2
			±8	±20	LSB	增益 = 0.05
			±0.6	±3	LSB	增益 = 2

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
满量程误差 ^{1,7}						
正		600	630	650	mV	增益 = 2, DAC 码 = 0xE00
负		-660	-640	-620	mV	增益 = 0.05, DAC 码 = 0xE00
增益误差漂移						增益 = 2, DAC 码 = 0x200
增益 = 2			11.5		μV/°C	增益 = 0.05, DAC 码 = 0x200
增益 = 0.05			0.33		μV/°C	
偏置误差 (中间电平)						在 R _{CAL} 上的激励环路的输出端测量; DAC 码 = 0x800
增益误差漂移						增益 = 2
增益 = 2			±25		mV	增益 = 0.05
增益 = 0.05			±0.5		mV	
直流电源抑制比(DC PSRR)						AVDD 电源变化引起的直流偏差
PGA, 可编程增益		0.05		2	增益	
重构滤波器						
3 dB 截止频率精度			±5		%	可编程为 50 kHz、100 kHz 和 250 kHz
允许的外部负载电容						SE0、DE0、AINx 和 RCAL0/RCAL1 引脚
<80 kHz (低功耗模式)				100	pF	
>80 kHz (高功率模式)				80	pF	
过流限值保护 ¹			15		mA	放大器试图通过内部箝位将拉/灌电流限制在此值
过流限值允许的持续时间 ¹				5	s	
过流情况允许的频率 ¹				1	每小时	
短路保护			10		mA	放大器输出短接至地时
开关矩阵						
导通电阻 ¹	R _{ON}					ADC 多路复用器之前的模拟前端上的开关
载流开关			40	80	Ω	采用 0 V 至 AVDD 的电压扫描进行特性测试; 在 1.82 V 电压下进行生产测试
非载流开关			30	52	Ω	Tx/TR1 开关, T5 和 T7 除外
DC 关断泄漏			35	70	Ω	仅限 T5 和 T7 开关
DC 导通泄漏 ¹			1	5	kΩ	Dx/DR0 开关
精度			370		pA	Nx/Nxx 和 Px/Pxx 开关
分辨率			530	2000	pA	模拟输入引脚用于测试驱动至 0.2 V
精度						模拟输入引脚用于测试驱动至 0.2 V
温度传感器						
分辨率			0.3		°C	
精度			±2		°C	退出休眠模式后立即进行测量; 需要用户单点校准
上电复位	POR					
POR 触发电平						指 DVDD 引脚上的电压
上电		1.59	1.62	1.72	V	
关断 ¹		1.799	1.8	1.801	V	
POR 迟滞 ¹			10		mV	
POR 上电和关断触发电平之间的延迟 ¹		110			ms	DVDD 达到 POR 上电触发电平之后, DVDD 在此期间必须保持在关断电平或更高电平
外部复位						
最小脉冲宽度 ¹		1			μs	为了触发复位, 外部复位引脚上需要的最小脉冲宽度

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
唤醒定时器						
最短持续时间			31.25		μs	
最长持续时间			32		s	
数字输入						
输入漏电流 ¹						
逻辑 1 GPIO			1	± 5	nA	电压输入高电平(V_{IH}) = IOVDD, 上拉电阻禁用
逻辑 0 GPIO			1	± 10	nA	电压输入低电平(V_{IL}) = 0 V, 上拉电阻禁用
输入电容			10		pF	
引脚电容						
XTALI			10		pF	
XTALO			10		pF	
GPIO 输入电压						
低	V_{INL}			$0.25 \times \text{IOVDD}$	V	
高	V_{INH}	$0.57 \times \text{IOVDD}$			V	
晶振 I 输入电压						
低	V_{INL}		1.1		V	
高	V_{INH}		1.7		V	
逻辑输入						
GPIO 输入电压 ¹						
低	V_{INL}			$0.25 \times \text{IOVDD}$	V	
高	V_{INH}	$0.57 \times \text{IOVDD}$			V	
上拉电流 ¹		30		130	μA	输入电压(V_{IN}) = 0 V ; DVDD = 3.6 V
逻辑输出						所有数字输出, 不包括 XTALO
GPIO 输出电压 ^{1,8}						
高	V_{OH}	$\text{IOVDD} - 0.4$			V	拉电流(I_{SOURCE}) = 2 mA
低	V_{OL}			0.35	V	灌电流(I_{SINK}) = 2 mA
下拉电流 ¹		30		100	μA	$V_{IN} = 3.3 \text{ V}$
GPIO 短路电流			11.5		mA	
1.8 V 输入/输出的引脚电源范围 ¹		1.62	1.8	1.98	V	
输入电压						
低	V_{INL}		$0.3 \times \text{引脚电源}$		V	
高	V_{INH}		$0.7 \times \text{引脚电源}$		V	
输出电压						
低	V_{OL}		0.45		V	$I_{SINK} = 1.0 \text{ mA}$
高	V_{OH}		引脚电源 - 0.5		V	$I_{SOURCE} = 1.0 \text{ mA}$

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
振荡器						
系统内部振荡器			16 或 32		MHz	
精度						
16 MHz 模式			±0.5	±3	%	
32 MHz 模式			±0.5	±3	%	
外部晶振			16	32	MHz	可以选用来代替内部振荡器
泄漏			500	590	nA	XTALI/XTALO 引脚
逻辑输入, 仅限 XTALI						
输入低电压	V _{INL}		1.1		V	
输入高电压	V _{INH}		1.7		V	
XTALI 输入电容			8		pF	
XTALO 输出电容			8		pF	
32 kHz 内部振荡器			32.768		kHz	用于看门狗定时器和唤醒定时器
精度			±5	±15	%	
外部中断						
脉冲宽度 ¹						
电平触发		7			ns	
边沿触发		1			ns	
电源要求						
电源电压范围 (AVDD 至 AGND、DVDD 至 DGND 和 IOVDD 至 DGND)		2.8	3.3	3.6	V	
IOVDD ⁹		1.62	1.8	1.98	V	
AVDD 电流			0.56	0.74	mA	空闲模式下的模拟外设
休眠模式			8.5		μA	仅低功耗 DAC、恒电势器放大器、低功耗基准电压源、低功耗 TIA 和 32 kHz 振荡器有效
			6.5		μA	仅低功耗 DAC、恒电势器放大器、低功耗基准电压源和 32 kHz 振荡器有效；恒电势器放大器和低功耗 TIA 处于半功率模式
			1.8		μA	最低功耗模式；仅唤醒定时器有效；所有模拟外设都关断
阻抗测量模式						
阻抗谱模式			9.1		mA	当交流阻抗引擎、ADC 和序列器有效时
50 kHz 阻抗测量			106		μA	50 kHz 激励信号；DFT 使能，DFT 样本数 = 2048；1 Hz 输出数据速率(ODR)
100 Hz 阻抗测量			65		μA	低功耗环路产生 100 Hz 的正弦波，接收通道和 DFT 引擎以占空比运行，DFT 样本数 = 16，4 Hz ODR
附加电源电流						
ADC			1.5		mA	ADC 频率(f _{ADC}) = 200 kSPS，ADC 时钟为 16 MHz
			3.45		mA	f _{ADC} = 400 kSPS，ADC 时钟为 32 MHz
高速 TIA			0.3		mA	低功耗模式
			0.9			高功率模式
高速 DAC						包括激励放大器和仪表放大器
			2.2		mA	低功耗模式
			4.5		mA	高功率模式
DFT 硬件加速器			550		μA	

参数	符号	最小值	典型值	最大值	单位	测试条件/注释
低功耗基准电压源			1.65		μA	低功耗 DAC 上电，不包括负载电流 每个放大器，正常模式 每个放大器，半功率模式
V _{ZERO0} 和 V _{BIAS0} 的低功耗 DAC			2.3		μA	
低功耗 TIA 和恒电势器放大器			2		μA	
			1		μA	
启动时间						处理器时钟 = 16 MHz
AFE 唤醒			30		ms	允许与 SPI 总线通信的唤醒时间
ADC 唤醒 ¹			80	180	μs	退出休眠模式后启动 ADC 转换前所需的延迟时间

¹ 通过设计保证，但未经生产测试。

² 如果使用 sinc2 滤波器选项来降低 ADC 输出速率，那么可以缩小码分布。

³ 生产过程中未针对高功率模式校准 ADC 偏置和增益。用户校准可以消除此误差。

⁴ 如果使用 sinc2 滤波器来降低 ADC 采样速率，那么可以降低噪声。ADC rms 噪声：数字滤波器设置参见表 2。

⁵ 详情参见图 8。

⁶ 详情参见图 10。

⁷ 高速 DAC 偏置校准可以消除此误差。详情参见“高速 DAC 校准选项”部分。

⁸ 利用盒子方法测定。

⁹ IOVDD 可选择由 1.8 V 电源轨供电。

ADC RMS 噪声规格

所有测量都使用内部 1.82 V 基准电压源。

ADC RMS 噪声：数字滤波器设置

表 2 列出了 ADC 的 RMS 噪声规格及不同的 ADC 数字滤波器设置。

表 2. ADC RMS 噪声¹

更新速率(Hz)	Sinc3 过采样率 (OSR)	Sinc2 OSR	增益 = 1 rms 噪声(μV)	增益 = 1.5 rms 噪声(μV)	增益 = 2 rms 噪声(μV)	增益 = 4 rms 噪声(μV)	增益 = 9 rms 噪声(μV)
200,000	4	不适用	72.43	49.732	37.83	18.93	8.62
9090	4	22	29.29	19.59	10.4	6.687	4.42
900	5	178	24.0	17.11	12.832	6.416	1.018

¹ 如果使用 sinc2 滤波器来降低 ADC 采样速率，那么可以降低噪声。

ADC RMS 噪声：峰峰值有效位数

基于表 2 中不同 PGA 增益设置下的噪声结果，表 3 给出了 RMS 和峰峰值有效位数，其中峰峰值有效位数结果显示在括号中。RMS 位数通过下式计算：

$$\log_2 ((2 \times \text{Input Range}) / \text{RMS Noise})$$

其中：

Input Range 为 ADC 的输入电压范围。

RMS Noise 为噪声的有效值。

峰峰值有效位数通过下式计算：

$$\log_2 ((2 \times \text{Input Range}) / (6.6 \times \text{RMS Noise}))$$

表 3. 基于 RMS 噪声的 ADC 有效位数

更新速率(Hz)	Sinc3 OSR	Sinc2 OSR	增益 = 1	增益 = 1.5	增益 = 2	增益 = 4	增益 = 9	建立时间 ¹	建立时间 ²
200,000	4	不适用	14.6 (11.9 p-p)	15 (12.4 p-p)	14.95 (12.23 p-p)	14.95 (12.23 p-p)	14.9 (12.15 p-p)	16.25 μs	16.25 μs
9090	4	22	15 (13.18 p-p)	15 (13.8 p-p)	15 (14.09 p-p)	15 (13.73 p-p)	15 (13.15 p-p)	236.25 μs	236.25 μs
900	5	178	15 (13.47 p-p)	15 (13.96 p-p)	15 (13.8 p-p)	15 (13.79 p-p)	15 (15 p-p)	2.245 ms	37 ms

¹ 不考虑 50 Hz 和 60 Hz 陷波滤波器使能因素的建立时间。

² 考虑 50 Hz 和 60 Hz 陷波滤波器使能因素的建立时间。

SPI 时序规格

MOSI 和 MISO 在 SCLK 的下降沿启动，并在 SCLK 的上升沿分别由主机和 AD5940/AD5941 采样。除非另有说明，IOVDD = 2.8 V - 3.6 V，1.8 V ±10%。

表 4.

参数	时间	单位	描述
t ₁	190	ns (最大值)	$\overline{\text{CS}}$ 下降沿到 MISO 建立时间
t ₂	5	ns (最小值)	$\overline{\text{CS}}$ 低电平到 SCLK 建立时间
t ₃	40	ns (最小值)	SCLK 高电平时间
t ₄	40	ns (最小值)	SCLK 低电平时间
t ₅	62.5	ns (最小值)	SCLK 周期
t ₆	27	ns (最大值)	SCLK 下降沿到 MISO 延迟时间
t ₇	5	ns (最小值)	MOSI 到 SCLK 上升沿建立时间
t ₈	5	ns (最小值)	MOSI 到 SCLK 上升沿保持时间
t ₉	19	ns (最小值)	SCLK 下降沿到保持时间 $\overline{\text{CS}}$
t ₁₀	80	ns (最小值)	$\overline{\text{CS}}$ 高电平时间
t _{WK}	22	μs (典型值)	AD5940/AD5941 唤醒时间 (图 4 中未显示)

SPI时序图

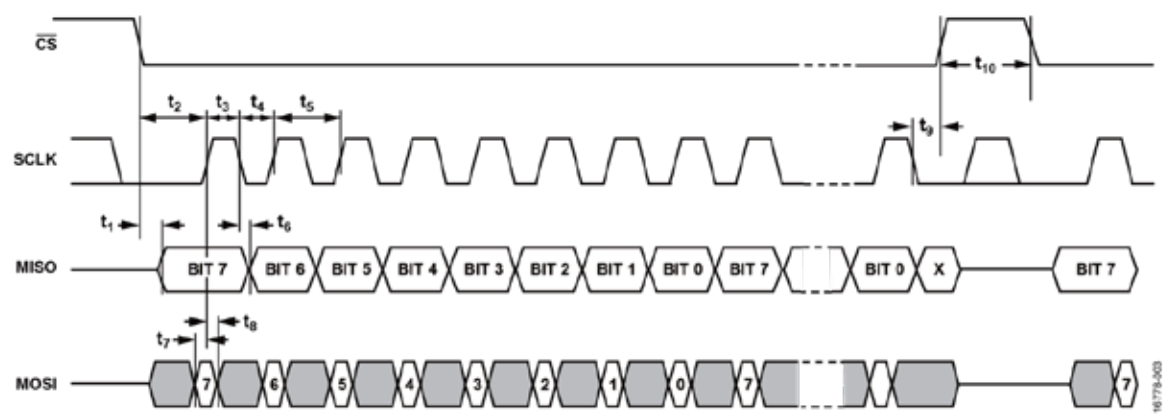


图4. SPI接口时序图

绝对最大额定值

表 5.

参数	额定值
AVDD 至 AGND	-0.3 V 至+3.6 V
DVDD 至 DGND	-0.3 V 至+3.6 V
IOVDD 至 DGND	-0.3 V 至+3.6 V
模拟输入电压至 AGND	-0.3 V 至 AVDD +0.3 V
数字输入电压至 DGND	-0.3 V 至 DVDD +0.3 V
数字输出电压至 DGND	-0.3 V 至 DVDD +0.3 V
AGND 至 DGND	-0.3 V 至+0.3 V
GPIOx 引脚总电流	
正	0 mA 至 30 mA
负	-30 mA 至 0 mA
存储温度范围	-65°C 至+150°C
工作温度范围	-40°C 至+85°C
回流温度曲线	
湿气敏感度等级 3 (MSL3)	J-STD 020E (JEDEC)
结温	150°C
静电放电(ESD)	
人体模型(HBM)	2 kV
场感应元件充电模式(FICDM)	1 kV
机器模型(MM)	100 V

注意，等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

热阻

热性能与印刷电路板(PCB)设计和工作环境直接相关。必须慎重对待 PCB 散热设计。

θ_{JA} 是自然对流下的结至环境热阻，在 1 立方英尺的密封外罩中测量。

θ_{JC} 是指结至外壳热阻。

表 6. 热阻

封装类型 ¹	θ_{JA}	θ_{JC}	单位
CB-56-3	33.0702	0.0642	°C/W
CP-48-4	32.03	2.85	°C/W

¹ 热阻仿真值基于 JEDEC 2S2P 热测试板。参见 JEDEC JESD51。

ESD 警告

	ESD（静电放电）敏感器件。带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量 ESD 时，器件可能会损坏。因此，应当采取适当的 ESD 防范措施，以避免器件性能下降或功能丧失。
---	---

引脚配置和功能描述

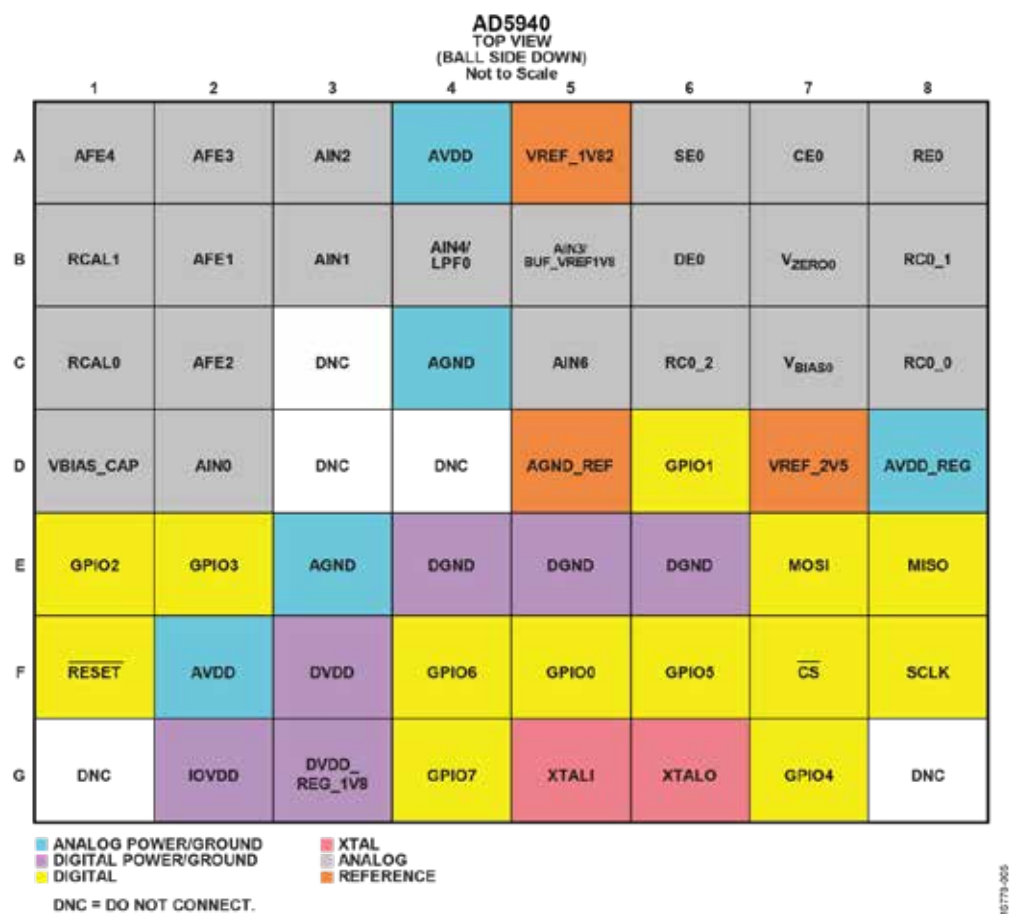


图5. AD5940引脚配置

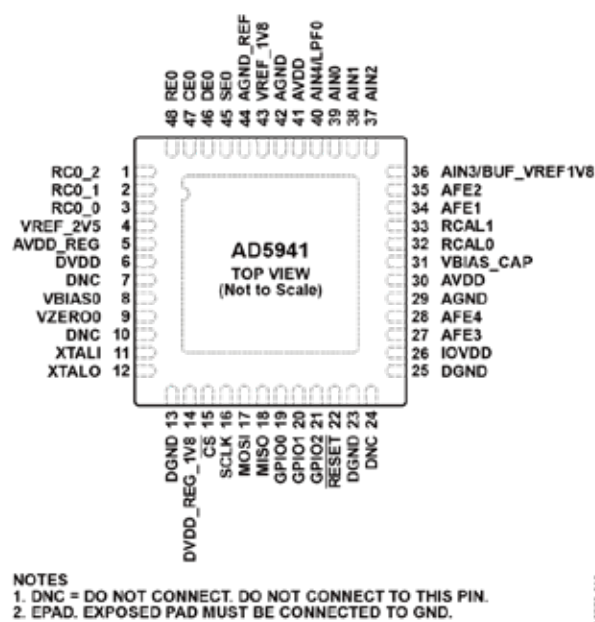


图6. AD5941引脚配置

表 7. 引脚功能描述

引脚编号		引脚名称	输入/输出 电源	描述
AD5940	AD5941			
A1	28	AFE4	模拟	非专用模拟前端引脚 4。
A2	27	AFE3	模拟	非专用模拟前端引脚 3。
A3	37	AIN2	模拟	非专用模拟输入引脚 2。此引脚连接到开关矩阵。
A4	41	AVDD	电源	模拟电路电源。此引脚短接至引脚 F2 (AVDD)。
A5	43	VREF_1V82	模拟	1.82 V 基准电压解耦电容引脚。推荐电容值为 4.7 μ F。
A6	45	SE0	模拟	高带宽和低带宽环路的感应电极输入引脚。此引脚连接到开关矩阵。
A7	47	CE0	模拟	高带宽和低带宽环路的反电极输入引脚。此引脚连接到开关矩阵。
A8	48	RE0	模拟	高带宽和低带宽环路的参考电极输入引脚。此引脚连接到开关矩阵的正节点。
B1	33	RCAL1	模拟	校准电阻(R _{CAL})的 B 端。此引脚连接到开关矩阵。
B2	34	AFE1	模拟	非专用模拟前端引脚 1。
B3	38	AIN1	模拟	非专用模拟输入引脚 1。此引脚连接到开关矩阵。
B4	40	AIN4/LPF0	模拟	非专用模拟输入引脚 4 (AIN4)。 低功耗 TIA 输出低通滤波器电容引脚(LPF0)。
B5	36	AIN3/BUF_VREF1V8	模拟	非专用模拟输入引脚 3 (AIN3)。 1.82 V 基准电压源缓冲输出(BUF_VREF1V8)。此引脚连接到开关矩阵。
B6	46	DE0	模拟	模拟输入引脚。此引脚连接到高速 TIA 的输入和输出。
B7	9	V _{ZERO0}	模拟	低功耗双输出 DAC，零电压输出引脚。将此引脚与 100 nF 电容相连。
B8	2	RC0_1	模拟	低功耗 TIA 重构滤波器 0 反馈引脚 1。此引脚连接到低功耗 TIA 的输出。
C1	32	RCAL0	模拟	校准电阻的 A 端。此引脚连接到开关矩阵。
C2	35	AFE2	模拟	非专用模拟前端引脚 2。
C3、D3	不适用	DNC	模拟	不连接。请勿连接该引脚。
C4	42	AGND	地	模拟地。此引脚短接至引脚 E3 (AGND)。
C5	不适用	AIN6	模拟	非专用模拟输入引脚 6。
C6	1	RC0_2	模拟	低功耗 TIA 重构滤波器 0 引脚 2。此引脚可以保持开路（可选）。
C7	8	V _{BIAS0}	模拟	低功耗双输出 DAC 偏置电压输出引脚。将此引脚与 100 nF 电容相连。
C8	3	RC0_0	模拟	低功耗 TIA 反馈引脚。此引脚连接到低功耗 TIA 的反馈端。
D1	31	VBIAS_CAP	模拟	ADC 1.11 V 输入偏置解耦电容引脚。推荐电容值为 470 nF。
D2	39	AIN0	模拟	非专用模拟输入引脚 0。此引脚连接到开关矩阵。
D4、G1、G8	7、10、24	DNC	不适用	不连接。请勿连接该引脚。
D5	44	AGND_REF	地	模拟基准地。
D6	20	GPIO1	数字输入/ 输出	通用输入/输出引脚 1。
D7	4	VREF_2V5	模拟	2.5 V 模拟基准电压源解耦电容引脚。将此引脚与 470 nF 电容相连。
D8	5	AVDD_REG	电源	模拟稳压器解耦电容引脚。

引脚编号		引脚名称	输入/输出电源	描述
AD5940	AD5941			
E1	21	GPIO2	数字输入/输出	通用输入/输出引脚 2。
E2	不适用	GPIO3	数字输入/输出	通用输入/输出引脚 3。
E3	29	AGND	地	模拟地。此引脚短接至引脚 C4。
E4 至 E6	13、23、25	DGND	地	数字地。
E7	17	MOSI	数字输入	SPI 主机输出、从机输入。
E8	18	MISO	数字输出	SPI 主机输入、从机输出。
F1	22	$\overline{\text{RESET}}$	数字输入	复位引脚，低电平有效。
F2	30	AVDD	电源	模拟 3.3 V 电路电源。
F3	6	DVDD	电源	数字电路电源。
F4	不适用	GPIO6	数字输入/输出	通用输入/输出引脚 6。
F5	19	GPIO0	数字输入/输出	通用输入/输出引脚 0。
F6	不适用	GPIO5	数字输入/输出	通用输入/输出引脚 5。
F7	15	$\overline{\text{CS}}$	数字输入/输出	SPI 片选。
F8	16	SCLK	数字输入	SPI 时钟。
G2	26	IOVDD	电源	数字输入/输出电源引脚。必须在使能 IOVDD 之前驱动 DVDD（引脚 F3）。
G3	14	DVDD_REG_1V8	模拟	1.8 V 数字稳压器解耦电容引脚。将此引脚与 470 nF 电容相连。
G4	不适用	GPIO7	数字输入/输出	通用输入/输出引脚 7。
G5	11	XTALI	数字输入	16 MHz 外部晶振输入引脚。
G6	12	XTALO	数字输出	16 MHz 外部晶振输出引脚。
G7	不适用	GPIO4	数字输入/输出	通用输入/输出引脚 4。

典型性能参数

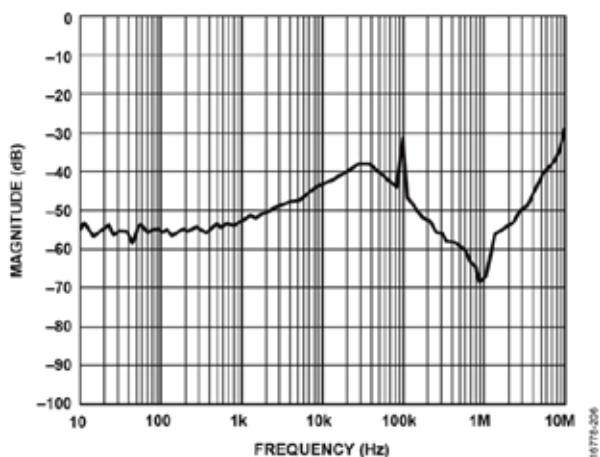


图7. 幅度与频率的关系, ADC 1.82 V基准电压源AC PSRR

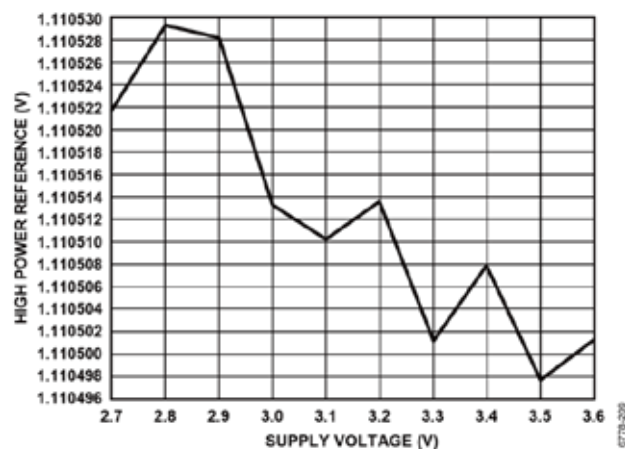


图10. 高功率基准电压源与电源电压的关系, 1.11 V基准电压源DC PSRR

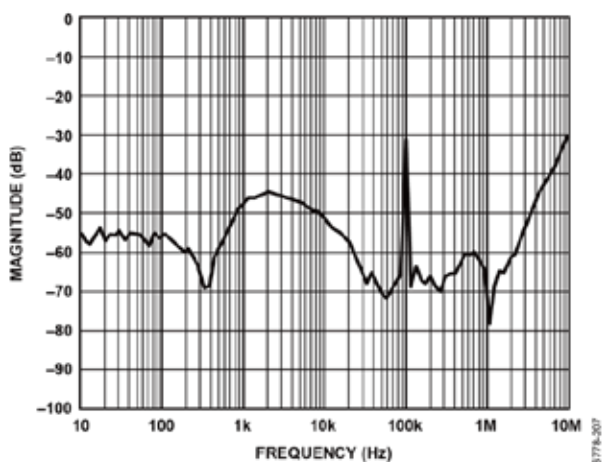


图8. 幅度与频率的关系, 低功耗2.5 V基准电压源AC PSRR

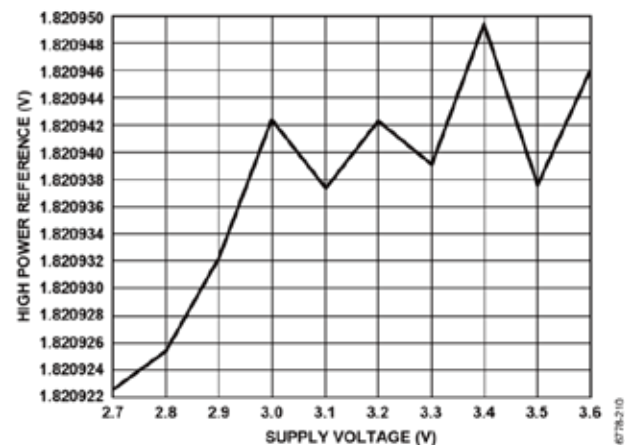


图11. 高功率基准电压源与电源电压的关系, ADC 1.82 V基准电压源DC PSRR

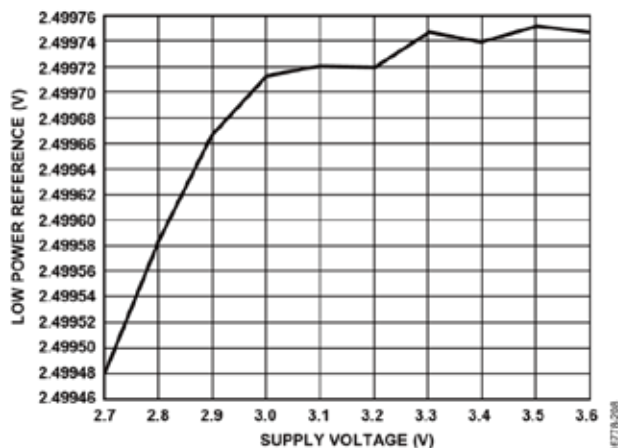
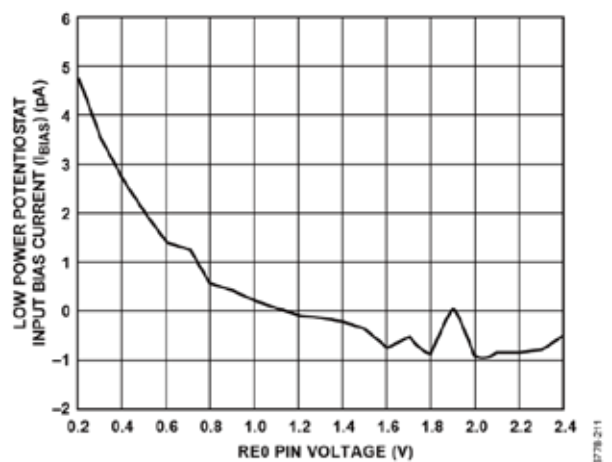


图9. 低功耗基准电压源(2.5 V)与电源电压的关系, DC PSRR

图12. 低功耗恒电势器输入偏置电流(I_{BIAS})与RE0引脚电压的关系

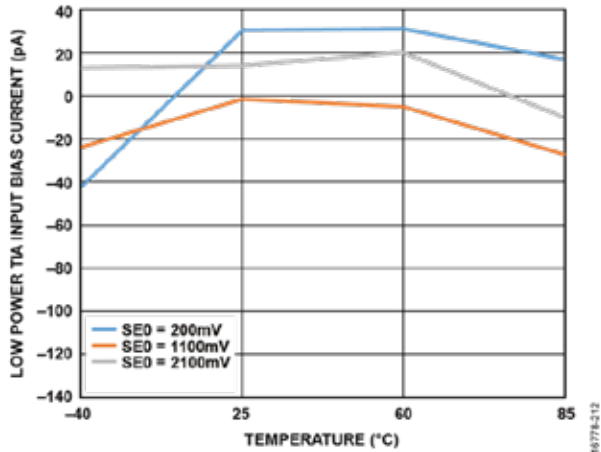
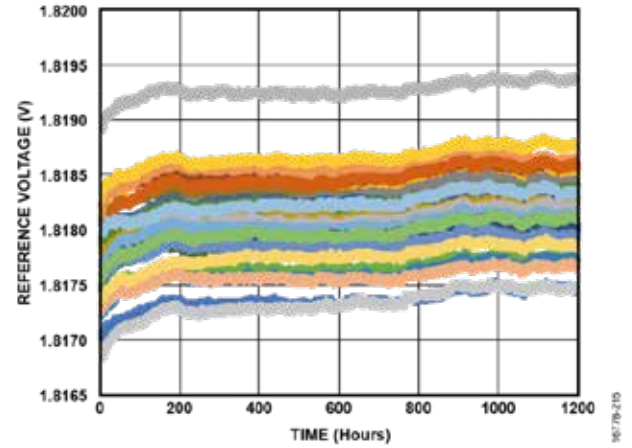
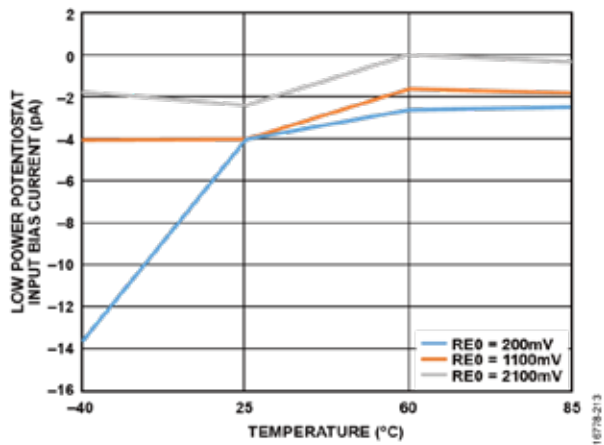
图13. 低功耗TIA输入偏置电流(I_{BIAS})与温度的关系图16. V_{REF} 1.8 V长时间漂移

图14. 低功耗恒电势器输入偏置电流与温度的关系

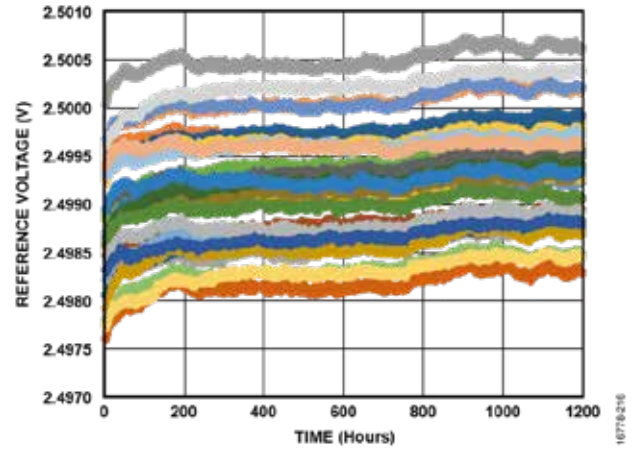
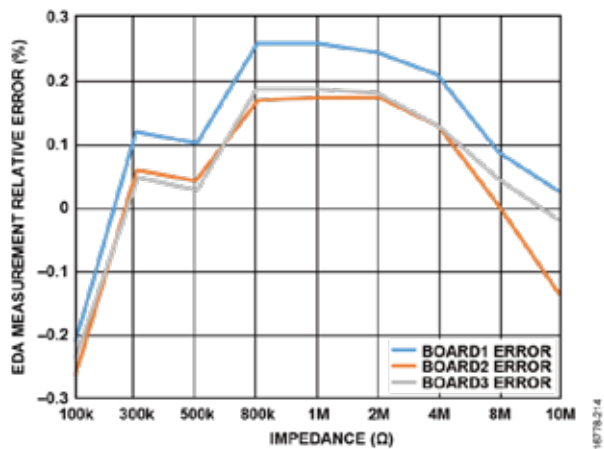
图17. V_{REF} 2.5 V长时间漂移

图15. 皮肤电活动(EDA)测量相对误差与阻抗的关系

参考测试电路

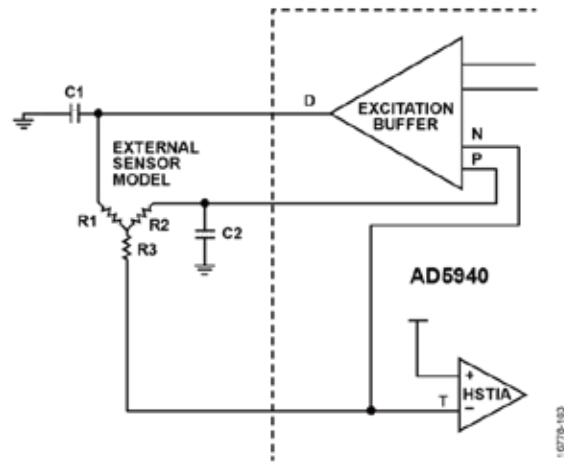


图18. 高速环路连接到传感器 ($R1$ 、 $R2$ 和 $R3$)， $C1$ 和 $C2$ 表示接地电容

工作原理

AD5940/AD5941 的主要模块如下：

- ✓ 低功耗、双输出、电阻串 DAC，用于设置传感器偏置电压和低频激励。支持计时安培分析法和伏安法电化学技术。
- ✓ 低功耗恒电势器，将偏置电压应用于传感器。
- ✓ 低功耗 TIA，执行低带宽电流测量。
- ✓ 高速 DAC 和放大器，设计用于产生高达 200 kHz 的激励信号以进行阻抗测量。
- ✓ 高速 TIA，支持更宽信号带宽的测量。
- ✓ 高性能 ADC 电路（参见“高性能 ADC 电路”部分）。
- ✓ 可编程开关矩阵。AD5940/AD5941 的输入开关允许对外部传感器的连接进行充分配置（参见“可编程开关矩阵”部分）。
- ✓ 可编程序列器（参见“序列器”部分）。
- ✓ SPI 接口。
- ✓ 波形发生器，设计用于产生高达 200 kHz 的正弦和梯形波形（参见“波形发生器”部分）。
- ✓ 中断源，输出到 GPIOx 引脚以提醒主机控制器发生了中断事件（参见“中断”部分）。
- ✓ 数字输入/输出（参见“数字输入/输出”部分）。

配置寄存器

表 8. 配置寄存器汇总

地址	名称	描述	复位	访问类型
0x00002000	AFECON	AFE 配置寄存器	0x00080000	R/W
0x000022F0	PMBW	功耗模式配置寄存器	0x00088800	R/W

配置寄存器—AFECON

地址：0x00002000；复位：0x00080000；名称：AFECON

表 9. AFECON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:22]	保留		保留。	0x0	R
21	DACBUFEN	0 禁用 DC DAC 缓冲器。 1 使能 DC DAC 缓冲器。	使能 DC DAC 缓冲器。此位使能缓冲器以支持 DC DAC 的高阻抗输出。	0x0	R/W
20	DACREFEN	0 基准电压源禁用。清除为 0 即禁用高速 DAC 基准电压源。 1 基准电压源使能。设置为 1 即使能高速 DAC 基准电压源。	高速 DAC 基准电压源使能。	0x0	R/W
19	ALDOILIMITEN	0 使能模拟 LDO 缓冲器限流。 1 禁用模拟 LDO 缓冲器限流。	模拟低压差(LDO)稳压器限流。此位使能 AFE 模拟 LDO 缓冲器限流功能。如果使能，当给 AVDD_REG 引脚上的电容充电时，此功能会限制从电池汲取的电流。	0x1	R/W
[18:17]	保留		保留。	0x0	R
16	SINC2EN	0 禁用电源抑制滤波器。禁用 sinc2（50 Hz/60 Hz 数字滤波器）。对于阻抗测量应禁用此位。 1 使能电源抑制滤波器。使能 sinc2（50 Hz/60 Hz 数字滤波器）。	ADC 输出 50 Hz/60 Hz 滤波器使能。此位使能 50 Hz/60 Hz 电源抑制滤波器。	0x0	R/W
15	DFTEN	0 禁用 DFT 硬件加速器。 1 使能 DFT 硬件加速器。	DFT 硬件加速器使能。此位使能 DFT 硬件加速模块。	0x0	R/W

位	位名称	设置	描述	复位	访问类型
14	WAVEGENEN	0 1	波形发生器使能。此位使能波形发生器。 禁用波形发生器。波形发生器包括正弦波和梯形波。 使能波形发生器。	0x0	R/W
13	TEMPCONVEN	0 1	ADC 温度传感器转换使能。此位使能温度读取功能。如果此位设置为 1，则启动温度读取。温度转换完成后，TEMPSENSDAT 寄存器中的结果可用。 禁用温度读取。 使能温度读取。	0x0	R/W
12	TEMPSENSEN	0 1	ADC 温度传感器通道使能。此位使能温度传感器。 禁用温度传感器。温度传感器关断。 使能温度传感器。温度传感器上电。除非 TEMPCONVEN = 1，否则不执行温度读取。	0x0	R/W
11	TIAEN	0 1	高速 TIA 使能。此位使能高速 TIA。 禁用高速 TIA。 使能高速 TIA。	0x0	R/W
10	INAMPEN	0 1	激励仪表放大器使能。此位使能仪表放大器。 禁用可编程仪表放大器。 使能可编程仪表放大器。	0x0	R/W
9	EXBUFEN	0 1	激励缓冲器使能。此位使能激励缓冲器以驱动被测电阻。 禁用激励缓冲器。 使能激励缓冲器。	0x0	R/W
8	ADCCONVEN	0 1	ADC 转换开始使能。 ADC 空闲。ADC 已上电，但未进行转换。 使能 ADC 转换。	0x0	R/W
7	ADCEN	0 1	ADC 电源使能。此位使能 ADC。 禁用 ADC。ADC 关断。 使能 ADC。ADC 已上电。必须将 ADCCONVEN 位设置为 1 才能启动转换。	0x0	R/W
6	DACEN	0 1	高速 DAC 使能。此位使能高速 DAC、对应的重构滤波器和衰减器。此位仅使能模拟模块，不包括 DAC 波形发生器。 禁用高速 DAC。 使能高速 DAC。	0x0	R/W
5	HSREFDIS	0 1	高速基准电压源禁用。此位是高功率基准电压源的关断信号。此位设置为 1 即关断基准电压源。 使能高功率基准电压源。 禁用高功率基准电压源。	0x0	R/W
[4:0]	保留		保留。	0x0	R

功耗模式配置寄存器—PMBW

地址：0x000022F0；复位：0x00088800；名称：PMBW

功耗模式配置寄存器 PMBW 配置高速 DAC 和 ADC 电路的高功率和低功耗系统模式。

表 10. PMBW 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:4]	保留		保留。	0x8880	R
[3:2]	SYSBW		系统带宽配置。高速 DAC 的重构滤波器和 ADC 的抗混叠滤波器带宽配置由单个寄存器配置。 00 无系统配置操作。重构滤波器和抗混叠滤波器根据波形发生器频率自动配置。 波形发生器频率 = 50 kHz，重构滤波器和抗混叠滤波器截止频率 = 5 kHz。 波形发生器频率 = 50 kHz 至 100 kHz，重构滤波器和抗混叠滤波器截止频率 = 100 kHz。 波形发生器频率 = 100 kHz 至 200 kHz，重构滤波器和抗混叠滤波器截止频率 = 250 kHz。 01 截止频率设置为 50 kHz，-3 dB 带宽。 10 截止频率设置为 100 kHz，-3 dB 带宽。 11 截止频率设置为 250 kHz，-3 dB 带宽。	0x0	R/W
1	保留		保留。	0x0	R
0	SYSHS		将高速 DAC 和 ADC 设置为高功率模式。 0 低功耗模式。清除此位以进行 <80 kHz 的阻抗测量。 1 高速模式。设置此位以进行 >80 kHz 的阻抗测量。	0x0	R/W

芯片标识

AD5940/AD5941 含有一个芯片 ID 寄存器和一个硬件版本寄存器。 (位[15:4]) 和芯片版本号 (位[3:0])。器件标识符随芯片版本而变化。

这些寄存器可由软件读取，允许用户确定当前所用芯片的版本。ADIID 始终等于 0x4144。CHIPID 寄存器包含器件标识符

标识寄存器

表 11. 标识寄存器汇总

地址	名称	描述	复位	访问类型
0x00000400	ADIID	ADI 公司标识寄存器	0x4144	R
0x00000404	CHIPID	芯片标识寄存器	0x5502	R

ADI 公司标识寄存器—ADIID

地址：0x00000400；复位：0x4144；名称：ADIID

表 12. ADIID 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	ADIID		ADI 公司标识符。始终等于 0x4144。	0x4144	R

芯片标识寄存器—CHIPID

地址：0x00000404；复位：0x5502；名称：CHIPID

表 13. CHIPID 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	器件 ID		器件标识符	0x550	R
[3:0]	版本		芯片版本号	0x3	R

系统初始化

为确保 AD5940/AD5941 器件正常运行，必须在每次器件复位后执行初始化序列。表 14 显示必须进行写入的寄存器，以及必须写入寄存器的数据。如果未正确执行该初始化序列，该器件将无法正常工作。

表 14. AD5940/AD5941 初始化

寄存器地址	数据
0x0908	0x02C9
0x0C08	0x206C
0x21F0	0x0010
0x0410	0x02C9
0x0A28	0x0009
0x238C	0x0104
0x0A04	0x4859
0x0A04	0xF27B
0x0A00	0x8009
0x22F0	0x0000

低功耗 DAC

超低功耗 DAC 是双输出电阻串 DAC，用于设置传感器的偏置电压。它有两种输出分辨率格式：12 位分辨率(V_{BIAS0})和 6 位分辨率(V_{ZERO0})。

正常操作中，12 位输出通过恒电势器电路设置参考电极和反电极引脚 (RE0 和 CE0) 上的电压。通过配置 SW12 开关，也可以将此电压发送到 V_{BIAS0} 引脚 (参见图 23)。外部滤波电容可以连接到 V_{BIAS0} 引脚。

6 位输出设置低功耗 TIA 内部正节点 LPTIA_P (其连接到 ADC 多路复用器) 的电压。感应电极上的电压等于该引脚电压。此电压称为 V_{ZERO0} ，通过配置 SW13 开关可将其连接到 V_{ZERO0} 引脚 (参见图 23)。在诊断模式下，通过将 LPDACCON0 寄存器中的位 5 设置为 1， V_{ZERO0} 输出也可以连接到高速 TIA。

低功耗 DAC 的基准源是低功耗 2.5 V 基准电压源。

低功耗 DAC 由两个 6 位电阻串 DAC 组成。6 位主电阻串 DAC 提供 V_{ZERO0} DAC 输出，由多达 63 个电阻组成。每个电阻的值相同。

带有 6 位 subDAC 的 6 位主电阻串提供 V_{BIAS0} DAC 输出。在 12 位模式下，MSB 从主电阻串 DAC 中选择一个电阻。该电阻的上端用作 6 位 subDAC 的顶部，下端连接到 6 位 subDAC 电阻串的底部，如图 19 所示。

12 位和 6 位 DAC 之间的电阻匹配意味着 64 个 $\text{LSB}_{12} (V_{\text{BIAS0}})$ 等于 1 个 $\text{LSB}_6 (V_{\text{ZERO0}})$ 。

输出电压范围不是轨到轨。相反，对于低功耗 DAC 的 12 位输出，其范围为 0.2 V 至 2.4 V。因此，12 位输出的 LSB 值(12-BIT_DAC_LSB)为：

$$12\text{-BIT_DAC_LSB} = \frac{2.2 \text{ V}}{2^{12} - 1} = 537.2 \mu\text{V}$$

6 位输出范围为 0.2 V 至 2.366 V。此范围不是 0.2 V 至 2.4 V，原因是电阻串中的 R1 两端存在压降 (参见图 19)。6 位输出 (6-BIT_DAC_LSB) 的 LSB 值为：

$$6\text{-BIT_DAC_LSB} = 12\text{-BIT_DAC_LSB} \times 64 = 34.38 \text{ mV}$$

要设置 12 位 DAC 的输出电压，须写入 LPDACDAT0 位[11:0]。

要设置 6 位 DAC 输出电压，须写入 LPDACDAT0 位[17:12]。

如果系统时钟为 16 MHz，则 LPDACDAT0 需要 10 个时钟周期进行更新。如果系统时钟为 32 kHz，则 LPDACDAT0 需要 1 个时钟周期进行更新。使用序列器时应考虑这些值。

以下代码演示了如何正确设置 LPDACDAT0 值：

```
SEQ_WR(REG_AFE_LPDACDAT0, 0x1234);
SEQ_WAIT(10); // Wait 10 clocks for LPDADAT0
to update
SEQ_SLP();
```

也可以将“波形发生器”部分所述的波形发生器用作低功耗 DAC 的 DAC 代码源。将波形发生器与低功耗 DAC 配合使用时，须确保不违反低功耗 DAC 的建立时间要求。系统时钟源必须是 32 kHz 振荡器。此特性用于超低功耗、始终开启的低频测量，例如皮肤阻抗测量，其中激励信号约为 100 Hz，系统功耗需要小于 100 μA 。

低功耗 DAC 开关选项

有多个开关选项可供用户配置低功耗 DAC 的各种工作模式。这些开关有利于不同的应用场景，例如电化学阻抗谱。图 23 显示了可用的开关，标记为 SW0 至 SW4。这些开关既可通过 LPDACCON0 寄存器中的位 5 自动控制，也可通过 LPDACSW0 寄存器单独控制。

当 LPDACCON0 的位 5 清 0 时，开关配置为正常模式。SW2 开关和 SW3 开关闭合，SW0、SW1 和 SW4 开关断开。当 LPDACCON0 的位 5 置 1 时，开关配置为诊断模式。SW0 开关和 SW4 开关闭合，其余开关断开。此特性设计用于电化学应用场景，例如连续葡萄糖测量，其中在正常模式下，低功耗 TIA 测量感应电极。在诊断模式下，高速 TIA 测量感应电极。将 V_{ZERO0} 电压输出从低功耗 TIA 切换到高速 TIA 时，传感器的有效偏置 $V_{\text{BIAS0}} - V_{\text{ZERO0}}$ 不受影响。使用高速 TIA 有利于高带宽测量，例如阻抗、斜坡和循环伏安法。

使用 LPDACSW0 寄存器可单独控制各开关。LPDACSW0 的位 5 必须设置为 1。然后，每个开关可以通过 LPDACSW0 位[4:0] 单独控制。

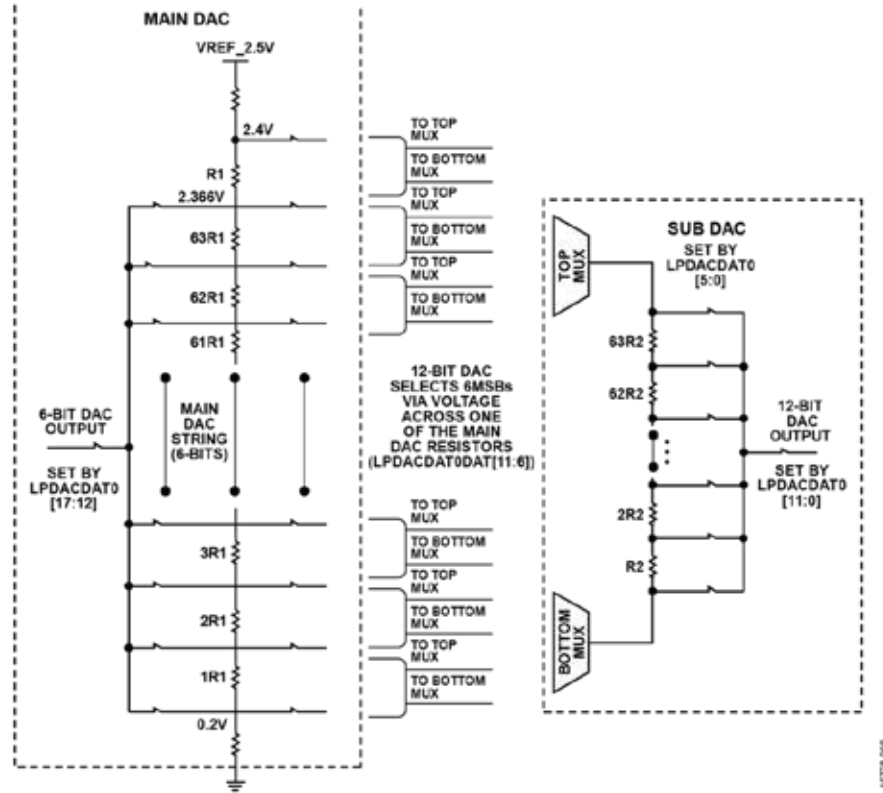


图19. 低功耗DAC电阻串

12 位和 6 位输出之间的关系

12 位和 6 位输出大多是独立的。但是，所选的 12 位值对 6 位输出确实有负载效应，必须在用户代码中进行补偿，特别是当 12 位输出电平大于 6 位输出时。

当 12 位输出小于 6 位输出时，

$$12 \text{ 位 DAC 输出电压} = 0.2 \text{ V} + (\text{LPDACDAT0 位}[11:0] \times 12\text{-BIT_LSB_DAC})$$

$$6 \text{ 位 DAC 输出电压} = 0.2 \text{ V} + (\text{LPDACDAT0 位}[17:12] \times 6\text{-BIT_LSB_DAC}) - 12\text{-BIT_LSB_DAC}$$

当 12 位输出 $\geq$ 6 位输出时，

$$12 \text{ 位 DAC 输出电压} = 0.2 \text{ V} + (\text{LPDACDAT0 位}[11:0] \times 12\text{-BIT_LSB_DAC})$$

$$6 \text{ 位 DAC 输出电压} = 0.2 \text{ V} + (\text{LPDACDAT0 位}[17:12] \times 6\text{-BIT_LSB_DAC})$$

因此，建议在用户代码中添加如下内容：

```
12BITCODE = LPDACDAT0 [11:0];
6BITCODE = LPDACDAT0 [17:12];
if (12BITCODE < (6BITCODE * 64))
LPDACDAT [11:0] = (12BITCODE - 1);
当 LPDACDAT0 位[11:0] = 64 × LPDACDAT0 位[17:12]时，此
代码确保 12 位输出电压等于 6 位输出电压。
```

低功耗 DAC 应用场景

电化学电流测量

在电化学测量中，12 位输出通过图 20 所示的恒电势器电路设置参考电极引脚上的电压。CE0 引脚和 RE0 引脚上的电压称为 V_{BIAS0} 。6 位输出设置 LPTIA_P 节点上的偏置电压；此输出设置感应电极引脚 SE0 上的电压。该电压称为 V_{ZERO0} 。传感器上的偏置电压实际上是 12 位输出和 6 位输出之间的差值。

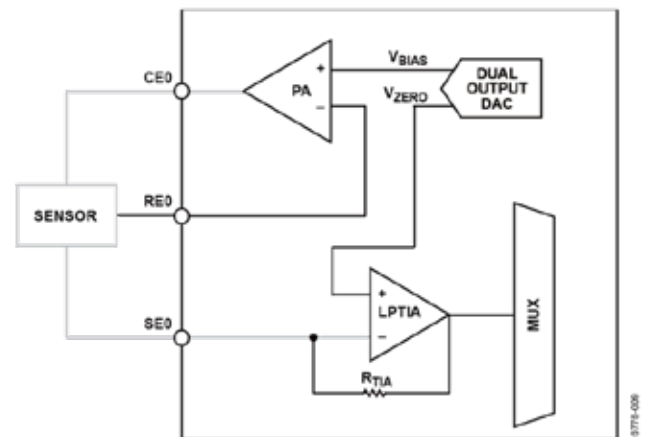


图20. 电化学标准配置

位	位名称	设置	描述	复位	访问类型
5	DACMDE	0 1	低功耗 DAC 开关设置。此位是低功耗 DAC 输出开关的控制位。 低功耗 DAC 开关设置为正常模式（默认）。需要正常输出开关操作时，应从此位清除为 0。有关更多信息，参见“低功耗 DAC”部分。 低功耗 DAC 开关设置为诊断模式。需要诊断模式开关设置时，应从此位设置为 1。有关更多信息，参见“低功耗 DAC”部分。	0x0	R/W
4	VZEROMUX	0 1	VZERO0 电压复用器选择。此位选择连接到 VZERO0 节点的 DAC 输出。确保将相同的值写入 VBIASMUX 位。 VZERO0，6 位（默认）。此位清 0 时，VZERO0 电压输出为 6 位。 VZERO0，电压 12 位。此位置 1 时，VZERO0 电压输出为 12 位。	0x0	R/W
3	VBIASMUX	0 1	VBIAS0 电压复用器选择。此位选择连接到 VBIAS0 节点的低功耗 DAC 输出。确保将相同的值写入 VZEROMUX 位。 输出，12 位（默认）。12 位 DAC 连接到 VBIAS0 电压。 输出，6 位。6 位 DAC 连接到 VBIAS0 电压。	0x0	R/W
2	REFSEL	0 1	低功耗 DAC 基准电压源选择。 选择低功耗 2.5 V 基准电压源作为低功耗 DAC 基准电压源。 选择 AVDD 作为低功耗 DAC 基准电压源。	0x0	R/W
1	PWDEN	0 1	低功耗 DAC 关断。此位关断低功耗 DAC 的控制位。 低功耗 DAC 上电。此位清 0 时，低功耗 DAC 上电。 低功耗 DAC 关断（默认）。关断低功耗 DAC 并断开低功耗 DAC 输出上的所有开关。	0x1	R/W
0	RSTEN	0 1	使能对低功耗 DAC 的写操作。允许写入 LPDACDAT0 寄存器。 禁用低功耗 DAC 写操作（默认）。如果此位清 0，则 LPDACDAT0 始终为 0。对 LPDACDAT0 的写操作被禁用。 使能低功耗 DAC 写操作。此位置 1 时，可以写入 LPDACDAT0。	0x0	R/W

低功耗 DAC 开关控制寄存器—LPDACSW0

地址：0x00002124；复位：0x00000000；名称：LPDACSW0

表 17. LPDACSW0 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:6]	保留		保留。	0x0	R
5	LPMODEDIS	0 1	开关控制。此位控制连接到低功耗 DAC 输出的开关。 低功耗 DAC 开关由 LPDACCON0 的位 5 控制（默认）。此位清 0 时，通过 LPDACCON0 的位 5 控制连接到低功耗 DAC 输出的开关。 低功耗 DAC 开关覆盖。此位置 1 时，覆盖 LPDACCON0 的位 5。连接到低功耗 DAC 输出的开关通过 LPDACSW0 位[4:0]控制。	0x0	R/W
4	SW4	0 1	低功耗 DAC SW4 开关控制。 断开 VBIAS0 DAC 输出与恒电势器放大器的正输入的直接连接（默认）。 将 VBIAS0 DAC 电压输出直接连接到恒电势器放大器的正输入。	0x0	R/W
3	SW3	0 1	低功耗 DAC SW3 开关控制。 断开 VBIAS0 DAC 电压输出与低通滤波器/VBIAS0 引脚的连接。 将 VBIAS0 DAC 电压输出直接连接到低通滤波器/VBIAS0 引脚（默认）。	0x1	R/W
2	SW2	0 1	低功耗 DAC SW2 开关控制。 断开 VZERO0 DAC 电压输出与低功耗 TIA 正输入的直接连接（默认）。 将 VZERO0 DAC 电压输出直接连接到低功耗 TIA 正输入。	0x1	R/W

位	位名称	设置	描述	复位	访问类型
1	SW1	0 1	低功耗 DAC SW1 开关控制。 断开 V _{ZERO0} DAC 电压输出与低通滤波器/V _{ZERO0} 引脚的连接。 将 V _{ZERO0} DAC 电压输出连接到低通滤波器/V _{ZERO0} 引脚（默认）。	0x0	R/W
0	SW0	0 1	低功耗 DAC SW0 开关控制。 断开 V _{ZERO0} DAC 电压输出与高速 TIA 正输入的连接（默认）。 将 V _{ZERO0} DAC 电压输出连接到高速 TIA 正输入。	0x0	R/W

低功耗DAC数据输出寄存器—LPDACDAT0

地址：0x00002120；复位：0x00000000；名称：LPDACDAT0

表 18. LPDACDAT0 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:18]	保留		保留。	0x0	R
[17:12]	DACIN6	0 111111	低功耗 DAC 6 位输出数据寄存器(1 LSB = 34.375 mV)。0 到 0x3F 之间的值设置 6 位输出电压。 将输出电压设置为 0.2 V。 将输出电压设置为 2.366 V。	0x0	R/W
[11:0]	DACIN12	0 0xFFFF	低功耗 DAC 12 位输出数据寄存器(1 LSB = 537μV)。0 到 0xFFFF 之间的值设置 12 位输出电压。 将输出电压设置为 0.2 V。 将输出电压设置为 2.4 V。	0x0	R/W

低功耗基准电压源控制寄存器—LPREFBUFCON

地址：0x00002050；复位：0x00000000；名称：LPREFBUFCON

表 19. LPREFBUFCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:2]	保留		保留。	0x0	R
1	LPBUF2P5DIS	0 1	低功耗输出带隙缓冲器。此位通常清 0 以使能低功耗基准电压源缓冲器。 使能低功耗 2.5 V 缓冲器。 关断低功耗 2.5 V 缓冲器。	0x0	R/W
0	LPREFDIS	0 1	低功耗带隙关断位。此位通常清 0 以使能低功耗基准电压源。 使能低功耗基准电压源。 关断低功耗基准电压源。	0x0	R/W

共模开关复用寄存器—SWMUX

地址：0x0000235C；复位：0x00000000；名称：SWMUX

表 20. SWMUX 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:4]	保留		保留。	0x0	R
3	CMMUX	0 1	AIN2 引脚和 AIN3 引脚的共模电阻选择。 共模开关断开。 利用 10 MΩ 电阻使能共模开关，以设置 AIN2 和 AIN3 引脚上的共模电压。电压由低功耗 TIA 和 AIN4/LPFO 引脚驱动。	0x0	R/W
[2:0]	保留		保留。	0x0	R/W

低功耗恒电势器

AD5940/AD5941 具有低功耗恒电势器，其可设置和控制电化学传感器的偏置电压。通常，恒电势器的输出连接到 CE0。同相输入连接到 V_{BIAS0} 电压，反相输入连接到 RE0，如图 20 所示。对于电化学电池，恒电势器通过反电极(CE0)提供或吸收电流，以维持参考电极(RE0)上的偏置电压。

恒电势器的输出可以通过开关矩阵连接到各种封装引脚（详情参见“可编程开关矩阵”部分）。围绕恒电势器有多个可配置的开关选项，可提供多种配置选项（参见图 23）。

恒电势器也可用于标准缓冲输出，以将 V_{BIAS0} 电压输出到 CE0。为此，应闭合 SW10 开关以将反相输入连接到恒电势器的输出，如图 23 所示。

低功耗 TIA

AD5940/AD5941 具有一个低功耗 TIA 通道，其将小输入电流放大为电压，以便由 ADC 测量。负载电阻和增益电阻是内置且可编程的。当 PGA 增益为 1 或 1.5 时，选择 R_{TIA} 值使 ADC 输入范围最大化(± 900 mV)。有关其他 PGA 设置对应的最大电压，请参阅“技术规格”部分。

所需增益电阻通过下式计算：

$$I_{MAX} = \frac{0.9 \text{ V}}{R_{TIA}}$$

其中：

I_{MAX} 为预期的满量程输入电流。

R_{TIA} 为所需的增益电阻。

围绕低功耗 TIA 电路有多个开关。LPTIASW0 寄存器配置这些开关。图 23 显示了可用的开关。当 LPTIACON0 寄存器的 TIAGAIN 位 (位[9:5]) 设置后，这些开关会自动闭合。当这些开关闭合时，AIN4/LPF0 引脚上的一个带低通滤波器电阻 (R_{LPF}) 和电容的驱动/检测电路用作电阻-电容(RC)延迟电路。LPTIA0_P_LPF0 将低功耗 TIA 低通滤波器的输出连接到 ADC 多路复用器。当使用低功耗 TIA 时，ADI 公司建议将 LPTIA0_P_LPF0 复用选项选择为 ADC 输入。建议在 RC0_0 引脚和 RC0_1 引脚之间连接一个 100 nF 电容，以稳定低功耗 TIA。

低功耗 TIA 保护二极管

背靠背保护二极管与 R_{TIA} 电阻并联。这些二极管通过闭合或断开 SW0 而连接或断开，SW0 由 LPTIASW0 位 0 控制。当切换 R_{TIA} 增益设置以放大小电流时，这些二极管用于防止 TIA 饱和。这些二极管的漏电流规格取决于二极管两端的电压。如果二极管两端的差分电压大于 200 mV，漏电流可能大于 1 nA。如果电压大于 500 mV，漏电流可能大于 1 μ A。

低功耗TIA和恒电势器放大器的限流特性

除保护二极管外，低功耗 TIA 还内置限流特性。如果低功耗 TIA 的拉/灌电流大于表 1 中规定的过流限值保护，放大器就

会将电流箝位在此限值。如果传感器在启动期间的拉/灌电流超过过流限值，放大器就会箝位输出电流。使用此特性的频率或时间不要超过表 1 中的规定。

低功耗TIA驱动检测特性

LPTIACON0[9:5]位为低功耗 TIA 选择不同的增益电阻值，图 23 中将其标记为 R_{TIA0} 。低功耗 TIA 的反馈路径上显示的驱动和检测连接用于避免开关上的电压($I \times R$)下降，这些开关为内部 R_{TIA} 选择不同的 R_{TIA} 设置。

使用外部 R_{TIA}

要使用外部 R_{TIA} 电阻，请执行以下步骤：

1. 在 RC0_0 引脚和 RC0_1 引脚之间连接一个外部 R_{TIA} 电阻。
2. 清除 LPTIACON0，位[9:5]=0，断开内部 R_{TIA} 电阻与 TIA 输出端的连接。
3. 设置 LPTIASW0 位 9 = 1，闭合 SW9 开关。当使用内部 R_{TIA} 电阻时，应断开 SW9 开关。
4. 将一个外部电容与外部 R_{TIA} 电阻并联，以使环路保持稳定。该外部电容的推荐值为 100 nF。

各种工作模式的推荐开关设置

对于各种测量类型，表 21 描述了低功耗恒电势器环路的推荐开关设置。对于所有测量类型，开关设置为 1 表示闭合开关，开关设置为 0 表示断开开关。LPTIASW0[13:0]控制 SW13 至 SW0，如图 23 所示。图 22 显示了 LPTIA 的 R_{LOAD} 和 R_{GAIN} 设置之间的关系。 R_{LOAD} 通过设置 LPTIACON0 的位[12:10]来配置。 R_{GAIN} 通过 LPTIACON0 的位[9:5]来配置。当 R_{LOAD} 较大时，它使用 R_{GAIN} 组中的电阻，这会减小 R_{GAIN} 的大小。详情参见 LPTIACON0 位域中的描述 (表 22 和表 24)。

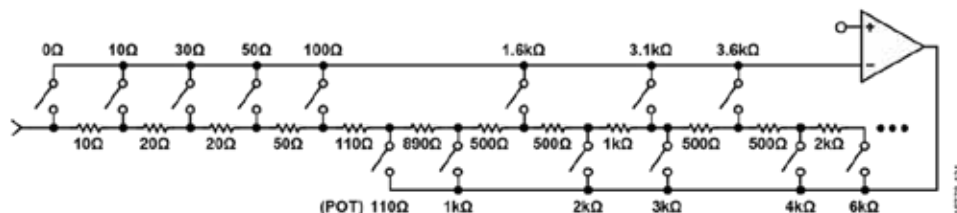


图22. LPTIA R_{LOAD} 和 R_{GAIN} 配置

表 21. 低功耗恒电势器环路的推荐开关设置

测量名称	LPDACCON0, 位 5	LPDACSW0, 位[5:0]	LPTIASW0, 位[13:0]	描述
电流测量模式	0	0xxx ¹	0x302C 或 0b11 0000 0010 1100	正常直流电流测量。连接 V _{BIAS0} 和 V _{ZERO0} DAC 的外部电容。
带二极管保护的电流测量模式	0	0xxx ¹	0x302D 或 0b11 0000 0010 1101	正常直流电流测量，低功耗 TIA 背靠背二极管保护使能。连接 V _{BIAS0} 和 V _{ZERO0} 的外部电容。
短路开关使能的电流测量模式	0	0xxx ¹	0x302E 或 0b11 0000 0010 1110	正常直流电流测量，短路开关保护使能。SW1 闭合以将 SE0 输入连接到低功耗 TIA 的输出。连接 V _{BIAS0} 和 V _{ZERO0} 的外部电容。如果外部传感器在上电后必须充电，并且有许多电流流入流出 SE0 引脚，则此设置很有用。
零偏置传感器的电流测量模式	0	0xxx ¹	0x306C 或 0b11 0000 0110 1100	电流测量模式，SW6 配置为将 RE0 和 SE0 电极上的传感器设置为 V _{BIAS0} 电平。恒电势器反相输入和低功耗 TIA 同相输入短路。对于零偏置传感器，此模式可提供最佳噪声性能。
双引线传感器的电流测量模式	0	0xxx ¹	0x342C 或 0b11 0100 0010 1100	电流测量模式，SW10 闭合以在内部将 CE0 短接至 RE0。
使用低功耗 TIA 的计时电流法（低功耗脉冲测试）	1	0x32	0x0014 或 0b00 0000 0001 0100	V _{BIAS0} 输出产生脉冲并发送到 CE0 电极。低功耗 DAC 上的电容断开连接。低功耗 TIA 测量 SE0 电流响应。
SE0 上使用高速 TIA 的计时电流法（全功率脉冲测试）	1	0x31	0x0094 或 0b00 0000 1001 0100	V _{BIAS0} 输出产生脉冲并发送到 CE0 电极。V _{BIAS0} 和 V _{ZERO0} 上的电容断开连接。高速 TIA 测量 SE0 电流响应。
使用高速 TIA 的伏安法（全功率脉冲测试）	1	0x31	0x0094 或 0b00 0000 1001 0100	V _{BIAS0} 输出产生脉冲并发送到 CE0 电极。V _{BIAS0} 和 V _{ZERO0} 上的电容断开连接。高速 TIA 测量 SE0 或 DE0 电流响应。高速 TIA 电阻和开关单独配置。
恒电势器和低功耗 TIA 处于单位增益模式（测试模式）	0	0xxx ¹	0x04A4 或 0b00 0100 1010 0100	恒电势器处于单位增益模式，输出到 CE0 引脚。低功耗 TIA 处于单位增益模式，输出至 RC0_1 引脚。此模式可用于检查 V _{BIAS0} 或 V _{ZERO0} DAC 输出。

¹ 0xxx = 无关。

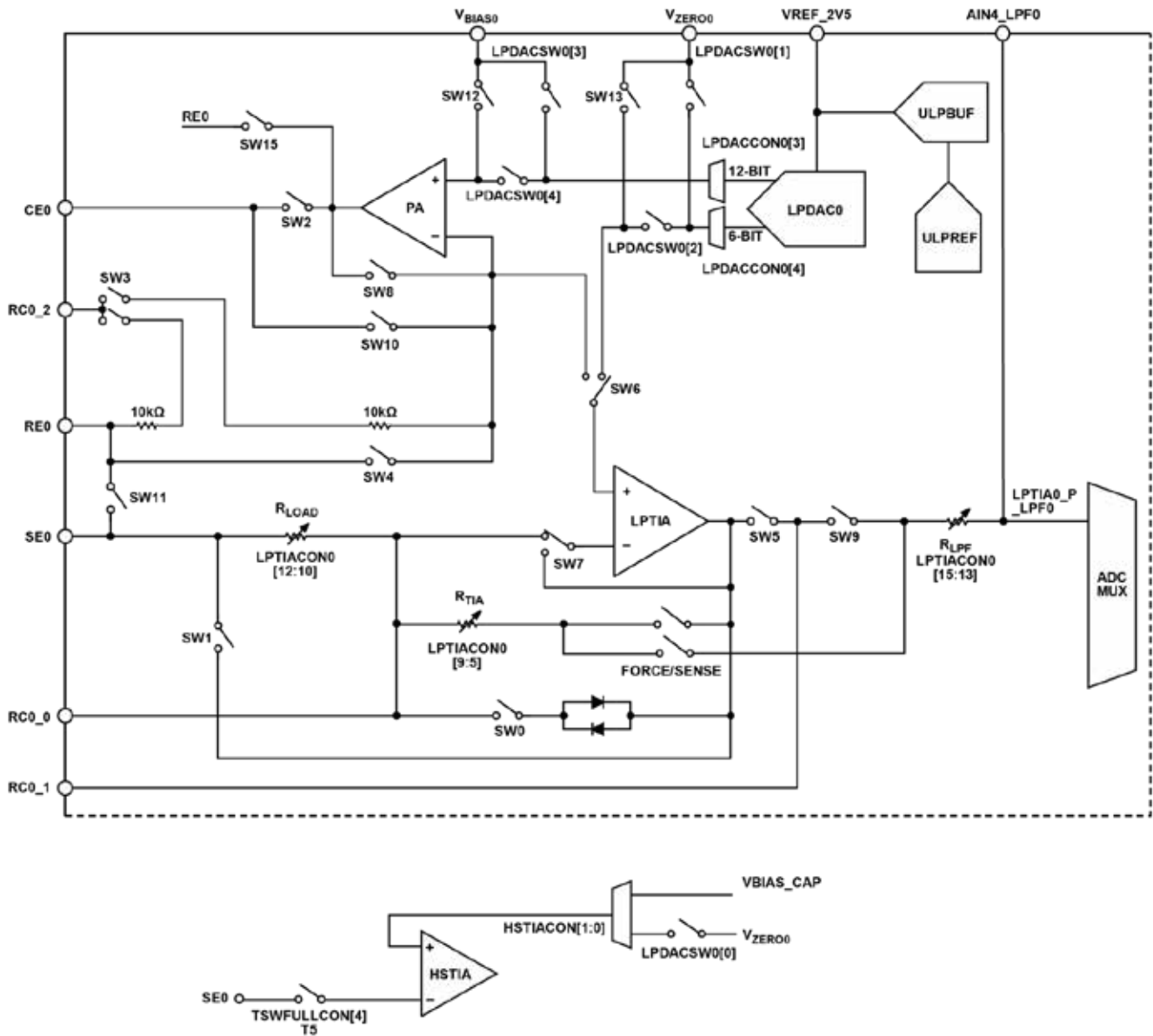


图23. 低带宽环路开关

低功耗 TIA 电路寄存器

表 22. 低功耗 TIA 和 DAC 寄存器汇总

地址	名称	描述	复位	访问类型
0x000020E4	LPTIASW0	低功耗 TIA 开关配置	0x00000000	R/W
0x000020EC	LPTIACON0	低功耗 TIA 控制位, 通道 0	0x00000003	R/W

低功耗TIA开关配置寄存器—LPTIASW0

地址：0x000020E4；复位：0x00000000；名称：LPTIASW0

表 23. LPTIASW0 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
15	RECAL	0 断开开关。 1 闭合开关。	SW15 开关控制, 高电平有效。	0x0	R/W
14	保留		保留。	0x0	R/W
13	SW13	0 断开开关。 1 闭合开关。	SW13 开关控制, 高电平有效。	0x0	R/W
12	SW12	0 断开开关。 1 闭合开关。	SW12 开关控制, 高电平有效。	0x0	R/W
11	SW11	0 断开开关。 1 闭合开关。	SW11 开关控制, 高电平有效。	0x0	R/W
10	SW10	0 断开开关。 1 闭合开关。	SW10 开关控制, 高电平有效。	0x0	R/W
9	SW9	0 断开开关。 1 闭合开关。	SW9 开关控制, 高电平有效。	0x0	R/W
8	SW8	0 断开开关。 1 闭合开关。	SW8 开关控制, 高电平有效。	0x0	R/W
7	SW7	0 断开开关。 1 闭合开关。	SW7 开关控制, 高电平有效。	0x0	R/W
6	SW6	0 断开开关。 1 闭合开关。	SW6 开关控制, 高电平有效。	0x0	R/W
5	SW5	0 断开开关。 1 闭合开关。	SW5 开关控制, 高电平有效。	0x0	R/W
4	SW4	0 断开开关。 1 闭合开关。	SW4 开关控制, 高电平有效。	0x0	R/W
3	SW3	0 断开开关。 1 闭合开关。	SW3 开关控制, 高电平有效。	0x0	R/W
2	SW2	0 断开开关。 1 闭合开关。	SW2 开关控制, 高电平有效。	0x0	R/W

位	位名称	设置	描述	复位	访问类型
1	SW1	0 断开开关。 1 闭合开关。	SW1 开关控制，高电平有效。	0x0	R/W
0	SW0	0 断开开关。 1 闭合开关。	SW0 开关控制，高电平有效。	0x0	R/W

低功耗TIA控制位，通道0寄存器—LPTIACON0

地址：0x000020EC；复位：0x00000003；名称：LPTIACON0

表 24. LPTIACON0 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:13]	TIARF	0 断开 TIA 输出与低通滤波器引脚(LPF0)的连接，这对于需要 ADC 快速响应的诊断很有用。此设置将低功耗 TIA 输出与低通滤波器电容断开。 1 旁路电阻；0Ω 选项。 10 20kΩ。 11 100kΩ。 100 200 kΩ。 101 400 kΩ。 110 600 kΩ。 111 1 MΩ；实现最佳直流电流测量性能的推荐值。此设置是低通滤波器的最低截止频率设置。	这些位设置低通滤波器电阻(R_{LPF})，并配置低功耗 TIA 输出低通滤波器截止频率。	0x0	R/W
[12:10]	TIARL	0 0Ω。 1 10Ω。 10 30Ω。 11 50Ω。 100 100Ω。 101 1.6kΩ； R_{TIA} 必须 ≥ 2 kΩ。 110 3.1kΩ； R_{TIA} 必须 ≥ 4 kΩ。 111 3.6kΩ； R_{TIA} 必须 ≥ 4 kΩ。	这些位设置 R_{LOAD} 。	0x0	R/W
[9:5]	TIAGAIN	0 断开 R_{TIA} 。 1 200Ω。 R_{TIA} 是 R_{LOAD} 和固定串联 110Ω 的组合。假设 $R_{LOAD} = 10\Omega$ 。由 TIARL 位设置。 $R_{TIA} = 100\Omega - R_{LOAD} + 110\Omega$ 。固定总 $R_{TIA} = 200\Omega$ 。 10 1 kΩ。如果 $R_{LOAD} \leq 100\Omega$ ， $R_{TIA} = (100\Omega - R_{LOAD}) + 1$ kΩ。如果 $R_{LOAD} > 100\Omega$ ， $R_{TIA} = 1$ kΩ - ($R_{LOAD} - 100\Omega$)。 11 2 kΩ。如果 $R_{LOAD} \leq 100\Omega$ ， $R_{TIA} = (100\Omega - R_{LOAD}) + 2$ kΩ。如果 $R_{LOAD} > 100\Omega$ ， $R_{TIA} = 2$ kΩ - ($R_{LOAD} - 100\Omega$)。 100 3 kΩ。如果 $R_{LOAD} \leq 100\Omega$ ， $R_{TIA} = (100\Omega - R_{LOAD}) + 3$ kΩ。如果 $R_{LOAD} > 100\Omega$ ， $R_{TIA} = 3$ kΩ - ($R_{LOAD} - 100\Omega$)。 101 4 kΩ。如果 $R_{LOAD} \leq 100\Omega$ ， $R_{TIA} = (100\Omega - R_{LOAD}) + 4$ kΩ。如果 $R_{LOAD} > 100\Omega$ ， $R_{TIA} = 4$ kΩ - ($R_{LOAD} - 100\Omega$)。 110 6 kΩ。如果 $R_{LOAD} \leq 100\Omega$ ， $R_{TIA} = (100\Omega - R_{LOAD}) + 6$ kΩ。如果 $R_{LOAD} > 100\Omega$ ， $R_{TIA} = 6$ kΩ - ($R_{LOAD} - 100\Omega$)。 111 8 kΩ。如果 $R_{LOAD} \leq 100\Omega$ ， $R_{TIA} = (100\Omega - R_{LOAD}) + 8$ kΩ。如果 $R_{LOAD} > 100\Omega$ ， $R_{TIA} = 8$ kΩ - ($R_{LOAD} - 100\Omega$)。 1000 10 kΩ。如果 $R_{LOAD} \leq 100\Omega$ ， $R_{TIA} = (100\Omega - R_{LOAD}) + 10$ kΩ。如果 $R_{LOAD} > 100\Omega$ ， $R_{TIA} = 10$ kΩ - ($R_{LOAD} - 100\Omega$)。	这些位设置 R_{TIA} 。	0x0	R/W

位	位名称	设置	描述	复位	访问类型
		1001	12kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 12 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 12 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		1010	16kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 16 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 16 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		1011	20kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 20 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 20 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		1100	24kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 24 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 24 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		1101	30kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 30 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 30 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		1110	32kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 32 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 32 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		1111	40kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 40 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 40 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		10000	48kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 48 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 48 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		10001	64kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 64 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 64 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		10010	85kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 85 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 85 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		10011	96kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 96 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 96 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		10100	100kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 100 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 100 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		10101	120kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 120 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 120 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		10110	128kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 128 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 128 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		10111	160kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 160 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 160 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		11000	196kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 196 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 196 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		11001	256kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 256 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 256 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
		11010	512kΩ。如果 $R_{LOAD} \leq 100 \Omega$, $R_{TIA} = (100 \Omega - R_{LOAD}) + 512 k\Omega$ 。如果 $R_{LOAD} > 100 \Omega$, $R_{TIA} = 512 k\Omega - (R_{LOAD} - 100 \Omega)$ 。		
[4:3]	IBOOST	00	电流增强控制。 正常模式。	0x0	R/W
		01	增加放大器输出级电流, 以对外部电容负载快速充电。此设置适用于大电流传感器。		
		10	TIA 和恒电势器放大器总静态电流加倍并提高放大器带宽。此设置对诊断测试很有用。		
		11	TIA 和恒电势器放大器的总静态电流加倍并增加输出级电流。此设置会提高放大器带宽和输出电流能力。		
2	HALFPWR		半功率模式选择。此控制位可降低传感器通道 0 的 TIA 和恒电势器放大器的工作功耗。 0 正常模式 (默认)。 1 TIA 电流减半。	0x0	R/W
1	PAPDEN		恒电势器放大器关断。低功耗恒电势器关断控制位。 0 上电。 1 关断。	0x1	R/W
0	TIAPDEN		TIA 关断。低功耗 TIA 关断控制位。 0 上电。 1 关断。	0x1	R/W

高速 DAC 电路

测量外部传感器的阻抗时，12 位高速 DAC 会产生一个交流激励信号。通过写入数据寄存器或使用自动波形发生器模块直接控制 DAC 输出信号。高速 DAC 信号被馈送到激励放大器，其专门设计用于将该交流信号耦合到传感器的正常直流偏置电压之上。

高速 DAC 输出信号生成

设置高速 DAC 的输出电压有两种方法，如下所示：

- 直接写入 DAC 码寄存器 HSDACDAT。这个寄存器是一个 12 位寄存器，其最高有效位(MSB)是符号位。写入 0x800 产生 0 V 输出，写入 0x200 产生负满量程，写入 0xE00 产生正满量程。
- 使用自动波形发生器。波形发生器可用来产生固定频率、固定幅度信号，包括正弦波、梯形波和方波信号。如果用户选择正弦波，则有助于调整输出信号的偏移和相位的选项可用。

高速 DAC 核心的功耗模式

高速 DAC 的基准电压源是内部 1.82 V 精密基准电压 (VREF_1V82 引脚)。根据功耗与输出速度的取舍关系，高速 DAC 有三种基本工作模式，低功耗模式、高功率模式和休眠模式。不工作时，高速 DAC 也可以进入休眠模式。

低功耗模式

当高速 DAC 输出信号频率小于 80 kHz 时，使用低功耗模式。

配置高速 DAC 为低功耗模式时，请执行以下步骤：

1. 清除 PMBW 寄存器 (位 0 = 0)。
2. 在此模式下，高速 DAC 和 ADC 的系统时钟为 16 MHz。
3. 确保 CLKSEL 位[1:0] = 0，以选择 16 MHz 内部高频振荡器时钟源。确保系统时钟分频比为 1 (CLKCON0 位[5:0] = 0 或 1)。

4. 如果选择内部高速振荡器作为系统时钟源，务必选择 16 MHz 选项。设置 HSOSCCON 位 2 = 1。

高功率模式

高功率模式可提高高速 DAC 放大器支持的带宽。当高速 DAC 频率大于 80 kHz 时，应使用高功率模式。要进入高功率模式，需要进行多次寄存器写操作。

配置高速 DAC 为高功率模式时，请执行以下步骤：

1. 设置 PMBW 寄存器位 0 = 1。功耗增加，但输出信号带宽提高到最大 200 kHz。在高功率模式下，DAC 和 ADC 的系统时钟为 32 MHz。
2. 确保 CLKSEL 位[1:0]选择 32 MHz 时钟源。例如，要选择内部高速振荡器，应设置 CLKSEL 位[1:0] (SYSCLKSEL) = 00。确保系统时钟分频比为 1 (CLKCON0 位[5:0] = 0 或 1)。
3. 如果选择内部高速振荡器作为系统时钟源，务必选择 32 MHz 选项。清除 HSOSCCON 位 2 = 0。

休眠模式

当 AD5940/AD5941 进入休眠模式时，高速 DAC 电路的时钟关断以节省功耗。当处于活动模式且未使用高速 DAC 时，应禁用时钟以节省功耗。

高速 DAC 滤波器选项

高速 DAC 的输出级有一个可配置的重构滤波器。重构滤波器的配置取决于 DAC 的输出信号频率。

PMBW 寄存器的位[3:2]配置重构滤波器的 3dB 截止频率。应确保该截止频率高于所需的 DAC 输出频率。

- 如果 DAC 更新频率 ≤ 50 kHz，设置 PMBW 位[3:2] = 01 可获得最佳性能。
- 如果 DAC 更新频率 ≤ 100 kHz，设置 PMBW 位[3:2] = 10 可获得最佳性能。
- 如果 DAC 更新频率最高为 250 kHz，设置 PMBW 位[3:2] = 11 可获得最佳性能。

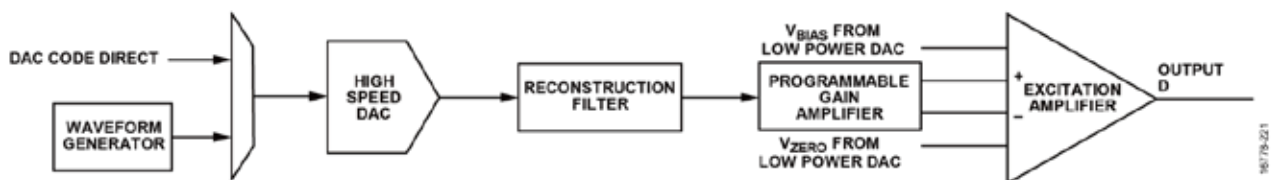


图24. 高速DAC模块

高速 DAC 输出衰减选项

高速 DAC 输出端存在用于修改送至传感器的输出信号幅度的缩放选项。经过任何衰减或增益之前，12 位 DAC 串的输出为 ± 300 mV。在 DAC 输出端，增益为 1 或 0.2。在 PGA 端，增益选项为 2 或 0.25。表 29 列出了可用的增益选项和相应的输出电压范围。

高速 DAC 激励放大器

图 25 显示了激励放大器的操作及其与开关矩阵的连接。激励放大器有四个输入：DACP、DACN、正(P)和负(N)。高速 DAC 是差分输出 DAC，正输入和负输入直接馈送到激励放大器。

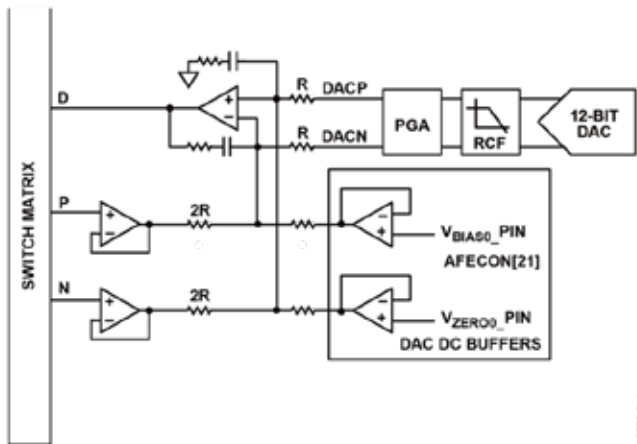


图25. 高速DAC激励放大器

这两个输出之间的电压差设置输出波形的峰峰值电压。P 和 N 输入通过提供来自传感器的反馈路径来维持激励放大器的稳定性，并设置高速 DAC 输出的共模电压。在正常情况下，共模由连接到 N 输入的 V_{ZERO0} 输出设置。还可以选择对传感器施加直流偏置电压，并将交流信号耦合到该偏置电压上，如图 26 所示。

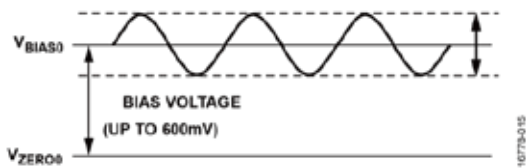


图26. 传感器激励信号

有一个选项可在传感器的反电极和感应电极之间提供偏置电压，如果需要的话。 V_{BIAS0} 设置反电极上的电压（高速DAC的共模电压）， V_{ZERO0} 设置感应电极上的电压。 V_{ZERO0} 必须连接到高速 TIA 的正端（HSTIACON 位[1:0] = 01）。还必须通过设置 AFECON 位 21 来使能 DAC 的直流缓冲器。采用这种配置便可生成波形，如图 26 所示。传感器两端的偏置实际上是 V_{BIAS0} 和 V_{ZERO0} 之间的差值。

请注意，高速 DAC 信号链绝不能与低功耗 TIA 一起使用。否则，高速 DAC 可能变得不稳定，导致测量不正确。

将来自高速 DAC 的交流信号耦合到低功耗 DAC 设置的直流电平

AD5940/AD5941 包含一个低功耗恒电势器通道，用于配置电化学传感器。正常操作中，传感器 RE0 和 SE0 电极之间的偏置电压由低功耗 DAC 输出 V_{BIAS0} 和 V_{ZERO0} 设置，其中 V_{BIAS0} 设置恒电势器的偏置和 CE0 引脚上的电压。 V_{ZERO0} 设置低功耗 TIA 和 SE0 引脚上的偏置电压。不使用高速 DAC 电路。但是，对于交流阻抗测量，激励放大器的输出必须连接到 CE0 引脚。恒电势器必须断开连接，以便整个信号来自激励放大器输出。高速 TIA 连接到 SE0 引脚，低功耗 TIA 断开连接。然后，传感器偏置必须通过高速 TIA 和激励放大器设置。

要设置传感器偏置，请执行以下步骤：

1. 低功耗 DAC 的 V_{ZERO0} 输出必须连接到高速 TIA 的同相输入（HSTIACON 位[1:0] = 01），以设置 SE0 引脚或任何通过开关矩阵连接到高速 TIA 反相输入的引脚上的电压。
2. 必须使能 DAC 直流缓冲器（AFECON 位 21 = 1）。图 25 显示了直流缓冲器与激励放大器的连接。这些缓冲器使得低功耗 DAC 输出能将所需的偏置电压驱动到激励放大器和高速 TIA。
3. 直流偏置就是 V_{BIAS0} 和 V_{ZERO0} 之间的差值。

在阻抗测量期间避免激励和测量频率之间的不一致性误差

建议采用以下设置以避免阻抗测量期间激励和测量频率之间出现不一致性误差：

- Hanning 窗口始终开启（DFTCON 位 0 = 1）。
- 在低功耗模式下，高速 DAC 更新速率为 $16 \text{ MHz} \div 7$ （HSDACCON 位[8:1] = 0x1B）。在高功率模式下，高速 DAC 更新速率为 $32 \text{ MHz} \div 7$ （HSDACCON 位[8:1] = 0x7）。
- 在低功耗模式下，ADC 采样速率为 800 kSPS（高频振荡器 = 16 MHz）。在高功率模式下，ADC 采样速率为 1.6 MSPS（高频振荡器 = 32 MHz）。

请注意，禁用 Hanning 窗口可能会导致性能下降。

高速 DAC 校准选项

ADI 公司在生产测试期间未对高速 DAC 进行校准。本部分介绍针对所有增益设置以及高功率和低功耗模式校准高速 DAC 的步骤。

如果需要 DAC 来生成传感器的激励信号，则应校准高速 DAC。如果激励信号存在偏置误差，并且需要测量电流或电压输出，则激励信号可能超过所选 TIA、ADC 输入缓冲器或 PGA 设置的裕量。

图 28 显示了高速 DAC 校准的电路图。RCAL0 引脚和 RCAL1 引脚之间需要一个精密外部电阻 R_{CAL} 。要校准偏移， R_{CAL} 电阻上测得的差分电压必须为 0 V。

使用所需的位设置（HSDACCON 位 12 和位 0）校准高速 DAC。例如，如果使用 HSDACCON 位 12 = 0 且 HSDACCON 位 0 = 0 来校准 DAC，而用户将 HSDACCON 位 12 更改为 1，则会引入偏置误差。针对新的输出范围，必须重新校准 DACOFFSET 寄存器或 DACOFFSETHS 寄存器。

增益校准是可选的，用于调整峰峰值电压摆幅。另外，通过更改最大和/或最小 DAC 码也可以调整电压摆幅。

高速 DAC 转换函数如图 27 所示。图 28 显示了如何通过高速 TIA 的同相输入设置共模电压。该电压必须由低功耗 DAC V_{ZERO} 输出或内部 1.11 V ADC V_{BIAS0} 电压设置。

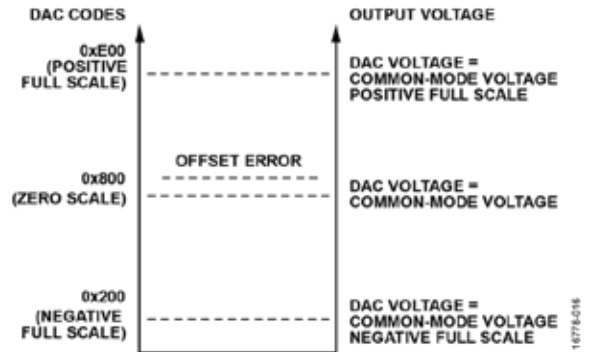


图27. 高速DAC转换函数

AD5940/AD5941 软件开发套件包括了一些功能示例，演示如何使用 ADC 测量 R_{CAL} 电阻两端的差分电压，以及如何调整相应的校准寄存器，直到差分电压约等于 0 V。AD5940/AD5941 软件开发套件可从 AD5940/AD5941 产品页面下载。

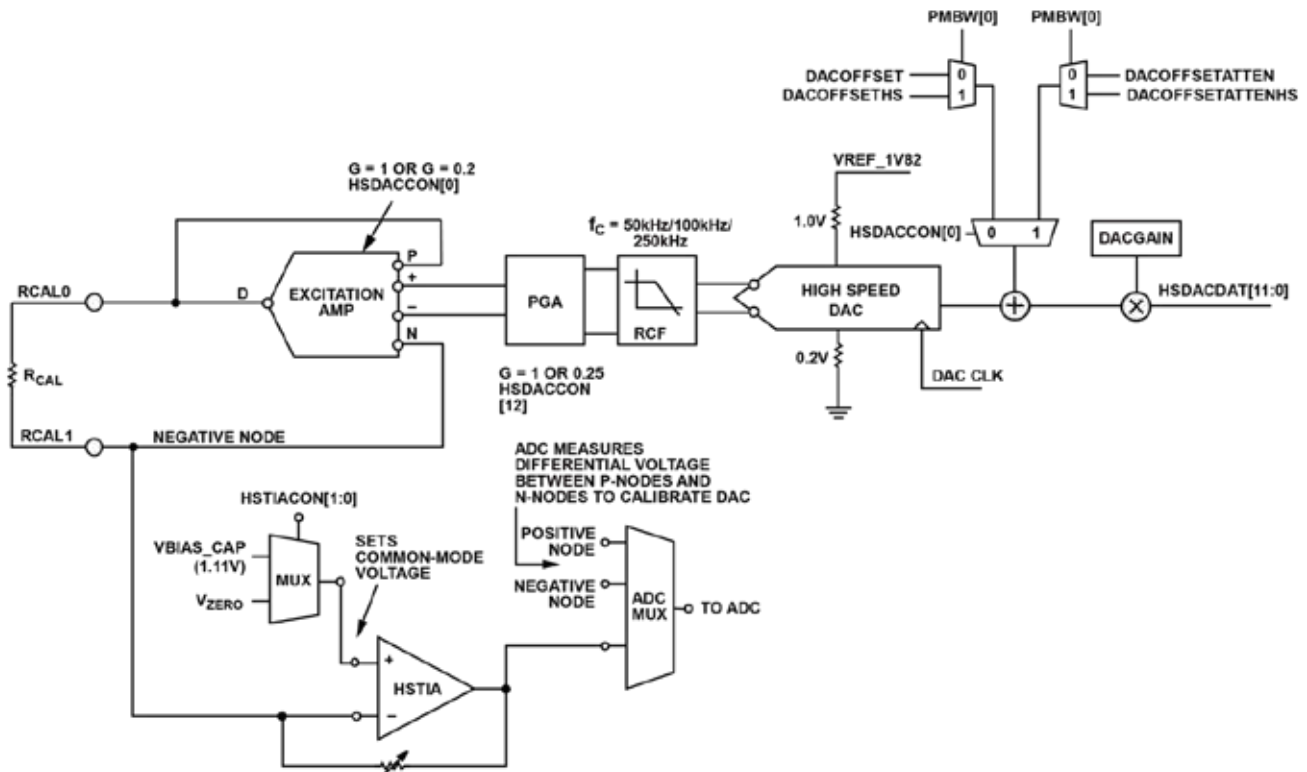


图28. 高速DAC校准

高速 DAC 电路寄存器

表 25. 高速 DAC 控制寄存器汇总

地址	名称	描述	复位	访问类型
0x00002010	HSDACCON	高速 DAC 配置	0x0000001E	R/W
0x00002048	HSDACDAT	高速 DAC 码寄存器	0x00000800	R/W

高速 DAC 配置寄存器—HSDACCON

地址：0x00002010；复位：0x0000001E；名称：HSDACCON

表 26. HSDACCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:13]	保留		保留。	0x0	R
12	INAMPGNMDE	0 增益 = 2。 1 增益 = 0.25。	激励放大器增益控制。此位选择激励放大器的增益。	0x0	R/W
[11:9]	保留		保留。	0x0	R/W
[8:1]	速率		DAC 更新速率。DAC 更新速率= ACLK/HSDACCON 位[8:1]。ACLK 可以是 16 MHz 或 32 MHz 的高速振荡器，也可以是 32 kHz 的低功耗振荡器。	0xF	R/W
0	ATTENEN	0 禁用 DAC 衰减器。1 倍增益模式。 1 使能 DAC 衰减器。0.2 倍增益模式。	PGA 级增益衰减。使能 DAC 输出端的 PGA 衰减器。	0x0	R/W

高速 DAC 码寄存器—HSDACDAT

地址：0x00002048；复位：0x00000800；名称：HSDACDAT

表 27. HSDACDAT 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	DACDAT		DAC 码，直接写入 DAC。最小码为 0x200，最大码为 0xE00。中间电平(0x800)对应于 0 V 输出电压。	0x800	R/W

表 28. 高速 DAC 校准寄存器汇总

地址	名称	描述	复位	访问类型
0x00002230	CALDATLOCK	校准数据锁定寄存器	0xDE87A5A0	R/W
0x00002260	DACGAIN	DAC 增益寄存器	0x00000800	R/W
0x00002264	DACOFFSETATTEN	使能衰减器（低功耗模式）的 DAC 偏移寄存器	0x00000000	R/W
0x00002268	DACOFFSET	禁用衰减器（低功耗模式）的 DAC 偏移寄存器	0x00000000	R/W
0x000022B8	DACOFFSETATTENHS	使能衰减器（高速模式）的 DAC 偏移寄存器	0x00000000	R/W
0x000022BC	DACOFFSETHS	禁用衰减器（高速模式）的 DAC 偏移寄存器	0x00000000	R/W

表 29. 高速 DAC 校准寄存器分配

相关校准寄存器			HSDACCON 寄存器位设置	典型输出范围(mV)，码 0x200 至码 0xE00
低功耗模式	高速模式	低功耗模式和高速模式		
DACOFFSET	DACOFFSETHS	DACGAIN	位 12 = 0 且位 0 = 0	±607
DACOFFSET	DACOFFSETHS	DACGAIN	位 12 = 1 且位 0 = 0	±75
DACOFFSETATTEN	DACOFFSETATTENHS	DACGAIN	位 12 = 1 且位 0 = 1	±15.14
DACOFFSETATTEN	DACOFFSETATTENHS	DACGAIN	位 12 = 0 且位 0 = 1	±121.2

校准数据锁定寄存器—CALDATLOCK

地址：0x00002230；复位：0xDE87A5A0；名称：CALDATLOCK

表 30. CALDATLOCK 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:0]	说明	0xDE87A5AF	校准数据寄存器的密码。此密码可防止校准阶段后覆盖数据。 写入此值可解锁校准寄存器。	0xDE87A5A0	R/W

DAC增益寄存器—DACGAIN

地址：0x00002260；复位：0x00000800；名称：DACGAIN

受 CALDATLOCK 保护。对 HSDACCON 位 12 和 HSDACCON 位 0 的所有设置都有效。

表 31. DACGAIN 位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	Value	0x000 0x800 0xFFF	高速 DAC 增益校正系数。无符号数。 发生最大负增益调整。 无增益调整。 发生最大正增益调整。	0x800	R/W

使能衰减器（低功耗模式）的DAC偏移寄存器—DACOFFSETATTEN

地址：0x00002264；复位：0x00000000；名称：DACOFFSETATTEN

HSDACCON 的 LSB 调整典型值为 4.9 μ V。位 12 = 1 且 HSDACCON 位 0 = 1。HSDACCON 位 12 = 1 且 HSDACCON 位 0 = 0 时，LSB 调整典型值为 24.7 μ V。**表 32. DACOFFSETATTEN 位功能描述**

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	Value	0x7FF 0x001 0x000 0xFFFF 0x800	DAC 偏移校正系数。此值是以二进制补码格式表示的带符号数，精度为 0.5 LSB。使能衰减器时使用。 $2^{10-0.5}$ 最大正调整，产生正满量程/2 - 0.5 LSB 调整。 0.5。产生 0.5 LSB 调整。 0。无偏移调整。 -0.5。产生 -0.5 LSB 调整。 -2^{10} 最大负调整，产生负满量程/2 调整。	0x0	R/W

禁用衰减器（低功耗模式）的DAC偏移寄存器—DACOFFSET

地址：0x00002268；复位：0x00000000；名称：DACOFFSET

HSDACCON 位 12 = 0 且 HSDACCON 位 0 = 0 时，LSB 调整典型值为 197.7 μ V。HSDACCON 位 12 = 0 且 HSDACCON 位 0 = 1 时，LSB 调整典型值为 39.5 μ V。**表 33. DACOFFSET 寄存器位功能描述**

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	Value	0x7FF 0x001 0x000 0xFFFF 0x800	DAC 偏移校正系数。此值是以二进制补码格式表示的带符号数，精度为 0.5 LSB。禁用衰减器时使用。 $2^{10-0.5}$ 最大正调整，产生正满量程/2 - 0.5 LSB 调整。 0.5。产生 0.5 LSB 调整。 0。无偏移调整。 -0.5。产生 -0.5 LSB 调整。 -2^{10} 最大负调整，产生负满量程/2 调整。	0x0	R/W

使能衰减器（高速模式）的DAC偏移寄存器—DACOFFSETATTENHS

地址：0x000022B8；复位：0x00000000；名称：DACOFFSETATTENHS

受 CALDATLOCK 保护。HSDACCON 位 12 = 1 且 HSDACCON 位 0 = 1 时，LSB 调整典型值为 4.9 μ V。HSDACCON 位 12 = 1 且 HSDACCON 位 0 = 0 时，LSB 调整典型值为 24.7 μ V。

表 34. DACOFFSETATTENHS 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	Value		DAC 偏移校正系数。此值是以二进制补码格式表示的带符号数，精度为 0.5 LSB。使能衰减器时使用。	0x0	R/W
		0x7FF	2 ^{10-0.5} 最大正调整，产生正满量程/2 - 0.5 LSB 调整。		
		0x001	0.5。产生 0.5 LSB 调整。		
		0x000	0。无偏移调整。		
		0xFFFF	-0.5。产生-0.5 LSB 调整。		
		0x800	-2 ¹⁰ 最大负调整，产生负满量程/2 调整。		

禁用衰减器（高速模式）的DAC偏移寄存器—DACOFFSETHS

地址：0x000022BC；复位：0x00000000；名称：DACOFFSETHS

受 CALDATLOCK 保护。HSDACCON 位 12 = 0 且 HSDACCON 位 0 = 0 时，LSB 调整典型值为 197.7 μ V。HSDACCON 位 12 = 0 且 HSDACCON 位 0 = 1 时，LSB 调整典型值为 39.5 μ V。

表 35. DACOFFSETHS 位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	Value		DAC 偏移校正系数。此值是以二进制补码格式表示的带符号数，精度为 0.5 LSB。禁用衰减器时使用。	0x0	R/W
		0x7FF	2 ^{10-0.5} 最大正调整，产生正满量程/2 - 0.5 LSB 调整。		
		0x001	0.5。产生 0.5 LSB 调整。		
		0x000	0。无偏移调整。		
		0xFFFF	-0.5。产生-0.5 LSB 调整。		
		0x800	-2 ¹⁰ 最大负调整，产生负满量程/2 调整。		

高速 TIA 电路

高速 TIA 可测量高达 200 kHz 的宽带宽输入信号。

高速 TIA 的输出连接到主 ADC 多路复用器，此输出可编程为 ADC 输入通道。

该模块设计为配合高速 DAC 和激励放大器使用以进行阻抗测量。

高速 TIA 配置

默认情况下禁用高速 TIA，设置 $\text{AFECON}[11] = 1$ 可将其开启。高速 TIA 的可编程灵活性已内置于输入信号选择、增益电阻选择、输入负载电阻选择和共模电压源中。

输入信号选择

输入信号选项如下：

- SE0 输入引脚。
- AIN0 、 AIN1 、 AIN2 和 $\text{AIN3}/\text{BUF_VREF1V8}$ 输入引脚。
- DE0 输入引脚，具有自己的 $R_{\text{LOAD}}/R_{\text{TIA}}$ 选项且可由用户编程。

增益电阻选择

增益电阻(R_{TIA})选项对于 DE0 输入为 50Ω 至 $160\text{k}\Omega$ ，对于所有其他输入引脚为 200Ω 至 $160\text{k}\Omega$ 。

负载电阻选择

负载电阻(R_{LOAD})选项如下：

- 对于 SE0 和 AFE3 ， R_{LOAD02} 和 R_{LOAD04} 固定为 100Ω 。
- 对于 DE0 引脚， R_{LOAD} 是可编程的。用户可以选择 0Ω 、 10Ω 、 30Ω 、 50Ω 和 100Ω 的值。

共模电压选择

高速 TIA 放大器正输入端的高速 TIA 共模电压设置是可配置的。配置选项如下：

- 内部 1.11V 基准电压源，与 VBIAS_CAP 引脚电压相同。
- 低功耗 DAC 输出(V_{ZERO0})。

图 29 显示了高速 TIA 与开关矩阵和外部引脚的连接。注意 DE0 引脚上有额外的负载和增益电阻 $R_{\text{LOAD_DE0}}$ 和 $R_{\text{TIA_DE0}}$ 。

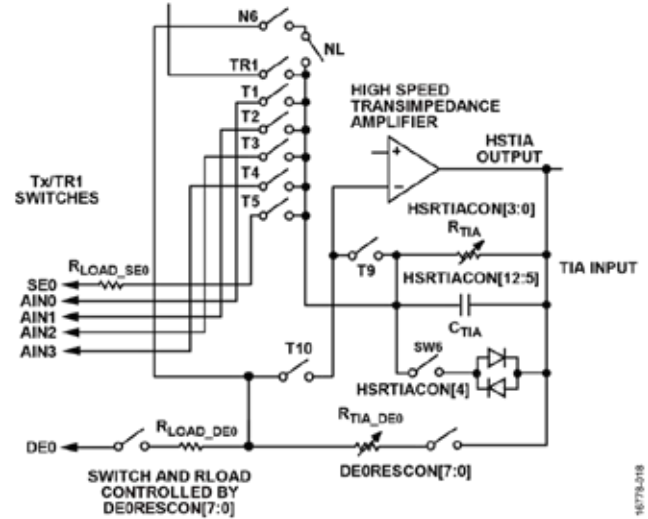


图29. 高速TIA开关

外部 R_{TIA} 选择

高速 TIA 允许选择外部增益电阻来取代内部 R_{TIA} 增益选项。为此，须将电阻的一端连接到 DE0 引脚，将另一端连接到 AIN0 、 AIN1 、 AIN2 或 $\text{AIN3}/\text{BUF_VREF1V8}$ 。 DE0 引脚必须连接到高速 TIA 的输出。

要将 DE0 引脚用于外部 R_{TIA} 值，应设置以下寄存器值：

- $\text{DE0RESCON} = 0\text{x}97$ 。
- HSRTIACON 位[3:0] = $0\text{x}\text{F}$ 。

AIN0 、 AIN1 、 AIN2 或 $\text{AIN3}/\text{BUF_VREF1V8}$ （电阻所连接的引脚）必须连接到高速 TIA 的反相输入（参见“可编程开关矩阵”部分）。当 $\text{DE0RESCON} = 0\text{x}97$ 时， $R_{\text{LOAD_DE0}}$ 和 $R_{\text{TIA_DE0}}$ 电阻短路，这意味着外部 R_{TIA} 直接连接到高速 TIA 的输出。

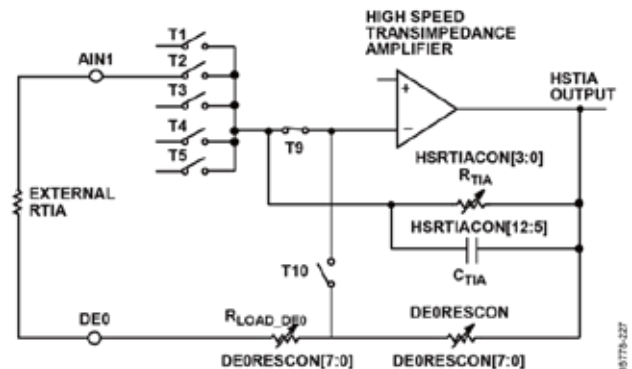


图30. 外部 R_{TIA} 连接到高速TIA

表 36. DE0 输入上的高速 TIA 电阻选项

DE0RESCON 位[7:0]设置	R _{LOAD_DE0} 电阻值(Ω)	R _{TIA_DE0} 电阻值
0xFF	不连接	不连接
0x00	0	50 Ω
0x18	0	100 Ω
0x38	0	200 Ω
0x58	0	1.1k Ω
0x60	0	5.1k Ω
0x68	0	10.1k Ω
0x70	0	20.1k Ω
0x78	0	40.1k Ω
0x80	0	80.1k Ω
0x88	0	160.1k Ω
0x9	10	50 Ω
0x21	10	100 Ω
0x39	10	190 Ω
0x59	10	1.09k Ω
0x61	10	5.09k Ω
0x69	10	10.09k Ω
0x71	10	20.09k Ω
0x79	10	40.09k Ω
0x81	10	80.09k Ω
0x89	10	160.09k Ω
0x12	30	50 Ω
0x2A	30	100 Ω
0x4A	30	210 Ω
0x5A	30	1.07k Ω
0x62	30	5.07k Ω
0x6A	30	10.07k Ω
0x72	30	20.07k Ω
0x7A	30	40.07k Ω
0x82	30	80.07k Ω
0x8A	30	160.07k Ω
0x1B	50	50 Ω
0x33	50	100 Ω
0x4B	50	190 Ω
0x5B	50	1.05k Ω
0x63	50	5.05k Ω
0x6B	50	10.05k Ω
0x73	50	20.05k Ω
0x7B	50	40.05k Ω
0x83	50	80.05k Ω
0x8B	50	160.05k Ω
0x34	100	50 Ω
0x3C	100	100 Ω
0x54	100	200 Ω
0x5C	100	1k Ω
0x64	100	5k Ω
0x6C	100	10k Ω
0x74	100	20k Ω
0x7C	100	40k Ω
0x84	100	80k Ω
0x8C	100	160k Ω

高速 TIA 电路寄存器

表 37. 高速 TIA 寄存器汇总

地址	名称	描述	复位	访问类型
0x000020F0	HSRTIACON	高速 R_{TIA} 配置	0x0000000F	R/W
0x000020F8	DE0RESCON	DE0 高速 TIA 电阻配置	0x000000FF	R/W
0x000020FC	HSTIACON	高速 TIA 配置	0x00000000	R/W

高速 R_{TIA} 配置寄存器—HSRTIACON

地址：0x000020F0；复位：0x0000000F；名称：HSRTIACON

此寄存器控制高速 R_{TIA} 、电流保护二极管和反馈电容

表 38. HSRTIACON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:13]	保留		保留。	0x0	R
[12:5]	CTIACON		配置与 R_{TIA} 并联的电容。该电容用于稳定放大器环路。此位设置时，会增加与 R_{TIA} 电阻并联的电容。 0 1 pF。 1 2 pF。 10 4 pF。 100 8 pF。 1000 16 pF。 10000 2 pF。 100000 未使用。 1000000 未使用。	0x0	R/W
4	TIASW6CON		SW6 开关控制。使用 SW6 开关选择是否将二极管与 R_{TIA} 并联使用。 0 SW6 断开，二极管不与 R_{TIA} 并联。 1 SW6 接通，二极管与 R_{TIA} 并联。	0x0	R/W
[3:0]	RTIACON		配置一般 R_{TIA} 值。要使用此 R_{TIA} 电阻，须闭合 T9 开关（SWCON 位 17）并断开 T10 开关（SWCON 位 17）。 0000 $R_{TIA} = 200\Omega$ 。 0001 $R_{TIA} = 1k\Omega$ 。 0010 $R_{TIA} = 5k\Omega$ 。 0011 $R_{TIA} = 10k\Omega$ 。 0100 $R_{TIA} = 20k\Omega$ 。 0101 $R_{TIA} = 40k\Omega$ 。 0110 $R_{TIA} = 80k\Omega$ 。 0111 $R_{TIA} = 160k\Omega$ 。 1000 至 1111 R_{TIA} 断开。	0xF	R/W

DE0 高速 TIA 电阻配置寄存器—DE0RESCON

地址：0x000020F8；复位：0x000000FF；名称：DE0RESCON

表 39. DE0RESCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:8]	保留		保留。	0x0	R
[7:0]	DEORCON		R_{LOAD_DE0} 和 R_{TIA_DE0} 设置。要使用此 R_{LOAD_DE0} 和 R_{TIA_DE0} 设置，须断开 T9 开关，闭合 T10 开关，并设置 R_{TIA} 电阻值（参见表 36）。	0xFF	R/W

高速TIA配置寄存器—HSTIACON

地址：0x000020FC；复位：0x00000000；名称：HSTIACON

表 40. HSTIACON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:2]	保留		保留。	0x0	R
[1:0]	VBIASSEL		选择高速 TIA 正输入。	0x0	R/W
		00	VBIAS_CAP 引脚 1.11 V 电压源。		
		01	VZERO0 输出来自低功耗 DAC。		
		10	保留。		
		11	保留。		

高性能 ADC 电路

ADC 电路概述

AD5940/AD5941 是一款 16 位、800 kSPS、多通道 SAR ADC。该 ADC 采用 2.8 V 至 3.6 V 电源供电。主机微控制器通过序列器或直接通过 SPI 接口与 ADC 连接。

超低泄漏开关矩阵用于连接传感器连接，并且还可用于将多个电子测量器件复用到相同的可穿戴设备电极。

ADC 采用精密、低漂移、工厂校准的 1.82 V 基准电压源。也可以将外部基准电压源连接到 VREF_1V8 引脚。

通过 SPI 接口直接写入 ADC 控制寄存器，或通过序列器写入 ADC 控制寄存器，均可触发 ADC 转换。

ADC 电路图

图 31 显示了 ADC 内核架构。图 31 不包括输入缓冲、增益级和输出后处理。

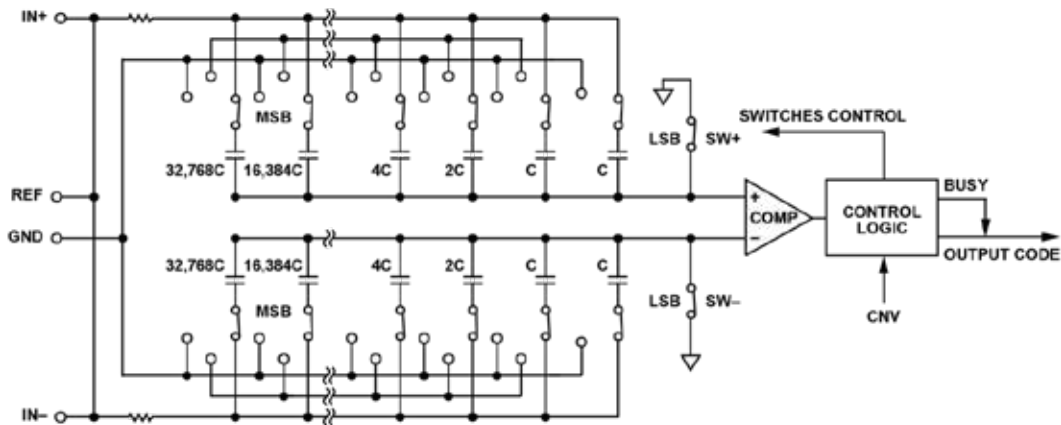


图31. ADC内核框图 (IN+、REF、GND和IN-为内部节点)

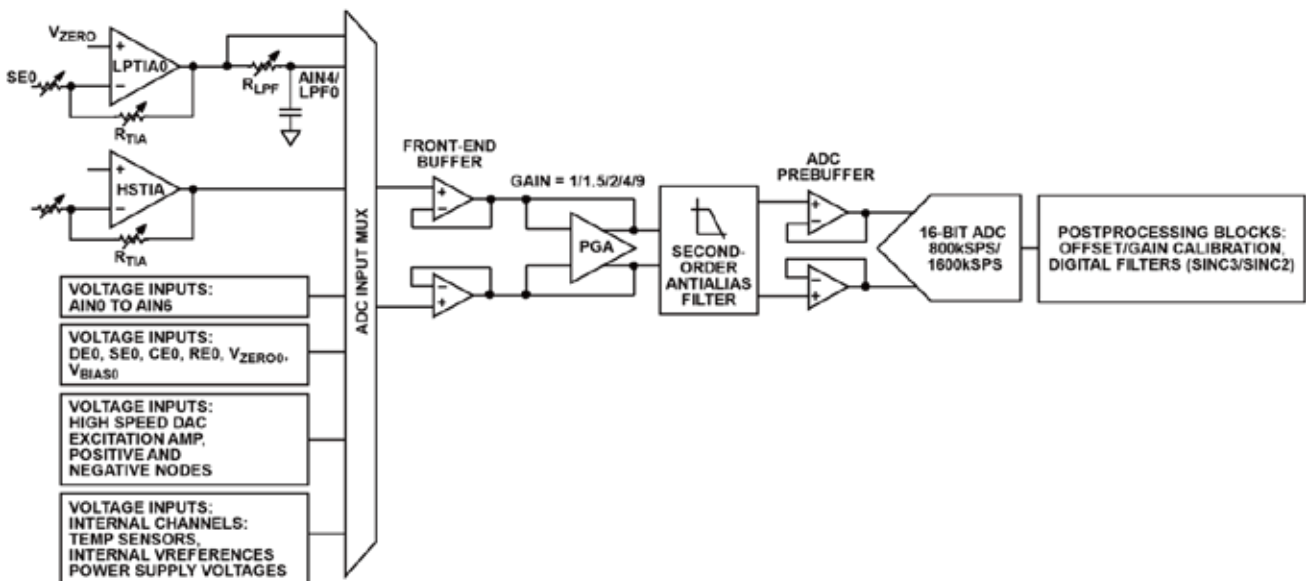


图32. ADC输入通道基本框图

ADC 电路特性

位于高速多通道 16 位 ADC 前面的输入多路复用器支持测量多个外部和内部通道。这些通道包括如下内容：

- 两个低功耗电流测量通道。这些通道通过 SE0 引脚或 DE0 引脚测量所连接传感器的低电流输出。电流通道馈入可编程负载电阻。
- 一个低功耗 TIA。低功耗 TIA 有自己的可编程增益电阻，可将非常小的电流转换为可由 ADC 测量的电压信号。低功耗电流通道可配置为在有或无低通滤波器的情况下进行采样。
- 一个高速电流输入通道，用于执行高达 200 kHz 的阻抗测量。高速电流通道具有专用高速 TIA 和可编程增益电阻。
- 多个外部电压输入。
 - 六个专用电压输入通道：AIN0、AIN1、AIN2、AIN3/BUF_VREF1V8、AIN4/LPF0 和 AIN6（仅适用于 AD5940）。
 - 传感器电极引脚 SE0、DE0、RE0 和 CE0 也可以作为 ADC 电压引脚进行测量。CE0 引脚提供“除 2”选项（VCE0/2）。
- 内部 ADC 通道。
 - AVDD、DVDD 和 AVDD_REG 电源测量通道。
 - ADC、高速 DAC 和低功耗基准电压源。
 - 内部芯片温度传感器。
 - 两个低功耗 DAC 输出电压 V_{BIAS0} 和 V_{ZERO0} 。
- ADC 结果后处理功能。
 - 数字滤波器（sinc2 和 sinc3）和 50 Hz/60 Hz 电源抑制。sinc2 和 sinc3 滤波器具有可编程过采样率，允许用户权衡转换速度与噪声性能。
 - 离散傅里叶变换(DFT)，与阻抗测量一起使用，可自动计算幅度和相位值。
 - 可编程的 ADC 结果均值可分离 sinc2 和 sinc3 滤波器。
 - 可编程统计选项，用于自动计算均值和方差。
- 多种校准选项，支持电流、电压和温度通道的系统校准。

ADC 输入级提供输入缓冲器，支持所有通道上的低输入电流泄漏规格。

为了支持一系列基于电流和电压的输入范围，ADC 前端提供 PGA 和 TIA。PGA 支持 1、1.5、2、4 和 9 倍的增益。低功耗 TIA 支持 200Ω 至 512kΩ 的可编程增益电阻。用于阻抗测量的高速 TIA 支持 200Ω 至 160kΩ 的可编程增益电阻。

默认情况下，ADC 的基准源是内部精密低漂移 1.82 V 基准电压源。可选择将外部基准电压源连接至 VREF_1.82V 引脚和 AGND_REF 引脚。

ADC 支持均值和数字滤波选项。用户可以使用这些选项来权衡速度与精度。不采用数字滤波时，正常模式下的最高 ADC 更新速率为 800 kHz，高速模式下为 1.6 MHz。ADC 滤波选项还包括 50 Hz/60 Hz 交流电源滤波器。使能此滤波器后，ADC 更新速率典型值为 900 Hz。

ADC 支持多种后处理功能，包括用于阻抗测量的 DFT 引擎，目的是消除主机微控制器的处理要求。它还支持最小值、最大值和平均值检测。

ADC 电路工作原理

SAR ADC 基于电荷再分配型 DAC。容性 DAC 包含两个相同的 16 位二进制加权电容阵列，分别连接到比较器的两个输入端。

正常操作时，ADC 模块采用 16 MHz 时钟工作，采样速率为 800 kSPS。后处理 sinc3 和 sinc2 滤波器会降低此输出采样率。建议使用 sinc3 过采样率 4，相应的输出数据速率为 200 kSPS。

对于高功率模式，必须选择 32 MHz 振荡器作为 ADC 时钟源。ADC 最大更新速率为 1.6 MSPS，此时功耗较高，仅 80 kHz 以上的阻抗测量才需要。

ADC 转换函数

图 33 中的转换函数显示了 y 轴上的 ADC 输出码与 ADC 中差分电压的关系。

在图 33 中，ADC 负输入通道为 1.11 V 电压源。

正输入通道为 TIA 或 PGA 和/或输入缓冲级之后到 ADC 的任何电压输入。

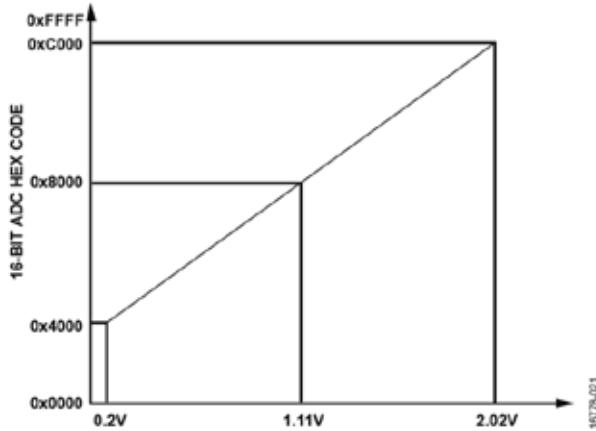


图33. PGA为1时, 理想ADC转换函数, 输出码与电压输入的关系

使用下式计算输入电压 V_{IN} 。

当 PGA 增益为 1、2、4 或 9 时, 使用以下公式:

$$\frac{V_{REF}}{PGA_G} \times \left(\frac{ADCDAT - 0x8000}{2^{15}} \right) + VBIAS_CAP$$

PGA 增益为 1.5 时, 使用以下公式:

$$V_{IN} = \frac{1.835 V}{PGA_G} \times \left(\frac{ADCDAT - 0x8000}{2^{15}} \right) + VBIAS_CAP$$

注意, 当 $ADCCON[12:8] = 0x8$ 时, $VBIAS_CAP$ 会加入计算中。

其中:

V_{REF} 为 ADC 基准电压 (典型值: 1.82 V)。

PGA_G 为 PGA 增益, 可选择 1、1.5、2、4 或 9。

$ADCDAT$ 为 ADCDAT 寄存器中的原始 ADC 码。

$VBIAS_CAP$ 为 $VBIAS_CAP$ 引脚的电压, 典型值为 1.11 V。

PGA 增益 = 1.5 时采用的公式不同, 因为此增益设置已在工厂校准。所有其他增益设置均未在工厂校准。

ADC 低功耗电流输入通道

图 34 显示了低功耗 TIA 输入电流通道。ADC 测量低功耗 TIA 的输出电压。

正输入可以通过 $ADCCON$ 位[5:0]选择。负输入通常选择 1.11 V 基准电压源。要实现此选择, 须对 $VBIAS_CAP$ 设置 $ADCCON$ 位[12:8] = 01000。

可以选择可编程增益级来放大正电压输入。仪表放大器通过 $AFECON$ 位 10 使能。增益设置通过 $ADCCON$ 位[18:16]配置。

增益级的输出经过一个抗混叠滤波器。抗混叠滤波器的截止频率由 $PMBW$ 位[3:2]设置。设置截止频率以适应输入信号带宽。

ADC 输出码使用偏移和增益校正系数进行校准。此数字调整系数自动产生。使用的偏移和增益校正寄存器取决于所选的 ADC 输入通道。

有关如何配置 R_{LOAD} 、 R_{TIA} 和 R_{FILTER} 电阻值的详细信息, 参见“低功耗 TIA”部分。低功耗 TIA 输出有一个低通滤波器, 其由 R_{FILTER} 和连接到 $AIN4/LPF0$ 引脚的外部电容组成。 R_{FILTER} 典型值为 1 M Ω , 外部电容建议为 1 μ F, 从而提供低截止频率。

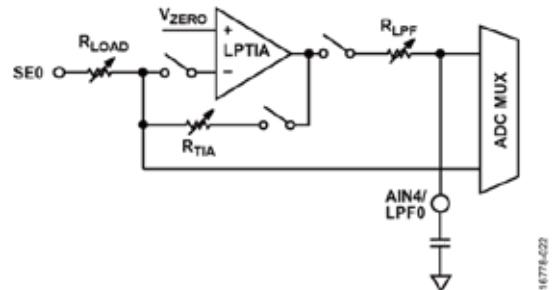


图34. ADC的低功耗TIA电流输入通道

选择 ADC 多路复用器的输入

为优化 ADC 操作, 以下是基于测量类型的推荐多路复用器输入:

电压测量

正多路复用器选择 = $CE0$ 、 $RE0$ 、 $SE0$ 、 $DE0$ 和 $AINx$

负多路复用器选择 = $VBIAS_CAP$ 引脚

低功耗 TIA 上的直流电流测量

正多路复用器选择 = 低功耗 TIA 的低通滤波器

负多路复用器选择 = $LPTIA_N$ 节点

低功耗 TIA 上的交流或更高带宽电流测量

正多路复用器选择 = $LPTIA_P$ 节点

$MUXSEL_N$ = $LPTIA_N$ 节点

高速 TIA 上的电流和阻抗测量

$MUXSEL_P$ = 正高速 TIA 输出

$MUXSEL_N$ = 负高速 TIA 输入

ADC 后处理

AD5940/AD5941 提供了多种数字滤波和均值选项，用以提高信噪比性能和整体测量精度。图 35 显示了后处理滤波器选项的概览。

处理滤波器选项包括如下内容：

- ✓ 数字滤波（sinc2 或 sinc3）和 50 Hz 或 60 Hz 电源抑制。
- ✓ DFT 与阻抗测量一起使用以自动计算幅度和相位值。
- ✓ 可编程 ADC 结果均值。
- ✓ 可编程统计选项，用于自动计算均值和方差。

Sinc3 滤波器

sinc3 滤波器的输入是原始 ADC 码，速率为 800 kHz（若选择 16 MHz 振荡器）或 1.6 MHz（若选择 32 MHz 振荡器）。如果 ADC 时钟为 32 MHz，ADCFILTERCON（位 0）= 0。此设置确保 sinc3 模块在 1.6 MHz 数据速率下正常运行。要启用 sinc3 滤波器，应确保 ADCFILTERCON 位 6 = 0。滤波器抽取率可编程，选项为 2、4 或 5。建议使用值为 4 的抽取率。

增益校正模块默认启用，不是用户可编程的。

内部温度传感器通道

AD5940/AD5941 内置温度传感器通道。温度传感器输出一个与芯片温度成比例的电压。此电压相对于温度是线性的。该内部通道通过 ADC 测量，须选择温度传感器通道作为多路复用器的正输入和负输入。芯片温度计算如下：

$$(TEMPSENSDAT0/(PGA \text{ 增益} \times K)) - 273.15 \quad (2)$$

其中 $K = 8.13$ 。

为了提高精度，应通过 TEMPCON0 位[3:1]将温度传感器配置为斩波模式。如果选择斩波，用户必须确保温度传感器通道上发生偶数次 ADC 转换，并对这些结果进行平均。

温度传感器通道还有专用校准寄存器。当 ADC 选择温度传感器作为正输入时，系统会自动使用 ADCOFFSETTEMPSENS0 和 ADCAINTEMPSENS0 寄存器中的校准值。

要启用内部温度传感器，请设置 AFECON 位 12 = 1。按照如下方式选择 ADC 输入通道：

✓ ADCCON 位[12:8] = 1011 选择 ADC 负输入通道。

✓ ADCCON 位[5:0] = 001011 选择正输入通道。

要开始温度传感器通道的 ADC 转换，请将 AFECON 位 13 和 AFECON 位 8 设置为 1。为了获得最优温度传感器结果，应以 6.25 kHz 的斩波频率使能温度传感器的斩波模式。然后，对偶数个 ADC 温度传感器结果进行平均以消除斩波时钟引起的不准确性。

SINC2 滤波器（50 Hz/60 Hz 交流电源滤波器）

要启用 50 Hz 或 60 Hz 陷波滤波器来滤除交流电源噪声，须设置 ADCFILTERCON 位 4 = 0 且 AFECON 位 16 = 1。其输入为 sinc2 滤波器输出。输入速率取决于 sinc3 和 sinc2 设置。如果选择，sinc2 滤波器输出可以通过 SINC2DAT 寄存器读取。表 41 列出了同时支持 50 Hz 或 60 Hz 交流电源抑制的数字滤波器设置。

ADC 校准

AD5940/AD5941 有多种输入类型（例如电流、电压和温度），因此有多种偏移和增益校准选项。内置的自校准系统用于帮助用户校准不同的 ADC 输入通道，AD5940/AD5941 软件开发套件中包含该系统。

表 41. 数字滤波器设置支持 50 Hz/60 Hz 交流电源同时抑制

ADCFILTERCON, 位[13:8]的值	功耗模式 (PMBW 位 0)	ADC 时钟设置	Sinc3 过采样设置	Sinc2 过采样设置	最终 ADC 输出更新速率	滤波器建立时间
0b000011	0 (低功耗模式)	16 MHz	5	178	900 SPS	37 ms
0b100111	0 (低功耗模式)	16 MHz	2	667	600 SPS	37 ms
0b101011	0 (低功耗模式)	16 MHz	2	1333	300 SPS	37 ms
0b101011	1 (高功率模式)	32 MHz	2	1333	600 SPS	37 ms

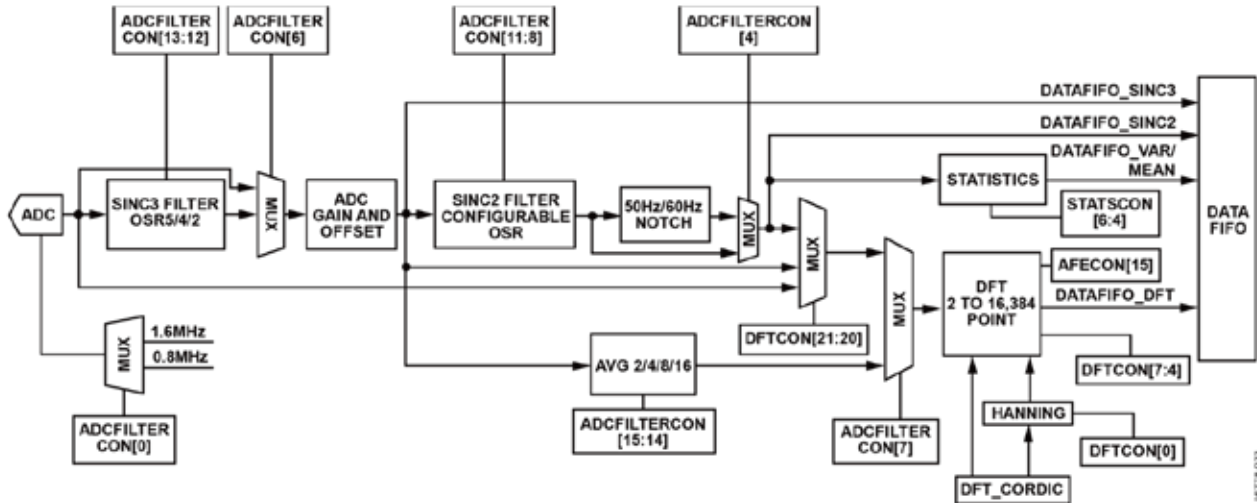


图35. 后处理滤波器选项

ADC 电路寄存器

表 42. ADC 控制寄存器汇总

地址	名称	描述	复位	访问类型
0x00002044	ADCFILTERCON	ADC 输出滤波器配置寄存器	0x00000301	R/W
0x00002074	ADCDAT	ADC 原始结果寄存器	0x00000000	R/W
0x00002078	DFTREAL	DFT 结果实部器件寄存器	0x00000000	R/W
0x0000207C	DFTIMAG	DFT 结果虚部器件寄存器	0x00000000	R/W
0x00002080	SINC2DAT	Sinc2 滤波器结果寄存器	0x00000000	R/W
0x00002084	TEMPSENSDAT	温度传感器结果寄存器	0x00000000	R/W
0x000020D0	DFTCON	DFT 配置寄存器	0x00000090	R/W
0x00002174	TEMPSENS	温度传感器配置寄存器	0x00000000	R/W
0x000021A8	ADCCON	ADC 配置寄存器	0x00000000	R/W
0x000021F0	REPEATADCCNV	重复 ADC 转换控制寄存器	0x00000160	R/W
0x0000238C	ADCBUFCON	ADC 缓冲器配置寄存器	0x005F3D00	R/W

ADC 输出滤波器配置寄存器—ADCFILTERCON

地址：0x00002044；复位：0x00000301；名称：ADCFILTERCON

表 43. ADCFILTERCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:19]	保留		保留。	0x0	R
18	DFTCLKENB	0 使能。 1 禁用。	DFT 时钟使能。	0x0	
17	DACWAVECLKENB	0 使能。 1 禁用。	DAC 波时钟使能。	0x0	
16	SINC2CLKENB	0 使能。 1 禁用。	Sinc2 滤波器时钟使能。	0x0	
[15:14]	AVRGNUM	0 均值功能使用 2 个 ADC 样本。 1 均值功能使用 4 个 ADC 样本。 10 均值功能使用 8 个 ADC 样本。 11 均值功能使用 16 个 ADC 样本。	这些位设置均值功能使用的样本数。均值输出直接馈送到 DFT 模块，DFT 源自动更改以适应均值输出。AVRGEN 位必须设置为 1 才能使用这些位。	0x0	R/W

位	位名称	设置	描述	复位	访问类型
[13:12]	SINC3OSR	0 1 10 11	Sinc3 滤波器过采样率。 过采样率为 5。此设置用于 160 kHz sinc3 滤波器输出更新速率和 ADC 更新速率为 800 kSPS（默认值）时。 过采样率为 4。此设置用于 400 kHz sinc3 滤波器输出更新速率和 ADC 更新速率为 1.6 MSPS 时。高功率选项。 过采样率为 2。此设置用于 400 kHz sinc3 滤波器输出更新速率和 ADC 更新速率为 800 kSPS 时。 过采样率为 5。此设置用于 160 kHz sinc3 滤波器输出更新速率和 ADC 更新速率为 800 kSPS 时。	0x0	R/W
[11:8]	SINC2OSR	0 1 10 11 100 101 110 111 1000 1001 1010 1011	Sinc2 过采样率(OSR)。 此 OSR 设置使用 22 个样本。 此 OSR 设置使用 44 个样本。 此 OSR 设置使用 89 个样本。 此 OSR 设置使用 178 个样本。 此 OSR 设置使用 267 个样本。 此 OSR 设置使用 533 个样本。 此 OSR 设置使用 640 个样本。 此 OSR 设置使用 667 个样本。 此 OSR 设置使用 800 个样本。 此 OSR 设置使用 889 个样本。 此 OSR 设置使用 1067 个样本。 此 OSR 设置使用 1333 个样本。	0x3	R/W
7	AVRGEN	0 1	使能 ADC 均值功能。均值输出直接馈送到 DFT 模块；当此位置 1 时，DFT 源自动更改以适应均值输出。 禁用均值。 使能均值馈送到 DFT 模块。	0x0	R/W
6	SINC3BYP	0 1	Sinc3 滤波器旁路。此位旁路 sinc3 滤波器。 使能 Sinc3 滤波器。 旁路 sinc3 滤波器。原始 800 kHz 或 1.6 MHz ADC 输出数据直接馈送到增益偏移调整级。如果旁路 sinc3 滤波器，则 200 kHz 正弦波可以由 DFT 模块直接处理，而不会有幅度衰减。如果旁路 sinc3 滤波器且 ADC 原始数据速率为 800 kHz，则增益偏移块输出用作 DFT 输入。	0x0	R/W
5	保留		保留	0x0	R
4	LFPBYPEN	0 1	50 Hz/60 Hz 低通滤波器。 使能 50 Hz/60 Hz 陷波滤波器。ADC 结果写入 SINC2DAT 寄存器。 旁路 50 Hz 陷波和 60 Hz 陷波滤波器。	0x0	R/W
[3:1]	保留		保留。	0x0	R
0	ADCSAMPLERATE	1 0	ADC 数据速率。未滤波的 ADC 输出速率。 800 kHz。 1.6 MHz。如果 ADC 采样率 = 1.6 MHz，则 ACLK 模拟频率必须为 32 MHz（参见时钟配置）。	0x0	R/W

ADC原始结果寄存器—ADCDAT

地址：0x00002074；复位：0x00000000；名称：ADCDAT

ADCDAT 寄存器是原始 ADC 输出或选择 sinc3 和/或 sinc2 滤波器选项时的 ADC 结果寄存器。

表 44. ADCDAT 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	数据		ADC 结果。此寄存器包含 ADC 转换结果。根据用户配置，此结果可以反映原始输出、sinc3 或 sinc2 滤波器输出。此结果是一个 16 位无符号数。	0x0	R/W

DFT结果实部器件寄存器—DFTREAL

地址：0x00002078；复位：0x00000000；名称：DFTREAL

表 45. DFTREAL 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:18]	保留		保留。	0x0	R
[17:0]	数据		DFT 实部。DFT 硬件加速器返回一个复数。此寄存器返回该复数的 18 位实部，代表 DFT 结果的幅度部分。DFT 结果以二进制补码格式表示。	0x0	R/W

DFT结果虚部器件寄存器—DFTIMAG

地址：0x0000207C；复位：0x00000000；名称：DFTIMAG

表 46. DFTIMAG 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:18]	保留		保留。	0x0	R
[17:0]	数据		DFT 虚部。DFT 硬件加速器返回一个复数。此寄存器返回该复数的 18 位虚部，代表 DFT 结果的相位部分。DFT 结果以二进制补码格式表示。	0x0	R/W

Sinc2滤波器结果寄存器—SINC2DAT

地址：0x00002080；复位：0x00000000；名称：SINC2DAT

表 47. SINC2DAT 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	数据		低通滤波器结果。Sinc2 滤波器 ADC 输出结果。该数据从 50 Hz/60 Hz 抑制滤波器输出。当新数据可用时，INTCFLAG1 或 INTCFLAG2 寄存器的位 2 设置为 1。	0x0	R/W

温度传感器结果寄存器—TEMPSENSDAT

地址：0x00002084；复位：0x00000000；名称：TEMPSENSDAT

表 48. TEMPSSENSDAT 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	数据		ADC 温度传感器通道结果。	0x0	R/W

DFT配置寄存器—DFTCON

地址：0x000020D0；复位：0x00000090；名称：DFTCON

表 49. DFTCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:22]	保留		保留。	0x0	R
[21:20]	DFTINSEL		DFT 输入选择。AVRGEN 位（ADCFILTERCON 寄存器的位 7）具有最高优先级；如果此位 = 1，则无论 DFTINSEL 设置如何，均值模块的输出都将用作 DFT 输入。 00 Sinc2 滤波器输出。选择 Sinc2 滤波器的输出。 无论是否使用 sinc3，都选择增益偏移输出。此设置选择 ADC 增益和偏移校正级的输出。如果旁路 sinc3 滤波器（ADCFILTERCON 寄存器的 SINC3BYP 位 = 1），则通过增益/偏移校正的 ADC 原始数据是 DFT 输入。如果没有旁路 sinc3（ADCFILTERCON 寄存器的 SINC3BYP 位 = 0），则通过增益/偏移校正的 sinc3 输出是 DFT 输入。 01 ADC 原始数据。选择直接来自 ADC 的输出；无偏移/增益校正。 10 仅支持 800 kHz 的 ADC 采样率。 11 Sinc2 滤波器输出。选择 Sinc2 滤波器的输出，与 00 相同。	0x0	R/W
[19:8]	保留		保留。	0x0	R

位	位名称	设置	描述	复位	访问类型
[7:4]	DFTNUM	0 1 10 11 100 101 110 111 1000 1001 1010 1011 1100	使用的 ADC 样本数。DFT 点数范围是 4 到 16,384。 DFT 点数为 4。DFT 使用 4 个 ADC 样本。 DFT 点数为 8。DFT 使用 8 个 ADC 样本。 DFT 点数为 16。DFT 使用 16 个 ADC 样本。 DFT 点数为 32。DFT 使用 32 个 ADC 样本。 DFT 点数为 64。DFT 使用 64 个 ADC 样本。 DFT 点数为 128。DFT 使用 128 个 ADC 样本。 DFT 点数为 256。DFT 使用 256 个 ADC 样本。 DFT 点数为 512。DFT 使用 512 个 ADC 样本。 DFT 点数为 1024。DFT 使用 1024 个 ADC 样本。 DFT 点数为 2048。DFT 使用 2048 个 ADC 样本。 DFT 点数为 4096。DFT 使用 4096 个 ADC 样本。 DFT 点数为 8192。DFT 使用 8192 个 ADC 样本。 DFT 点数为 16,384。DFT 使用 16,384 个 ADC 样本。	0x9	R/W
[3:1]	保留		保留。	0x0	R
0	HANNINGEN	0 1	Hanning 窗口使能。 禁用 Hanning 窗口。 使能 Hanning 窗口。	0x0	R/W

温度传感器配置寄存器—TEMPSENS

地址：0x00002174；复位：0x00000000；名称：TEMPSENS

表 50. TEMPSSENS 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:4]	保留		保留。	0x0	R
[3:2]	CHOPFRESEL	00 01 10 11	斩波模式频率设置。这些位设置斩波模式切换的频率。 斩波开关频率 = 6.25 kHz。 斩波开关频率 = 25 kHz。 斩波开关频率 = 100 kHz。 斩波开关频率 = 200 kHz。	0x0	R/W
1	CHOPCON	0 1	温度传感器斩波模式。温度传感器通道斩波控制信号。 禁用斩波。 使能斩波。如果使能斩波，则取 2 个连续样本并将结果平均，以获得最终的温度传感器通道读数。斩波可减小与此通道相关的偏置误差。	0x0	R/W
0	使能	0 1	未用。温度传感器使能。AFECON 位 12 可覆盖此位。 禁用温度传感器。 使能温度传感器。温度传感器使能。AFECON 位 12 可覆盖此位。	0x0	R/W

ADC 配置寄存器—ADCCON

地址：0x000021A8；复位：0x00000000；名称：ADCCON

表 51. ADCCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:29]	保留		保留。	0x0	R
[18:16]	GNPGA		PGA 增益设置。	0x0	R/W
		0	增益 = 1。		
		1	增益 = 1.5。		
		10	增益 = 2。		
		11	增益 = 4。		
		100	增益 = 9。		
		101	增益 = 9。		

位	位名称	设置	描述	复位	访问类型
15	GNOFSE PGA	0 1	内部偏移/增益消除。 禁用直流偏移消除。 使能直流偏移消除。使能 PGA 时，仅支持增益值 4。	0x0	R/W
[14:13]	保留		保留。	0x0	R/W
[12:8]	MUXSELN	00000 00001 00010 00011 00100 00101 00110 00111 01000 01001 01010 01011 01100 01101 01110 01111 10000 10001 10010 10011 10100 10101 10110	选择 ADC 输入多路复用器的信号作为负输入。 输入悬空。 高速 TIA 负输入 低功耗 TIA 负输入 保留。 AIN0 AIN1 AIN2 AIN3/BUF_VREF1V8。 VBIAS_CAP。 保留。 保留。 温度传感器负输出。TEMPSEN_N。 AIN4/LPF0。 保留。 AIN6 (仅 AD5940) 保留。 V _{ZERO0} - V _{ZERO} 引脚处的测量值。 V _{BIAS0} - V _{BIAS} 引脚处的测量值。 保留。 保留。 激励放大器的负节点。 保留。 保留。	0x0	R/W
[7:6]	保留		保留。	0x0	R
[5:0]	MUXSELP	00000 00001 00010 00011 00100 00101 00110 00111 01000 01001 01010 01011 01100 01101 01110 01111 010000 010001 010010 010011 010100 010101 010110 010111 010000 010001 010010 010011 010100 010101 010110 010111	选择 ADC 输入多路复用器的信号作为正输入。 输入悬空。 高速 TIA 正信号。 低功耗 TIA 正低通滤波器信号。 保留。 AIN0 AIN1 AIN2 AIN3/BUF_VREF1V8。 AVDD/2。 DVDD/2。 AVDD_REG/2。 内部温度传感器。 VBIAS_CAP。 DE0 - 引脚处测量值 SE0 - 引脚处测量值 AFE3 VREF_2V5/2。 保留。 VREF_1V82 温度传感器的负端(TEMPSENS_N)。 AIN4/LPF0。 保留。 AIN6 (仅 AD5940) V _{ZERO0} - V _{ZERO} 引脚处的测量值	0x0	R/W

位	位名称	设置	描述	复位	访问类型
		011000	$V_{BIAS0} - V_{BIAS}$ 引脚处的测量值		
		011001	CE0 引脚上的电压, V_{CE0} 。		
		011010	RE0 引脚上的电压, V_{RE0} 。		
		011011	AFE4		
		011100	保留。		
		011101	AFE1		
		011110	AFE2		
		011111	$V_{CE0}/2$ 。		
		100000	保留。		
		100001	低功耗 TIA 正输出, LPTIA_P。		
		100010	保留。		
		100011	AGND_REF。		
		100100	激励放大器的正节点。		

重复ADC转换控制寄存器—REPEATADCCNV

地址：0x000021F0；复位：0x00000160；名称：REPEATADCCNV

表 52. REPEATADCCNV 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:4]	NUM	1 0xFF	重复值。将 0 写入这些位会导致不可预测的操作。 1 次转换。 256 次转换。	0x16	R/W
[3:1]	保留		保留。	0x0	R
0	EN_P 使能	0 1	使能重复 ADC 转换。 禁用重复 ADC 转换。 使能重复 ADC 转换。	0x0	R/W

ADC缓冲器配置寄存器—ADCBUFCON

地址：0x0000238C；复位：0x005F3D00；名称：ADCBUFCON

高功率模式下的建议值为 0x005F3D0F，低功耗模式下为 0x005F3D04。

表 53. ADCBUFCON 位功能描述

位	位名称	设置	描述	复位	访问类型
[31:9]	保留		保留。	0x0	R
[8:4]	AMPDIS		将这些位设置为 1 可禁用运算放大器。将这些位设置为 0 可使能运算放大器。 位 8 控制偏移消除缓冲器。 位 7 控制 ADC 缓冲器。 位 6 控制 PGA。 位 5 控制正前端缓冲器。 位 4 控制负前端缓冲器。	0x10	R/W
[3:0]	CHOPDIS		将这些位设置为 1 可禁用斩波。将这些位设置为 0 可使能斩波。测量 <80 kHz 的信号时，应清除这些位。测量 >80 kHz 的信号时，应设置这些位。 位 3 控制偏移消除缓冲器。 位 2 控制 ADC 缓冲器。 位 1 控制 PGA。 位 0 控制前端缓冲器。	0x0	R/W

ADC 校准寄存器

表 54. ADC 校准寄存器汇总

地址	名称	描述	复位	访问类型
0x00002230	CALDATLOCK	ADC 校准锁定寄存器	0x00000000	R/W
0x00002288	ADCOFFSETLPTIA	低功耗 TIA 通道的 ADC 偏移校准寄存器	0x00000000	R/W
0x0000228C	ADCGNLPTIA	低功耗 TIA 通道的 ADC 增益校准寄存器	0x00004000	R/W
0x00002234	ADCOFFSETHSTIA	高速 TIA 通道的 ADC 偏移校准寄存器	0x00000000	R/W
0x00002284	ADCGAINHSTIA	高速 TIA 通道的 ADC 增益校准寄存器	0x00004000	R/W
0x00002244	ADCOFFSETGN1	ADC 偏移校准辅助通道 (PGA 增益 = 1) 寄存器	0x00000000	R/W
0x00002240	ADCGAINGN1	ADC 增益校准辅助输入通道 (PGA 增益 = 1) 寄存器	0x00004000	R/W
0x000022CC	ADCOFFSETGN1P5	ADC 偏移校准辅助输入通道 (PGA 增益 = 1.5) 寄存器	0x00000000	R/W
0x00002270	ADCGAINGN1P5	ADC 增益校准辅助输入通道 (PGA 增益 = 1.5) 寄存器	0x00004000	R/W
0x000022C8	ADCOFFSETGN2	ADC 偏移校准辅助输入通道 (PGA 增益 = 2) 寄存器	0x00000000	R/W
0x00002274	ADCGAINGN2	ADC 增益校准辅助输入通道 (PGA 增益 = 2) 寄存器	0x00004000	R/W
0x000022D4	ADCOFFSETGN4	ADC 偏移校准辅助输入通道 (PGA 增益 = 4) 寄存器	0x00000000	R/W
0x00002278	ADCGAINGN4	ADC 增益校准辅助输入通道 (PGA 增益 = 4) 寄存器	0x00004000	R/W
0x000022D0	ADCOFFSETGN9	ADC 偏移校准辅助输入通道 (PGA 增益 = 9) 寄存器	0x00000000	R/W
0x00002298	ADCGAINGN9	ADC 增益校准辅助输入通道 (PGA 增益 = 9) 寄存器	0x00004000	R/W
0x0000223C	ADCOFFSETTEMPSENS	ADC 偏移校准温度传感器通道寄存器	0x00000000	R/W
0x00002238	ADCGAINTMPSENS	ADC 增益校准温度传感器通道寄存器	0x00004000	R/W

校准数据锁定寄存器—CALDATLOCK

地址：0x00002230；复位：0x00000000；名称：CALDATLOCK

表 55. CALDATLOCK 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:0]	说明	0xDE87A5AF	校准数据寄存器的密码。这些位防止校准阶段后覆盖数据。 写入此值可解锁校准寄存器。	0x0	R/W

低功耗TIA通道的ADC偏移校准寄存器—ADCOFFSETLPTIA

地址：0x00002288；复位：0x00000000；名称：ADCOFFSETLPTIA

表 56. ADCOFFSETLPTIA 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x3FFF 4095.75。最大正偏移校准值。 0x0001 0.25。最小正偏移校准值。 0x0000 0。无偏移调整。 0x7FFF -0.25。最小负偏移校准值。 0x4000 -4096.0。最大负偏移校准值。	低功耗 TIA 的偏移校准。低功耗 TIA 通道的 ADC 偏移校正表示为二进制补码数。 校准分辨率为 ADCDAT LSB 大小的 0.25 LSB。	0x0	R/W

低功耗TIA通道的ADC增益校准寄存器—ADCGNLPTIA

地址：0x0000228C；复位：0x00004000；名称：ADCGNLPTIA

表 57. ADCGNLPTIA 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x7FFF 2.最大正增益调整。 0x4001 1.000 061。最小正增益调整。 0x4000 1.0。ADC 结果乘以 1。无增益调整（默认）。 0x3FFF 0.999939。最小负增益调整。 0x2000 0.5。ADC 结果乘以 0.5。 0x0001 0.000061。最大负增益调整。 0x0000 0。非法值；导致 ADC 结果为 0。	低功耗 TIA 的增益误差校准。	0x4000	R/W

高速TIA通道的ADC偏移校准寄存器—ADCOFFSETHSTIA

地址：0x00002234；复位：0x00000000；名称：ADCOFFSETHSTIA

表 58. ADCOFFSETHSTIA 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x3FFF 4095.75。最大正偏移校准值。 0x0001 0.25。最小正偏移校准值。 0x0000 0。无偏移校正。 0x7FFF -0.25。最小负偏移校正。 0x4000 -4096.0。最大负偏移校正。	高速 TIA 偏移校准。高速 TIA 测量模式的 ADC 偏移校正，表示为二进制补码数。校准分辨率为 ADCDAT LSB 大小的 0.25 LSB。	0x0	R/W

高速TIA通道的ADC增益校准寄存器—ADCGAINHSTIA

地址：0x00002284；复位：0x00004000；名称：ADCGAINHSTIA

表 59. ADCGAINHSTIA 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x7FFF 2.最大正增益调整。 0x4001 1.000061。最小正增益调整。 0x4000 1.0。ADC 结果乘以 1。无增益调整（默认）。 0x3FFF 0.999939。最小负增益调整。 0x2000 0.5。ADC 结果乘以 0.5。 0x0001 0.000061。最大负增益调整。 0x0000 0。非法值；导致 ADC 结果为 0。	高速 TIA 通道的增益误差校准。	0x4000	R/W

ADC偏移校准辅助通道 (PGA增益=1) 寄存器—ADCOFFSETGN1

地址：0x00002244；复位：0x00000000；名称：ADCOFFSETGN1

表 60. ADCOFFSETGN1 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value		偏移校准增益=1。PGA增益=1的辅助通道的ADC偏移校正，表示为二进制补码数。校准分辨率为ADCDAT LSB大小的0.25 LSB。因此，校准分辨率为 $\pm V_{REF}/2^{18}$ 。 如果 $V_{REF} = 1.82\text{ V}$ ，则校准分辨率为 $1.82/2^{17} = 13.885\text{ }\mu\text{V}$ 。 0x3FFF 4095.75。最大正偏移校准值。 0x0001 0.25。最小正偏移校准值。 0x0000 0。无偏移调整。 0x7FFF -0.25。最小负偏移校准值。 0x4000 -4096。最大负偏移校准值。	0x0	R/W

ADC增益校准辅助输入通道 (PGA增益=1) 寄存器—ADCGAINGN1

地址：0x00002240；复位：0x00004000；名称：ADCGAINGN1

ADCGAINGN1 寄存器为ADC的电压输入通道提供增益校准，包括AIN_x通道。**表 61. ADCGAINGN1 寄存器位功能描述**

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value		PGA增益=1的增益校准。辅助输入通道的ADC增益校正。当PGA增益=1时，这些位用于除TIA和温度传感器通道之外的所有通道。该值存储为一个带符号数。位14是符号位，位[13:0]代表小数部分。 0x0000 0。非法值；导致ADC结果为0x8000。 0x2000 0.5。ADC结果乘以0.5。 0x4000 1.0。ADC结果乘以1。无增益调整（默认）。 0x4001 1.000061。最小正增益调整。 0x7FFF 2.最大正增益调整。 0x0001 0.000061。最大负增益调整。 0x3FFF 0.999939。最小负增益调整。	0x4000	R/W

ADC偏移校准辅助输入通道 (PGA增益=1.5) 寄存器—ADCOFFSETGN1P5

地址：0x000022CC；复位：0x00000000；名称：ADCOFFSETGN1P5

ADCOFFSETGN1P5 寄存器提供PGA增益=1.5时的ADC输入偏移校准。

表 62. ADCOFFSETGN1P5 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value		偏移校准增益=1.5。PGA增益=1.5时的ADC偏移校正。 0x3FFF 4095.75。最大正偏移校准值。 0x0001 0.25。最小正偏移校准值。 0x0000 0。无偏移调整。 0x7FFF -0.25。最小负偏移校准值。 0x4000 -4096。最大负偏移校准值。	0x0	R/W

ADC增益校准辅助输入通道 (PGA增益=1.5) 寄存器—ADCGAINGN1P5

地址：0x00002270；复位：0x00004000；名称：ADCGAINGN1P5

ADCGAINGN1P5 寄存器为 ADC 的电压输入通道提供增益校准，包括 AIN_x 通道。

表 63. ADCGAINGN1P5 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value		PGA 增益 = 1.5 的增益校准。这些位为辅助输入通道提供 ADC 增益校正。当 PGA 增益 = 1.5 时，这些位用于除 TIA 和温度传感器通道之外的所有通道。该值存储为一个带符号数。位 14 是符号位，位[13:0]代表小数部分。	0x4000	R/W
		0x0000	0。非法值，导致 ADC 结果为 0。		
		0x2000	0.5。ADC 结果乘以 0.5。		
		0x4000	1.0。ADC 结果乘以 1。无增益调整（默认值）。		
		0x4001	1.000061。最小正增益调整。		
		0x7FFF	2。最大正增益调整。		
		0x0001	0.000061。最大负增益调整。		
		0x3FFF	0.999939。最小负增益调整。		

ADC偏移校准辅助输入通道 (PGA增益=2) 寄存器—ADCOFFSETGN2

地址：0x000022C8；复位：0x00000000；名称：ADCOFFSETGN2

ADCOFFSETGN2 寄存器提供 PGA 增益 = 2 时的 ADC 输入偏移校准。

表 64. ADCOFFSETGN2 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value		偏移校准辅助通道 (PGA 增益 = 2)。这些位为使用 PGA 增益 = 2 的输入提供 ADC 偏移校正，表示为二进制补码数。校准分辨率为 ADCDAT LSB 大小的 0.25 LSB。因此，校准分辨率为 $\pm V_{REF}/2^{18}$ 。如果 $V_{REF} = 1.82\text{ V}$ ，则校准分辨率为 $1.8/2^{17} = 13.73\text{ }\mu\text{V}$ 。	0x0	R/W
		0x3FFF	4095.75。最大正偏移校准值。		
		0x0001	0.25。最小正偏移校准值。		
		0x0000	0。无偏移调整。		
		0x7FFF	-0.25。最小负偏移校准值。		
		0x4000	-4096。最大负偏移校准值。		

ADC增益校准辅助输入通道 (PGA增益=2) 寄存器—ADCGAINGN2

地址：0x00002274；复位：0x00004000；名称：ADCGAINGN2

当 PGA 使能且增益 = 2 时，ADCGAINGN2 寄存器为 ADC 的电压输入通道提供增益校准，包括 AIN_x 通道。

表 65. ADCGAINGN2 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value		PGA 增益 = 2 的增益校准。这些位为辅助输入通道提供 ADC 增益校正。当 PGA 增益 = 2 时，这些位用于除 TIA 和温度传感器通道之外的所有通道。该值存储为一个带符号数。位 14 是符号位，位[13:0]代表小数部分。	0x4000	R/W
		0x0000	0。非法值，导致 ADC 结果为 0。		
		0x2000	0.5。ADC 结果乘以 0.5。		
		0x4000	1.0。ADC 结果乘以 1。无增益调整（默认值）。		
		0x4001	1.000061。最小正增益调整。		
		0x7FFF	2。最大正增益调整。		
		0x0001	0.000061。最大负增益调整。		
		0x3FFF	0.999939。最小负增益调整。		

ADC偏移校准辅助输入通道 (PGA增益=4) 寄存器—ADCOFFSETGN4

地址：0x000022D4；复位：0x00000000；名称：ADCOFFSETGN4

ADCOFFSETGN4 寄存器提供 PGA 增益 = 4 时的 ADC 输入偏移校准。

表 66. ADCOFFSETGN4 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x3FFF +4095.75。最大正偏移校准值。 0x0001 +0.25。最小正偏移校准值。 0x0000 0。无偏移调整。 0x7FFF -0.25。最小负偏移校准值。 0x4000 -4096。最大负偏移校准值。	偏移校准增益 = 4。PGA 增益 = 4 时的 ADC 偏移校正。	0x0	R/W

ADC增益校准辅助输入通道 (PGA增益=4) 寄存器—ADCGAINGN4

地址：0x00002278；复位：0x00004000；名称：ADCGAINGN4

当 PGA 使能且增益 = 4 时，ADCGAINGN4 寄存器为 ADC 的电压输入通道提供增益校准，包括 AIN_x 通道。**表 67. ADCGAINGN4 寄存器位功能描述**

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x0000 0。非法值，导致 ADC 结果为 0。 0x2000 0.5。ADC 结果乘以 0.5。 0x4000 1.0。ADC 结果乘以 1。无增益调整（默认值）。 0x4001 1.000061。最小正增益调整。 0x7FFF 2。最大正增益调整。 0x0001 0.000061。最大负增益调整。 0x3FFF 0.999939。最小负增益调整。	PGA 增益 = 4 的增益校准。这些位为辅助输入通道提供 ADC 增益校正。当 PGA 增益 = 4 时，这些位用于除 TIA 和温度传感器通道之外的所有通道。该值存储为一个带符号数。位 14 是符号位，位[13:0]代表小数部分。	0x4000	R/W

ADC偏移校准辅助输入通道 (PGA增益=9) 寄存器—ADCOFFSETGN9

地址：0x000022D0；复位：0x00000000；名称：ADCOFFSETGN9

ADCOFFSETGN9 寄存器提供 PGA 增益 = 9 时的 ADC 输入偏移校准。

表 68. ADCOFFSETGN9 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x3FFF 4095.75。最大正偏移校准值。 0x0001 0.25。最小正偏移校准值。 0x0000 0。无偏移调整。 0x7FFF -0.25。最小负偏移校准值。 0x4000 -4096。最大负偏移校准值。	偏移校准增益 = 9。PGA 增益 = 9 时的 ADC 偏移校正。	0x0	R/W

ADC增益校准辅助输入通道 (PGA增益=9) 寄存器—ADCGAINGN9

地址：0x00002298；复位：0x00004000；名称：ADCGAINGN9

当 PGA 使能且增益 = 9 时，ADCGAINGN9 寄存器为 ADC 的电压输入通道提供增益校准，包括 AIN_x 通道。

表 69. ADCGAINGN9 寄存器位功能说明

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x0000 0。非法值，导致 ADC 结果为 0。 0x2000 0.5。ADC 结果乘以 0.5。 0x4000 1.0。ADC 结果乘以 1。无增益调整（默认值）。 0x4001 1.000061。最小正增益调整。 0x7FFF 2。最大正增益调整。 0x0001 0.000061。最大负增益调整。 0x3FFF 0.999939。最小负增益调整。	PGA 增益 = 9 的增益校准。这些位为辅助输入通道提供 ADC 增益校正。当 PGA 增益 = 9 时，这些位用于除 TIA 和温度传感器通道之外的所有通道。该值存储为一个带符号数。位 14 是符号位，位[13:0]代表小数部分。	0x4000	R/W

ADC偏移校准温度传感器通道寄存器—ADCOFFSETTEMPSENS

地址：0x0000223C；复位：0x00000000；名称：ADCOFFSETTEMPSENS

表 70. ADCOFFSETTEMPSENS 位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	Value	0x3FFF 4095.75。最大正偏移校准值。 0x0001 0.25。最小正偏移校准值。 0x0000 0。无偏移调整。 0x7FFF -0.25。最小负偏移校准值。 0x4000 -4096。最大负偏移校准值。	温度传感器的偏移校准。这些位为温度传感器通道提供 ADC 偏移校正，表示为二进制补码数。校准分辨率为 ADCDAT LSB 大小的 0.25 LSB。因此，校准分辨率为 $\pm V_{REF}/2^{18}$ 。如果 $V_{REF} = 1.82\text{ V}$ ，则校准分辨率为： $1.82/2^{17} = 13.73\text{ }\mu\text{V}$ 。	0x0	R/W

ADC增益校准温度传感器通道寄存器—ADCGAINTEMPSENS

地址：0x00002238；复位：0x00004000；名称：ADCGAINTEMPSENS

ADCGAINTEMPSENS 寄存器提供测量内部温度传感器时使用的 ADC 增益校准值。

表 71. ADCGAINTEMPSENS 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
[14:0]	GAINTEMPSENS	0x0000 0。非法值，导致 ADC 结果为 0。 0x2000 0.5。ADC 结果乘以 0.5。 0x4000 1.0。ADC 结果乘以 1。无增益调整（默认值）。 0x4001 1.000061。最小正增益调整。 0x7FFF 2。最大正增益调整。 0x0001 0.000061。最大负增益调整。 0x3FFF 0.999939。最小负增益调整。	温度传感器通道的增益校准。这些位为温度传感器通道提供 ADC 增益校正。该值存储为一个带符号数。位 14 是符号位，位[13:0]代表小数部分。	0x4000	R/W

ADC 数字后处理寄存器（可选）

表 72. ADC 数字后处理寄存器汇总

地址	名称	描述	复位	访问类型
0x000020A8	ADCMIN	ADC 最小值检查寄存器	0x00000000	R/W
0x000020AC	ADCMINSM	ADC 最小迟滞值寄存器	0x00000000	R/W
0x000020B0	ADCMAX	ADC 最大值检查寄存器	0x00000000	R/W
0x000020B4	ADCMAXSMEN	ADC 最大迟滞值寄存器	0x00000000	R/W
0x000020B8	ADCDELTA	ADC 变化值检查寄存器	0x00000000	R/W

ADC 最小值检查寄存器—ADCMIN

地址：0x000020A8；复位：0x00000000；名称：ADCMIN

表 73. ADCMIN 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	MINVAL		ADC 最小值阈值。此值为 ADCDAT 低阈值。如果 ADC 测量值小于 MINVAL 位的值，则 INTCFLAG0 寄存器或 INTCFLAG1 寄存器的 FLAG4 位设置为 1。	0x0	R/W

ADC 最小迟滞值寄存器—ADCMINSM

地址：0x000020AC；复位：0x00000000；名称：ADCMINSM

表 74. ADCMINSM 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	MINCLRVAL		ADCMIN 迟滞值。如果 ADC 测量值小于 ADCMIN，则 INTCFLAG0 寄存器或 INTCFLAG1 寄存器的 FLAG4 位设置为 1。FLAG4 位置 1 状态持续到 ADCDAT 寄存器的值大于 ADCMIN 位[15:0] + ADCMINSM 位[15:0]为止。	0x0	R/W

ADC 最大值检查寄存器—ADCMAX

地址：0x000020B0；复位：0x00000000；名称：ADCMAX

表 75. ADCMAX 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	MAXVAL		ADC 最大阈值。这些位构成可选的 ADCDAT 最大阈值。如果 ADC 测量值小于 ADCMAX，则 INTCFLAG0 寄存器或 INTCFLAG1 寄存器的 FLAG5 位设置为 1。	0x0	R/W

ADC 最大滞回值寄存器—ADCMAXSMEN

地址：0x000020B4；复位：0x00000000；名称：ADCMAXSMEN

表 76. ADCMAXSMEN 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	MAXSWEN		ADCMAX 迟滞值。如果 ADC 测量值大于 ADCMAX 寄存器的值，则 INTCFLAG0 寄存器或 INTCFLAG1 寄存器的 FLAG5 位设置为 1。FLAG5 位保持置 1 到 ADCDAT 寄存器的值小于 ADCMAX 位[15:0] - ADCMAXSMEN 位[15:0]的值为止。	0x0	R/W

ADC 变化值检查寄存器—ADCDELTA

地址：0x000020B8；复位：0x00000000；名称：ADCDELTA

表 77. ADCDELTA 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	DELTAVAL		ADCDAT 码差值限值选项。如果两个连续 ADCDAT 寄存器结果的差值大于 ADCDELTA 位[15:0]，则会通过 INTCFLAG0 寄存器或 INTCFLAG1 寄存器的 FLAG6 位设置错误标志。	0x0	R/W

ADC 统计寄存器

表 78. ADC 统计寄存器汇总

地址	名称	描述	复位	访问类型
0x000021C0	STATSVAR	方差输出寄存器	0x00000000	R
0x000021C4	STATSCON	统计控制模块配置寄存器，包括均值、方差和异常值检测模块	0x00000000	R/W
0x000021C8	STATSMEAN	均值输出寄存器	0x00000000	R

方差输出寄存器—STATSVAR

地址：0x000021C0；复位：0x00000000；名称：STATSVAR

表 79. STATSVAR 位功能描述

位	位名称	设置	描述	复位	访问类型
31	保留		保留。	0x0	R
[30:0]	方差		统计方差值。此值表示均值的差异。	0x0	R

统计控制寄存器—STATSCON

地址：0x000021C4；复位：0x00000000；名称：STATSCON

表 80. STATSCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:7]	STDDEV		标准差配置。	0x0	R/W
[6:4]	SAMPLENUM	0 128 个样本。 1 64 个样本。 10 32 个样本。 11 16 个样本。 100 8 个样本。	样本大小。这些位设置用于每次统计计算的 ADC 样本数。	0x0	R/W
[3:1]	保留		保留。	0x0	R/W
0	STATSEN	0 禁用统计。 1 使能统计。	统计使能。	0x0	R/W

统计均值输出寄存器—STATSMEAN

地址：0x000021C8；复位：0x00000000；名称：STATSMEAN

表 81. STATSMEAN 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	平均值		均值输出。这些位构成由 STATSCON 位[6:4]设置的 ADC 样本数计算的平均值。	0x0	R

可编程开关矩阵

AD5940/AD5941 可灵活地将外部引脚连接到高速 DAC 激励放大器和高速 TIA 反相输入端。这种灵活性支持不同类型传感器的阻抗测量选项，并允许交流信号耦合到传感器的直流偏置电压。

配置开关时，应考虑低功耗放大器输出上的开关设置。

上电时，所有开关均断开，传感器处于断开状态。

图 36 显示了每个开关矩阵节点（数据输出、正、负和 TIA 节点）连接到 AD5940/AD5941 内部电路的示意图。图 37 显示了矩阵上每个开关的详图。

开关描述

Dx/DR0 开关

Dx/DR0 开关选择连接到高速 DAC 的激励放大器输出的引脚。对于阻抗测量，该引脚为 CE0。如果 DR0 开关闭合，激励放大器的输出可以通过 RCAL0 引脚连接到外部校准电阻(R_{CAL})。

Px/Pxx 开关

Px/Pxx 开关选择连接到高速 DAC 的激励放大器正节点的引脚。对于大多数应用，该引脚为 RE0。如果 PR0 开关闭合，激励放大器的负输入可以通过 RCAL0 引脚连接到外部校准电阻。

Nx/Nxx 开关

Nx/Nxx 开关选择连接到高速 DAC 的激励放大器负节点的引脚。如果 NR1 开关闭合，高速 TIA 的反相输入可通过 RCAL1 引脚连接到外部校准电阻。

Tx/TR1 开关

Tx/TR1 开关选择连接到高速 TIA 反相输入的引脚。如果 TR1 开关闭合，高速 TIA 的反相输入可以通过 RCAL1 引脚连接到 R_{CAL0}。

AFEx 开关

AFE1、AFE2 和 AFE3 开关仅用作开关。这些开关不是 ADC 输入。在多测量系统中，这些开关提供一种切换传感器电极的方法，这在生物电系统应用中很有用。

休眠模式下的推荐配置

为了最大限度地减少连接到激励放大器正节点和负节点的开关上的泄漏，以及最大限度地减少高速 TIA 上的泄漏，建议通过闭合 PL、PL2、NL 和 NL2 开关将这些开关连接到内部 1.82 V LDO 产生的电压。

在休眠模式下，认为传感器只需要来自低功耗放大器的直流偏置电压。

控制所有开关的选项

图 37 显示了所有连接到高速 DAC 激励放大器和高速 TIA 反相输入的开关。

有两个选项可用于控制开关矩阵上的开关：

- 将 Tx/TR1、Nx/Nxx、Px/Pxx 和 Dx/DR0 开关作为一组在 SWCON 寄存器中加以控制。
- 使用 xSWFULLCON 寄存器对开关矩阵中的每个开关进行单独控制。

如果使用 xSWFULLCON 寄存器控制开关，请按以下顺序操作：

1. 写入 xSWFULLCON 寄存器中的特定位。
2. 设置 SWCON 寄存器中的 SWSOURCESEL 位。如果写入 xSWFULLCON 寄存器后未设置该位，则更改不会生效。

此外，可使用状态寄存器来回读每个开关的断开或闭合状态。

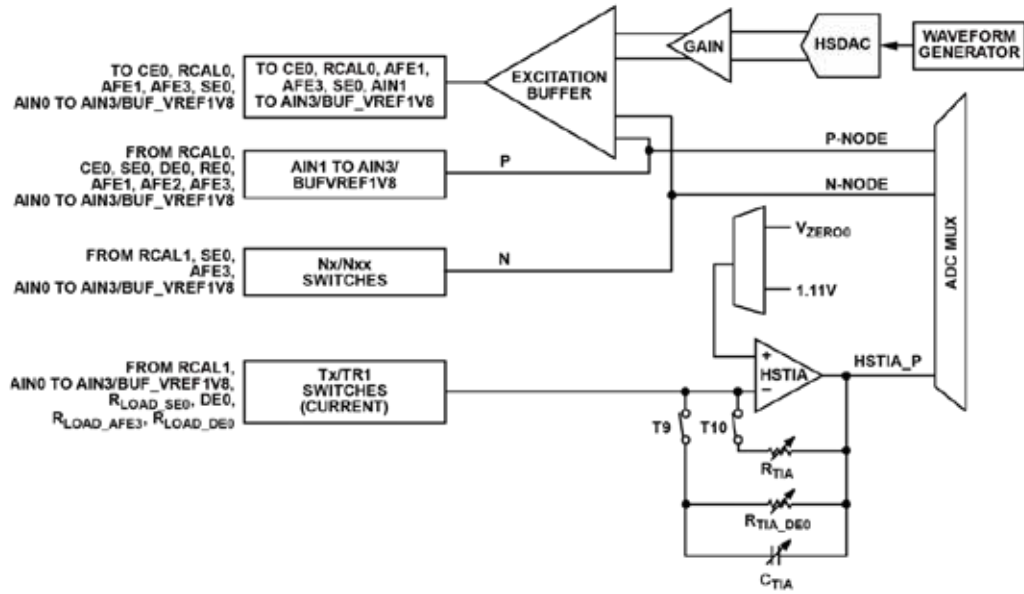


图36. 开关矩阵示意图

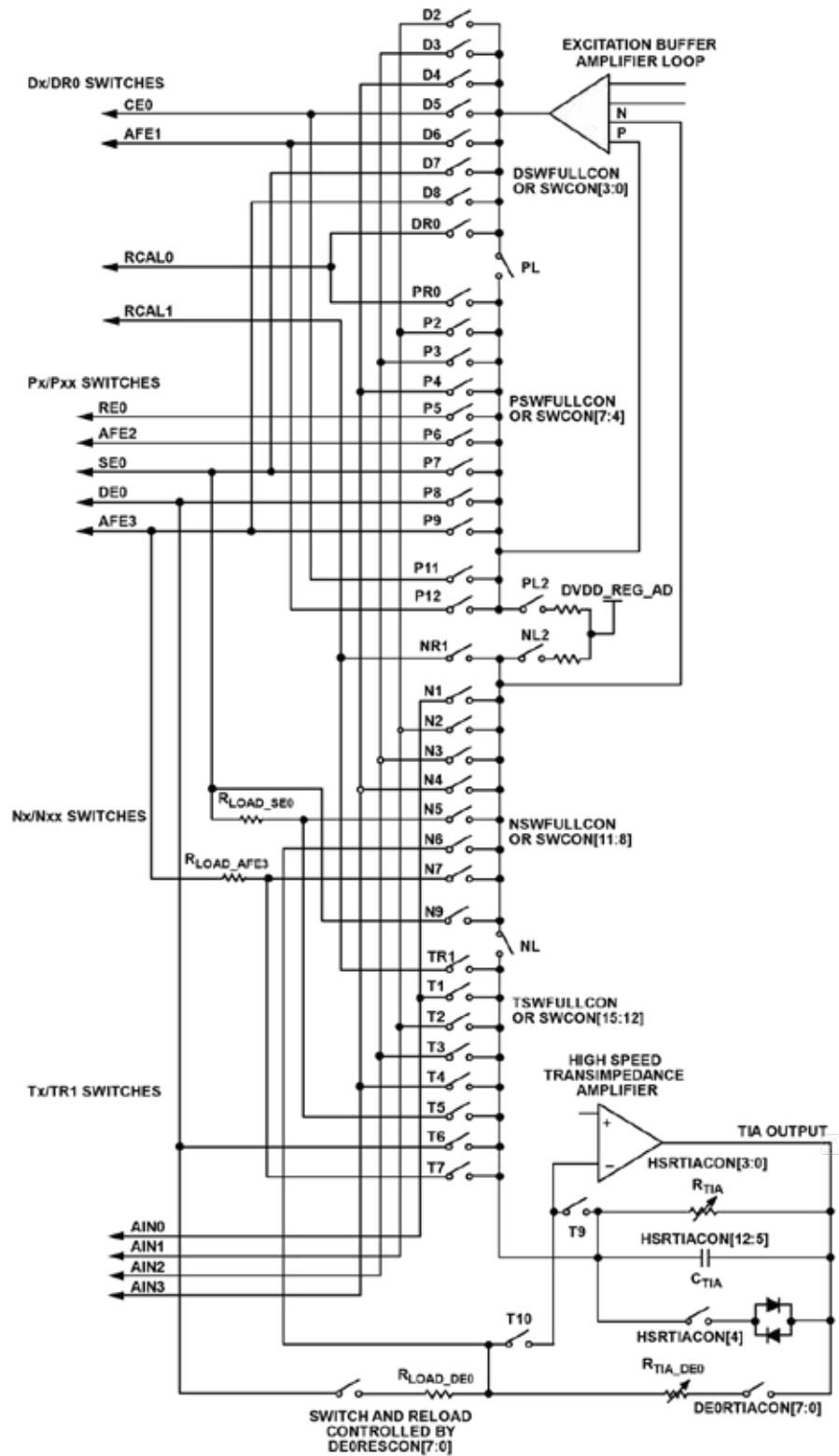


图37. 开关矩阵框图 - 开关连接到高速DAC和高速TIA

可编程开关寄存器

表 82. 可编程开关矩阵寄存器汇总

地址	名称	描述	复位	访问类型
0x0000200C	SWCON	开关矩阵配置	0x0000FFFF	R/W
0x00002150	DSWFULLCON	开关矩阵全面配置(Dx/DR0)	0x00000000	R/W
0x00002154	NSWFULLCON	开关矩阵全面配置(Nx/Nxx)	0x00000000	R/W
0x00002158	PSWFULLCON	开关矩阵全面配置(Px/Pxx)	0x00000000	R/W
0x0000215C	TSWFULLCON	开关矩阵全面配置(Tx/TR1)	0x00000000	R/W
0x000021B0	DSWSTA	开关矩阵状态(Dx/DR0)	0x00000000	R
0x000021B4	PSWSTA	开关矩阵状态(Px/Pxx)	0x00000000	R
0x000021B8	NSWSTA	开关矩阵状态(Nx/Nxx)	0x00000000	R
0x000021BC	TSWSTA	开关矩阵状态(Tx/TR1)	0x00000000	R

开关矩阵配置寄存器—SWCON

地址：0x0000200C；复位：0x0000FFFF；名称：SWCON

通过此寄存器可以配置开关矩阵。

表 83. SWCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:19]	保留		保留。	0x0	R
18	T10CON		控制 T10 开关。 1 T10 闭合。 0 T10 断开。	0x0	R/W
17	T9CON		控制 T9 开关。 1 T9 闭合。 0 T9 断开。	0x0	R/W
16	SWSOURCESEL		开关控制选择。此位选择寄存器来控制可编程开关。 1 开关控制源。由 DSWFULLCON、TSWFULLCON、PSWFULLCON 和 NSWFULLCON 寄存器控制的开关。 0 Dx/DR0、Tx/TR1、Px/Pxx 和 Nx/Nxx 开关作为一组加以控制。通过 SWCON 寄存器控制分组开关。	0x0	R/W
[15:12]	TMUXCON		控制 Tx/TR1 开关多路复用器。不包括对 T9 或 T10 开关的控制。 0000 所有开关断开。 0001 T1 闭合，其余开关断开。 0010 T2 闭合，其余开关断开。 0011 T3 闭合，其余开关断开。 0100 T4 闭合，其余开关断开。 0101 T5 闭合，其余开关断开。 0110 T6 闭合，其余开关断开。 0111 T7 闭合，其余开关断开。 1000 TR1 闭合，其余开关断开。 1001 所有开关闭合。 1010 至 1111 所有开关断开。	0xF	R/W

位	位名称	设置	描述	复位	访问类型
[11:8]	NMUXCON	0000 NL 闭合, 其余开关断开。 0001 N1 闭合, 其余开关断开。 0010 N2 闭合, 其余开关断开。 0011 N3 闭合, 其余开关断开。 0100 N4 闭合, 其余开关断开。 0101 N5 闭合, 其余开关断开。 0110 N6 闭合, 其余开关断开。 0111 N7 闭合, 其余开关断开。 1000 保留。 1001 N9 闭合, 其余开关断开。 1010 NR1 闭合, 其余开关断开。 1011 至 1110 NL2 闭合, 其余开关断开。 1111 所有开关断开。	控制 N 开关多路复用器。	0xF	R/W
[7:4]	PMUXCON	0000 PL 闭合, 其余开关断开。 0001 PR0 闭合, 其余开关断开。 0010 P2 闭合, 其余开关断开。 0011 P3 闭合, 其余开关断开。 0100 P4 闭合, 其余开关断开。 0101 P5 闭合, 其余开关断开。 0110 P6 闭合, 其余开关断开。 0111 P7 闭合, 其余开关断开。 1000 P8 闭合, 其余开关断开。 1001 P9 闭合, 其余开关断开。 1010 保留。 1011 P11 闭合, 其余开关断开。 1100 保留。 1101 至 1110 PL2 闭合, 其余开关断开。 1111 所有开关断开。	控制 Px/Pxx 开关多路复用器。	0xF	R/W
[3:0]	DMUXCON	0000 所有开关断开。 0001 DR0 闭合, 其余开关断开。 0010 D2 闭合, 其余开关断开。 0011 D3 闭合, 其余开关断开。 0100 D4 闭合, 其余开关断开。 0101 D5 闭合, 其余开关断开。 0110 D6 闭合, 其余开关断开。 0111 D7 闭合, 其余开关断开。 1000 D8 闭合, 其余开关断开。 1001 所有开关闭合。 1010 至 1111 所有开关断开。	控制 Dx/DR0 开关多路复用器。	0xF	R/W

开关矩阵全面配置Dx/DR0 寄存器—DSWFULLCON

地址：0x00002150；复位：0x00000000；名称：DSWFULLCON

通过 DSWFULLCON 寄存器可以对 Dx/DR0 开关进行单独控制。位名称与图 37 中所示的开关名称相同。

表 84. DSWFULLCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:8]	保留		保留。	0x0	R
7	D8	0 1	控制 D8 开关。此位将激励放大器的 D 节点连接到 AFE3 引脚。 开关断开。 开关闭合。	0x0	R/W
6	D7	0 1	控制 D7 开关。此位将激励放大器的 D 节点连接到 SE0 引脚。 开关断开。 开关闭合。	0x0	R/W
5	保留		保留。	0x0	R/W
4	D5	0 1	控制 D5 开关。此位将激励放大器的数据输出节点连接到 CE0 引脚。 开关断开。 开关闭合。	0x0	R/W
3	D4	0 1	控制 D4 开关。此位将激励放大器的数据输出节点连接到 AIN3 引脚。 开关断开。 开关闭合。	0x0	R/W
2	D3	0 1	控制 D3 开关。此位将激励放大器的数据输出节点连接到 AIN2 引脚。 开关断开。 开关闭合。	0x0	R/W
1	D2	0 1	控制 D2 开关。此位将激励放大器的数据输出节点连接到 AIN1 引脚。 开关断开。 开关闭合。	0x0	R/W
0	DR0	0 1	控制 DR0 开关。此位将激励放大器的数据输出节点连接到 RCAL0 引脚。 开关断开。 开关闭合。	0x0	R/W

开关矩阵全面配置Nx/Nxx 寄存器—NSWFULLCON

地址：0x00002154；复位：0x00000000；名称：NSWFULLCON

通过 NSWFULLCON 寄存器可以对 Nx/Nxx 开关进行单独控制。位名称与图 37 中所示的开关名称相同。

表 85. NSWFULLCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
11	NL2	0 1	控制 NL2 开关。如果设置此位，则 NL2 闭合。如果未设置此位，则 NL2 断开。 开关断开。 开关闭合。	0x0	R/W
10	NL	0 1	控制 NL 开关。如果设置此位，则 NL 闭合。如果未设置此位，则 NL 断开。此位将激励放大器的负节点短接到高速 TIA 的反相输入。 开关断开。 开关闭合。	0x0	R/W

位	位名称	设置	描述	复位	访问类型
9	NR1	0 开关断开。 1 开关闭合。	控制 NR1 开关。如果设置此位，则 NR1 闭合。如果未设置此位，则 NR1 断开。此位将激励放大器的负节点连接到 RCAL1 引脚。	0x0	R/W
8	N9	0 开关断开。 1 开关闭合。	控制 N9 开关。如果设置此位，则 N9 闭合。如果未设置此位，则 N9 断开。此位将激励放大器的负节点直接连接到 SE0 引脚，旁路 R _{LOAD_SE0} 电阻。	0x0	R/W
7	保留		保留。		
6	N7	0 开关断开。 1 开关闭合。	控制 N7 开关。如果设置此位，则 N7 闭合。如果未设置此位，则 N7 断开。此位将激励放大器的负节点通过 R _{LOAD_AFE3} 电阻连接到 AFE3 引脚。	0x0	R/W
5	N6	0 开关断开。 1 开关闭合。	控制 N6 开关。如果设置此位，则 N6 闭合。如果未设置此位，则 N6 断开。此位将激励放大器的负节点连接到 SE0。	0x0	R/W
4	N5	0 开关断开。 1 开关闭合。	控制 N5 开关。如果设置此位，则 N5 闭合。如果未设置此位，则 N5 断开。此位将激励放大器的负节点通过 R _{LOAD_SE0} 连接到 SE0 引脚。	0x0	R/W
3	N4	0 开关断开。 1 开关闭合。	控制 N4 开关。如果设置此位，则 N4 闭合。如果未设置此位，则 N4 断开。此位将激励放大器的负节点连接到 AIN3 引脚。	0x0	R/W
2	N3	0 开关断开。 1 开关闭合。	控制 N3 开关。如果设置此位，则 N3 闭合。如果未设置此位，则 N3 断开。此位将激励放大器的负节点连接到 AIN2 引脚。	0x0	R/W
1	N2	0 开关断开。 1 开关闭合。	控制 N2 开关。如果设置此位，则 N2 闭合。如果未设置此位，则 N2 断开。此位将激励放大器的负节点连接到 AIN1 引脚。	0x0	R/W
0	N1	0 开关断开。 1 开关闭合。	控制 N1 开关。如果设置此位，则 N1 闭合。如果未设置此位，则 N1 断开。此位将激励放大器的负节点连接到 AIN0 引脚。	0x0	R/W

开关矩阵全面配置Px/Pxx 寄存器—PSWFULLCON

地址：0x00002158；复位：0x00000000；名称：PSWFULLCON

通过 PSWFULLCON 寄存器可以对 Px/Pxx 开关进行单独控制。位名称与图 37 中所示的开关名称相同。

表 86. PSWFULLCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
14	PL2	0 开关断开。 1 开关闭合。	PL2 开关控制。	0x0	R/W

位	位名称	设置	描述	复位	访问类型
13	PL	0 开关断开。 1 开关闭合。	PL 开关控制。此位将激励放大器的数据输出和正节点短接在一起。	0x0	R/W
[12:11]	保留		保留。	0x0	R/W
10	P11	0 开关断开。 1 开关闭合。	控制 P11 开关。如果设置此位，则 P11 开关闭合。如果未设置此位，则 P11 开关断开。此位将激励放大器的正节点连接到 CE0 引脚。	0x0	R/W
9	保留		保留。	0x0	R/W
8	P9	0 开关断开。 1 开关闭合。	控制 P9 开关。如果设置此位，则 P9 开关闭合。如果未设置此位，则 P9 开关断开。此位将激励放大器的正节点连接到 AFE3 引脚。	0x0	R/W
7	P8	0 开关断开。 1 开关闭合。	控制 P8 开关。如果设置此位，则 P8 开关闭合。如果未设置此位，则 P8 开关断开。此位将激励放大器的正节点连接到 DE0 引脚。	0x0	R/W
6	P7	0 开关断开。 1 开关闭合。	控制 P7 开关。如果设置此位，则 P7 开关闭合。如果未设置此位，则 P7 开关断开。此位将激励放大器的正节点连接到 SE0 引脚。	0x0	R/W
5	P6	0 开关断开。 1 开关闭合。	控制 P6 开关。如果设置此位，则 P6 闭合。如果未设置此位，则 P6 断开。此位将激励放大器的正节点连接到 AFE2 引脚。	0x0	R/W
4	P5	0 开关断开。 1 开关闭合。	控制 P5 开关。如果设置此位，则 P5 闭合。如果未设置此位，则 P5 开关断开。此位将激励放大器的正节点连接到 RE0 引脚。	0x0	R/W
3	P4	0 开关断开。 1 开关闭合。	控制 P4 开关。如果设置此位，则 P4 闭合。如果未设置此位，则 P4 开关断开。此位将激励放大器的正节点连接到 AIN3 引脚。	0x0	R/W
2	P3	0 开关断开。 1 开关闭合。	控制 P3 开关。如果设置此位，则 P3 闭合。如果未设置此位，则 P3 开关断开。此位将激励放大器的正节点连接到 AIN2 引脚。	0x0	R/W
1	P2	0 开关断开。 1 开关闭合。	控制 P2 开关。如果设置此位，则 P2 闭合。如果未设置此位，则 P2 开关断开。此位将激励放大器的正节点连接到 AIN1 引脚。	0x0	R/W
0	PR0	0 开关断开。 1 开关闭合。	PR0 开关控制。此位将激励放大器的正节点连接到 RCAL0 引脚。	0x0	R/W

开关矩阵全面配置Tx/TR1 寄存器—TSWFULLCON

地址：0x0000215C；复位：0x00000000；名称：TSWFULLCON

通过 TSWFULLCON 寄存器可以对 Tx/TR1 开关进行单独控制。位名称与图 37 中所示的开关名称相同。

表 87. TSWFULLCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
11	TR1	0 1	控制 TR1 开关。如果设置此位，则 TR1 闭合。如果未设置此位，则 TR1 开关断开。此位将 RCAL1 引脚连接到高速 TIA 的反相输入。 0 开关断开。 1 开关闭合。	0x0	R/W
10	保留		保留。	0x0	R/W
9	T10	0 1	控制 T10 开关。如果设置此位，则 T10 闭合。如果未设置此位，则 T10 开关断开。此位将 DE0 引脚连接到高速 TIA 的反相输入。 0 开关断开。 1 开关闭合。	0x0	R/W
8	T9	0 1	控制 T9 开关。如果设置此位，则 T9 闭合。如果未设置此位，则 T9 开关断开。此开关与 T10 开关配合使用。 0 开关断开。断开时，高速 TIA 的反相输入可通过 T10 开关设为 DE0。 1 开关闭合。确保 T10 已断开。高速 TIA 的反相输入由 T1、T2、T3、T4、T5 和 T6 决定。	0x0	R/W
7	保留		保留。	0x0	R/W
6	T7	0 1	控制 T7 开关。如果设置此位，则 T7 闭合。如果未设置此位，则 T7 开关断开。 0 开关断开。 1 开关闭合。	0x0	R/W
5	T6	0 1	控制 T6 开关。如果设置此位，则 T6 闭合。如果未设置此位，则 T6 开关断开。此位允许将 RCALx 路径连接到 DE0 输入，以校准 R _{LOAD_DE0} 和 R _{TIA_DE0} 电阻。 0 开关断开。 1 开关闭合。	0x0	R/W
4	T5	0 1	控制 T5 开关。如果设置此位，则 T5 闭合。如果未设置此位，则 T5 开关断开。此位将高速 TIA 的反相输入通过 T9 开关和 R _{LOAD_SE0} 连接到 SE0 引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
3	T4	0 1	控制 T4 开关。如果设置此位，则 T4 闭合。如果未设置此位，则 T4 开关断开。此位将高速 TIA 的反相输入通过 T9 开关连接到 AIN3 引脚。 0 开关断开。 1 开关闭合。	0x0	R/W
2	T3	0 1	控制 T3 开关。如果设置此位，则 T3 闭合。如果未设置此位，则 T3 开关断开。此位将高速 TIA 的反相输入通过 T9 开关连接到 AIN2 引脚。 0 开关断开。 1 开关闭合。	0x0	R/W

位	位名称	设置	描述	复位	访问类型
1	T2	0 开关断开。 1 开关闭合。	控制 T2 开关。如果设置此位，则 T2 闭合。如果未设置此位，则 T2 断开。此位将高速 T1A 的反相输入通过 T9 开关连接到 AIN1 引脚。	0x0	R/W
0	T1	0 开关断开。 1 开关闭合。	控制 T1 开关。如果设置此位，则 T1 闭合。如果未设置此位，则 T1 断开。此位将高速 T1A 的反相输入通过 T9 开关连接到 AIN0 引脚。	0x0	R/W

开关矩阵状态Dx/DR0寄存器—DSWSTA

地址：0x000021B0；复位：0x00000000；名称：DSWSTA

DSWSTA 寄存器指示 Dx/DR0 开关的状态。位名称与图 37 中所示的开关名称相同。

表 88. DSWSTA 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:7]	保留		保留。	0x0	R
6	D7STA	0 开关断开。 1 开关闭合。	D7 开关的状态。	0x0	R
5	D6STA	0 开关断开。 1 开关闭合。	D6 开关的状态。	0x0	R
4	D5STA	0 开关断开。 1 开关闭合。	D5 开关的状态。	0x0	R
3	D4STA	0 开关断开。 1 开关闭合。	D4 开关的状态。	0x0	R
2	D3STA	0 开关断开。 1 开关闭合。	D3 开关的状态。	0x0	R
1	D2STA	0 开关断开。 1 开关闭合。	D2 开关的状态。	0x0	R
0	DR0STA	0 开关断开。 1 开关闭合。	DR0 开关的状态。	0x0	R

开关矩阵状态Px/Pxx寄存器—PSWSTA

地址：0x000021B4；复位：0x00000000；名称：PSWSTA

PSWSTA 寄存器指示 Px/Pxx 开关的状态。位名称与图 37 中所示的开关名称相同。

表 89. PSWSTA 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:15]	保留		保留。	0x0	R
14	PL2STA	0 开关断开。 1 开关闭合。	PL2 开关的状态。	0x0	R
13	PLSTA	0 开关断开。 1 开关闭合。	PL 开关控制。	0x0	R

位	位名称	设置	描述	复位	访问类型
12	P13STA	0 1	P13 开关的状态。 开关断开。 开关闭合。	0x0	R
11	保留		保留	0x0	R
10	P11STA	0 1	P11 开关的状态。 开关断开。 开关闭合。	0x0	R
9	P9STA	0 1	P9 开关的状态。 开关断开。 开关闭合。	0x0	R
7	P8STA	0 1	P8 开关的状态。 开关断开。 开关闭合。	0x0	R
6	P7STA	0 1	P7 开关的状态。 开关断开。 开关闭合。	0x0	R
5	P6STA	0 1	P5 开关的状态。 开关断开。 开关闭合。	0x0	R
4	P5STA	0 1	P5 开关的状态。 开关断开。 开关闭合。	0x0	R
3	P4STA	0 1	P4 开关的状态。 开关断开。 开关闭合。	0x0	R
2	P3STA	0 1	P3 开关的状态。 开关断开。 开关闭合。	0x0	R
1	P2STA	0 1	P2 开关的状态。 开关断开。 开关闭合。	0x0	R
0	PROSTA	0 1	PR0 开关控制。 开关断开。 开关闭合。	0x0	R

开关矩阵状态Nx/Nxx寄存器—NSWSTA

地址：0x000021B8；复位：0x00000000；名称：NSWSTA

NSWSTA 寄存器指示 Nx/Nxx 开关的状态。位名称与图 37 中所示的开关名称相同。

表 90. NSWSTA 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
11	NL2STA	0 1	NL2 开关的状态。 开关断开。 开关闭合。	0x0	R
10	NLSTA	0 1	NL 开关的状态。 开关断开。 开关闭合。	0x0	R
9	NR1STA	0 1	NR1 开关的状态。 开关断开。 开关闭合。	0x0	R

位	位名称	设置	描述	复位	访问类型
8	N9STA	0 1	N9 开关的状态。 开关断开。 开关闭合。	0x0	R
7	保留		保留	0x0	R
6	N7STA	0 1	N7 开关的状态。 开关断开。 开关闭合。	0x0	R
5	N6STA	0 1	N6 开关的状态。 开关断开。 开关闭合。	0x0	R
4	N5STA	0 1	N5 开关的状态。 开关断开。 开关闭合。	0x0	R
3	N4STA	0 1	N4 开关的状态。 开关断开。 开关闭合。	0x0	R
2	N3STA	0 1	N3 开关的状态。 开关断开。 开关闭合。	0x0	R
1	N2STA	0 1	N2 开关的状态。 开关断开。 开关闭合。	0x0	R
0	N1STA	0 1	N1 开关的状态。 开关断开。 开关闭合。	0x0	R

开关矩阵状态Tx/TR1 寄存器—TSWSTA

地址：0x000021BC；复位：0x00000000；名称：TSWSTA

TSWSTA 寄存器指示 Tx/TR1 开关的状态。位名称与图 37 中所示的开关名称相同。

表 91. TSWSTA 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
11	TR1STA	0 1	TR1 开关的状态。 开关断开。 开关闭合。	0x0	R
10	保留		保留	0x0	R
9	T10STA	0 1	T10 开关的状态。 开关断开。 开关闭合。	0x0	R
8	T9STA	0 1	T9 开关的状态。 开关断开。 开关闭合。	0x0	R
7	保留		保留。	0x0	R
6	T7STA	0 1	T7 开关的状态。 开关断开。 开关闭合。	0x0	R
5	T6STA	0 1	T6 开关的状态。 开关断开。 开关闭合。	0x0	R
4	T5STA	0 1	T5 开关的状态。 开关断开。 开关闭合。	0x0	R

位	位名称	设置	描述	复位	访问类型
3	T4STA	0 1	T4 开关的状态。 开关断开。 开关闭合。	0x0	R
2	T3STA	0 1	T3 开关的状态。 开关断开。 开关闭合。	0x0	R
1	T2STA	0 1	T2 开关的状态。 开关断开。 开关闭合。	0x0	R
0	T1STA	0 1	T1 开关的状态。 开关断开。 开关闭合。	0x0	R

精密基准电压源

本部分介绍 AD5940/AD5941 提供的集成基准电压源选项。AD5940/AD5941 可为 ADC 和 DAC 生成精确的基准电压。1.82 V 基准电压源用于 ADC 和 DAC，2.5 V 基准电压源用于恒电势器。2.5 V 基准电压源必须通过 VREF_2V5 引脚解耦，1.82 V 基准电压源必须通过 VREF_1V82 引脚解耦。为 ADC 输入偏置提供了 1.11 V 基准电压源。此基准电压源必须通过 VBIAS_CAP 引脚解耦。

还提供与 1.11 V 和 1.82 V 基准电压源相关的高功率和低功率缓冲器。当 ADC 处于活动模式和在转换期间，使用高功率缓冲器。低功率缓冲器则用于休眠模式，以保持解耦电容上的电荷，从而能够更快地从休眠模式下唤醒。

图 38 显示了可用的基准电压选项以及控制这些选项的寄存器 and 位。

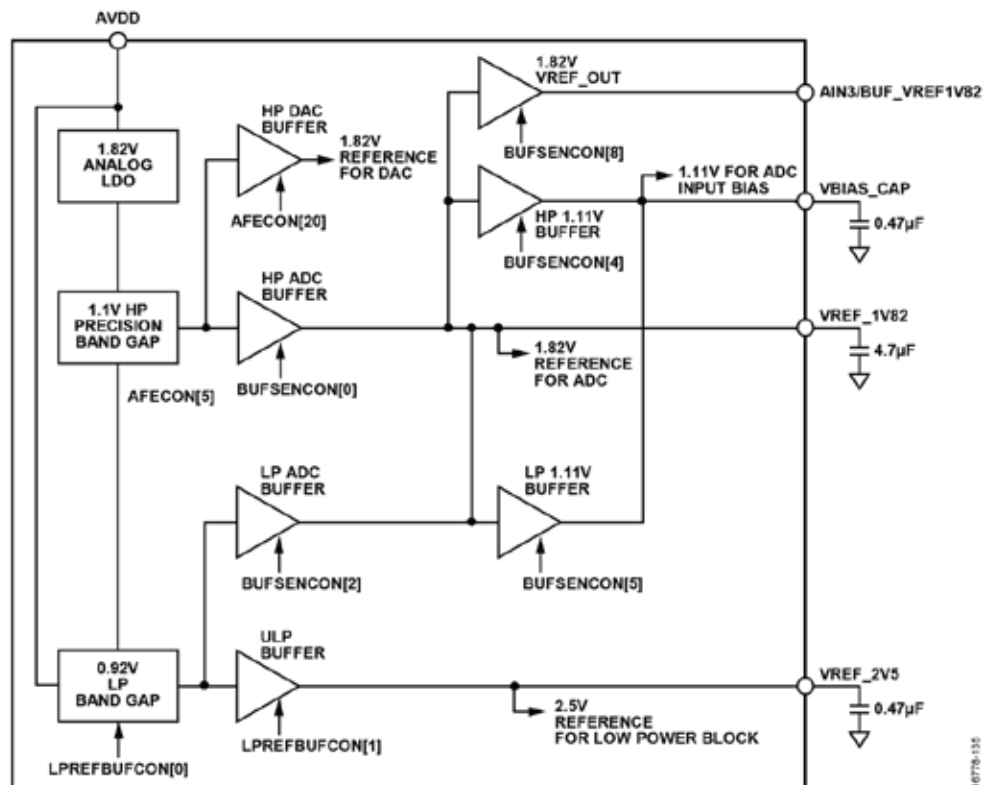


图38. 精密基准电压源

高功率和低功耗缓冲器控制寄存器—BUFSENCON

地址：0x00002180；复位：0x00000037；名称：BUFSENCON

表 92. BUFSENCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:9]	保留		保留。	0x0	R
8	V1P8THERMSTEN	0 1	缓冲基准电压输出。缓冲输出至 AIN3/BUF_VREF1V82 引脚。 禁用 1.82 V 缓冲基准电压输出。 使能 1.82 V 缓冲基准电压输出。	0x0	R/W
7	保留		保留。	0x0	R
6	V1P1LPADCCHGDIS	0 1	控制解耦电容放电开关。此开关将用于 ADC 共模电压的 1.11 V 内部基准电压源连接到内部放电电路。此位断开时，器件正常工作以维持外部 1.11 V 解耦电容上的基准电压。 断开开关（推荐值）。开关断开以维持 1.11 V 基准电压源的外部解耦电容上的电荷。 闭合开关。开关闭合时，1.11 V 基准电压源连接到放电电路。	0x0	R/W
5	V1P1LPADCEN	0 1	ADC 1.11 V 低功耗共模缓冲器（可选）。使用高速或低功耗基准电压缓冲器。 禁用 ADC 的 1.11 V 低功耗基准电压缓冲器。 使能 ADC 的 1.11 V 低功耗基准电压缓冲器。	0x1	R/W
4	V1P1HSADCEN	0 1	使能 1.11 V 高速共模缓冲器。此位控制 ADC 输入级的 1.11 V 共模电压源的缓冲器。 禁用 1.11 V 高速共模缓冲器。 使能 1.11 V 高速共模缓冲器（正常 ADC 操作的建议值）。	0x1	R/W
3	V1P8HSADCCHGDIS	0 1	控制解耦电容放电开关。此开关将 1.82 V 内部 ADC 基准电压源连接到内部放电电路。此位断开时，器件正常工作以维持外部解耦电容上的基准电压。 断开开关。如果断开，则基准电压源的外部解耦电容上的电压保持不变（推荐值）。 闭合开关。开关闭合时，基准电压源连接到放电电路。	0x0	R/W
2	V1P8LPADCEN	0 1	ADC 1.82 V 低功耗基准电压缓冲器。 禁用低功耗 1.82 V 基准电压缓冲器。 使能低功耗 1.82 V 基准电压缓冲器（推荐值）。当退出关断状态时，此设置可加快建立时间。	0x1	R/W
1	V1P8HSADCILIMITEN	0 1	高速 ADC 输入限流。此位保护 ADC 输入缓冲器。 禁用缓冲器限流。 使能缓冲器限流（推荐值）。	0x1	R/W
0	V1P8HSADCEN	0 1	高功率 1.82 V 基准电压缓冲器。使能基准电压缓冲器以进行正常 ADC 转换。 禁用 1.82 V 高速 ADC 基准电压缓冲器。 使能 1.82 V 高速 ADC 基准电压缓冲器。	0x1	R/W

序列器

序列器特性

AD5940/AD5941 序列器的特性如下：

- 可编程，适合循环精确应用。
- 四个独立的命令序列。
- 6 kBSRAM 用于存储序列。
- FIFO 用于存储测量结果。
- 通过唤醒定时器、SPI 命令或 GPIO 切换进行控制。
- 来自用户可屏蔽源的各种中断。

序列器概述

序列器的作用是让外部微控制器无需负责低级 AFE 操作，并提供对模拟 DSP 模块的循环精确控制。序列器能够处理时序关键操作而不受系统负载的影响。

在 AD5940/AD5941 中，硬件支持四个序列。这些序列可以存储在 SRAM 中，以便在不同测量程序之间轻松切换。序列器一次只能执行一个序列。但是，用户可以配置序列器执行的序列及其执行顺序。

序列器从命令存储器存储的序列中读取命令，并根据命令等待一定的时间或将某个值写入存储器映射寄存器(MMR)。执行按顺序进行，无分支。序列器无法读取 MMR 值或来自模拟或 DSP 模块的信号。

要启用序列器，须将 SEQCON 寄存器中的 SEQEN 位置 1。将 0 写入此位会禁用序列器。

序列器命令的执行速率是在 SEQCON 寄存器的 SEQWRTMR 位中提供。当序列器执行写命令时，序列器执行 MMR 写操作，然后等待 SEQWRTMR 时钟周期，再获取序列中的下一个命令。效果与写命令后跟随一个等待命令相同。此设置的主要目的是减小生成任意波形时的代码大小。在等待或超时命令之后，SEQWRTMR 位没有任何作用。

除了单个写命令后面跟着一个等待命令之外，还可以连续执行多个写命令，然后执行等待命令。无论有多少寄存器写操作（后面跟随一个精确执行的延迟时间），序列器都能快速设置任何配置。

将 SEQCON 寄存器的 SEQHALT 位置 1 也能暂停序列器。此选项适用于所有功能，包括 FIFO 操作、内部定时器和波形生成。当序列器暂停时，允许读取 MMR。此模式用于软件开发期间进行调试。

序列器执行的命令数量可以从 SEQCNT 寄存器中读取。每次从命令存储器读取命令并执行时，计数器递增 1。对 SEQCNT 寄存器执行写操作会复位计数器。

序列器会计算其执行的所有命令的循环冗余校验(CRC)。使用的算法是 CRC-8，使用 $x^8 + x^2 + x + 1$ 多项式。CRC-8 算法对 32 位输入数据（序列器指令）进行处理。每个 32 位输入在一个时钟周期内处理，结果立即可供主机控制器读取。CRC 值可以从 SEQCRC 寄存器读取。该寄存器的复位机制与命令计数相同，即通过写入 SEQCNT 寄存器。SEQCRC 复位为种子值 0x01。SEQCRC 是一个只读寄存器。

序列器命令

序列器可以执行两类命令：写命令和定时器命令，后者包括等待命令和超时命令。

写命令

使用写指令将数据写入寄存器。寄存器地址必须位于 0x00000000 和 0x000021FC 之间。

图 39 显示了指令格式。MSB 等于 1，表示写命令。

在图 39 中，ADDR 为写地址，数据为要写入 MMR 的数据。所有写指令都是在一个周期内完成。

地址字段为 7 位宽，允许访问 AFE 寄存器块中从地址 0x0 到地址 0x1FC 的寄存器。所有 MMR 访问都只能是 32 位。禁止字节和半字访问。所有访问都默认为只写。地址字段和 MMR 地址之间存在直接映射关系。图 39 中的 ADDR 对应于 16 位 MMR 地址的位[8:2]。

例如，当直接通过 SPI 接口写入 WGCON 寄存器时，使用的地址为 0x2014。要使用序列器写入同一寄存器，地址字段必须为 0b0000101（外部控制器使用的地址的位[8:2]）。

数据字段为 24 位宽，仅允许写入 MMR 位[23:0]。无法通过序列器写入 MMR 的全部 32 位。但是，任何 MMR 都不使用位 [31:24]。因此，序列器可以写入所有已分配的 MMR 位。

定时器命令

序列器中有两个定时器命令，每个命令都有一个单独的硬件计数器。

等待命令用于在序列器执行中引入等待状态。在编程设置的计数器达到 0 之后，从命令存储器读取下一个命令即可恢复执行。

超时命令启动一个独立于序列器流程运行的计数器。当定时器到期时，会产生两个中断之一：序列超时错误中断 INTSEL17 或序列超时已完成中断 INTSEL16。两个中断都是在 INTCSSELx 寄存器中配置。序列超时已完成中断在超时周期结

束时置位。在超时周期结束时，如果序列器未到达执行终点，则会置位序列超时错误中断。这些中断通过写入 INTCCLR 寄存器中的相应位来清除。主机控制器可以随时通过 SEQTIMEOUT 寄存器读取计数器的当前值。

由于序列器执行由于序列器写命令而停止时，超时计数器不会复位。但是，如果主机控制器将 0 写入 SEQCON 寄存器的 SEQEN 位，则序列器会复位。此复位适用于主机必须中止序列的情况。

两个定时器命令的时间单位均为一个 ACLK 周期。对于 16 MHz 的时钟频率，定时器分辨率为 62.5 ns，最大超时为 67.1 秒。即使 SEQCON 寄存器的 SEQWRTMR 位非零，这些值也是如此。

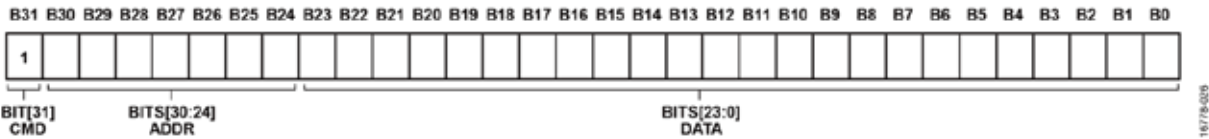


图39. 序列器写命令

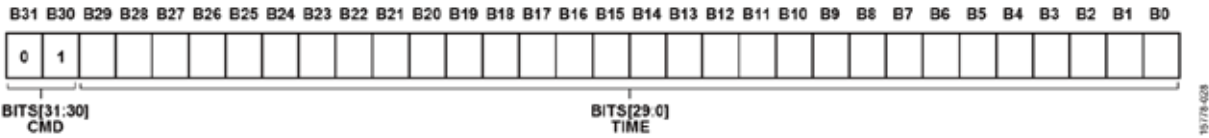


图40. 序列器定时器命令

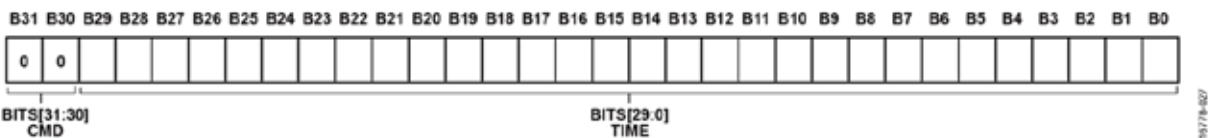


图41. 序列器等待命令

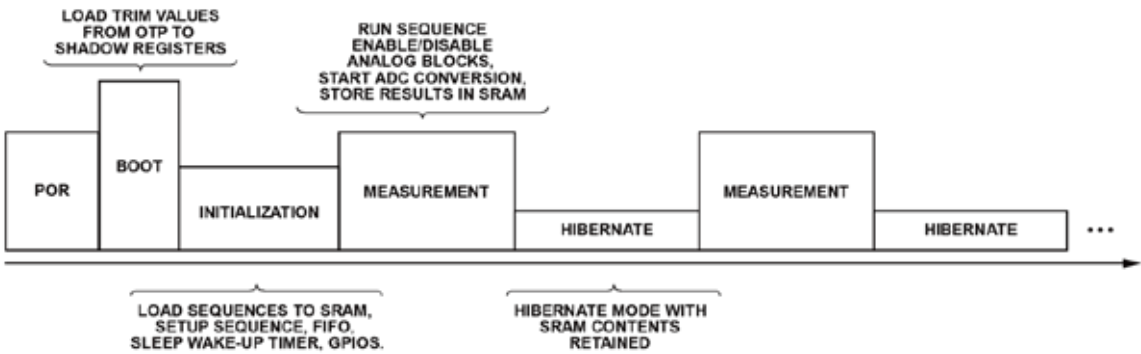


图42. 运行序列

序列器操作

图 42 显示了设置序列器进行测量所需的典型步骤。器件启动后，必须配置序列器、命令存储器 and 数据 FIFO。这种配置需要如下步骤：

1. 配置命令存储器。
2. 将序列加载到 SRAM 中。
3. 设置序列 0 (SEQ0) 至序列 3 (SEQ3) 信息序列。
4. 配置数据 FIFO。
5. 配置睡眠唤醒定时器。
6. 配置 GPIO 引脚复用器。
7. 配置中断。
8. 配置睡眠和唤醒方法。

命令存储器

命令存储器存储序列命令，并提供外部微控制器和序列器之间的关联。通过 CMDDATACON 位[2:0]进行选择，命令存储器可配置为使用 2 kB、4 kB 或 6 kB SRAM 存储器大小。

命令存储器可以使用的大量存储空间有助于创建较大、较复杂的序列。

通过读取 SEQxINFO 位[26:16]确定序列中的命令数。

命令存储器是单向的。主机微控制器通过写入 CMDFIFOWADDR 寄存器来指定命令的目标地址，并将命令内容写入 CMDFIFOWRITE 寄存器。序列器从存储器中读取命令以执行。

有多个中断与命令 FIFO 相关，包括 FIFO 阈值中断、FIFO 空中断和 FIFO 满中断。更多信息请参阅“中断”部分。

加载序列

通过写入两个寄存器将序列命令写入 SRAM。SRAM 中的命令地址写入 CMDFIFOWADDR 寄存器。命令内容写入 CMDFIFOWRITE 寄存器。将所有命令写入 SRAM 后，通过写入 SEQxINFO 寄存器设置 SEQ0 至 SEQ3 信息序列。

从 SEQ0 到 SEQ3 的每个信息序列都需要一个 SRAM 中的起始地址和该序列的总命令数。命令数写入 SEQxINFO 位[26:16]。起始地址写入 SEQxINFO 位[10:0]。确保四个序列之间没有重叠。没有硬件机制来警告用户序列存在重叠。

有多个中断源与序列器相关，包括：

- 序列超时错误。
- 序列器超时命令已完成。
- 序列结束中断。要使该中断置位，必须在序列器命令结束时将 SEQCON 位 0 清零。

更多信息请参阅“中断”部分。

数据 FIFO

数据 FIFO 为模拟和 DSP 模块的输出提供了一个缓冲器，输出经过缓冲后由外部控制器读取。

数据 FIFO 可以使用的存储器是在 CMDDATACON 寄存器的 DATA_MEM_SEL 位中进行选择。可用选项有 2 kB、4 kB 和 6 kB。数据 FIFO 和命令存储器共享同一 6 kB SRAM。因此，应确保命令存储器和数据 FIFO 之间没有重叠。

数据 FIFO 可通过 CMDDATACON 位[11:9]配置为 FIFO 模式或流模式。在流模式下，当 FIFO 已满时，旧数据会被丢弃以为新数据腾出空间。在 FIFO 模式下，当 FIFO 已满时，新数据会被丢弃。在 FIFO 模式下，切勿让 FIFO 溢出，否则会丢失所有新数据。

数据 FIFO 始终是单向的。AFE 模块中的可选择源写入数据，外部微控制器从 DATAFIFORD 读取数据。

在 DATAFIFOSRCSEL (FIFOCON 位[15:13]) 中选择数据 FIFO 的数据源。可用选项如下：ADC 数据、DFT 结果、sinc2 滤波器结果、统计模块均值结果和统计模块方差结果。

有多个中断标志与数据 FIFO 相关，包括空、满、上溢、下溢和阈值。

用户可以使用 INTCFLAGx 寄存器读取这些中断（更多信息参阅“中断”部分）。每个标志有一个相关联的可屏蔽中断。

上溢和下溢标志仅在一个时钟周期内有效。

将 1 写入 FIFOCON 位 11 可启用数据 FIFO。数据 FIFO 阈值通过写入 DATAFIFOTHRES 寄存器来设置。在任何时候，主机微控制器都可以通过读取 FIFOCNTSTA 位[26:16]来读取数据 FIFO 中的字数。

当数据 FIFO 为空时，从其中读取数据会返回 0x00000000。此外，INTCFLAGx 寄存器中的下溢标志 FLAG27 会置位。

数据 FIFO 字格式

数据 FIFO 字的格式如图 43 所示。数据 FIFO 中的每个字都是 32 位。七个 MSB 是功能安全应用需要的纠错码(ECC)。数据 FIFO 字的位[24:23]构成序列 ID，指示结果来自 SEQ0 到 SEQ3 中的哪个序列。

数据 FIFO 字的位[22:16]包含通道 ID，指示数据的来源（参见表 93）。

数据 FIFO 字的 16 个 LSB 是实际数据（参见图 43）。

当数据源为 DFT 结果时，数据是 18 位宽，并且采用二进制补码格式。格式如图 44 所示。通道 ID 为 5 位宽，5'b11111 表示 DFT 结果。

序列器与睡眠和唤醒定时器

有关详细信息，请参阅“睡眠和唤醒定时器”部分。

配置GPIOx引脚复用器

8 个 GPIOx 引脚中的每一个引脚都可以配置为触发一个序列。首先，必须在 GP0OEN 寄存器中将 GPIOx 引脚配置为输入。然后，必须通过 GP0CON 寄存器的 PINxCFG 位配置引脚。寄存器 EI0CON 和 EI1CON 配置如何检测 GPIO 事件，即电平触

发或边沿触发。检测到 GPIO 事件后将运行相应的序列。请参考 AD5940/AD5941 软件开发套件中的 AD5940/AD5941_SEQGpioTrigCfg 函数。序列器也可以在运行时访问 GPIO。此访问会同步外部器件，例如 ADXL362 或 AD8233。要执行此同步，必须在 GP0CON 寄存器中将相应的 GPIOx 功能设置为同步，并在 GP0OEN 寄存器中将数据方向设置为输出。然后，序列器可以写入 SYNCEXTDEVICE 寄存器以切换相应的 GPIOx 引脚，这在序列器编程时是一个有用的调试功能。

序列器冲突

如果序列之间发生冲突，例如当 SEQ0 运行时 SEQ1 请求到达，则会忽略 SEQ1 而让 SEQ0 完成。同时会产生中断，指示 SEQ1 序列被忽略。

回读寄存器不会导致资源冲突。当序列器使能时，允许主机控制器写入 MMR。这可能会有一些冲突。如果发生冲突，则序列器享有优先级。如果序列器和主机控制器同时写入，主机控制器会被忽略。针对这种冲突没有错误报告。当序列器运行时，用户不得写入寄存器。但也有例外，用户可以自由写入而不会发生任何冲突。SEQCON 寄存器允许结束序列执行（SEQEN 位）和暂停序列（SEQHALT 位）。

表 93. 通道 ID 描述

数据 FIFO 字的位[22:16]	描述
11111 xx	DFT 结果
11110xx	来自统计模块的均值
11101xx	来自统计模块的方差
1xxxxxx	Sinc2 滤波器结果，xxxxxx 为 ADC 多路复用器正设置(ADCCON [5:0])
0xxxxxx	Sinc3 滤波器结果，xxxxxx 为 ADC 多路复用器正设置(ADCCON [5:0])

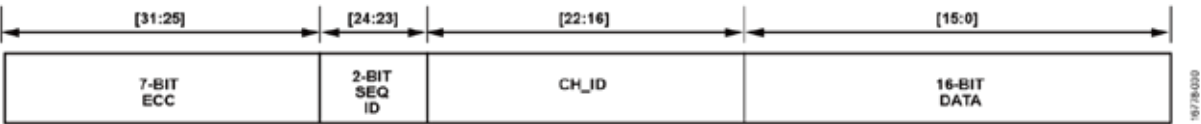


图43. 数据FIFO字格式

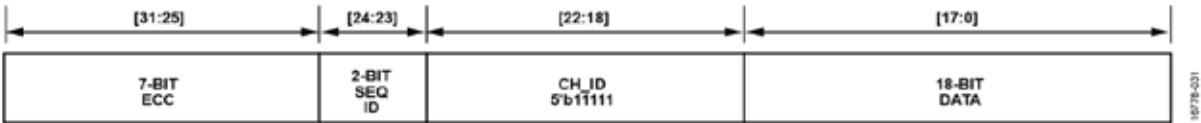


图44. 数据FIFO DFT字格式

序列器和 FIFO 寄存器

表 94. 序列器和 FIFO 寄存器汇总

地址	名称	描述	复位	访问类型
0x00002004	SEQCON	序列器配置寄存器	0x00000002	R/W
0x00002008	FIFOCON	FIFO 配置寄存器	0x00001010	R/W
0x00002060	SEQCRC	序列器 CRC 值寄存器	0x00000001	R
0x00002064	SEQCNT	序列器命令计数寄存器	0x00000000	R/W
0x00002068	SEQTIMEOUT	序列器超时计数器寄存器	0x00000000	R
0x0000206C	DATAFIFORD	数据 FIFO 读寄存器	0x00000000	R
0x00002070	CMDFIFOWRITE	命令 FIFO 写寄存器	0x00000000	W
0x00002118	SEQSLPLOCK	序列器睡眠控制锁定寄存器	0x00000000	R/W
0x0000211C	SEQTRGSLP	序列器触发睡眠寄存器	0x00000000	R/W
0x000021CC	SEQ0INFO	序列 0 信息寄存器	0x00000000	R/W
0x000021D0	SEQ2INFO	序列 2 信息寄存器	0x00000000	R/W
0x000021D4	CMDFIFOWADDR	命令 FIFO 写地址寄存器	0x00000000	R/W
0x000021D8	CMDDATACON	命令数据控制寄存器	0x00000410	R/W
0x000021E0	DATAFIFOTHRES	数据 FIFO 阈值寄存器	0x00000000	R/W
0x000021E4	SEQ3INFO	序列 3 信息寄存器	0x00000000	R/W
0x000021E8	SEQ1INFO	序列 1 信息寄存器	0x00000000	R/W
0x00002200	FIFOCNTSTA	命令和数据 FIFO 内部数据计数寄存器	0x00000000	R
0x00002054	SYNCEXTDEVICE	同步外部器件寄存器	0x00000000	R/W
0x00000430	TRIGSEQ	触发序列寄存器	0x0000	R/WS

序列器配置寄存器—SEQCON

地址：0x00002004；复位：0x00000002；名称：SEQCON

表 95. SEQCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:8]	SEQWRTMR		序列器写命令的定时器。这些位充当时钟分频器，影响写命令，但不影响等待命令。当生成任意波形时，此分频器可以减小代码大小。定时器的时钟源为 ACLK。	0x0	R/W
[7:5]	保留		保留。	0x0	R
4	SEQHALT	0 正常执行。 1 执行暂停。	暂停序列调试功能。此位提供了一种暂停 AFE 接口（包括序列器、DSP 硬件加速器、FIFO 等）的方法。	0x0	R/W
[3:2]	保留		保留	0x0	R
1	SEQHALTFIFOEMPTY	1 如果命令 FIFO 为空且序列器尝试读取（下溢状况），则序列器停止。 0 即使 FIFO 为空，序列器也会继续尝试读取。	如果为空，则暂停序列器。在命令 FIFO 为空的情况下尝试读取时（下溢状况），此位控制序列器是否停止。	0x1	R/W
0	SEQEN	0 序列器禁用（默认）。 1 序列器使能。	使能序列器。如果此位设置为 1，则序列器从命令 FIFO 读取并执行命令。	0x0	R/W

FIFO 配置寄存器—FIFOCON

地址：0x00002008；复位：0x00001010；名称：FIFOCON

表 96. FIFOCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:13]	DATAFIFOSRCSEL	000、001、110 或 111	选择数据 FIFO 的来源。 ADC 数据。ADC 数据为增益/偏移校准通过 sinc3 滤波器的输出。 DFT 数据。实部为 18 位，虚部为 18 位。最低两位是小数，因为 ADC 是 16 位。 Sinc2 滤波器输出。数据为 16 位。 方差。方差为 30 位数据，使用两个地址。 均值结果。均值为 16 位数据。	0x0	R/W
12	保留		保留。	0x1	R/W
11	DATAFIFOEN	0 1	数据 FIFO 使能。 FIFO 复位。不能进行数据传输。此设置将读指针和写指针设置为默认值（空 FIFO）。状态指示 FIFO 为空。 正常工作。FIFO 未复位。	0x0	R/W
[10:0]	保留		保留。	0x0	R/W

序列器CRC值寄存器—SEQCRC

地址：0x00002060；复位：0x00000001；名称：SEQCRC

SEQCRC 寄存器提供从序列器执行的所有命令计算得到的校验和值。

表 97. SEQCRC 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:8]	保留		保留。	0x0	R
[7:0]	CRC		序列器命令 CRC 值。使用的算法为 CRC-8。	0x1	R

序列器超时计数器寄存器—SEQTIMEOUT

地址：0x00002068；复位：0x00000000；名称：SEQTIMEOUT

表 98. SEQTIMEOUT 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:30]	保留		保留。	0x0	R
[29:0]	Timeout		序列器超时计数器的当前值。	0x0	R

数据FIFO读寄存器—DATAFIFORD

地址：0x0000206C；复位：0x00000000；名称：DATAFIFORD

表 99. DATAFIFORD 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:0]	DATAFIFOOUT		数据 FIFO 读取。如果数据 FIFO 为空，读取该寄存器将返回 0x00000000。 32 位字格式参见图 43 和图 44。	0x0	R

命令FIFO写寄存器—CMDFIFOWRITE

地址：0x00002070；复位：0x00000000；名称：CMDFIFOWRITE

表 100. CMDFIFOWRITE 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:0]	CMDFIFOIN		命令 FIFO 写入。如果在命令 FIFO 为满时写入其中，则忽略写操作，所有当前命令不受影响。	0x0	W

序列器睡眠控制锁定寄存器—SEQSLPLOCK

地址：0x00002118；复位：0x00000000；名称：SEQSLPLOCK

SEQSLPLOCK 寄存器保护 SEQTRGSLP 寄存器。

表 101. SEQSLPLOCK 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:20]	保留		保留。	0x0	R
[19:0]	SEQ_SLP_PW	0x0000 0xA47E5	SEQTRGSLP 寄存器的密码。这些位防止序列器意外触发睡眠状态。 写入 0xA47E5 以外的任何值就会锁定 SEQTRGSLP 寄存器。 将此值写入该寄存器可解锁 SEQTRGSLP 寄存器。	0x0	R/W

序列器触发睡眠寄存器—SEQTRGSLP

地址：0x0000211C；复位：0x00000000；名称：SEQTRGSLP

SEQTRGSLP 寄存器受 SEQSLPLOCK 寄存器保护。

表 102. SEQTRGSLP 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:1]	保留		保留。	0x0	R
0	TRGSLP		序列器触发睡眠。首先写入 SEQSLPLOCK 寄存器。将此命令放在序列的末尾。如果在序列结束时进入睡眠状态，应将此命令设置为 1。	0x0	R/W

序列0信息寄存器—SEQ0INFO

地址：0x000021CC；复位：0x00000000；名称：SEQ0INFO

表 103. SEQ0INFO 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:27]	保留		保留。	0x0	R
[26:16]	SEQ0INSTNUM		SEQ0 指令数。	0x0	R/W
[15:11]	保留		保留。	0x0	R
[10:0]	SEQ0STARTADDR		SEQ0 起始地址。	0x0	R/W

序列2信息寄存器—SEQ2INFO

地址：0x000021D0；复位：0x00000000；名称：SEQ2INFO

表 104. SEQ2INFO 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:27]	保留		保留。	0x0	R
[26:16]	SEQ2INSTNUM		SEQ2 指令数。	0x0	R/W
[15:11]	保留		保留。	0x0	R
[10:0]	SEQ2STARTADDR		SEQ2 起始地址。	0x0	R/W

命令FIFO写地址寄存器—CMDFIFOWADDR

地址：0x000021D4；复位：0x00000000；名称：CMDFIFOWADDR

表 105. CMDFIFOWADDR 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:11]	保留		保留。	0x0	R
[10:0]	WADDR		写地址。这些位是 SRAM 中用于存储命令的地址。	0x0	R/W

命令数据控制寄存器—CMDDATACON

地址：0x000021D8；复位：0x00000410；名称：CMDDATACON

表 106. CMDDATACON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:9]	DATAMEMMDE	10 11	数据 FIFO 模式选择。 FIFO 模式。 流模式。	0x2	R/W
[8:6]	DATA_MEM_SEL	000 001 010 011	数据 FIFO 大小选择。 保留。 2 kB SRAM。 4 kB SRAM。 6 kB SRAM。	0x0	R/W
[5:3]	CMDMEMMDE	01 10 11	命令 FIFO 模式。 存储器模式。 保留。 保留。	0x2	R/W
[2:0]	CMD_MEM_SEL	0x0 0x1 0x2 0x3	命令存储器选择。 保留。 2 kB SRAM。 4 kB SRAM。 6 kB SRAM。	0x0	R/W

数据FIFO阈值寄存器—DATAFIFOTHRES

地址：0x000021E0；复位：0x00000000；名称：DATAFIFOTHRES

表 107. DATAFIFOTHRES 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:27]	保留		保留。	0x0	R
[26:16]	HIGHTHRES		高阈值。	0x0	R/W
[15:0]	保留		保留。	0x0	R

序列3信息寄存器—SEQ3INFO

地址：0x000021E4；复位：0x00000000；名称：SEQ3INFO

表 108. SEQ3INFO 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:27]	保留		保留。	0x0	R
[26:16]	INSTNUM		SEQ3 指令数。	0x0	R/W
[15:11]	保留		保留。	0x0	R
[10:0]	STARTADDR		SEQ3 起始地址。	0x0	R/W

序列1信息寄存器—SEQ1INFO

地址：0x000021E8；复位：0x00000000；名称：SEQ1INFO

表 109. SEQ1INFO 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:27]	保留		保留。	0x0	R
[26:16]	SEQ1INSTNUM		SEQ1 指令数。	0x0	R/W
[15:11]	保留		保留。	0x0	R
[10:0]	SEQ1STARTADDR		SEQ1 起始地址。	0x0	R/W

命令和数据FIFO内部数据计数寄存器—FIFOCNTSTA

地址：0x00002200；复位：0x00000000；名称：FIFOCNTSTA

表 110. FIFOCNTSTA 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:27]	保留		保留。	0x0	R
[26:16]	DATAFIFOCNTSTA[10:0]		数据 FIFO 中的当前字数	0x0	R
[15:0]	保留		保留	0x0	R

同步外部器件寄存器—SYNCEXTDEVICE

地址：0x00002054；复位：0x00000000；名称：SYNCEXTDEVICE

表 111. SYNCEXTDEVICE 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:8]	保留		保留。	0x0	R
[7:0]	同步		GPIOx 的输出数据。有关如何控制 GPIOx 的信息，参见 GP0CON 寄存器。将 1 写入相应的位时，对应的 GPIOx 设置为高电平。写入 0 时，对应的 GPIOx 设置为 0。	0x0	R/W

触发序列寄存器—TRIGSEQ

地址：0x00000430；复位：0x0000；名称：TRIGSEQ

表 112. TRIGSEQ 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	保留		保留。	0x0	R
3	TRIG3		触发序列 3。	0x0	R/W
2	TRIG2		触发序列 2。	0x0	R/W
1	TRIG1		触发序列 1。	0x0	R/W
0	TRIG0		触发序列 0。	0x0	R/WS

波形发生器

AD5940/AD5941 采用数字波形发生器来生成正弦波、梯形波和方波。本部分介绍如何使用波形发生器。

波形发生器特性

波形发生器能够生成正弦波、梯形波和方波，可与高速 DAC 或低功耗 DAC 配合使用。

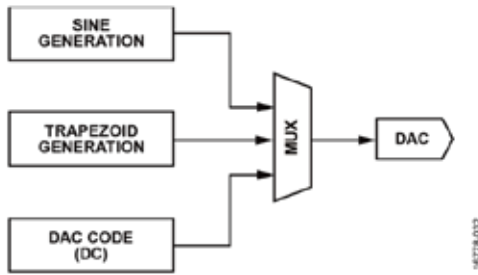


图45. 波形发生器简化框图

波形发生器操作

要使用波形发生器模块，须将 AFECON 寄存器的 WAVEGENEN 位设置为 1。当此位使能时，所选波形源就会启动并循环，直到禁用该模块(WAVEGENEN = 0)或选择其他源为止。禁用该模块时，DAC 输出电压保持不变，直至选择其他波形（通过写入 WGCON 寄存器的 TYPESEL 位）或波形复位。

正弦波发生器

正弦波发生器的框图如图 46 所示。

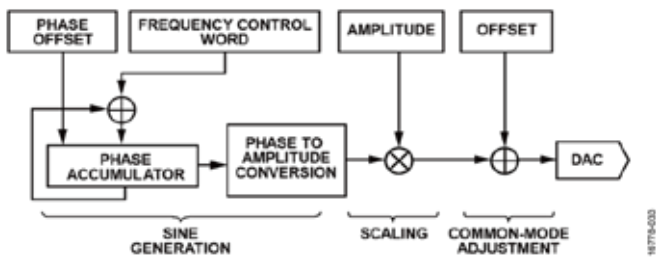


图46. 正弦波发生器

使用频率控制字（WGFCW 位[30:0]）调整输出频率(f_{OUT})，计算公式如下：

$$f_{OUT} = f_{CLK} \times SINEFCW / 2^{30}$$

其中：

f_{CLK} 为 ACLK 的频率 16 MHz。

SINEFCW 为 WGFCW 寄存器的位[30:0]。

正弦波发生器含有一个由 WGOFFSET 寄存器控制的可编程相位偏移。当使能时，相位累加器使用相位偏移寄存器的内容进行初始化。正弦波发生器启动后，相位增量始终为正。

梯形波发生器

梯形波形的定义如图 47 所示

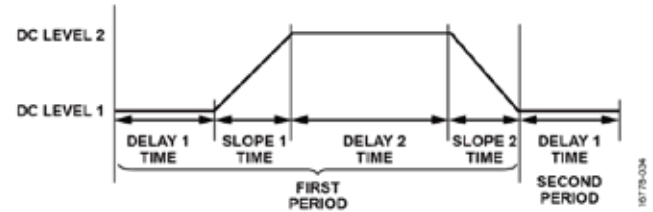


图47. 梯形波形定义

图 47 所示的六个参数可由用户通过 WGDCLEVEL1、WGDCLEVEL2、WGDELAY1、WGDELAY2、WDSLOPE1 和 WGSLOPE2 寄存器进行编程。这些变量定义了梯形波形。将 WGSLOPEx 寄存器设置为 0x00000 即可生成方波。时间以 DAC 更新时钟的周期数表示；对于梯形函数，时钟频率设置为 320 kHz。梯形波形的周期开始于 WGDELAY1 起始时，结束于 WGSLOPE2 完成时。梯形波会继续循环到被用户禁用为止。

波形发生器与低功耗 DAC 配合使用

虽然波形发生器主要设计用于高速 DAC，但它也可以与低功耗 DAC 一起用于超低功耗和低带宽应用。要配置低功耗 DAC 以生成波形，须将 LPDACCON 寄存器的位 6 设置为 1。梯形波或正弦波可以如前所述进行选择。当波形发生器配合低功耗 DAC 使用时，必须选择 32 kHz 振荡器作为系统时钟，这会限制信号的带宽。

波形发生器寄存器

表 113. 用于高速 DAC 的波形发生器寄存器汇总

地址	名称	描述	复位	访问类型
0x00002014	WGCON	波形发生器配置寄存器。	0x00000030	R/W
0x00002018	WGDCLEVEL1	波形发生器寄存器, 梯形波直流电平 1。	0x00000000	R/W
0x0000201C	WGDCLEVEL2	波形发生器寄存器, 梯形波直流电平 2。	0x00000000	R/W
0x00002020	WGDELAY1	波形发生器寄存器, 梯形波延迟 1 时间。	0x00000000	R/W
0x00002024	WGSLOPE1	波形发生器寄存器, 梯形波斜率 1 时间。	0x00000000	R/W
0x00002028	WGDELAY2	波形发生器寄存器, 梯形波延迟 2 时间。	0x00000000	R/W
0x0000202C	WGSLOPE2	波形发生器寄存器, 梯形波斜率 2 时间。	0x00000000	R/W
0x00002030	WGFCW	波形发生器寄存器, 正弦波频率控制字。	0x00000000	R/W
0x00002034	WGPHASE	波形发生器寄存器, 正弦波相位偏移。	0x00000000	R/W
0x00002038	WGOFFSET	波形发生器寄存器, 正弦波偏移。	0x00000000	R/W
0x0000203C	WGAMPLITUDE	波形发生器寄存器, 正弦波幅度。	0x00000000	R/W

波形发生器配置寄存器—WGCON

地址：0x00002014；复位：0x00000030；名称：WGCON

表 114. WGCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:6]	保留		保留	0x0	R
5	DACGAINCAL	0 旁路 DAC 增益校正。 1 执行 DAC 增益校正。	旁路 DAC 增益。使用 ADI 工厂调整期间计算并存储在 DACGAIN 寄存器中的 DAC 增益。	0x1	R/W
4	DACOFFSETCAL	0 旁路 DAC 偏移校正。 1 执行 DAC 偏移校正。当 LPDACCON0 位 0 = 0 时, 偏移值位于 DACOFFSET 寄存器 (低功耗模式) 和 DACOFFSETHS 寄存器 (高功率模式) 中。当 LPDACCON0 位 0 = 1 时, 偏移值位于 DACOFFSETATTEN 寄存器 (低功耗模式) 和 DACOFFSETATTENHS 寄存器 (高功率模式) 中。	旁路 DAC 偏移。使用校准程序期间计算的 DAC 偏移。	0x1	R/W
3	保留		保留。	0x0	R
[2:1]	TYPESSEL	00 直接写入 DAC。用户代码直接写入 HSDACDAT 寄存器。 10 正弦波。将 AFECON 寄存器中的 WAVEGENEN 位设置为 1。DAC 输出正弦波。 11 梯形波。将 AFECON 寄存器中的 WAVEGENEN 位设置为 1。DAC 输出梯形波。	这些位选择波形类型。	0x0	R/W
0	TRAPRSTEN	0 禁用梯形波形发生器复位。 1 使能梯形波形发生器复位。	复位梯形波形发生器。输出从延迟 1 周期开始时重新启动, 输出对应于直流电平 1。复位立即生效。复位梯形波发生器后, 此位的值回到 0。	0x0	W

波形发生器梯形波直流电平1 寄存器—WGDCLEVEL1

地址：0x00002018；复位：0x00000000；名称：WGDCLEVEL1

表 115. WGDCLEVEL1 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	TRAPDCLEVEL1		用于梯形波生成的直流电平 1 值。	0x0	R/W

波形发生器梯形波直流电平2 寄存器—WGDCLEVEL2

地址：0x0000201C；复位：0x00000000；名称：WGDCLEVEL2

表 116. WGDCLEVEL2 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	TRAPDCLEVEL2		用于梯形波生成的直流电平 2 值。	0x0	R/W

序列器命令计数寄存器—SEQCNT

地址：0x00002064；复位：0x00000000；名称：SEQCNT

SEQCNT 寄存器提供命令计数，每次序列器执行一个命令时，命令计数递增 1。此寄存器不受密钥保护。

表 117. SEQCNT 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:16]	保留		保留。	0x0	R
[15:0]	Count		序列器命令计数。每次序列器执行一个命令时，此计数递增 1。将 1 写入该寄存器时复位为 0。将 1 写入该寄存器也会清除 SEQCRC 寄存器。	0x0	R/W1

波形发生器梯形波延迟1 时间寄存器—WGDELAY1

地址：0x00002020；复位：0x00000000；名称：WGDELAY1

表 118. WGDELAY1 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:20]	保留		保留。	0x0	R
[19:0]	DELAY1		用于梯形波生成的延迟 1 值。时间单位为 DAC 更新速率。	0x0	R/W

波形发生器梯形波斜率1 时间寄存器—WGSLOPE1

地址：0x00002024；复位：0x00000000；名称：WGSLOPE1

表 119. WGSLOPE1 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:20]	保留		保留。	0x0	R
[19:0]	SLOPE1		用于梯形波生成的斜率 1 值。时间单位为 DAC 更新速率。对于梯形波生成，DAC 更新速率固定为 320 kHz。	0x0	R/W

波形发生器梯形波延迟2 时间寄存器—WGDELAY2

地址：0x00002028；复位：0x00000000；名称：WGDELAY2

表 120. WGDELAY2 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:20]	保留		保留。	0x0	R
[19:0]	DELAY2		用于梯形波生成的延迟 2 值。时间单位为 DAC 更新速率。对于梯形波生成，DAC 更新速率固定为 320 kHz。	0x0	R/W

波形发生器梯形波斜率2 时间寄存器—WGSLOPE2

地址：0x0000202C；复位：0x00000000；名称：WGSLOPE2

表 121. WGSLOPE2 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:20]	保留		保留。	0x0	R
[19:0]	SLOPE2		用于梯形波生成的斜率 2 值。时间单位为 DAC 更新速率。对于梯形波生成，DAC 更新速率固定为 320 kHz。	0x0	R/W

波形发生器正弦波频率控制字寄存器—WGFCW

地址：0x00002030；复位：0x00000000；名称：WGFCW

表 122. WGFCW 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:24]	保留		保留。	0x0	R
[30:0]	SINEFCW		正弦波发生器频率控制字。这些位选择正弦波形的输出频率。输出频率(f_{OUT}) = $f_{ACLK} \times (SINEFCW/2^{30})$ 。为了获得准确的 DFT 结果并避免频谱泄漏, $f_{OUT}/(DFT \text{ 输入数据速率}/N)$ 必须是整数, 其中 N 为 DFT 的输入数据数量。参阅 DFTCON 寄存器中的 DFTNUM 位 (见表 49)。由于输入数据源不同, DFT 输入数据速率可能不同。参阅 DFTCON 寄存器中的 DFTINSEL 位 (见表 49)。 Sinc3 作为 DFT 的输入数据输出 (DFT 输入数据速率 = ADC 输出数据速率 (1.6MHz 或 800kHz) / SINC3_OSR))。参阅 ADCFILTERCON 寄存器中的 SINC3OSR 位 (见表 43)。旁路 sinc3 时, 参阅 ADCFILTERCON 寄存器中的 SINC3BYP 位 (见表 43)。如果 DFT 输入数据速率 = 800 kHz, 则 ADC 输出数据速率必须设置为 800 kHz。参阅 ADCFILTERCON 寄存器中的 ADCSAMPLERATE 位 = 1 (见表 43)。一般公式为 $ADC_FS/SINC3_OSR/SINC2_OS$ 。参阅 ADCFILTERCON 寄存器中的 SINC2OSR 位 (见表 43)。 有关更多信息, 请参阅“高性能 ADC 电路”部分。	0x0	R/W

波形发生器正弦波相位偏移寄存器—WGPHASE

地址：0x00002034；复位：0x00000000；名称：WGPHASE

表 123. WGPHASE 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:20]	保留		保留。	0x0	R
[19:0]	SINEOFFSET		正弦波相位偏移。SINEOFFSET 位[19:0] = 相位 (度) / 360×2^{20} 。例如, 为了获得 45° 相位偏移, SINEOFFSET 位[19:0] = $45/360 \times 2^{20}$ 。设置 WGCON 寄存器中的 TYPESEL 位和 AFECON 寄存器中的 WAVEGENEN 位之前, 必须先设置该寄存器。	0x0	R/W

波形发生器正弦波偏移寄存器—WGOFFSET

地址：0x00002038；复位：0x00000000；名称：WGOFFSET

表 124. WGOFFSET 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:12]	保留		保留。	0x0	R
[11:0]	SINEOFFSET		正弦波偏移。在正弦波模式下, 波形发生器输出会增加此偏移。该值是以二进制补码格式表示的带符号数。设置 WGCON 寄存器中的 TYPESEL 位和 AFECON 寄存器中的 WAVEGENEN 位之前, 必须先设置该寄存器。	0x0	R/W

波形发生器正弦波幅度寄存器—WGAMPLITUDE

地址：0x0000203C；复位：0x00000000；名称：WGAMPLITUDE

表 125. WGAMPLITUDE 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:11]	保留		保留。	0x0	R
[10:0]	SINEAMPLITUDE		正弦波幅度, 无符号数。在正弦波模式下, 此幅度会缩放波形发生器。DAC 输出电压由此值以及 HSDACCON 寄存器中的 ATTENEN 位和 INAMPGNMDE 位决定。设置 WGCON 寄存器中的 TYPESEL 位和 AFECON 寄存器中的 WAVEGENEN 位之前, 必须先设置该寄存器。	0x0	R/W

SPI 接口

概述

AD5940/AD5941 提供 SPI 接口以便于主机微控制器进行配置和控制。主机控制器通过 SPI 读取和写入存储器、寄存器、FIFO。AD5940/AD5941 用作 SPI 从器件。

SPI 引脚

主机和 AD5940/AD5941 之间的 SPI 连接包括 $\overline{\text{CS}}$ 、SCLK、MOSI 和 MISO。

片选使能

主机必须将 SPI 从器件使能信号连接到 AD5940/AD5941 的 $\overline{\text{CS}}$ 输入端。为启动 SPI 事务，主机在第一个 SCLK 上升沿之前将 $\overline{\text{CS}}$ 信号驱动为低电平，并在最后一个 SCLK 下降沿之后再将其驱动为高电平。当 $\overline{\text{CS}}$ 输入为高电平时，AD5940/AD5941 忽略 SPI 的 SCLK 和 MOSI 信号。

SCLK

SCLK 是由主机驱动至 AD5940/AD5941 的串行时钟。最大时钟速度为 16 MHz。

MOSI 和 MISO

MOSI 是从主机驱动到 AD5940/AD5941 的数据输入线，MISO 是从 AD5940/AD5941 到主机的数据输出线。MOSI 信号和 MISO 信号在 SCLK 信号的下降沿启动，并在 SCLK 信号的上升沿分别由主机和 AD5940/AD5941 采样。MOSI 信号将数据从主机传送到 AD5940/AD5941。MISO 信号在读处理期间将返回的读取数据字段从 AD5940/AD5941 传送到主机。

SPI 工作原理

主机是 SPI 的主器件。SPI 操作的特点和要求如下：

- SCLK 始终低于 AD5940/AD5941 的系统时钟（即 16 MHz）。
- 当 $\overline{\text{CS}}$ 信号变为低电平时，主机必须产生 8 的倍数个时钟周期。
- 通过 SPI 从器件的传输始终是字节对齐的。
- 在每个八位字中，首先发送和接收的是最高有效位（位 7）。
- 如果 $\overline{\text{CS}}$ 信号在任何时候由主机置拉高，则当 $\overline{\text{CS}}$ 信号由主机再次拉低时，AD5940/AD5941 便可接受新的 SPI 事务。 $\overline{\text{CS}}$ 变高和再次变低之间的最短时间是 t_{10} （见表 4）。

命令字节

在 SPI 事务中从主机发送到 AD5940/AD5941 的第一个字节是命令字节。命令字节指定用于 SPI 事务的 SPI 协议。表 126 中详细列出了可用的命令。

表 126. SPI 命令

命令	值	描述
SPICMD_SETADDR	0x20	设置 SPI 事务的寄存器地址
SPICMD_READREG	0x6D	指定 SPI 事务为读处理
SPICMD_WRITEREG	0x2D	指定 SPI 事务为写处理
SPICMD_READFIFO	0x5F	读取 FIFO 的命令

AD5940/AD5941 提供两种主要 SPI 处理协议：写入和读取寄存器以及从数据 FIFO 读取数据。

写入和读取寄存器

写入和读取寄存器需要两个 SPI 事务。第一个事务设置寄存器地址。第二个事务是实际读取或写入所需寄存器。以下是写入寄存器的步骤：

1. 写入命令字节并配置寄存器地址。
 - a. 将 $\overline{\text{CS}}$ 驱动为低电平。
 - b. 发送 8 位命令字节：SPICMD_SETADDR。
 - c. 发送要读取或写入的寄存器的 16 位地址。
 - d. 将 $\overline{\text{CS}}$ 拉高。
2. 将数据写入寄存器。
 - a. 将 $\overline{\text{CS}}$ 驱动为低电平。
 - b. 发送 8 位命令字节：SPICMD_WRITEREG。
 - c. 将 16 位或 32 位数据写入寄存器。
 - d. 将 $\overline{\text{CS}}$ 拉高。
3. 从寄存器读取数据。
 - a. 将 $\overline{\text{CS}}$ 驱动为低电平。
 - b. 发送 8 位命令字节：SPICMD_READREG。
 - c. 在 SPI 总线上发送一个虚拟字节以启动读操作。
 - d. 读取返回的 16 位或 32 位数据。
 - e. 将 $\overline{\text{CS}}$ 拉高。

从数据 FIFO 读取数据

从数据 FIFO 回读数据有两种方法：按“写入和读取寄存器部分”所述读取 DATAFIFORD 寄存器，或实现快速 FIFO 读协议。如果数据 FIFO 中的结果少于三个，可以从 DATAFIFORD 寄存器中回读数据。但如果 FIFO 中有三个以上的结果，则应实现更高效的 SPI 处理协议。以下部分及图 48 说明了该协议。

从数据FIFO读取数据

要从数据 FIFO 中读取数据，请执行以下步骤：

- 1. 将 $\overline{CS}$ 驱动为低电平。
- 2. 发送一个 8 位命令字节：SPICMD_READFIFO。
- 3. 在回读有效数据之前，应通过 SPI 总线传输六个虚拟字节。

- 4. 连续读取 DATAFIFORD 寄存器，直到只剩下两个结果。
- 5. 使用非零偏移回读最后两个数据点。
- 6. 将 $\overline{CS}$ 拉高。

处理协议如图 48 所示。在通过高级外设总线(APB)返回有效数据之前，需要进行六次伪读操作。该图还说明了为什么使用非零偏移回读最后两个 FIFO 结果。在图 48 中，当 SPI 总线传输数据 B 时，APB 读取数据 C。假设“APB 读取 B”是 FIFO 中的最后一个数据，则读取偏移(ROFFSETC)设置为非零值。然后，APB 读取 DATAFIFORD 之外的寄存器。如果 APB 继续读取 DATAFIFORD 寄存器，则数据 FIFO 会下溢，导致下溢错误。

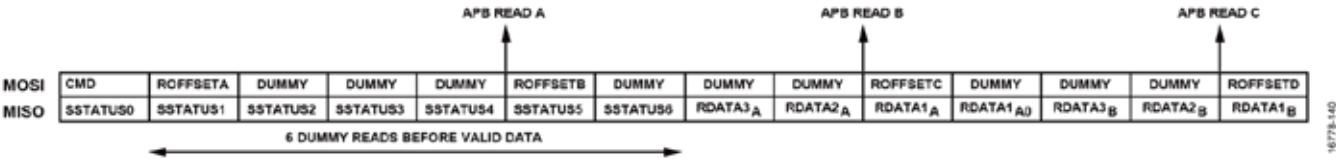


图48. 数据FIFO读协议

睡眠和唤醒定时器

睡眠和唤醒定时器特性

AD5940/AD5941 集成了一个 20 位睡眠和唤醒定时器。睡眠和唤醒定时器提供对序列器的自动控制，并且可以按从 SEQ0 到 SEQ3 的任何顺序依次运行多达八个序列。定时器由内部 32 kHz 振荡器时钟源提供时钟。

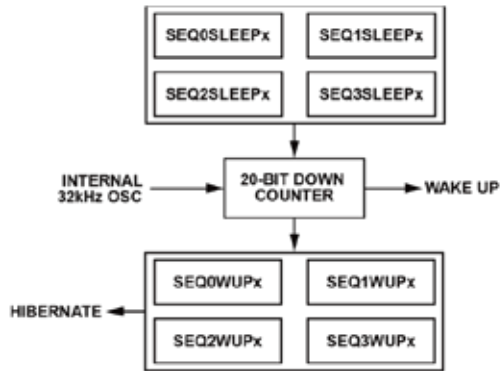


图49. 睡眠和唤醒定时器框图

睡眠和唤醒定时器概述

睡眠和唤醒定时器模块由一个倒计时的 20 位定时器组成。时钟源为 32 kHz 内部低频振荡器。

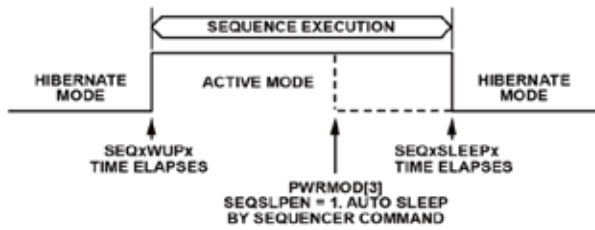


图50. 睡眠和唤醒时序图

当定时器到期时，器件会自动唤醒并运行序列。最多可以按顺序运行八个序列。

当定时器到期时，器件返回睡眠状态。如果定时器在序列完成执行之前到期，则序列中的剩余命令会被忽略。因此，用户代码必须确保 SEQxSLEEPx 寄存器中的值足够大，以允许序列执行所有命令。

建议使用唤醒定时器禁用定时器睡眠功能（PWRMOD 位 2 = 0），并使用序列器进入休眠模式。设置 PWRMOD 位 3 = 1，使序列器可将器件置于休眠模式。

配置一个确定的序列顺序

睡眠和唤醒定时器提供了按特定顺序定期执行序列的功能。序列的执行顺序在 SEQORDER 寄存器中定义。该寄存器中有 8 个可用槽，从 A 到 H。每个槽可配置为四个序列中的任何一个。图 51 显示了此特性的一个示例。有三个确定的执行序列，SEQ1、SEQ2 和 SEQ3，如图 51 所示。

要配置 AD5940/AD5941 以实现此序列顺序，请采用以下寄存器设置：

1. SEQORDER 位 SEQA = 1 (SEQ1)
2. SEQORDER 位 SEQB = 2 (SEQ2)
3. SEQORDER 位 SEQC = 3 (SEQ3)
4. SEQORDER 位 SEQD = 1 (SEQ1)
5. CON 位 ENDSEQ = 3（结束于序列 D）



图51. 序列顺序图

睡眠和唤醒定时器建议操作

使用睡眠和唤醒定时器时，ADI 公司建议采用以下步骤来优化性能和功耗：

1. 将 PWRMOD 位 2 设置为 0 以禁用定时器睡眠功能。睡眠唤醒定时器不会将器件置于休眠模式，而是在序列结束时通过写入 SEQTRG 寄存器将器件置于睡眠模式。此睡眠模式可优化功耗。
2. 将 TMRCON 位 0 设置为 1 以使能定时器唤醒功能。
3. 将 PWRMOD 位 3 设置为 1 并将 SEQSLPLOCK 寄存器设置为 0xA47E5，使序列器可以触发睡眠。
4. 在 CON 位[3:1]中设置最终序列。如果仅使用一个序列，请选择该序列。
5. 将睡眠时间和唤醒时间写入 SEQxSLEEPx、SEQxSLEEPL、SEQxWUPx 和 SEQxWUPL 寄存器。
6. 使用 SEQORDER 寄存器配置触发序列的顺序。
7. 写入 CON 位 0 = 1 以使能定时器。

当 CON 位 0 = 1 时，定时器加载来自 SEQxWUPH 和 SEQxWUPL 寄存器的值并开始倒数。当定时器达到零时，器件唤醒并按 SEQORDER 位[1:0]中指定的顺序执行序列。定时器加载来自 SEQxSLEEPH 和 SEQxSLEEPL 寄存器的值，并在序列器运行时再次开始倒数。当定时器到期时，如果 TMRCON 位 0 = 1，则 AD5940/AD5941 返回睡眠状态。如果 PWRMOD 位 3 = 1，则 AD5940/AD5941 在最后一个序列结束时返回睡眠状态。

睡眠和唤醒定时器寄存器

表 127. 睡眠和唤醒定时器寄存器汇总

地址	名称	描述	复位	访问类型
0x00000800	CON	定时器控制寄存器	0x0000	R/W
0x00000804	SEQORDER	顺序控制寄存器	0x0000	R/W
0x00000808	SEQ0WUPL	序列 0 唤醒时间寄存器(LSB)	0xFFFF	R/W
0x0000080C	SEQ0WUPH	序列 0 唤醒时间寄存器(MSB)	0x000F	R/W
0x00000810	SEQ0SLEEPL	序列 0 睡眠时间寄存器(LSB)	0xFFFF	R/W
0x00000814	SEQ0SLEEPH	序列 0 睡眠时间寄存器(MSB)	0x000F	R/W
0x00000818	SEQ1WUPL	序列 1 唤醒时间寄存器(LSB)	0xFFFF	R/W
0x0000081C	SEQ1WUPH	序列 1 唤醒时间寄存器(MSB)	0x000F	R/W
0x00000820	SEQ1SLEEPL	序列 1 睡眠时间寄存器(LSB)	0xFFFF	R/W
0x00000824	SEQ1SLEEPH	序列 1 睡眠时间寄存器(MSB)	0x000F	R/W
0x00000828	SEQ2WUPL	序列 2 唤醒时间寄存器(LSB)	0xFFFF	R/W
0x0000082C	SEQ2WUPH	序列 2 唤醒时间寄存器(MSB)	0x000F	R/W
0x00000830	SEQ2SLEEPL	序列 2 睡眠时间寄存器(LSB)	0xFFFF	R/W
0x00000834	SEQ2SLEEPH	序列 2 睡眠时间寄存器(MSB)	0x000F	R/W
0x00000838	SEQ3WUPL	序列 3 唤醒时间寄存器(LSB)	0xFFFF	R/W
0x0000083C	SEQ3WUPH	序列 3 唤醒时间寄存器(MSB)	0x000F	R/W
0x00000840	SEQ3SLEEPL	序列 3 睡眠时间寄存器(LSB)	0xFFFF	R/W
0x00000844	SEQ3SLEEPH	序列 3 睡眠时间寄存器(MSB)	0x000F	R/W
0x00000A1C	TMRCON	定时器唤醒配置寄存器	0x0000	R/W

定时器控制寄存器—CON

地址：0x00000800；复位：0x0000；名称：CON

CON 寄存器是唤醒定时器控制寄存器。

表 128. CON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:7]	保留		保留。	0x0	R
6	MSKTRG		屏蔽睡眠和唤醒定时器触发序列的功能。此位屏蔽睡眠和唤醒定时器触发序列的功能。屏蔽触发后，它不会进入序列器。	0x0	R/W
[5:4]	保留		保留。	0x0	R
[3:1]	ENDSEQ		结束序列。这些位选择一个 SEQORDER 位以结束时序序列。 0 睡眠和唤醒定时器停止于序列 A，然后返回到序列 A。 1 睡眠和唤醒定时器停止于序列 B，然后返回到序列 A。 10 睡眠和唤醒定时器停止于序列 C，然后返回到序列 A。 11 睡眠和唤醒定时器停止于序列 D，然后返回到序列 A。 100 睡眠和唤醒定时器停止于序列 E，然后返回到序列 A。 101 睡眠和唤醒定时器停止于序列 F，然后返回到序列 A。 110 睡眠和唤醒定时器停止于序列 G，然后返回到序列 A。 111 睡眠和唤醒定时器停止于序列 H，然后返回到序列 A。	0x0	R/W

使用内部 32 kHz 振荡器时，最大休眠时间为 32 秒。

要计算 SEQxWUPx 和 SEQxSLEEPx 寄存器的码值，请使用下式：

$$Code = ClkFreq \times Time$$

其中：

Code 为 SEQxWUPx 寄存器的码值。

ClkFreq 为内部振荡器的频率，单位为 Hz。

Time 为所需的超时持续时间（秒）。

位	位名称	设置	描述	复位	访问类型
0	EN	0 1	睡眠和唤醒定时器使能位。 0 使能睡眠和唤醒计时器。 1 禁用睡眠和唤醒计时器。	0x0	R/W

顺序控制寄存器—SEQORDER

地址：0x00000804；复位：0x0000；名称：SEQORDER

SEQORDER 寄存器控制命令序列执行顺序。

表 129. SEQORDER 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:14]	SEQH	0 1 10 11	序列 H 配置。这些位为定时器序列 H 选择 SEQ0、SEQ1、SEQ2 或 SEQ3。 0 填入 SEQ0。 1 填入 SEQ1。 10 填入 SEQ2。 11 填入 SEQ3。	0x0	R/W
[13:12]	SEQG	0 1 10 11	序列 G 配置。这些位为定时器序列 G 选择 SEQ0、SEQ1、SEQ2 或 SEQ3。 0 填入 SEQ0。 1 填入 SEQ1。 10 填入 SEQ2。 11 填入 SEQ3。	0x0	R/W
[11:10]	SEQF	0 1 10 11	序列 F 配置。这些位为定时器序列 F 选择 SEQ0、SEQ1、SEQ2 或 SEQ3。 0 填入 SEQ0。 1 填入 SEQ1。 10 填入 SEQ2。 11 填入 SEQ3。	0x0	R/W
[9:8]	SEQE	0 1 10 11	序列 E 配置。这些位为定时器序列 E 选择 SEQ0、SEQ1、SEQ2 或 SEQ3。 0 填入 SEQ0。 1 填入 SEQ1。 10 填入 SEQ2。 11 填入 SEQ3。	0x0	R/W
[7:6]	SEQD	0 1 10 11	序列 D 配置。这些位为定时器序列 D 选择 SEQ0、SEQ1、SEQ2 或 SEQ3。 0 填入 SEQ0。 1 填入 SEQ1。 10 填入 SEQ2。 11 填入 SEQ3。	0x0	R/W
[5:4]	SEQC	0 1 10 11	序列 C 配置。这些位为定时器序列 C 选择 SEQ0、SEQ1、SEQ2 或 SEQ3。 0 填入 SEQ0。 1 填入 SEQ1。 10 填入 SEQ2。 11 填入 SEQ3。	0x0	R/W
[3:2]	SEQB	0 1 10 11	序列 B 配置。这些位为定时器序列 B 选择 SEQ0、SEQ1、SEQ2 或 SEQ3。 0 填入 SEQ0。 1 填入 SEQ1。 10 填入 SEQ2。 11 填入 SEQ3。	0x0	R/W
[1:0]	SEQA	0 1 10 11	序列 A 配置。这些位为定时器序列 A 选择 SEQ0、SEQ1、SEQ2 或 SEQ3。 0 填入 SEQ0。 1 填入 SEQ1。 10 填入 SEQ2。 11 填入 SEQ3。	0x0	R/W

序列0至序列3唤醒时间寄存器(LSB)—SEQxWUPL

地址：0x00000808；复位：0xFFFF；名称：SEQ0WUPL

地址：0x00000818；复位：0xFFFF；名称：SEQ1WUPL

地址：0x00000828；复位：0xFFFF；名称：SEQ2WUPL

地址：0x00000838；复位：0xFFFF；名称：SEQ3WUPL

这些寄存器设置序列睡眠时间。计数器为 20 位。这些寄存器设置 16 个 LSB。当此定时器到期时，器件会唤醒。

表 130. SEQxWUPL 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	WAKEUPTIME0[15:0]		序列和睡眠周期。此寄存器定义器件保持睡眠模式的时间长度。当经过此时间时，器件会唤醒。	0xFFFF	R/W

序列0至序列3唤醒时间寄存器(MSB)—SEQxWUPH

地址 0x0000080C，复位：0x000F；名称：SEQ0WUPH

地址 0x0000081C，复位：0x000F；名称：SEQ1WUPH

地址 0x0000082C，复位：0x000F；名称：SEQ2WUPH

地址 0x0000083C，复位：0x000F；名称：SEQ3WUPH

这些寄存器设置序列睡眠时间。计数器为 20 位。这些寄存器设置 4 个 MSB。当此定时器到期时，器件会唤醒。

表 131. SEQxWUPH 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	保留		保留。	0x0	R
[3:0]	WAKEUPTIME0[19:16]		序列和睡眠周期。此寄存器定义器件保持睡眠模式的时间长度。当经过此时间时，器件会唤醒。	0xF	R/W

序列0至序列3睡眠时间寄存器(LSB)—SEQxSLEEPL

地址 0x00000810，复位：0xFFFF；名称：SEQ0SLEEPL

地址 0x00000820，复位：0xFFFF；名称：SEQ1SLEEPL

地址 0x00000830，复位：0xFFFF；名称：SEQ2SLEEPL

地址 0x00000840，复位：0xFFFF；名称：SEQ3SLEEPL

SEQxSLEEPL 寄存器定义 SEQ0 至 SEQ3 的器件活动时间。计数器为 20 位。这些寄存器设置 16 个 LSB。

表 132. SEQxSLEEPL 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	SLEEPTIME0[15:0]		序列和活动周期。此寄存器定义器件保持活动模式的时间长度。当经过此时间时，器件返回睡眠模式。	0xFFFF	R/W

序列0至序列3睡眠时间寄存器(MSB)—SEQxSLEEPH

地址 0x00000814，复位：0x000F；名称：SEQ0SLEEPH

地址 0x00000824，复位：0x000F；名称：SEQ1SLEEPH

地址 0x00000834，复位：0x000F；名称：SEQ2SLEEPH

地址 0x00000844，复位：0x000F；名称：SEQ3SLEEPH

SEQxSLEEPH 寄存器定义 SEQ0 至 SEQ3 的器件活动时间。计数器为 20 位。这些寄存器设置 4 个 MSB。

表 133. SEQxSLEEPH 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	保留		保留。	0x0	R
[3:0]	SLEEPTIME0[19:16]		序列和活动周期。此寄存器定义器件保持活动模式的时间长度。当经过此时间时，器件返回睡眠模式。	0xF	R/W

定时器唤醒配置寄存器—TMRCON

地址 0x00000A1C，复位：0x0000；名称：TMRCON

表 134. TMRCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:1]	保留		保留。	0x0	R
0	TMRINTEN	0 1	唤醒定时器使能。进入休眠模式之前设置此位，使得睡眠和唤醒定时器可以唤醒芯片。 禁用唤醒定时器。 使能唤醒定时器。	0x0	R/W

中断

AD5940/AD5941 提供多种中断选项。这些中断可配置为切换 GPIOx 引脚以响应中断事件。

中断控制器中断

中断控制器分为两个模块。每个模块由一个 INTCSELx 寄存器和一个 INTCFLAGx 寄存器组成。INTCPOL 和 INTCCLR 寄存器是两个模块通用的。在 INTCSELx 寄存器中使能某个中断后，INTCFLAGx 寄存器中的相应位会置 1。表 135 列出了可用中断源。INTCFLAGx 中断可配置为切换 GPIOx 引脚以响应中断事件。

配置中断

配置中断源之前，必须将 GPIOx 引脚配置为中断输出。GPIO0、GPIO3 和 GPIO6 可以配置为 INT0 输出。GPIO4 和 GPIO7 可以配置为 INT1 输出。更多信息请参阅“数字端口复用”部分。用户可以在 INTCPOL 寄存器中设置中断极性（上升沿或下降沿）。当触发中断时，选定的 GPIOx 引脚反转，提醒主机微控制器发生了中断事件。要清除中断源，须写入 INTCCLR 寄存器中的相应位。

自定义中断

用户可以在 INTCSELx 位[12:9]中选择四个自定义中断源。这些自定义中断可以通过写入 AFEGENINTSTA 寄存器的相应位来产生中断事件。只能通过序列器写入该寄存器。使用 SPI 写入 AFEGENINTSTA 寄存器无效。

外部中断配置

AD5940/AD5941 实现了 8 个外部中断。可以配置这些外部中断来检测以下类型事件的任意组合：

- Y 上升沿。逻辑检测到从低到高的跃迁并产生一个脉冲。
- Y 下降沿。逻辑检测到从高到低的跃迁并产生一个脉冲。
- Y 上升或下降沿。逻辑检测到从低到高或从高到低的跃迁并产生一个脉冲。
- Y 高电平。逻辑检测到高电平。中断线保持有效，直到外部源置为无效。
- Y 低电平。逻辑检测到低电平。中断线保持有效，直到外部源置为无效。

外部中断检测单元模块允许外部事件唤醒处于休眠模式的 AD5940/AD5941。

表 135. 中断源汇总

INTCFLAGx 寄存器标志名称	中断源描述
FLAG0	ADC 结果 IRQ 状态。
FLAG1	DFT 结果 IRQ 状态。
FLAG2	Sinc2 滤波器结果就绪 IRQ 状态。
FLAG3	温度结果 IRQ 状态。
FLAG4	ADC 最小值失败 IRQ 状态。
FLAG5	ADC 最大值不合格 IRQ 状态。
FLAG6	ADC 变化值不合格 IRQ 状态。
FLAG7	均值 IRQ 状态。
FLAG8	方差 IRQ 状态。
FLAG13	引导加载完成 IRQ 状态。
FLAG15	序列结束 IRQ 状态。
FLAG16	序列器超时已完成 IRQ 状态。参见“定时器命令”部分。
FLAG17	序列器超时命令错误 IRQ 状态。参见“定时器命令”部分。
FLAG23	数据 FIFO 满 IRQ 状态。
FLAG24	数据 FIFO 空 IRQ 状态。
FLAG25	数据 FIFO 阈值 IRQ 状态。DATAFIFOTHRES 寄存器中设置的阈值。
FLAG26	数据 FIFO 上溢 IRQ 状态。
FLAG27	数据 FIFO 下溢 IRQ 状态。
FLAG29	异常值 IRQ 状态。检测何时检测到异常值。
FLAG31	尝试打断 IRQ 状态。当序列 A 正在运行时，如果发生序列 B 请求，就会设置此中断。该中断表示序列 B 被忽略。

中断寄存器

表 136. 中断寄存器汇总

地址	名称	描述	复位	访问类型
0x00003000	INTCPOL	中断极性寄存器	0x00000000	R/W
0x00003004	INTCCLR	中断清零寄存器	0x00000000	W
0x00003008	INTCSEL0	中断控制器选择寄存器(INT0)	0x00002000	R/W
0x0000300C	INTCSEL1	中断控制器选择寄存器(INT1)	0x00002000	R/W
0x00003010	INTCFLAG0	中断控制器标志寄存器(INT0)	0x00000000	R
0x00003014	INTCFLAG1	中断控制器标志寄存器(INT1)	0x00000000	R
0x0000209C	AFEGENINTSTA	模拟生成中断	0x00000010	R/W1C

中断极性寄存器—INTCPOL

地址 0x00003000，复位：0x00000000；名称：INTCPOL

表 137. INTCPOL 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:1]	保留		保留。	0x0	R
0	INTPOL	0 输出负边沿中断。 1 输出上升沿中断。	中断极性。	0x0	R/W

中断清零寄存器—INTCCLR

地址 0x00003004，复位：0x00000000；名称：INTCCLR

表 138. INTCCLR 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
31	INTCLR31		尝试打断中断(IRQ)。写入 1 清 0。	0x0	W
30	保留		保留。	0x0	W
29	INTCLR29		异常值 IRQ。写入 1 清 0。	0x0	W
28	保留		保留。	0x0	W
27	INTCLR27		数据 FIFO 下溢 IRQ。写入 1 清 0。	0x0	W
26	INTCLR26		数据 FIFO 上溢 IRQ。写入 1 清 0。	0x0	W
25	INTCLR25		数据 FIFO 阈值 IRQ。写入 1 清 0。	0x0	W
24	INTCLR24		数据 FIFO 空 IRQ。写入 1 清 0。	0x0	W
23	INTCLR23		数据 FIFO 满 IRQ。写入 1 清 0。	0x0	W
22	保留		保留。	0x0	W
17	INTCLR17		序列器超时错误 IRQ。写入 1 清 0。	0x0	W
16	INTCLR16		序列器超时已完成 IRQ。写入 1 清 0。	0x0	W
15	INTCLR15		序列结束 IRQ。写入 1 清 0。	0x0	W
14	保留		保留。	0x0	W
13	INTCLR13		引导加载完成 IRQ。写入 1 清 0。	0x0	W
12	INTCLR12		自定义中断 3 (IRQ3)。写入 1 清 0。	不适用	不适用
11	INTCLR11		自定义中断 2 (INR)。写入 1 清 0。	不适用	不适用
10	INTCLR10		自定义中断 1。写入 1 清 0。	不适用	不适用
9	INTCLR9		自定义中断 0。写入 1 清 0。	不适用	不适用
8	INTCLR8		方差 IRQ。写入 1 清 0。	0x0	W
7	INTCLR7		均值 IRQ。写入 1 清 0。	0x0	W
6	INTCLR6		ADC 变化值不合格 IRQ。写入 1 清 0。	0x0	W
5	INTCLR5		ADC 最大值不合格 IRQ。写入 1 清 0。	0x0	W
4	INTCLR4		ADC 最小值不合格 IRQ。写入 1 清 0。	0x0	W
3	INTCLR3		温度结果 IRQ。写入 1 清 0。	0x0	W
2	INTCLR2		Sinc2 滤波器结果就绪 IRQ。写入 1 清 0。	0x0	W
1	INTCLR1		DFT 结果 IRQ。写入 1 清 0。	0x0	W
0	INTCLR0		ADC 结果 IRQ。写入 1 清 0。	0x0	W

中断控制器选择寄存器—INTCSEL0 和 INTCSEL1

地址 0x00003008，复位：0x00002000；名称：INTCSEL0

地址 0x0000300C，复位：0x00002000；名称：INTCSEL1

表 139. INTCSEL0 和 INTCSEL1 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
31	INTSEL31	0 禁用中断。 1 使能中断。	尝试打断 IRQ 使能。	0x0	R/W
30	保留		保留。	0x0	R/W
29	INTSEL29	0 禁用中断。 1 使能中断。	异常值 IRQ 使能。	0x0	R/W
28	保留		保留。	0x0	R/W
27	INTSEL27	0 禁用中断。 1 使能中断。	数据 FIFO 下溢 IRQ 使能。	0x0	R/W
26	INTSEL26	0 禁用中断。 1 使能中断。	数据 FIFO 上溢 IRQ 使能。	0x0	R/W
25	INTSEL25	0 禁用中断。 1 使能中断。	数据 FIFO 阈值 IRQ 使能。	0x0	R/W
24	INTSEL24	0 禁用中断。 1 使能中断。	数据 FIFO 空 IRQ 使能。	0x0	R/W
23	INTSEL23	0 禁用中断。 1 使能中断。	数据 FIFO 满 IRQ 使能。	0x0	R/W
[22:18]	保留		保留。	0x0	R/W
17	INTSEL17	0 禁用中断。 1 使能中断。	序列器超时错误 IRQ 使能。	0x0	R/W
16	INTSEL16	0 禁用中断。 1 使能中断。	序列器超时已完成 IRQ 使能。	0x0	R/W
15	INTSEL15	0 禁用中断。 1 使能中断。	序列结束 IRQ 使能。	0x0	R/W
14	保留		保留。	0x0	R/W
13	INTSEL13	0 禁用中断。 1 使能中断。	引导加载完成 IRQ 使能。	0x1	R/W

位	位名称	设置	描述	复位	访问类型
12	INTSEL12	0 1	自定义 IRQ3 使能。 禁用中断。 使能中断。	0x0	R/W
11	INTSEL11	0 1	自定义 IRQ 2 使能。 禁用中断。 使能中断。	0x0	R/W
10	INTSEL10	0 1	自定义 IRQ 1 使能。 禁用中断。 使能中断。	0x0	R/W
9	INTSEL9	0 1	自定义 IRQ 0 使能。 禁用中断。 使能中断。	0x0	R/W
8	INTSEL8	0 1	方差 IRQ 使能。 禁用中断。 使能中断。	0x0	R/W
7	INTSEL7	0 1	均值 IRQ 使能。 禁用中断。 使能中断。	0x0	R/W
6	INTSEL6	0 1	ADC 变化值不合格 IRQ 使能。 禁用中断。 使能中断。	0x0	R/W
5	INTSEL5	0 1	ADC 最大值不合格 IRQ 使能。 禁用中断。 使能中断。	0x0	R/W
4	INTSEL4	0 1	ADC 最小值不合格 IRQ 使能。 禁用中断。 使能中断。	0x0	R/W
3	INTSEL3	0 1	温度结果 IRQ 使能。 禁用中断。 使能中断。	0x0	R/W
2	INTSEL2	0 1	Sinc2 滤波器结果就绪 IRQ 使能。 禁用中断。 使能中断。	0x0	R/W
1	INTSEL1	0 1	DFT 结果 IRQ 使能。 禁用中断。 使能中断。	0x0	R/W
0	INTSEL0	0 1	ADC 结果 IRQ 使能。 禁用中断。 使能中断。	0x0	R/W

中断控制器标志寄存器—INTCFLAG0和INTCFLAG1

地址 0x00003010, 复位: 0x00000000; 名称: INTCFLAG0

地址 0x00003014, 复位: 0x00000000; 名称: INTCFLAG1

表 140. INTCFLAG0 和 INTCFLAG1 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
31	FLAG31	0 1	尝试打断 IRQ 状态。当序列 A 正在运行时, 如果序列 B 请求到达, 就会设置此位, 表示序列 B 被忽略。 中断未置为有效。 中断置为有效。	0x0	R
30	保留		保留。	0x0	R
29	FLAG29	0 1	异常值 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R
28	保留		保留。	0x0	R
27	FLAG27	0 1	数据 FIFO 下溢 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R
26	FLAG26	0 1	数据 FIFO 上溢 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R
25	FLAG25	0 1	数据 FIFO 阈值 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R
24	FLAG24	0 1	数据 FIFO 空 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R
23	FLAG23	0 1	数据 FIFO 满 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R
[22:18]	保留		保留。	0x0	R
17	FLAG17	0 1	序列器超时错误 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R
16	FLAG16	0 1	序列器超时已完成 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R
15	FLAG15	0 1	序列结束 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R
14	保留		保留。	0x0	R
13	FLAG13	0 1	引导加载完成 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R

位	位名称	设置	描述	复位	访问类型
12	FLAG12	0 1	自定义中断 3 状态。 中断未置为有效。 中断置为有效。	0x0	R
11	FLAG11	0 1	自定义中断 2 状态。 中断未置为有效。 中断置为有效。	0x0	R
10	FLAG10	0 1	自定义中断 1 状态。 中断未置为有效。 中断置为有效。	0x0	R
9	FLAG9	0 1	自定义中断 0 状态。 中断未置为有效。 中断置为有效。	0x0	R
8	FLAG8	0 1	方差 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R
7	FLAG7	0 1	均值 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R
6	FLAG6	0 1	ADC 变化值不合格 IRQ 状态。此位置 1 时，表示两个连续 ADC 结果之间的差值大于 ADCDELTA 寄存器指定的值。此位清 0 时，表示自上次清 0 以来，没有检测到两个连续 ADC 值之间的差值大于限值的情况。 中断未置为有效。 中断置为有效。	0x0	R
5	FLAG5	0 1	ADC 最大值不合格 IRQ 状态。此位置 1 时，表示 ADC 结果大于 ADCMAX 寄存器指定的最大值。此位清 0 时，表示没有检测到 ADC 值大于最大值的情况。 中断未置为有效。 中断置为有效。	0x0	R
4	FLAG4	0 1	ADC 最小值失败 IRQ 状态。此位置 1 时，表示 ADC 结果小于 ADCMIN 寄存器指定的最小值。此位清 0 时，表示自上次清 0 以来，没有检测到 ADC 值小于最小值的情况。 中断未置为有效。 中断置为有效。	0x0	R
3	FLAG3	0 1	温度结果 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R
2	FLAG2	0 1	Sinc2 滤波器结果就绪 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R
1	FLAG1	0 1	DFT 结果 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R
0	FLAG0	0 1	ADC 结果 IRQ 状态。 中断未置为有效。 中断置为有效。	0x0	R

模拟生成中断寄存器—AFEGENINTSTA

地址 0x0000209C，复位：0x00000010；名称：AFEGENINTSTA

AFEGENINTSTA 寄存器提供自定义中断生成。只能通过序列器写入此寄存器。使用 SPI 写入此寄存器无效果。使用 SPI 读取此寄存器不会返回有意义的数据。

表 141. AFEGENINTSTA 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:4]	保留		保留。	0x1	R
3	CUSTOMINT3		通用自定义中断 3。使用序列器程序手动设置此位。将 1 写入此位会触发中断。	0x0	R/W1C
2	CUSTOMINT2		通用自定义中断 2。使用序列器程序手动设置此位。将 1 写入此位会触发中断。	0x0	R/W1C
1	CUSTOMINT1		通用自定义中断 1。使用序列器程序手动设置此位。将 1 写入此位会触发中断。	0x0	R/W1C
0	CUSTOMINT0		通用自定义中断 0。使用序列器程序手动设置此位。将 1 写入此位会触发中断。	0x0	R/W1C

外部中断配置寄存器**表 142. 外部中断寄存器汇总**

地址	名称	描述	复位	访问类型
0x00000A20	EIOCON	外部中断配置 0 寄存器	0x0000	R/W
0x00000A24	EI1CON	外部中断配置 1 寄存器	0x0000	R/W
0x00000A28	EI2CON	外部中断配置 2 寄存器	0x0000	R/W
0x00000A30	EICLR	外部中断清零寄存器	0xC000	R/W

外部中断配置0寄存器—EIOCON

地址 0x00000A20，复位：0x0000；名称：EIOCON

表 143. EIOCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
15	IRQ3EN	0 1	外部中断 3 使能位。在将器件置于休眠模式之前设置此位，即允许 GPIO3 唤醒器件。 禁用外部中断 3。 使能外部中断 3。	0x0	R/W
[14:12]	IRQ3MDE	000 001 010 011 100 101 110 111	外部中断 3 模式位。 上升沿。 下降沿。 上升或下降沿。 高电平。 低电平。 下降沿（同 001）。 上升或下降沿（同 010）。 高电平（同 011）。	0x0	R/W
11	IRQ2EN	0 1	外部中断 2 使能位。在将器件置于休眠模式之前设置此位，即允许 GPIO2 唤醒器件。 禁用外部中断 2。 使能外部中断 2。	0x0	R/W
[10:8]	IRQ2MDE	000 001 010 011 100	外部中断 2 模式位。 上升沿。 下降沿。 上升或下降沿。 高电平。 低电平。	0x0	R/W
		101 110 111	下降沿（同 001）。 上升或下降沿（同 010）。 高电平（同 011）。		

位	位名称	设置	描述	复位	访问类型
7	IRQ1EN	0 禁用外部中断 1。 1 使能外部中断 1。	外部中断 1 使能位。在将器件置于休眠模式之前设置此位，即允许 GPIO1 唤醒器件。	0x0	R/W
[6:4]	IRQ1MDE	000 上升沿。 001 下降沿。 010 上升或下降沿。 011 高电平。 100 低电平。 101 下降沿（同 001）。 110 上升或下降沿（同 010）。 111 高电平（同 011）。	外部中断 1 模式位。	0x0	R/W
3	IRQ0EN	0 禁用外部中断 0。 1 使能外部中断 0。	外部中断 0 使能位。在将器件置于休眠模式之前设置此位，即允许 GPIO0 唤醒器件。	0x0	R/W
[2:0]	IRQ0MDE	000 上升沿。 001 下降沿。 010 上升或下降沿。 011 高电平。 100 低电平。 101 下降沿（同 001）。 110 上升或下降沿（同 010）。 111 高电平（同 011）。	外部中断 0 模式位。	0x0	R/W

外部中断配置1 寄存器—EI1CON

地址 0x00000A24，复位：0x0000；名称：EI1CON

表 144. EI1CON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
15	IRQ7EN	0 禁用外部中断 7。 1 使能外部中断 7。	外部中断 7 使能位。在将器件置于休眠模式之前设置此位，即允许 GPIO7 唤醒器件。	0x0	R/W
[14:12]	IRQ7MDE	000 上升沿。 001 下降沿。 010 上升或下降沿。 011 高电平。 100 低电平。 101 下降沿（同 001）。 110 上升或下降沿（同 010）。 111 高电平（同 011）。	外部中断 7 模式位。	0x0	R/W
11	IRQ6EN	0 禁用外部中断 6。 1 使能外部中断 6。	外部中断 6 使能位。在将器件置于休眠模式之前设置此位，即允许 GPIO6 唤醒器件。	0x0	R/W

位	位名称	设置	描述	复位	访问类型
[10:8]	IRQ6MDE	000 外部中断 6 模式位。 001 上升沿。 010 下降沿。 011 上升或下降沿。 100 高电平。 101 低电平。 110 下降沿（同 001）。 111 上升或下降沿（同 010）。 111 高电平（同 011）。		0x0	R/W
7	IRQ5EN	0 禁用外部中断 5。 1 使能外部中断 5。	外部中断 5 使能位。在将器件置于休眠模式之前设置此位，即允许 GPIO5 唤醒器件。	0x0	R/W
[6:4]	IRQ5MDE	000 外部中断 5 模式位。 001 上升沿。 010 下降沿。 011 上升或下降沿。 100 高电平。 101 低电平。 110 下降沿（同 001）。 111 上升或下降沿（同 010）。 111 高电平（同 011）。		0x0	R/W
3	IRQ4EN	0 禁用外部中断 4。 1 使能外部中断 4。	外部中断 4 使能位。在将器件置于休眠模式之前设置此位，即允许 GPIO4 唤醒器件。	0x0	R/W
[2:0]	IRQ4MDE	000 外部中断 4 模式位。 001 上升沿。 010 下降沿。 011 上升或下降沿。 100 高电平。 101 低电平。 110 下降沿（同 001）。 111 上升或下降沿（同 010）。 111 高电平（同 011）。		0x0	R/W

外部中断配置2 寄存器—EI2CON

地址 0x00000A28，复位：0x0000；名称：EI2CON

表 145. EI2CON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	保留		保留。	0x0	R
3	BUSINTEN	0 禁用总线中断唤醒。 1 使能总线中断唤醒。	总线中断检测使能位。在将器件置于休眠模式之前设置此位，即允许 SPI 唤醒器件。	0x0	R/W
[2:0]	BUSINTMDE	000 总线中断检测模式位。 001 上升沿。 010 下降沿。 011 上升或下降沿。 100 高电平。 101 低电平。 110 下降沿（同 001）。 111 上升或下降沿（同 010）。 111 高电平（同 011）。		0x0	R/W

外部中断清零寄存器—EICLR

地址 0x00000A30，复位：0xC000；名称：EICLR

表 146. EICLR 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
15	AUTCLRBUSEN		使能总线中断自动清零。此位设置为 1 就会使能自动清零。	0x1	R/W
14	AUTCLRIRQEN		使能外部中断 0 至外部中断 7 的自动清零。此位设置为 1 就会使能自动清零。	0x1	R/W
[13:9]	保留		保留。	0x0	R
8	BUSINT		总线中断。此位设置为 1 可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
7	IRQ7		外部中断 7。此位设置为 1 可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
6	IRQ6		外部中断 6。此位设置为 1 可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
5	IRQ5		外部中断 5。此位设置为 1 可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
4	IRQ4		外部中断 4。此位设置为 1 可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
3	IRQ3		外部中断 3。此位设置为 1 可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
2	IRQ2		外部中断 2。此位设置为 1 可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
1	IRQ1		外部中断 1。此位设置为 1 可清除内部中断标志。此位由硬件自动清零。	0x0	R/W
0	IRQ0		外部中断 0。此位设置为 1 可清除内部中断标志。此位由硬件自动清零。	0x0	R/W

数字输入/输出

数字输入/输出特性

AD5940 具有 8 个 GPIO 引脚，GPIO0-GPIO7。AD5941 具有 3 个 GPIO 引脚，GPIO0-GPIO2。GPIO 组成一个端口，其宽度为 8 位。每个 GPIO_x 包含多重功能，其功能可由用户代码配置。

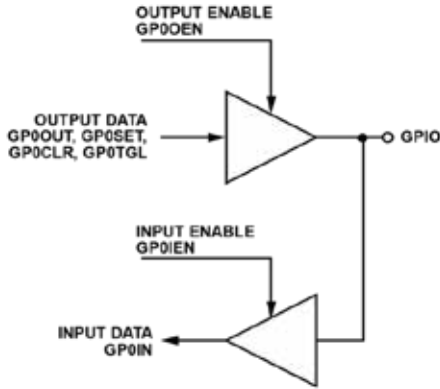


图52. 数字输入/输出示意图

数字输入/输出操作

输入/输出上拉使能

GPIO0、GPIO1、GPIO3、GPIO4、GPIO5、GPIO6 和 GPIO7 引脚具有上拉电阻，使用 GP0PE 寄存器可使能或禁用这些电阻。未使用的 GPIO 必须禁用其相应的上拉电阻以降低功耗。

输入/输出数据输入

当使用 GP0IEN 寄存器将 GPIOs 配置为输入时，GP0IN 寄存器可提供 GPIO 输入电平。

输入/输出数据输出

当 GPIOs 配置为输出时，GP0OUT 寄存器值会反映在 GPIOs 上。

位设置

GP0 端口有一个对应的位设置寄存器 GP0SET。使用位设置寄存器可以设置一个或多个 GPIO 数据输出，而不会影响端口内的其他输出。只有对应于写数据位等于 1 的 GPIO_x 才会被设置。其余 GPIO 不受影响。

位清零

GP0 端口有一个对应的位清零寄存器 GP0CLR。使用位清零寄存器可以清除一个或多个 GPIO 数据输出，而不会影响端口内的其他输出。只有对应于写数据位等于 1 的 GPIO_x 才会被清零。其余 GPIO 不受影响。

位反转

GP0 端口有一个对应的位反转寄存器 GP0TGL。使用位反转寄存器可以反转一个或多个 GPIO 数据输出，而不会影响端口内的其他输出。只有对应于写数据位等于 1 的 GPIO_x 引脚才会被反转。其余 GPIO 不受影响。

输入/输出数据输出使能

GP0 端口有一个数据输出使能寄存器 GP0OEN，通过该寄存器可以使能数据输出路径。当数据输出使能寄存器位设置时，GP0OUT 中的值会反映在相应的 GPIO_x 引脚上。

中断输入

每个 GPIO_x 引脚都可以配置为对外部事件做出反应。这些事件可以检测到并用于唤醒器件或触发特定序列。这些事件在 EIXCON 寄存器中配置。写入 EICLR 寄存器中的相应位会清除中断标志。更多信息请参见“中断”部分。

中断输出

AD5940/AD5941 有两个外部中断，这些中断可映射到某些 GPIO_x 引脚（参见 GP0CON 寄存器）。发生中断时，AD5940/AD5941 将 GPIO_x 引脚设为高电平。当中断清零时，AD5940/AD5941 将 GPIO_x 引脚拉低。这些中断在中断控制器寄存器中配置（参见“中断”部分）。

数字端口复用

数字端口复用模块可控制指定引脚的 GPIO 功能。这些选项在 GP0CON 寄存器中配置。

使用序列器控制GPIOx

AD5940/AD5941 上的每个 GPIO_x 都可以通过序列器进行控制。在时序关键应用期间，此控制允许利用专用寄存器 SYNCEXTDEVICE 同步外部器件。要通过此寄存器控制 GPIO，首先必须在 GP0OEN 寄存器中将 GPIO_x 配置为输出，然后在 GP0CON 寄存器中选择同步。

表 147. GPIOx 复用选项

GPIOx 名称	PINxCFG 位设置选项			
	00	01	10	11
GPIO0	中断 0 输出	序列 0 触发	同步外部器件 0	通用输入/输出
GPIO1	通用输入/输出	序列 1 触发	同步外部器件 1	深度睡眠
GPIO2	POR 信号输出	序列 2 触发	同步外部器件 2	外部时钟输入
GPIO3	通用输入/输出	序列 3 触发	同步外部器件 3	中断 0 输出
GPIO4	通用输入/输出	序列 0 触发	同步外部器件 4	中断 1 输出
GPIO5	通用输入/输出	序列 1 触发	同步外部器件 5	外部时钟输入
GPIO6	通用输入/输出	序列 2 触发	同步外部器件 6	中断 0 输出
GPIO7	通用输入/输出	序列 3 触发	同步外部器件 7	中断 1 输出

GPIO 寄存器

表 148. GPIO 寄存器汇总

地址	名称	描述	复位	访问类型
0x00000000	GPIOCON	GPIO 端口 0 配置寄存器	0x0000	R/W
0x00000004	GPIOEN	GPIO 端口 0 输出使能寄存器	0x0000	R/W
0x00000008	GPOPE	GPIO 端口 0 上拉和下拉使能寄存器	0x0000	R/W
0x0000000C	GPOIEN	GPIO 端口 0 输入路径使能寄存器	0x0000	R/W
0x00000010	GPOIN	GPIO 端口 0 寄存数据输入寄存器	0x0000	R
0x00000014	GPOOUT	GPIO 端口 0 数据输出寄存器	0x0000	R/W
0x00000018	GPOSET	GPIO 端口 0 数据输出设置寄存器	0x0000	W
0x0000001C	GPOCLR	GPIO 端口 0 数据输出清零寄存器	0x0000	W
0x00000020	GPOTGL	GPIO 端口 0 引脚反转寄存器	0x0000	W

GPIO 端口 0 配置寄存器—GPIOCON

地址 0x00000000，复位：0x0000；名称：GPIOCON

GPIOCON 寄存器配置 8 个 GPIO 中每一个的配置。

表 149. GPIOCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:14]	PIN7CFG	00 01 10 11	GPIO 7 配置位。 通用输入/输出。 序列 3 触发信号输入来自微控制器单元(MCU)侧。 同步外接器件 7 输出信号。 中断 1 输出。	0x0	R/W
[13:12]	PIN6CFG	00 01 10 11	GPIO6 配置位。 通用输入/输出。 序列 2 触发信号输入来自 MCU 侧。 同步外接器件 6 输出信号。 中断 0 输出。	0x0	R/W
[11:10]	PIN5CFG	00 01 10 11	GPIO5 配置位。 通用输入/输出。 序列 1 触发信号输入来自 MCU 侧。 同步外接器件 5 输出信号。 外部时钟输入(EXTCLK)。	0x0	R/W
[9:8]	PIN4CFG	00 01 10 11	GPIO4 配置位。 通用输入/输出。 序列 0 触发信号输入来自 MCU 侧。 同步外接器件 4 输出信号。 中断 1 输出。	0x0	R/W

位	位名称	设置	描述	复位	访问类型
[7:6]	PIN3CFG	00 通用输入/输出。 01 序列 3 触发信号输入来自 MCU 侧。 10 同步外接器件 3 输出信号。 11 中断 0 输出。		0x0	R/W
[5:4]	PIN2CFG	00 GPIO2 配置位。 01 POR 信号输出。 10 序列 2 触发信号输入来自 MCU 侧。 11 同步外接器件 2 输出信号。 外部时钟输入(EXTCLK)。		0x0	R/W
[3:2]	PIN1CFG	00 GPIO1 配置位。 01 通用输入/输出。 10 序列 1 触发信号输入来自 MCU 侧。 11 同步外接器件 1 输出信号。 深度睡眠。睡眠标志, 指示 AD5940/AD5941 处于休眠模式。读取数据 FIFO 时使用。当 MCU 收到 FIFO 满或几乎满中断时, MCU 等待该引脚变为高电平。然后, MCU 唤醒 AD5940/AD5941 并读取数据 FIFO。读取数据 FIFO 后, MCU 发送命令将 AD5940/AD5941 重新置于睡眠模式。		0x0	R/W
[1:0]	PIN0CFG	00 GPIO0 配置位。 01 中断 0 输出。 10 序列 0 触发信号输入来自 MCU 侧。 11 同步外接器件 0 输出信号。 通用输入/输出。		0x0	R/W

GPIO 端口0 输出使能寄存器—GP0OEN

地址 0x00000004, 复位: 0x0000; 名称: GP0OEN

GP0OEN 寄存器使能每个 GPIO 的输出。

表 150. GP0OEN 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留。	0x0	R
[7:0]	OEN		引脚输出驱动使能。此范围内的每个位设置时, 相应引脚的输出即使能。每个位清零时, 相应引脚的输出即禁用。	0x0	R/W

GPIO 端口0 上拉和下拉使能寄存器—GP0PE

地址 0x00000008, 复位: 0x0000; 名称: GP0PE

表 151. GP0PE 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留。	0x0	R
[7:0]	PE		引脚拉动使能。此范围内的每个位设置时, 相应引脚的上拉和/或下拉电阻即使能。每个位清零时, 相应引脚的上拉/下拉电阻即禁用。	0x0	R/W

GPIO 端口0 输入路径使能寄存器—GP0IEN

地址 0x0000000C, 复位: 0x0000; 名称: GP0IEN

表 152. GP0IEN 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留。	0x0	R
[7:0]	IEN		输入路径使能。每个位设置时, 使能 GPIOx 引脚的输入路径; 清零时禁用输入路径。	0x0	R/W

GPIO 端口0 寄存数据输入—GP0IN

地址 0x00000010，复位：0x0000；名称：GP0IN

表 153. GP0IN 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留。	0x0	R
[7:0]	IN		寄存数据输入。如果相应的输入缓冲器使能，则每个位反映 GPIOx 引脚的状态。如果引脚输入缓冲器禁用，则看到的值为零。	0x0	R

GPIO 端口0 数据输出寄存器—GP0OUT

地址 0x00000014，复位：0x0000；名称：GP0OUT

表 154. GP0OUT 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留。	0x0	R
[7:0]	OUT		数据输出。由用户代码设置，将相应的 GPIOx 驱动为高电平。由用户清零，将相应的 GPIOx 驱动为低电平。	0x0	R/W

GPIO 端口0 数据输出设置寄存器—GP0SET

地址 0x00000018，复位：0x0000；名称：GP0SET

表 155. GP0SET 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留。	0x0	R
[7:0]	置 1		将输出设置为高电平。由用户代码设置，将相应的 GPIOx 驱动为高电平。此位清 0 无影响。	0x0	W

GPIO 端口0 数据输出清零寄存器—GP0CLR

地址 0x0000001C，复位：0x0000；名称：GP0CLR

表 156. GP0CLR 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留。	0x0	R
[7:0]	CLR		将输出设置为低电平。置 1 时，将对应的 GPIOx 引脚驱动到低电平。此位清 0 无影响。	0x0	W

GPIO 端口0 引脚反转寄存器—GP0TGL

地址 0x00000020，复位：0x0000；名称：GP0TGL

表 157. GP0TGL 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:8]	保留		保留	0x0	R
[7:0]	TGL		反转输出。置 1 时，反转对应的 GPIOx 引脚。此位清 0 无影响。	0x0	W

系统复位

AD5940/AD5941 提供以下复位源：

- 外部复位。
- POR。
- 器件数字部分的软件复位。低功耗、恒电势器放大器和低功耗 TIA 电路不复位。

在外部硬件复位或 POR 期间，AD5940/AD5941 复位。

外部复位或硬件复位连接到外部 $\overline{\text{RESET}}$ 引脚。拉低此引脚时，即发生复位。所有电路和控制寄存器都返回到默认状态。

主机微控制器可通过将 SWRSTCON 位 0 清 0 来触发 AD5940/AD5941 的软件复位。建议将 AD5940/AD5941 的 $\overline{\text{RESET}}$ 引脚连接到主机处理器上的 GPIO 引脚，以便控制器能够控制硬件复位。

AD5940/AD5941 复位状态寄存器为 RSTSTA。读取该寄存器可确定芯片的复位源。

软件复位可以忽略以确保用于偏置外部传感器的电路不受干扰。这些电路包括超低功耗 DAC、恒电势器放大器和 TIA。可编程开关电路也可以配置为在复位时保持状态不变。

模拟芯片复位寄存器

表 158. 模拟芯片复位寄存器汇总

地址	名称	描述	复位	访问类型
0x00000A5C	RSTCONKEY	SWRSTCON 寄存器的密钥保护。	0x0000	W
0x00000424	SWRSTCON	软件复位寄存器。	0x0001	R/W
0x00000A40	RSTSTA	复位状态寄存器。	0x0000	R/W1C

RSTCON 寄存器的密钥保护—RSTCONKEY

地址 0x00000A5C，复位：0x0000；名称：RSTCONKEY

表 159. RSTCONKEY 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	说明		复位控制密钥寄存器。SWRSTCON 寄存器受密钥保护，密钥值为 0x12EA。输入密钥后才能写入 SWRSTCON 寄存器。若在写入 SWRSTCON 寄存器之前写入任何其他寄存器，则保护将返回到锁定状态。	0x0	W

软件复位寄存器—SWRSTCON

地址 0x00000424，复位：0x0001；名称：SWRSTCON

表 160. SWRSTCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:1]	保留		保留。	0x0	R
0	SWRSTL	0 0xA158	软件复位。写入 RSTCONKEY 寄存器以解锁此寄存器。 不复位。 触发复位。	0x1	R/W

复位状态寄存器—RSTSTA

地址 0x00000A40，复位：0x0000；名称：RSTSTA

表 161. RSTSTA 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	保留		保留。	0x0	R
3	MMRSWRST		MMR 软件复位。写入 SWRSTCON 寄存器时，此位自动置 1。写入 1 可将此位清 0。	0x0	R/W1C
2	保留		保留。	0x0	R/W1C
1	EXTRST		外部复位。发生外部复位时，此位自动置 1。写入 1 可将此位清 0。	0x0	R/W1C
0	POR		AFE 上电复位。发生 POR 时，此位自动置 1。写入 1 可将此位清 0。	0x0	R/W1C

功耗模式

AD5940/AD5941 有四种主要功耗模式：有效高功率模式(>80 kHz)、有效正常模式(<80 kHz)、休眠模式和关断模式。

有效高功率模式(>80 kHz)

当生成或测量 80 kHz 以上的高带宽信号时，建议使用有效高功率模式(>80 kHz)。选择 32 MHz 振荡器来驱动高速 DAC 和 ADC 电路以处理高带宽信号。要启用高功率模式，请执行如下步骤：

1. 写入 PMBW = 0x000D。
2. 将系统时钟分频器设置为 2，并将 ADC 时钟分频器设置为 1。
3. 将振荡器切换到 32 MHz。
4. 设置 ADCFILTERCON 位 0 = 1 以启用 1.6 MHz ADC 采样速率。

有效低功耗模式(<80 kHz)

有效低功耗模式(<80 kHz)是 AD5940/AD5941 的默认工作状态。系统时钟为 16 MHz 内部振荡器 (PWRMOD 位[1:0] = 0x1)。

休眠模式

当 AD5940/AD5941 处于休眠模式时，高速时钟电路关断，导致所有在进入低功耗时由其提供时钟的模块都处于关断状态。32 kHz 振荡器保持有效。看门狗定时器也有效。要将

AD5940/AD5941 置于休眠模式，须写入 PWRMOD 位[1:0] = 0x2。建议设置 PWRMOD 位 14 = 0。位 14 控制到 ADC 模块的电源开关。当此开关断开时，ADC 的泄漏会减少，从而降低休眠模式下的电流消耗。

低功耗 DAC、基准电压源和放大器也可以保持有效以维持外部传感器的偏置。但是，电流消耗会增加。

关断模式

关断模式类似于休眠模式，但用户需要关断低功耗模拟模块。

低功耗模式

AD5940/AD5941 为 EDA 测量等超低功耗应用提供了一项功能，即写入 LPMODECON 寄存器可同时关断各种模块。LPMODECON 寄存器中有许多位对应于某些模拟模块。通过将这些位设置为 1，相应的电路即关断以节省功耗。例如，将 1 写入 LPMODECON 的位 1 会关断高功率基准电压源。

LPMODECON 寄存器具有密钥保护。访问该寄存器之前，用户必须将 0xC59D6 写入 LPMODEKEY 寄存器。

还有一项特性对超低功耗应用有用，那就是能够利用序列器将系统时钟切换为 32 kHz 振荡器。要启用此特性，须将 1 写入 LPMODECLKSEL 的位 0。然后，序列器便可将系统时钟切换到 32 kHz 振荡器。LPMODECLKSEL 寄存器受 LPMODEKEY 寄存器的密钥保护。

功耗模式寄存器

表 162. 功耗模式寄存器汇总

地址	名称	描述	复位	访问类型
0x00000A00	PWRMOD	功耗模式配置寄存器	0x0001	R/W
0x00000A04	PWRKEY	PWRMOD 寄存器的密钥保护	0x0000	R/W
0x0000210C	LPMODEKEY	LPMODECLKSEL 和 LPMODECON 寄存器的密钥保护	0x00000000	R/W
0x00002110	LPMODECLKSEL	低功耗模式时钟选择寄存器	0x00000000	R/W
0x00002114	LPMODECON	低功耗模式配置寄存器	0x00000102	R/W

功耗模式寄存器—PWRMOD

地址 0x00000A00，复位：0x0001；名称：PWRMOD

表 163. PWRMOD 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
15	RAMRETEN	0 1	RAM 内容保留。 休眠模式期间不保留 RAM 内容。 休眠模式期间保留 RAM 内容。	0x0	R/W
14	ADCRETEN	0 1	此位使 ADC 电源开关在休眠模式下保持导通。 休眠模式期间，ADC 电源开关断开。 休眠模式期间，ADC 电源开关导通。	0x0	R/W
[13:4]	保留		保留。	0x0	R

位	位名称	设置	描述	复位	访问类型
3	SEQLPEN	0 禁用序列器的自动睡眠功能。 1 使能序列器的自动睡眠功能。	通过序列器命令执行自动睡眠功能。	0x0	R/W
2	TMRSLPEN	0 禁用睡眠和唤醒定时器的自动睡眠功能。 1 使能睡眠和唤醒定时器的自动睡眠功能。	通过睡眠和唤醒定时器执行自动睡眠功能。	0x0	R/W
[1:0]	PWRMOD	01 有效模式。正常工作模式。所有数字电路都上电。用户可以通过禁用输入时钟来选择性关闭某些模块。 10 休眠模式。数字核心关断。大多数 AFE 芯片模块都关断（低功耗 DAC 和基准电压源可以保持有效以偏置外部传感器）。SRAM 关断，保留或不保留内容。高速时钟关断。只有低速时钟上电。 11 保留。	功耗模式控制位。读取时，这些位包含通过用户代码进入的最后功耗模式值。	0x1	R/W

PWRMOD 寄存器的密钥保护—PWRKEY

地址 0x00000A04，复位：0x0000；名称：PWRKEY

表 164. PWRKEY 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	PWRKEY		PWRMOD 密钥寄存器。PWRMOD 寄存器受密钥保护。要更改 PWRMOD 寄存器的值，需要两次写入密钥：先写入 0x4859，再写入 0xF27B。然后，写入 PWRMOD 寄存器。若在写入 PWRMOD 之前写入任何其它寄存器，则保护将返回锁定状态。	0x0	R/W

低功耗模式 AFE 控制锁定寄存器—LPMODEKEY

地址 0x0000210C，复位：0x00000000；名称：LPMODEKEY

LPMODEKEY 寄存器保护 LPMODECLKSEL 和 LPMODECON 寄存器。

表 165. LPMODEKEY 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:20]	保留		保留。	0x0	R
[19:0]	说明	0xC59D6 0x00000	这些位是控制低功耗模式的序列器相关寄存器的密钥。密钥用于防止意外写入寄存器。 序列器写操作时钟相关寄存器。 锁定序列器写操作时钟相关寄存器。写入非 0xC59D6 的任何值会锁定序列器读/写操作时钟相关寄存器。	0x0	R/W

低功耗模式时钟选择寄存器—LPMODECLKSEL

地址 0x00002110，复位：0x00000000；名称：LPMODECLKSEL

LPMODECLKSEL 寄存器受 LPMODEKEY 寄存器保护。

表 166. LPMODECLKSEL 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:1]	保留		保留。	0x0	R
0	LFSYSCLKEN		允许通过序列器将系统时钟切换为 32 kHz。将 1 写入此位即切换到 32 kHz 振荡器。此位清 0 即切换到 16 MHz 振荡器。	0x0	R/W

低功耗模式配置寄存器—LPMODECON

地址 0x00002114，复位：0x00000102；名称：LPMODECON

LPMODECON 寄存器受 LPMODEKEY 寄存器保护。

表 167. LPMODECON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:9]	保留		保留。	0x0	R
8	ALDOEN		此位置 1 时，关断模拟 LDO。	0x1	R/W
7	V1P1HSADCEN		此位置 1 时，使能 1.11 V 高速共模缓冲器。	0x0	R/W
6	V1P8HSADCEN		此位置 1 时，使能高速 1.82 V 基准电压缓冲器。	0x0	R/W
[5:4]	保留		保留。	0x0	R/W
3	REPEATADCCNVEN_P		此位置 1 时，使能重复 ADC 转换。	0x0	R/W
2	ADCCONVEN		此位置 1 时，使能 ADC 转换。	0x0	R/W
1	HSREFDIS		此位置 1 时，关断高速基准电压源。	0x1	R/W
0	HFOSCPD		此位置 1 时，关断高速振荡器。	0x0	R/W

时钟架构

时钟特性

AD5940/AD5941 提供如下时钟选项：

- 低频 32 kHz 内部振荡器(LFOSC)。它用于确定睡眠/唤醒定时器的时间。
- 高频 16 MHz 或 32 MHz 内部振荡器(HFOSC)。32 MHz 设置只用于在高带宽测量值> 80 kHz 时，为 HSDAC、HSTIA 和 ADC 电路提供时钟。
- 外部 16 MHz 或 32 MHz 晶振选项。如果使用 32 MHz 晶振，应确保在 CLKCON0 寄存器中，SYSCLKDIV 位[5:0] = 2。这会将数字芯片时钟源限制为 16 MHz。ADC 时钟不能分频。所以，如果使用 32 MHz 晶振，ADC 始终在 32 MHz 时钟上运行。与使用 16 MHz 时钟相比，使用 32 MHz 时钟时

ADC 的电流消耗增大 2 mA。

- GPIO2 或 GPIO5（仅 AD5940 可使用 GPIO5）上的外部时钟输入选项。如果使用 32 MHz 时钟源，应确保在 CLKCON0 寄存器中，SYSCLKDIV 位[5:0] = 2。这会将数字芯片时钟源限制为 16 MHz。ADC 时钟不能分频。所以，如果使用 32 MHz 晶振，ADC 始终在 32 MHz 时钟上运行。与使用 16 MHz 时钟相比，使用 32 MHz 时钟时 ADC 的电流消耗增大 2 mA。

上电时，内部高频振荡器被选择为 AFE 系统时钟，设置为 16 MHz。用户代码可将时钟分频，即除以 1 到 32 的系数，以降低功耗。请注意，系统性能仅在 AFE 系统时钟速率为 16 MHz 时进行过验证。

时钟架构如图 53 所示。

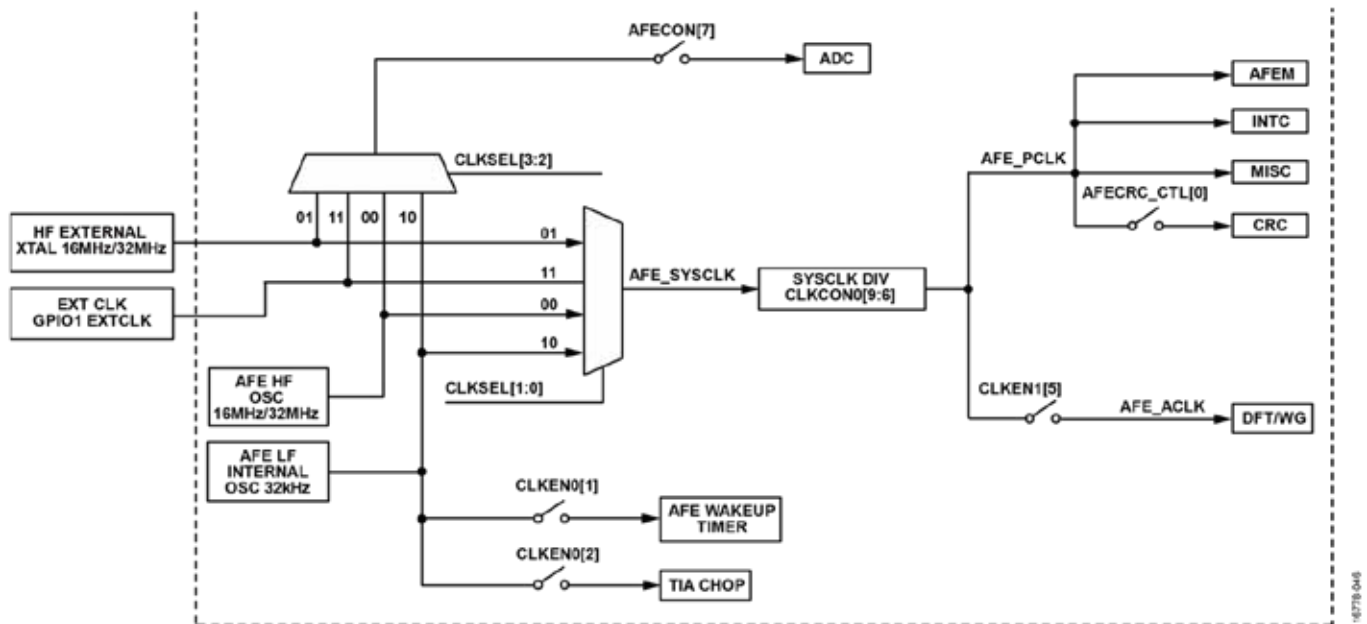


图53. AD5940/AD5941系统时钟架构

时钟架构寄存器

表 168. 时钟寄存器汇总

地址	名称	描述	复位	访问类型
0x00000420	CLKCON0KEY	CLKCON0 寄存器的密钥保护寄存器	0x0000	W
0x00000408	CLKCON0	时钟分频器配置	0x0441	R/W
0x00000414	CLKSEL	时钟选择	0x0000	R/W
0x00000A70	CLKEN0	低功耗 TIA 斩波和唤醒定时器的时钟控制	0x0004	R/W
0x00000410	CLKEN1	时钟门控使能	0x01C0	R/W
0x00000A0C	OSCKEY	OSCCON 寄存器的密钥保护	0x0000	R/W
0x00000A10	OSCCON	振荡器控制	0x0003	R/W
0x000020BC	HSOSCCON	高速振荡器配置	0x0034	R/W
0x00000A5C	RSTCONKEY	RSTCON 寄存器的密钥保护	0x0000	W
0x00000A6C	LOSTST	内部低频振荡器测试	0x0088	R/W

CLKCON0 寄存器的密钥保护寄存器—CLKCON0KEY

地址 0x00000420，复位：0x0000；名称：CLKCON0KEY

表 169. CLKCON0KEY 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	说明		访问 CLKCON0 寄存器之前，须将 0xA815 写入该寄存器	0x0	W

时钟分频器配置寄存器—CLKCON0

地址 0x00000408，复位：0x0441；名称：CLKCON0

表 170. CLKCON0 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:6]	保留		保留。勿写入这些位。	0x1	R/W
[5:0]	SYSCCLKDIV		系统时钟分频器配置。系统时钟分频器提供一个从 16 MHz 根时钟分频得到的时钟，用于驱动大多数数字外设。系统时钟频率(f_{SYS}) = 根时钟/SYSCCLKDIV。值范围为 1 到 32。大于 32 的值取 32。值 0 和 1 的结果相同，都是除以 1。 f_{SYS} 频率必须 $\leq 16\text{MHz}$ 。	0x1	R/W

时钟选择寄存器—CLKSEL

地址 0x00000414，复位：0x0000；名称：CLKSEL

表 171. CLKSEL 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	保留		保留。	0x0	R
[3:2]	ADCCLKSEL		选择 ADC 时钟源。 0 内部高频振荡器时钟。 1 外部高频晶振时钟。 10 内部低频振荡器时钟（不推荐）。 11 外部时钟。	0x0	R/W
[1:0]	SYSCCLKSEL		选择系统时钟源。 0 内部高频振荡器时钟。 1 外部高频晶振时钟。 10 内部低频振荡器时钟（不推荐）。 11 外部时钟。	0x0	R/W

低功耗TIA斩波和唤醒定时器的时钟使能—CLKEN0

地址 0x00000A70，复位：0x0004；名称：CLKEN0

表 172. CLKEN0 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:3]	保留		保留。	0x0	R
2	TIACHSDIS		TIA 斩波时钟禁用。 0 开启 TIA 斩波时钟。 1 关闭 TIA 斩波时钟。	0x1	R/W
1	SLPWUTDIS		睡眠和唤醒定时器时钟禁用。 0 开启睡眠唤醒定时器时钟。 1 关闭睡眠唤醒定时器时钟。	0x0	R/W
0	保留		保留。	0x0	R/W

时钟门控使能寄存器—CLKEN1

地址 0x00000410，复位：0x01C0；名称：CLKEN1

表 173. CLKEN1 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:10]	保留		保留。	0x0	R
9	保留		保留。不得写入此位。此位应保持清 0。	0x0	R/W
8	保留		保留。不得写入此位。	0x1	R/W
[7:6]	保留		保留。始终保持为 0。不得写入这些位。	0x1	R/W
5	ACLKDIS	1 关闭 ACLK 时钟。 0 开启 ACLK 时钟。	ACLK 时钟使能。此位控制主 AFE 控制时钟，包括模拟接口和数字信号处理。	0x0	R/W
4	保留		保留。始终保持为 0。不得写入此位。	0x0	R/W
3	保留		初始化时将 1 写入此位。	0x0	R/W
2	保留		保留。始终保持为 0。不得写入此位。	0x0	R/W
1	保留		保留。始终保持为 0。不得写入此位。	0x0	R/W
0	保留		初始化时将 1 写入此位。	0x0	R/W

OSCCON 寄存器的密钥保护—OSCKEY

地址 0x00000A0C，复位：0x0000；名称：OSCKEY

表 174. OSCKEY 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	OSCKEY		振荡器控制密钥寄存器。OSCCON 寄存器受密钥保护。访问 OSCCON 寄存器之前，必须将值 0xCB14 写入 OSCKEY。若在写入 OSCCON 寄存器之前写入任何其他寄存器，则保护将返回到锁定状态。	0x0	R/W

振荡器控制寄存器—OSCCON

地址 0x00000A10，复位：0x0003；名称：OSCCON

OSCCON 寄存器受密钥保护。要解除此保护，须在写入该寄存器之前将 0xCB14 写入 OSCKEY 寄存器。若在写入该寄存器之前写入任何其他寄存器，则保护将返回到锁定状态。

表 175. OSCCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:11]	保留		保留。	0x0	R
10	HFXTALOK	0 振荡器尚未稳定或被禁用。 1 振荡器已使能且稳定，可供使用。	高频晶体振荡器状态。此位指示振荡器使能后何时稳定下来。此位无监视功能，并不指示随后稳定性是否丧失。	0x0	R
9	HFOSCOK	0 振荡器尚未稳定或被禁用。 1 振荡器已使能且稳定，可供使用。	高频振荡器状态。此位指示振荡器使能后何时稳定下来。此位无监视功能，并不指示随后稳定性是否丧失。	0x0	R
8	LFOSCOK	0 振荡器尚未稳定或被禁用。 1 振荡器已使能且稳定，可供使用。	低频振荡器状态。此位指示振荡器使能后何时稳定下来。此位无监视功能，并不指示随后稳定性是否丧失。	0x0	R
[7:3]	保留		保留。	0x0	R

位	位名称	设置	描述	复位	访问类型
2	HFXTALEN	0 禁用高频晶体振荡器并将其置于低功耗状态。 1 使能高频晶体振荡器。	高频晶体振荡器使能。此位用于使能和禁用振荡器。振荡器在使用前必须处于稳定状态。必须先设置此位，然后才能启动 SYSRESETREQ 系统复位。	0x0	R/W
1	HFOSCEN	0 禁用高频振荡器并将其置于低功耗状态。 1 使能高频振荡器。	高频内部振荡器使能。此位用于使能和禁用振荡器。振荡器在使用前必须处于稳定状态。必须先设置此位，然后才能启动 SYSRESETREQ 系统复位。	0x1	R/W
0	LFOSCEN	0 禁用低频振荡器并将其置于低功耗状态。 1 使能低频振荡器。	低频内部振荡器使能。此位用于使能和禁用振荡器。振荡器在使用前必须处于稳定状态。	0x1	R/W

高功率振荡器配置寄存器—HSOSCCON

地址 0x000020BC，复位：0x00000034；名称：HSOSCCON

表 176. HSOSCCON 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[31:3]	保留		保留。	0x3	R
2	CLK32MHZEN	0 选择 32 MHz 输出。 1 选择 16 MHz 输出。	16 MHz/32 MHz 输出选择器信号。此位决定输出是 32 MHz 还是 16 MHz。ADC 能以 32 MHz 运行，但系统时钟不能以 32 MHz 运行。在将振荡器切换到 32 MHz 之前，需要先将系统时钟 2 分频。参见 CLKCON0 寄存器的 SYSCLKDIV 位。	0x1	R/W
[1:0]	保留		保留。	0x0	R

RSTCON 寄存器的密钥保护—RSTCONKEY

地址 0x00000A5C，复位：0x0000；名称：RSTCONKEY

表 177. RSTCONKEY 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:0]	KEY		复位控制密钥寄存器。SWRSTCON 受密钥保护，密钥值为 0x12EA。输入密钥后才能写入 SWRSTCON 寄存器。若在写入 SWRSTCON 之前写入任何其它寄存器，则保护将返回锁定状态。	0x0	W

内部低频振荡器寄存器—LOSCTST

地址 0x00000A6C，复位：0x0088；名称：LOSCTST

表 178. LOSCTST 寄存器位功能描述

位	位名称	设置	描述	复位	访问类型
[15:4]	保留		保留。	0x8	R/W
[3:0]	TRIM		调节电容以调整频率。调节充电电容可以调整输出频率。	0x8	R/W

应用信息

使用低带宽环路进行 EDA 生物阻抗测量

AD5940/AD5941 可用于 EDA 测量。该使用场景需要测量一直进行，典型采样速率为 4 Hz，激励信号为 100 Hz。

AD5940/AD5941 使用低功耗 DAC 产生低频信号。低功耗 TIA

将电流转换为电压，DFT 硬件加速器计算数据的实数和虚数值。简化框图如图 54 所示，然后计算精确交流阻抗值。使用 AD5940/AD5941 的低功耗模式特性可以实现低至 $70\mu\text{A}$ 的平均电流消耗。有关详细信息，请参阅 [AN-1557](#) 应用笔记。

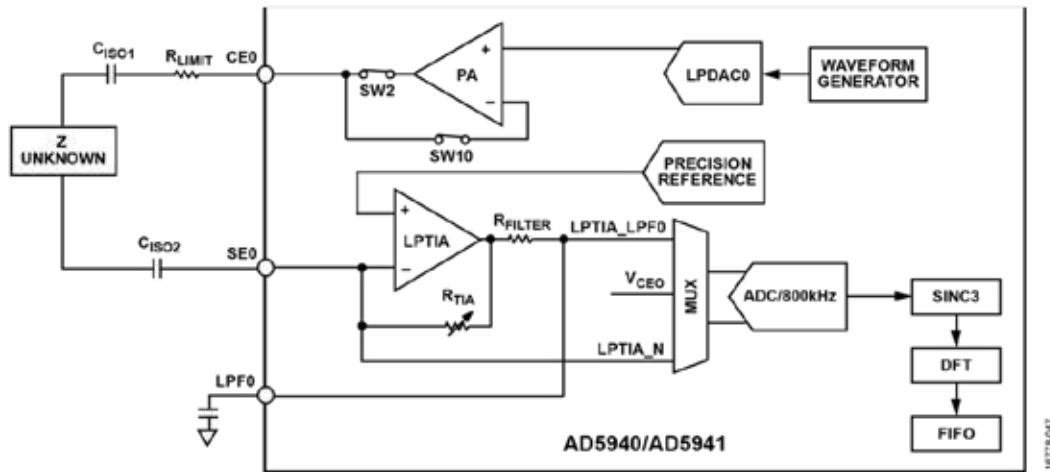


图54. 低频2线生物阻抗环路 (最大带宽 = 300 Hz)

使用高带宽环路进行体阻抗分析(BIA)测量

AD5940/AD5941 利用其高带宽阻抗抗环路对人体进行 4 线绝对阻抗测量。高性能 16 位 ADC 及片上 DFT 硬件加速器在 50 kHz 时的目标 SNR 是 100 dB，阻抗测量频率高达 200 kHz。有关详细信息，请参阅 [AN-1557](#)。

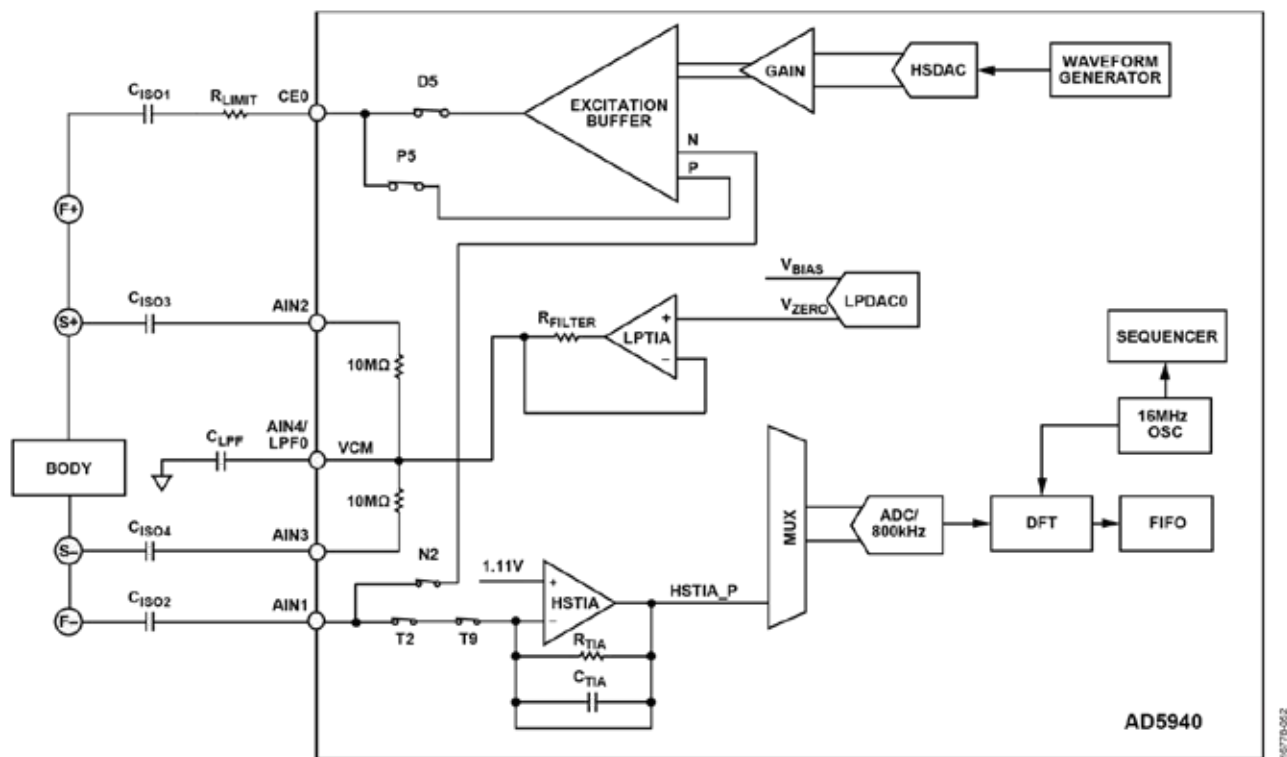


图55. 高频4线生物阻抗环路 (最大带宽 = 200 kHz)

使用 AD5940/AD5941、AD8232 和 AD8233 进行生物阻抗和心电图(ECG)测量

AD5940/AD5941 可与 AD8232 和 AD8233 配合使用，执行生物阻抗和 ECG 测量。这两种测量可以方便地使用相同的电极。

当需要生物阻抗测量（例如身体成分、水合作用、EDA 等）时，AD8232 和 AD8233 进入关断状态（AD8232 和 AD8233 的 SDN 引脚由 AD5940/AD5941 GPIOx 引脚控制），AD5940/AD5941 开关矩阵断开 AD8232 和 AD8233 与电极的连接。

当需要进行 ECG 测量时，AD5940/AD5941 开关矩阵将 AD5940/AD5941 AFE 与电极断开，转而连接到 AD8233 前端。

AD8233 模拟输出通过 AINx 引脚连接到 AD5940/AD5941 上的高性能 16 位 ADC。测量数据存储在 AD5940/AD5941 数据 FIFO 中，由主机控制器读取。

有关详细信息，请参阅 AN-1557。

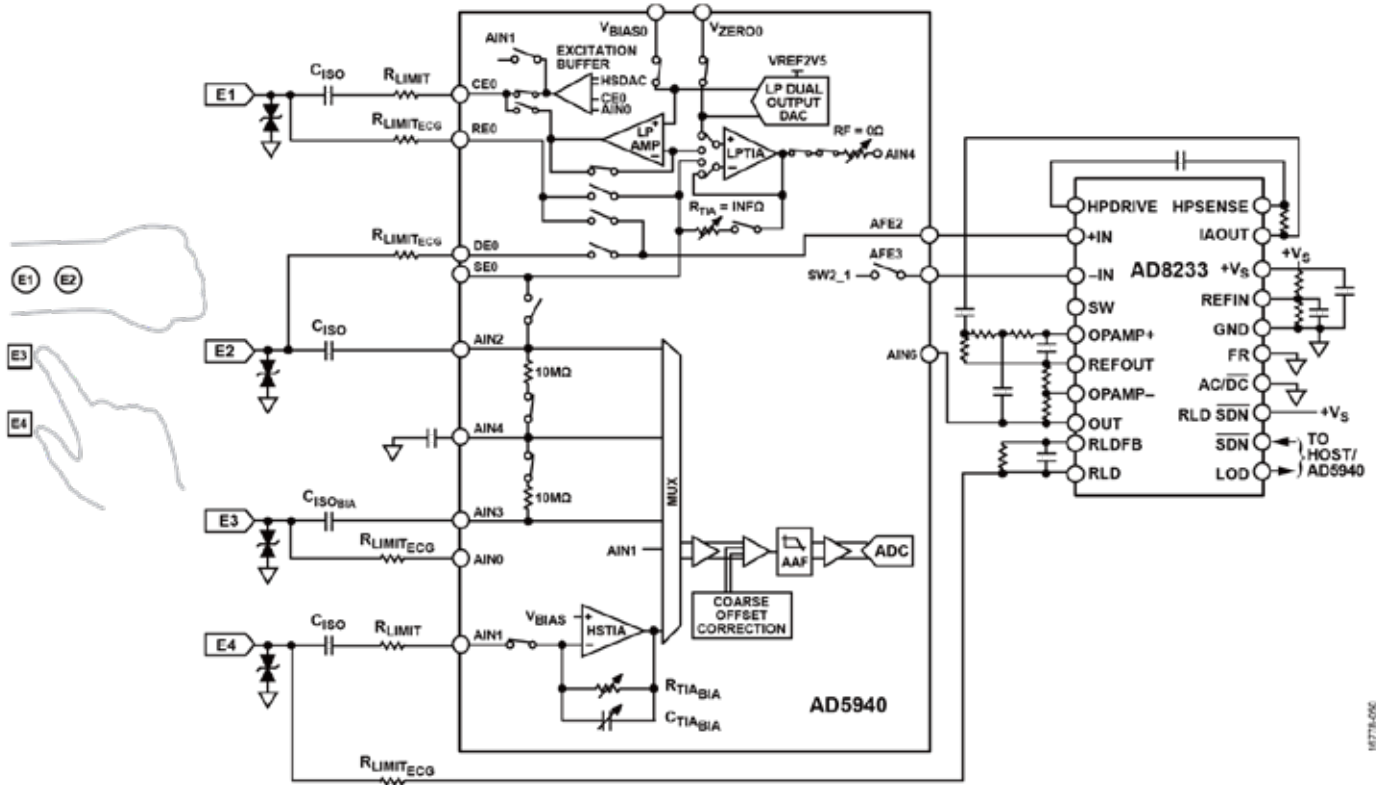


图57. 采用AD5940/AD5941、AD8232和AD8233实现的身体成分和ECG系统解决方案

智能水质/液体质量 AFE

AD5940/AD5941 的特性和灵活性使该器件成为水质分析应用的理想选择。这些应用通常测量 pH 值、电导率、氧化/还原和温度。图 58 显示了一个简化版本，其中 AD5940/AD5941 配置用来满足这些测量需求。高功率恒电势器放大器回路可用

于电导率测量。图 58 显示了一个 2 线电导率传感器。pH 值测量指示溶液的酸度或碱度，在 ADC 转换之前使用外部放大器进行缓冲。

在此应用中，如图 58 所示，数据 FIFO 和 AFE 序列支持自主的预编程智能水质测量。

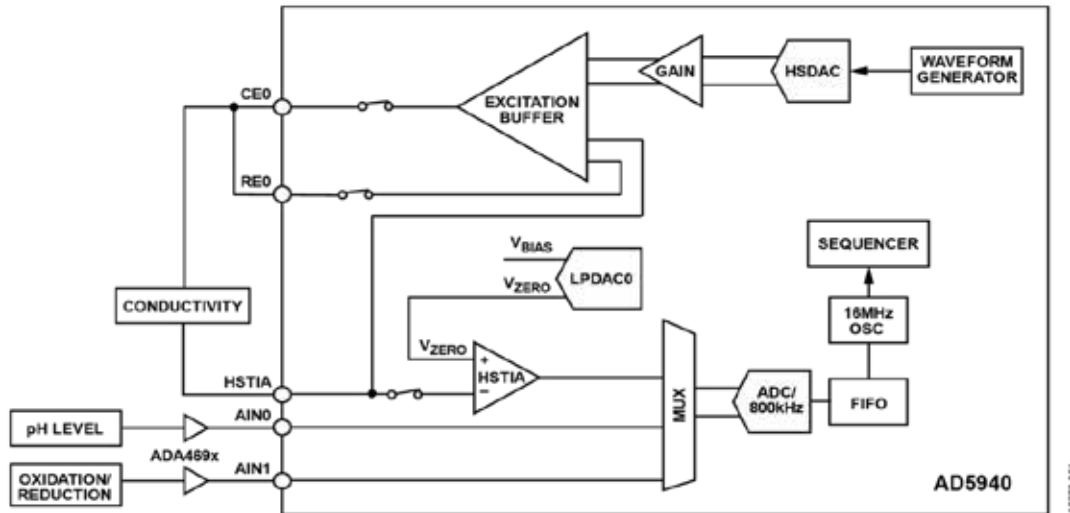


图58. 采用AD5940/AD5941的典型水质分析应用

外形尺寸

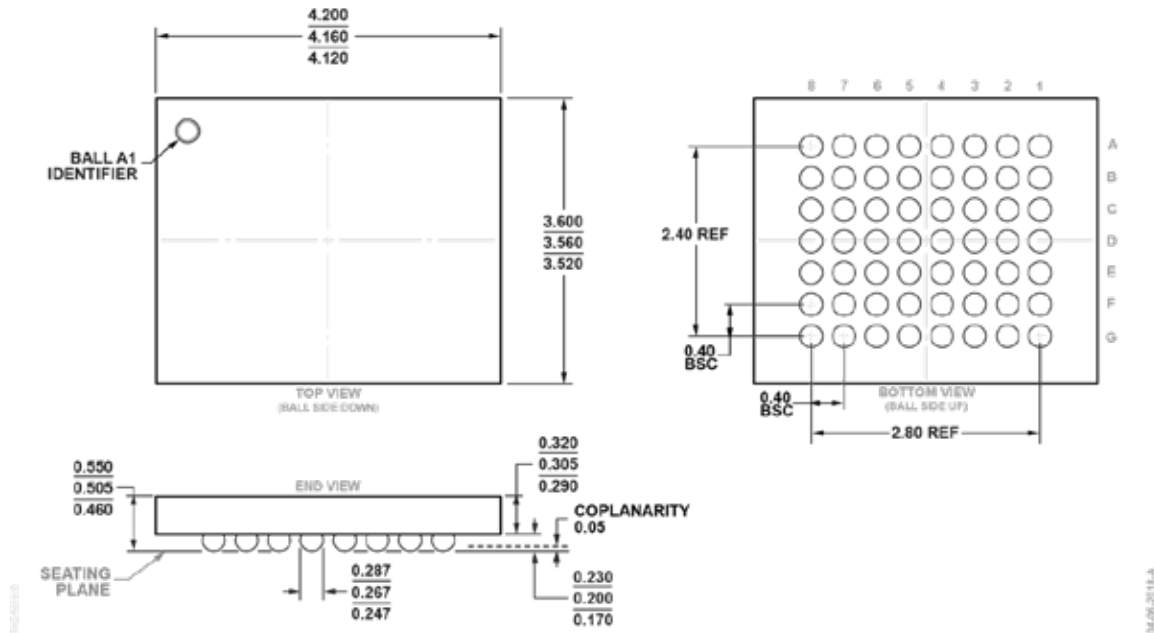
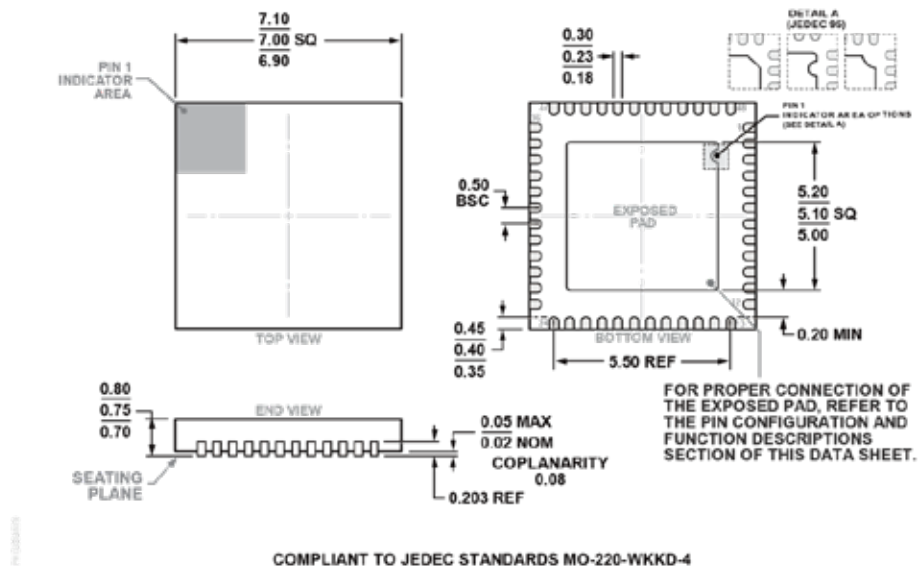


图59. 56引脚晶圆级芯片规模封装[WLCSP]

(CB-56-3)

尺寸单位: mm



COMPLIANT TO JEDEC STANDARDS MO-220-WKND-4

图60. 48引脚引线框芯片级封装[LFCSP]

7 mm × 7 mm 本体、0.75 mm 封装高度

(CP-48-4)

尺寸单位: mm

订购指南

型号 ¹	温度范围	封装描述	封装选项
AD5940BCBZ-RL	-40°C 至+85°C	56 引脚晶圆级芯片规模封装[WLCSP]	CB-56-3
AD5940BCBZ-RL7	-40°C 至+85°C	56 引脚晶圆级芯片规模封装[WLCSP]	CB-56-3
AD5941BCPZ	-40°C 至+85°C	48 引脚引线框芯片级封装[LFCSP]	CP-48-4
AD5941BCPZ-RL7	-40°C 至+85°C	48 引脚引线框芯片级封装[LFCSP]	CP-48-4
EVAL-AD5940BIOZ		生物电评估板	
EVAL-AD5940ELCZ		用于 AD5940 的电化学评估板	
EVAL-AD5941ELCZ		用于 AD5941 的电化学评估板	

¹ Z = 符合 RoHS 标准的器件。

