

MN1287Z

スクロール機能付 180 文字表示 CMOS CRT 表示用 LSI
CMOS CRT Control LSI for 180-Character Display with
Scroll Function

■ 概 要

MN1287Z は、テレビ画面上に 180 文字 (20 文字×9 行) のデータを表示するスクロール機能付 CMOS CRT 表示用 LSI です。

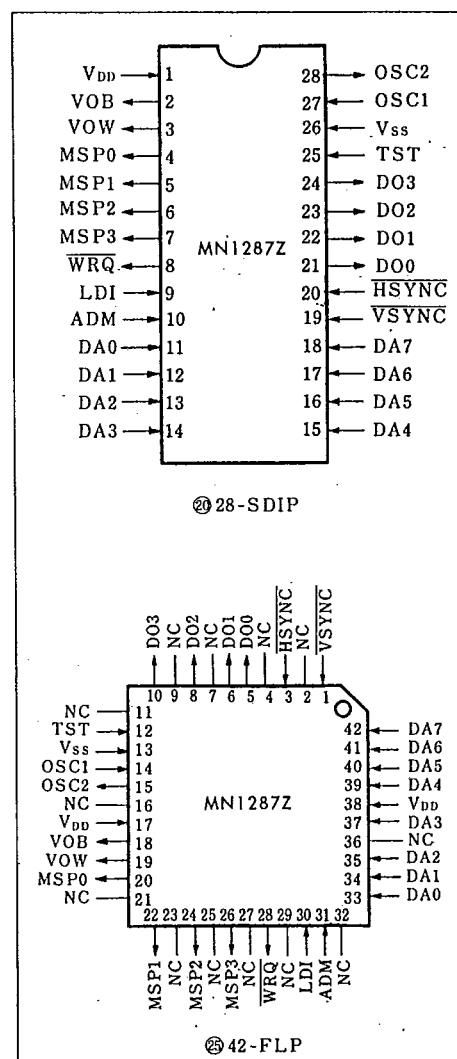
■ Description

The MN1287Z is a single-chip CRT control LSI to display 180 characters (20 characters×9 rows) on TV screen with scroll function.

■ 特 徴

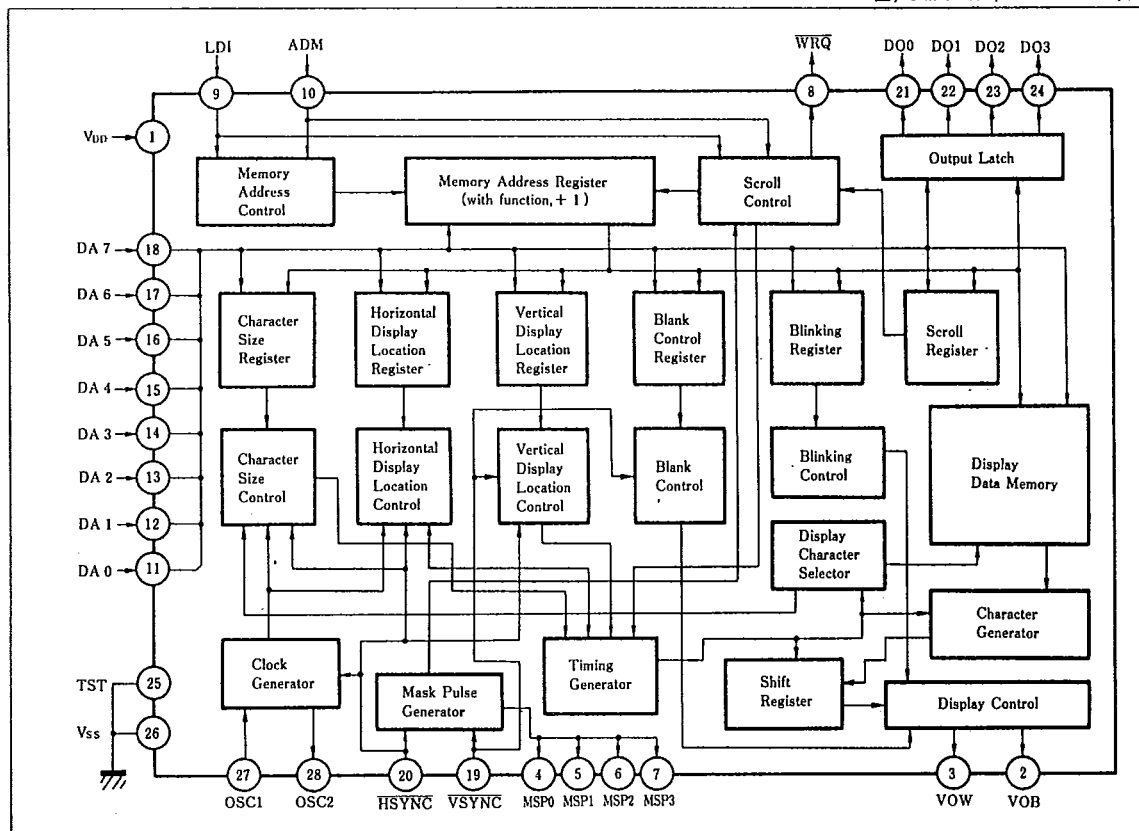
- 表示文字数：1 文字 8 ビット構成で 20 文字×9 行
- 文字の種類：最大 128 種類の文字・記号を表示できる
- 背景：表示文字を鮮明にするため文字に背景をつけることができる
- 文字の大きさ：各行ごとに 4 種類のうち 1 つを選択できる
- 表示位置：水平方向 54 種類・垂直方向 63 種類のうち、それぞれ 1 種類を選択できる
- 文字の形状：5×7 ドットで、丸め込み機能付
- プリンキング機能：画面上の任意の位置の文字を点滅させることができる
- 部分スクロール機能：2 行目～9 行目を上・下 2 方向にスクロールできる。スクロールのスピードは 6 段階あり、プログラムで可変である (1 行目はスクロールしない)
- 汎用出力：4 ビットのラッチ付出力端子を有する
- マスクパルス出力：HSYNC に同期して、2H ごとにパルス幅を変えられる出力端子 4 本を有する
- ラスターblank機能：背景出力により、画面上の映像をすべて消すことができる
- +5V 単一電源動作
- プロセス：CMOS プロセス採用
- パッケージ：42 ピン FLAT (42-FLP) または 28 ピン・シュリンク DIL (28-SDIP)

■ 端子配置図/Pin Assignment



■ ブロック図/Block Diagram

注) Pin No.は、28-SDIPの場合

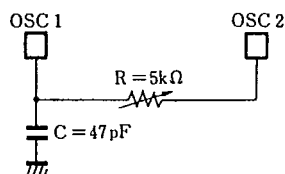
■ 絶対最大定格/Absolute Maximum Ratings ($T_a = 25^\circ\text{C}$)

Item	Symbol	Rating	Unit	Note
電源電圧	V_{DD}	$-0.3 \sim +8$	V	$V_{SS} = 0\text{V}$
入力電圧	V_I	$-0.3 \sim V_{DD} + 0.3$	V	$V_{SS} = 0\text{V}$
出力電圧	V_O	$-0.3 \sim V_{DD} + 0.3$	V	$V_{SS} = 0\text{V}$
許容損失	P_D	100	mW	
動作周囲温度	T_{opr}	$-20 \sim +70$	$^\circ\text{C}$	
保存温度	T_{stg}	$-50 \sim +120$	$^\circ\text{C}$	

■ 動作条件/Operating Conditions

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電圧	V_{DD}	$V_{SS} = 0\text{V}$	4.5	5	5.5	V
動作周波数	f_{opr}	$V_{DD} = 4.5\text{V}$	3		7.5	MHz
可変周波数範囲	f_{VAR}	$R = 5\text{k}\Omega$, $C = 47\text{pF}$	6.5		7.5	MHz

推奨発振回路



T-52-33-09

■ 電気的特性 / Electrical Characteristics ($V_{DD}=5.5V$)

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電流	I_{DD}	$f_{osc}=7.5MHz$ 出力端子オープン		5	8	mA
消費電力	P_{tot}	出力端子オープン			40	mW
スタンバイ電流	I_{STR}	出力端子オープン			30	μA

入力端子1 (DA0~7, ADM) $V_{DD}=4.5\sim 5.5V$

電圧ハイレベル	V_{IH}		3.0			V
電圧ローレベル	V_{IL}				0.8	V
入力リーク電流	I_{LI}	$V_I = V_{DD}$			10	μA

入力端子2 (HSYNC, VSYNC, LDI) $V_{DD}=4.5\sim 5.5V$

電圧ハイレベル	V_{IHS}		3.5			V
電圧ローレベル	V_{ILS}				0.8	V
入力リーク電流	I_{LI}	$V_I = V_{DD}$			10	μA

出力端子 (DO0~3, VOW, VOB, $\overline{WRQ}$, MSP0~3) $V_{DD}=4.5V$

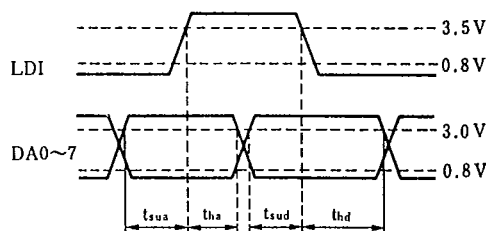
電圧ハイレベル	V_{OH}	$I_{OH}=300\mu A$	3.2			V
電圧ローレベル	V_{OL}	$I_{OH}=2mA$			0.5	V

テスト端子 (TST) $V_{DD}=4.5\sim 5.5V$

電圧ハイレベル	V_{IHT}		3.0			V
電圧ローレベル	V_{ILT}				0.8	V
入力リーク電流	I_{LI}	$V_I = V_{SS}$			10	μA

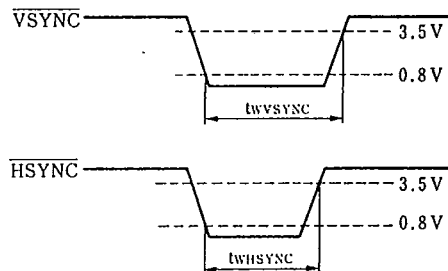
■ AC 特性 (1) / AC Characteristics (1)

Item	Symbol	Condition	min.	typ.	max.	Unit
アドレスセットアップタイム	t_{sua}	$V_{DD}=4.5V$ $V_{IH}=3.0V, V_{IL}=0.8V$ $V_{IHS}=3.5V, V_{ILS}=0.8V$	4			μs
アドレスホールドタイム	t_{ha}		7			μs
データセットアップタイム	t_{sud}		4			μs
データホールドタイム	t_{hd}		8			μs



■ AC 特性 (2) / AC Characteristics (2)

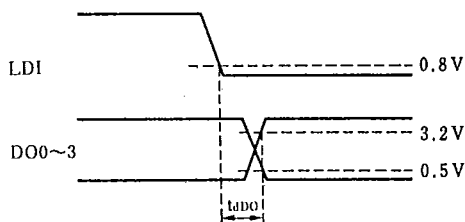
Item	Symbol	Condition	min.	typ.	max.	Unit
VSYNC パルス幅	t_{wVSYNC}		6			μs
HSYNC パルス幅	t_{wHSYNC}		3			μs



T-52-33-09

■ AC 特性 (3) / AC Characteristic (3)

Item	Symbol	Condition	min.	typ.	max.	Unit
DO0~3出力遅延時間	t _{DO}		5			μs



■ 動作説明

1. 文字の表示

MN1287Z では、1 行 20 文字で 9 行、180 文字の表示ができます。(図1参照)

文字と文字の間には、水平方向に 1 ドット、垂直方向に 2 ドットのスペースがあります。

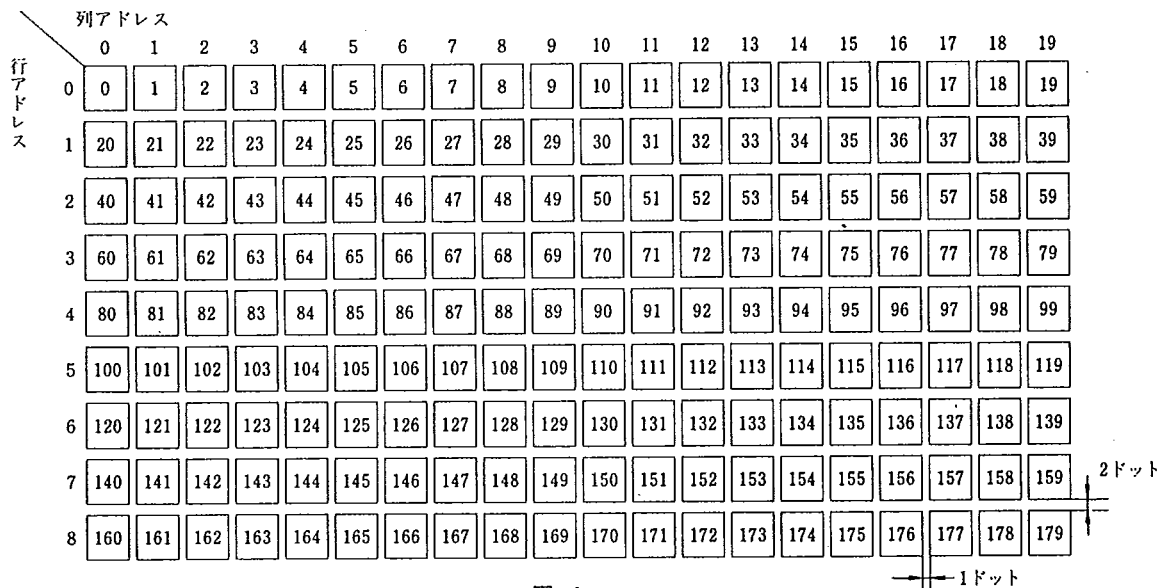


図 1

注) □内の数字は、その位置に表示される文字のデータの格納しているメモリのアドレスを示しています。

2. メモリの構成

MN1287Z のメモリは、表示用データが格納される 8 ビット×180 ワードのデータメモリと、ディスプレイの制御を行なう 21 ワードのコントロールメモリとで構成されます。それぞれのメモリアドレスは、データメモリが 0 [(00)₁₆] から 179 [(B3)₁₆] までで、コントロールメモリは 180 [(B4)₁₆] から 200 [(C8)₁₆] です。(注参照)

図 2、表 1 にメモリマップを示しています。

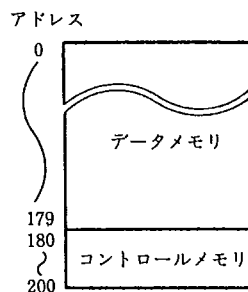


図 2

注) メモリアドレス 201 番地以後は使用できません。

表1 コントロールメモリ

アドレス	7	6	5	4	3	2	1	0
180	—	—	HP5	HP4	HP3	HP2	HP1	HP0
181	—	—	VP5	VP4	VP3	VP2	VP1	VP0
182	BLINK	RSTB	BLKB	BLK	DO3	DO2	DO1	DO0
183	HALT	SCRL	SCST	SCU/D	PD	SS2	SS1	SS0
184	MR07	MR06	MR05	MR04	MR03	MR02	MR01	MR00
185	MF07	MF06	MF05	MF04	MF03	MF02	MF01	MF00
186	MR17	MR16	MR15	MR14	MR13	MR12	MR11	MR10
187	MF17	MF16	MF15	MF14	MF13	MF12	MF11	MF10
188	MR27	MR26	MR25	MR24	MR23	MR22	MR21	MR20
189	MF27	MF26	MF25	MF24	MF23	MF22	MF21	MF20
190	MR37	MR36	MR35	MR34	MR33	MR32	MR31	MR30
191	MF37	MF36	MF35	MF34	MF33	MF32	MF31	MF30
192	—	—	—	—	—	—	SZ01	SZ00
193	—	—	—	—	—	—	SZ11	SZ10
194	—	—	—	—	—	—	SZ21	SZ20
195	—	—	—	—	—	—	SZ31	SZ30
196	—	—	—	—	—	—	SZ41	SZ40
197	—	—	—	—	—	—	SZ51	SZ50
198	—	—	—	—	—	—	SZ61	SZ60
199	—	—	—	—	—	—	SZ71	SZ70
200	—	—	—	—	—	—	SZ81	SZ80

HP0~HP5	: 水平表示位置制御	6ビット
VP0~VP5	: 垂直表示位置制御	6ビット
DO0~DO3	: 汎用出力データ	4ビット
BLK	: 表示ブランキング	1ビット
BLKB	: 背景ブランキング	1ビット
RSTB	: ラスタブランキング	1ビット
BLINK	: ブランキング制御	1ビット
SS0~SS2	: スクロール速度制御	3ビット
SCU/D	: スクロール方向制御	1ビット
SCST	: スクロール開始制御	1ビット
SCRL	: スクロールイネーブルビット	1ビット
MR00~MR37	: マスクパルス立上りエッジ制御	32ビット
MF00~MF37	: マスクパルス立下りエッジ制御	32ビット
SZ00~SZ81	: 文字寸法制御	18ビット
HALT	: ホールトモード制御	1ビット
PD	: WRITE アドレスプリセット制御	1ビット

注1) 各コントロールビットの動きは第5項~第8項参照。

2) 表1のコントロールメモリおよびデータメモリの値は、電源投入時にはすべて不定です。

3. メモリへの書き込み

データをメモリへ書き込む方法は、ADM 端子の状態により次の2通りのモードがあります。

(1) 直接アドレスモード (ADM="L")

ADM がローレベルのとき、このモードとなります。このモードでは、LDI 端子が"L"から"H"に変化するとき、DA0~7

の8ビットのデータをメモリアドレスレジスタにラッチします。LDI 端子の入力信号が"H"から"L"に変化するとき、メモリアドレスレジスタによって指定されるアドレスのメモリに、DA0~7の8ビットのデータを書き込みます。このタイミング図を図3に示します。

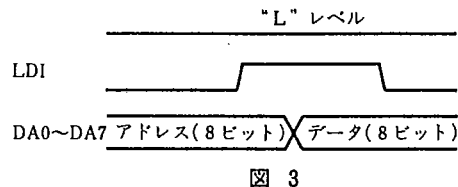


図 3

(2) アドレスインクリメントモード (ADM="H")

ADM がハイレベルのとき、このモードとなります。LDI 端子の入力信号が"L"から"H"になるとき、メモリアドレスレジスタの内容を"1"だけインクリメントします。次に、LDI 端子が"H"から"L"に変化するとき、メモリアドレスレジスタによって指定されるメモリに DA0~7の8ビットのデータを書き込みます。

図4にタイミング図を示します。

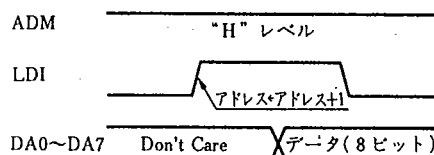


図 4

4. データメモリ

データメモリは、8ビット×180ワードのRAMです。ビット0~6に128種類のキャラクタのうちの1つを指定するデータが格納されます。

ビット7は、ブランキング指定ビットで、ブランクさせるときは"1"、させないときは"0"を書き込みます。

データメモリ1ワードの構成を図5に示します。

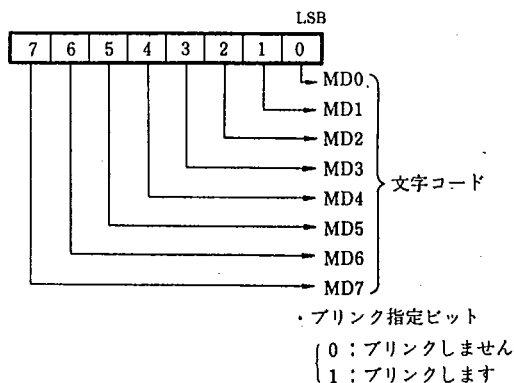


図 5

5. 表示のコントロール

(1) 表示開始位置

TV 画面上の表示位置はコントロールメモリの HP0~5 (180 番地) と VP0~5 (181 番地) の値によって決まります。垂直方向の表示開始位置 VP および水平方向の表示開始位置 HP は、次式により求められます。(図 6 参照)

$$VP = 4(2^5 \times VP5 + 2^4 \times VP4 + 2^3 \times VP3 + 2^2 \times VP2 + 2 \times VP1 + VP0) \text{ [HSYNC]} \cdots (1)$$

$$HP = 4(2^5 \times HP5 + 2^4 \times HP4 + 2^3 \times HP3 + 2^2 \times HP2 + 2 \times HP1 + HP0) + 5 \text{ [クロック]} \cdots (2)$$

注) VP は HSYNC の本数で、また、HP は OSC のパルスの数で表わされます。HP=0~A, VP=0 は使用できません。

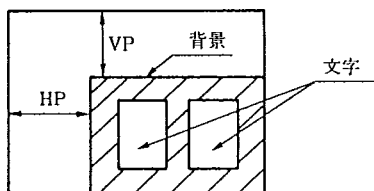


図 6

(2) BLK

BLK が "1" にセットしてあると、次の場合を除き MN1287Z の VOW, VOB 端子からは何も出力されません。したがって、TV 画面上には何も表示されません。ただし、RSTB が "1" にセットされていると、BLK を "1" にしても VOB からは黒の背景出力が出力されます。(4)項参照)
表示を行なう場合、BLK を "0" にリセットしなければなりません。

(3) BLKB

BLKB が "1" にセットしてあると、RSTB が "1" の場合を除き、VOB から "背景" は出力されず、VOW と全く同じ文字信号が出力されます。

背景を表示するときは、BLKB を "0" にリセットしなければなりません。

(4) RSTB

RSTB に "1" を書き込むと、データの如何にかかわらず、背景が出力され続けます。そして、RSTB に "0" を書き込むと、書き込み直後の VSYNC 入力に同期して、背景は通常の出力状態にもどります。この間、VOW からは何も出力されません。

図 7 にタイミングチャートを示します。

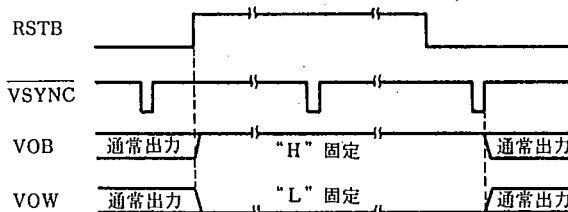


図 7

(5) BLINK

プリンキングのイネーブル・ディセーブルの制御を行います。BLINK が "1" であると、データメモリの 2⁷ ビットに "1" が書き込まれている位置の文字がプリンキングを行ないます。

BLINK に "0" を書き込むと、プリンキングがディセーブルされ、プリンク指定ビットが "1" であってもプリンクしません。

(5)-1 文字のプリンキング

MN1287Z は、TV 画面上に表示された任意のアドレスの文字をプリンクすることができます。

プリンキングは指定された文字のみ有効となり、一度に全部表示・全部消去を 0.5 秒ごとに繰り返します。

プリンキングは次の方法に従って行ないます。

- (1) コントロールメモリの BLINK ビットに "1" を書き込みます。
- (2) プリンキングを行なわせたい位置のデータメモリのプリンク指定ビットに "1" を書き込みます。

(6) DO0~3

4 ビットの汎用出力のデータを格納します。すなわち、これらのビットにデータを書き込むと、それぞれのビットに対応する出力端子 DO0~3 からデータが出力されます。

(7) MR00~37, MF00~37

マスクパルスの項参照 (p.551)

(8) SZ00~SZ81

文字のサイズの項参照 (P.547)

(9) SCRL, SCST, SCU/D, SS0~2

文字のスクロールの項参照 (P.547)

(10) HALT

このビットに "1" を書き込むと、発振が停止してスタンバイ状態となり、表示を行ないません。ただし、データメモリおよびコントロールメモリの書き換えは、スタンバイ状態でも可能です。

また、"0" を書き込むと発振が開始して、表示を行ないます。

6. 文字のサイズ

MN1287Zでは、文字のサイズは各行ごとに制御できます。サイズの変更は、コントロールメモリの192番地から200番地までの2ビット×9ワード、合計18ビットのデータを書き換えることにより行ないます。

コントロールメモリと各行の対応を図8に示します。

SZ01	SZ00	→ 1行目のサイズコントロール
SZ11	SZ10	→ 2行目のサイズコントロール
SZ21	SZ20	→ 3行目のサイズコントロール
SZ31	SZ30	→ 4行目のサイズコントロール
SZ41	SZ40	→ 5行目のサイズコントロール
SZ51	SZ50	→ 6行目のサイズコントロール
SZ61	SZ60	→ 7行目のサイズコントロール
SZ71	SZ70	→ 8行目のサイズコントロール
SZ81	SZ80	→ 9行目のサイズコントロール

図 8

サイズは、各行ともSZn0, SZn1 (n=0, 1, ..., 8)の2ビットの値により、4種類プログラムできます。

制御データの値と表示文字の大きさを表2に示します。また、図9に1文字当たりのドットマトリックスの構成を示します。

注) SZ00からSZ81のデータは何時でも書換え可能ですが、スクロールモード(SCRL=1)でかつWRQ=Highでスクロール・ストップ状態(SCST=Q)では、スクロール部から最上行のサイズは書換え禁止です。

表 2 文字のサイズ

制御データ		文字の寸法	
SZn1	SZn0	た て	よ こ
0	0	14H (2H)	10T (2T)
0	1	28H (4H)	20T (4T)
1	0	42H (6H)	30T (6T)
1	1	56H (8H)	40T (8T)

注) Hは水平走査線を示し、1画面当たり262.5本です。

()内は1ドットの大きさを示します。

TはOSCの発振の周期を示します。

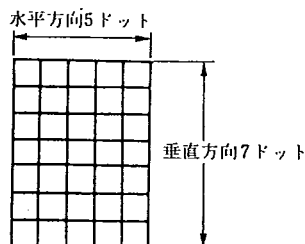


図 9

7. 文字のスクロール

T-52-33-09

MN1287Zは、2行目～9行目を上・下2方向に6段階のスピードで、表示文字をスクロールすることができます。ただし、1行目はスクロールしません。

(1) スクロールの制御

スクロールの制御は、コントロールメモリ183番地の6ビットのデータによって行なわれます。

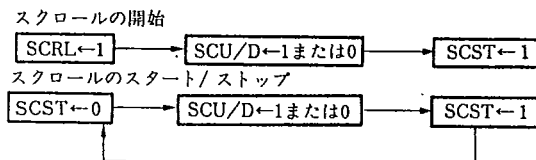
各ビットの働きは次の通りです。

SCRL: スクロールモード、通常モードの切換えを行います。このビットが“1”であればスクロール時の表示(次項参照)となり、“0”であれば通常の9行×20文字の表示となります。

SCST: SCRLビットが“1”であれば、このビットに“1”を書き込むとスクロールを開始します。また、“0”を書き込むとスクロールは停止します。このとき、表示画面はSCSTに“0”が書き込まれたときの状態で停止します。

SCU/D: スクロールの方向を決めるビットです。SCU/Dが“0”であると上方向に、SCU/Dが“1”であると下方向にスクロールします。

注) スムーズなスクロールを行なうために、SCSTビットに“1”を書き込むときは次の順序で行なう必要があります。



SS0~2: スクロールの速度を制御するビットです。

SCRL, SCST, SCU/Dの値とMN1287Zの動作を表3に示します。

表 3 スクロール制御

制御ビット			動 作
SCRL	SCST	SCU/D	
0	×	×	スクロールディセーブル。通常の表示を行ないます。
1	0	×	スクロールモードの表示。1行目と残り8行中7行分を表示。スクロール動作は停止しています。
1	1	0	上方向へスクロールを行ないます。
1	1	1	下方向へスクロールを行ないます。

注) ×はDon't careを示す。

(2) スクロール時の表示

スクロール時の表示は図10に示すように、1行目はスクロールを行ないません。2行目～9行目のみがスクロールを行ない、画面上に表示される文字は7行分です。

したがって、1行分はスクロール待機用の行となります。

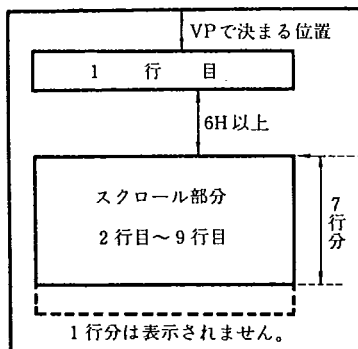


図 10 スクロール時の表示

- ※ スクロールモード中も各行のサイズは可変です。
- ※※ 1 行目と 2 行目以降のスクロールする部分との間隔は 6H 以上必要で、MSP0 の立上りエッジの位置により決定します。したがって、ソフトウェアにより 1 行目と 2 行目の間隔をコントロールすることができます。

図 11 にタイミングチャートを示します。

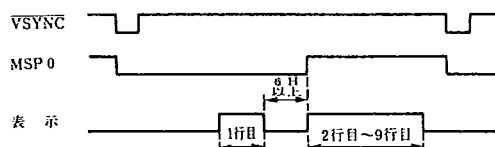


図 11 スクロール時表示タイミング

(3) スクロールスピード

コントロールメモリの 183 番地の SS0～SS2 の 3 ビットのデータを書き換えることにより制御できます。

SS0～SS2 の値に対するスクロールスピードを表 4 に示します。

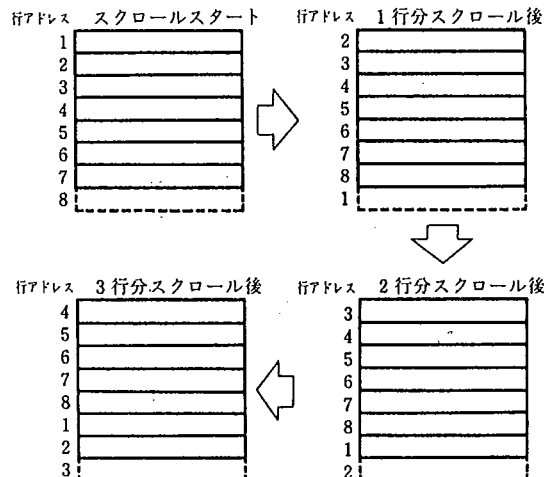
表 4 スクロールスピード

制御データ			スクロール スピード
SS2	SS1	SS0	
1	1	0	2V ごとに 1H
1	0	1	4V ごとに 1H
1	0	0	6V ごとに 1H
0	1	1	8V ごとに 1H
0	1	0	10V ごとに 1H
0	0	1	12V ごとに 1H

注) "nV ごとに 1H" という表現は、VSYNC 入力に n 回あるごとに 1 水平走査線だけスクロールするという意味です。

(4) スクロール時のメモリへの書き込み

MN1287Z のスクロールは、図 12 に示すように、各行が循環して表示されます。

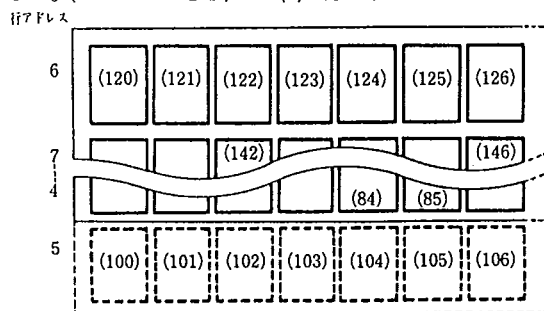


注) 破線部はスクロール時に表示されない行を示します。本例は上方向へのスクロールの場合です。

図 12

したがって、スクロール中にデータメモリの内容を書き換えなければ、同じ内容をスクロールしながら表示します。なお、スクロールビット SCRL を 0 にリセットすると、表示行は図 1 のとおりの通常の順に復帰します。

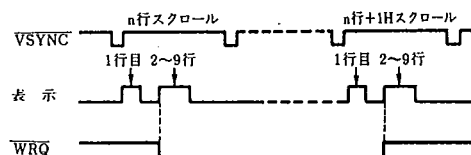
MN1287Z は、スクロール時に 1 行分スクロールが完了した時点で $\overline{\text{WRQ}}$ 端子が H から L になり、書き込み要求信号を出力します。この $\overline{\text{WRQ}}$ 信号が L の期間に ADM 端子を L から H にすると、メモリアドレスレジスタにスクロール待機行の先頭アドレス (図 13 の例では 100 番地) がセットされます。(PD="0" のとき、3-(1) 項参照)



注) () 内はデータメモリのアドレスを示します。

図 13

$\overline{\text{WRQ}}$ 信号は図 14 のタイミングで出力されます。

図 14 $\overline{\text{WRQ}}$ 出力タイミング

前図のように $\overline{\text{WRQ}}$ 端子は n 行スクロール完了ごとに L レベルとなり、次に 1H スクロールされると H レベルとなります。L レベルの期間はスクロールの方向、スピード、スクロールしている最上行のサイズで異なりますが最小で 2V SYNC です。

$\overline{\text{WRQ}}$ 端子は、SCRL ビットが“1”のときのみアクティブとなります。

(4-1) ADM 端子による WRITE アドレスのセット

$\overline{\text{WRQ}}$ 端子が L レベルのとき、ADM 端子を使って WRITE アドレスをセットすることができます。アドレスセットのタイミングを図15に示します。

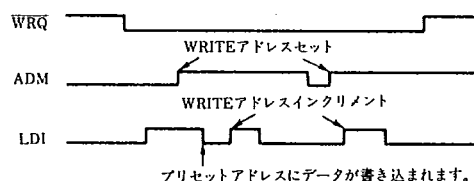


図 15 WRITEアドレスのセットタイミング

また、セットされるアドレスを表5に示します。

表5 RAM アドレスセット値

WRQ=LOW のときの スクロール先頭行	セットされる RAM アドレス
2行目	160番地 9行目の先頭アドレス
3行目	20番地 2行目の先頭アドレス
4行目	40番地 3行目の先頭アドレス
5行目	60番地 4行目の先頭アドレス
6行目	80番地 5行目の先頭アドレス
7行目	100番地 6行目の先頭アドレス
8行目	120番地 7行目の先頭アドレス
9行目	140番地 8行目の先頭アドレス

※上記のセット値はスクロールアップ、スクロールダウンともに同じ値です。

※このアドレス・プリセット状態はコントロール・メモリの PD ビットが“0”の時のみ有効で、PD ビットが“1”であると通常の書き込みモードとなります。

(4-2) スクロールの停止

スクロールの停止は、SCST ビットに 0 を書き込むことにより行なわれますが、 n 行スクロールした状態でスクロールを停止させるには次のように行ないます。 $\overline{\text{WRQ}}$ 端子を監視しておいて、 $\overline{\text{WRQ}}$ 端子が L レベルになってから次の VSYNC 入力の立上りエッジまでに SCST に“0”を書き込みます。

この期間を図16に示します。

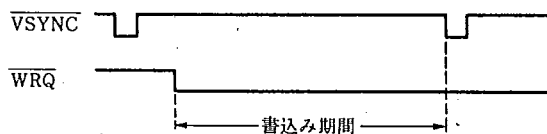


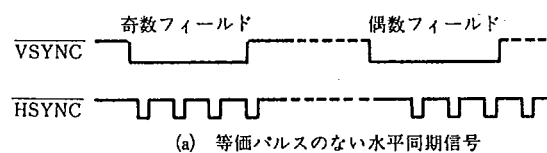
図 16

(5) 水平・垂直同期信号

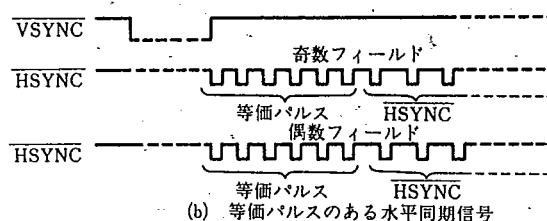
MN1287Z は、スムーズなスクロールが行なえるように、各フィールドの ODD/EVEN を検出する回路を内蔵しています。

MN1287Z は、図 17(a), (b) いずれかの同期信号に対して、奇数フィールド・偶数フィールドの検出を行なうことができます。

※マスクオプションにより選択できます。MN1287Z は (a) のオプションになっています。



(a) 等価パルスのない水平同期信号



(b) 等価パルスのある水平同期信号

図 17 水平・垂直同期信号

8. 文字の形状とコード

MN1287Z には、5×7 ドットの ROM 形キャラクタジェネレータが内蔵されています。

この ROM の内容を書き換えることにより、128 種類までの任意の文字をユーザーが指定することができます。(マスクプログラムブル)

ただし、“7F”はブランクに固定です。

6932852 PANASONIC INDL ELECTRONIC

72C 06157 D

マイクロコンピュータ周辺LSI

MN1287Z

(1) 文字の丸め込み機能

MN1287Zは、図18-1(a)、図18-2(a)のように、ドットとドットの角が接している部分に大きさが1/2のドットを追加して、図18-1(b)、図18-2(b)のように表示させる機能があります。

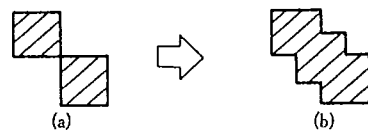


図 18-1

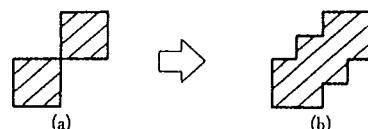
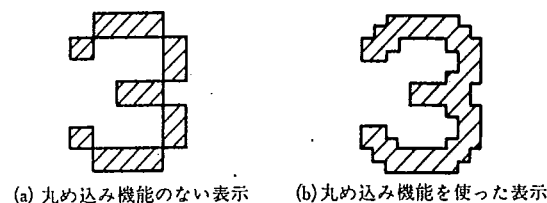


図 18-2

この機能を用いると、図19(b)のように文字に丸みができ、より自然な形状となります。

T-52-33-09



(a) 丸め込み機能のない表示

(b) 丸め込み機能を使った表示

図 19

(2) 表示字体

図20に、MN1287Zに内蔵されているキャラクタセネレータROMによる表示字体および文字コードを示します。

00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O
10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F
P	Q	R	S	T	U	V	W	X	Y	Z	年	日	月	金	曜
20	21	22	23	24	25	26	27	28	29	2A	2B	2C	2D	2E	2F
0	1	2	3	4	5	6	7	8	9	0	A	H	P	H	:
30	31	32	33	34	35	36	37	38	39	3A	3B	3C	3D	3E	3F
ア	イ	ウ	エ	オ	カ	キ	ク	ケ	コ	サ	シ	ス	セ	ソ	タ
40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F
チ	ツ	テ	ト	ナ	ニ	ヌ	ネ	ノ	ハ	ヒ	フ	ヘ	ホ	マ	ミ
50	51	52	53	54	55	56	57	58	59	5A	5B	5C	5D	5E	5F
ム	メ	モ	ヤ	ユ	ヨ	ラ	リ	ル	レ	ロ	ワ	ヲ	ン	フ	イ
60	61	62	63	64	65	66	67	68	69	6A	6B	6C	6D	6E	6F
ウ	エ	オ	ツ	ヤ	ユ	ヨ	□	〃	○	↑	↓	←	→	＜	＞
70	71	72	73	74	75	76	77	78	79	7A	7B	7C	7D	7E	7F
*	-	%	+	-	X	/	.	-	'	?	!	&	■		

図 20 MN1287Z 表示字体

9. マスクパルス

MN1287Zは、下記のようなソフトウェアでコントロールできるマスクパルスを発生させることができます。(MSP0～MSP3端子)

(1) パルスのエッジ

●立上りエッジ

マスクパルスの立上りエッジの位置は、MRn0～MRn7(n=0, 1, 2, 3 参照)の値によって決まります。

$$MRn = \sum_{i=0}^7 (2^i \times MRni)$$

とおくと、

マスクパルスは、 $\overline{VSYNC}$ から数えて MRn × 2 番目の $\overline{HSYNC}$ 入力の立上りエッジに同期して立上がります。

●立下りエッジ

マスクパルスの立下りエッジの位置は、MFn0～MFn7(n=0, 1, 2, 3 表1 参照)の値によって決まります。

$$MFn = \sum_{i=0}^7 (2^i \times MFni)$$

とおくと、

マスクパルスは、 $\overline{VSYNC}$ から数えて MFn × 2 番目の $\overline{HSYNC}$ 入力の立上りエッジに同期して立下ります。

注) MRn=MFn のとき、MSPn 端子の出力は不定となります。
また、N_{HS} を $\overline{VSYNC}$ と $\overline{VSYNC}$ の間にある $\overline{HSYNC}$ の数とすると、 $2MRn \leq N_{HS} < 2MFn$ のとき、MSPn 出力は“H”に固定となります。逆に、 $2MRn > N_{HS} \geq 2MFn$ のとき、MSPn 出力は“L”に固定となります。

図21にMSPn端子の出力波形の例を示します。

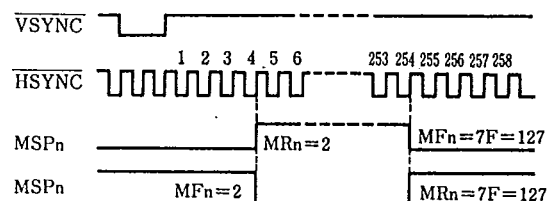
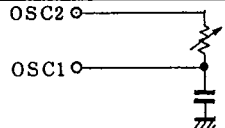
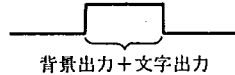


図21 マスクパルス出力例

■ 端子説明

Symbol	区 分	説 明
VDD	電 源	+5V (typ.) 印加
VSS	電 源	接地レベル
OSC1	入 力 (ヒステリシス)	発振端子 
OSC2	出 力	
TST	入 力	テスト端子。動作時は接地します。
$\overline{VSYNC}$	入 力 (ヒステリシス)	垂直同期信号を入力します。(負極性) 
$\overline{HSYNC}$	入 力 (ヒステリシス)	水平同期信号を入力します。(負極性) 
DA7～DA0	入 力	アドレス、データの入力端子 DA0がLSB, DA7がMSB
ADM	入 力	アドレスモード選択 “L”レベル：直接アドレスモード “H”レベル：アドレスインクリメントモード
LDI	入 力 (ヒステリシス)	アドレス、データを取り込むためのストローブパルス入力端子

■ 端子説明 (つづき)

Symbol	区 分	説 明
VOW	出 力	文字信号出力 (正極性)  文字出力
VOB	出 力	背景出力 + 文字信号出力 (正極性)  背景出力 + 文字出力
WRQ	出 力	書込み要求信号出力 (負極性)
MSP0~MSP3	出 力	マスクパルス出力
DO0~DO3	出 力	ラッチ付汎用出力