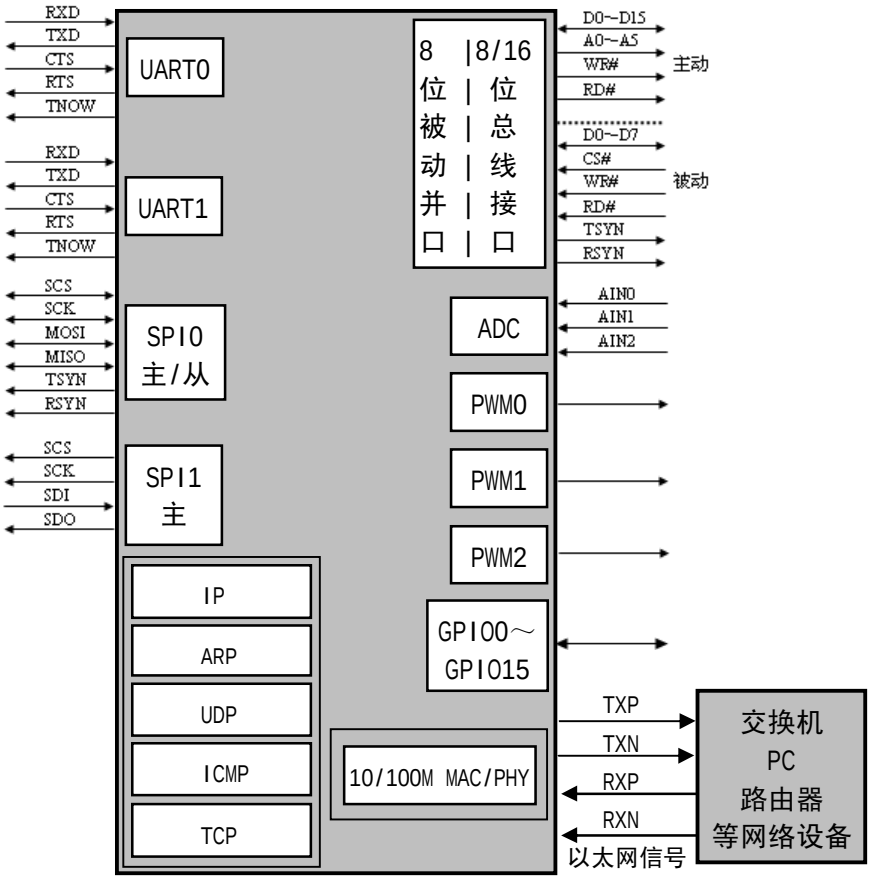
以太网络扩展多外设接口芯片CH9130

中文手册
版本：V1.0
http://wch.cn

1、概述

CH9130是一款用于以太网络扩展多外设接口的芯片，内置10/100M 以太网介质传输层（MAC）和物理层（PHY），完全兼容IEEE802.3 10/100M 协议，可同时扩展：2路UART、16路GPIO、2路SPI、3路PWM、1路3通道ADC、8位被动并口或8/16位总线接口，配合PC端的网络接口库，即可实现多种接口设备快速联网。

下图为其内部框图。



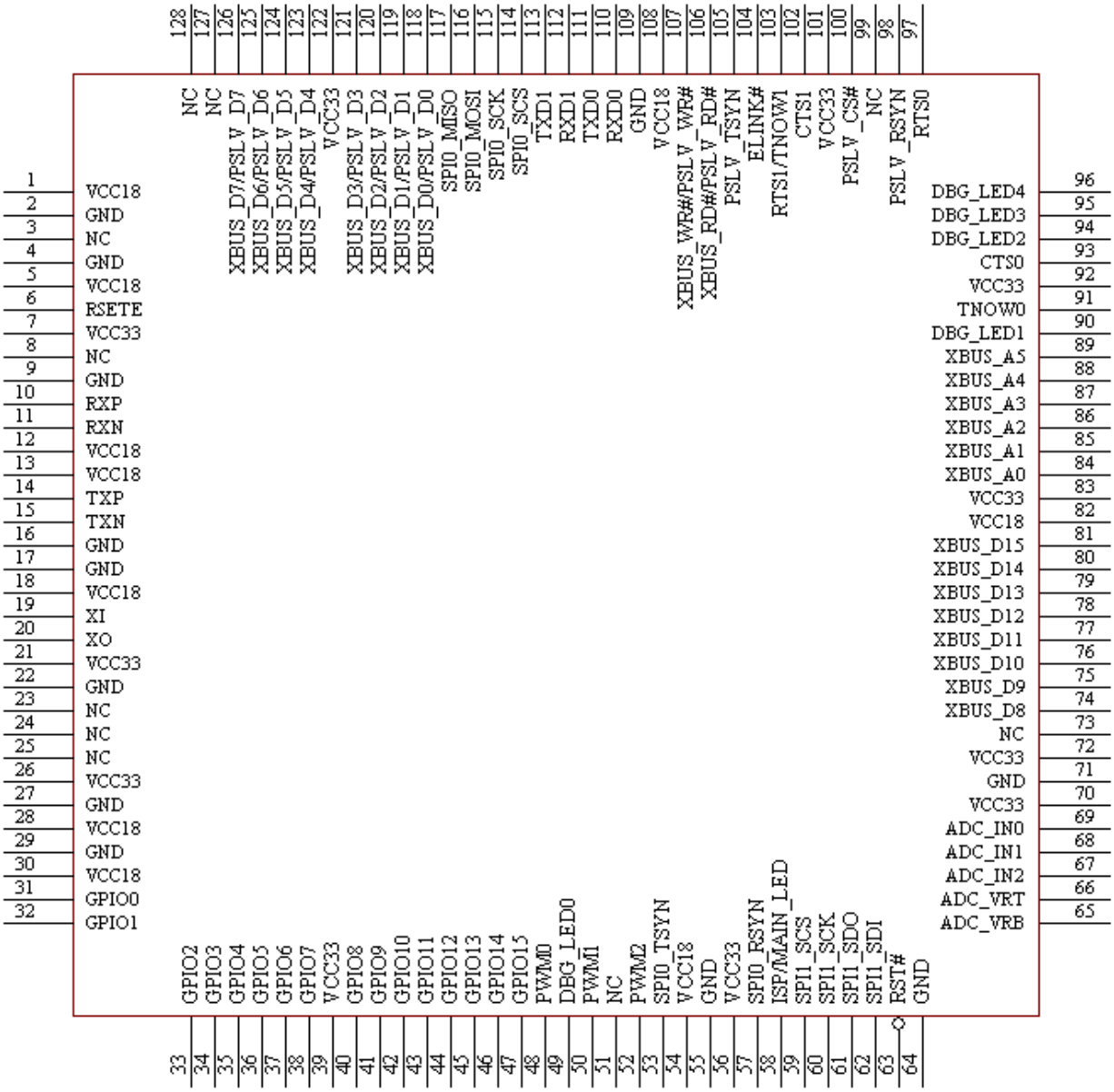
2、特点

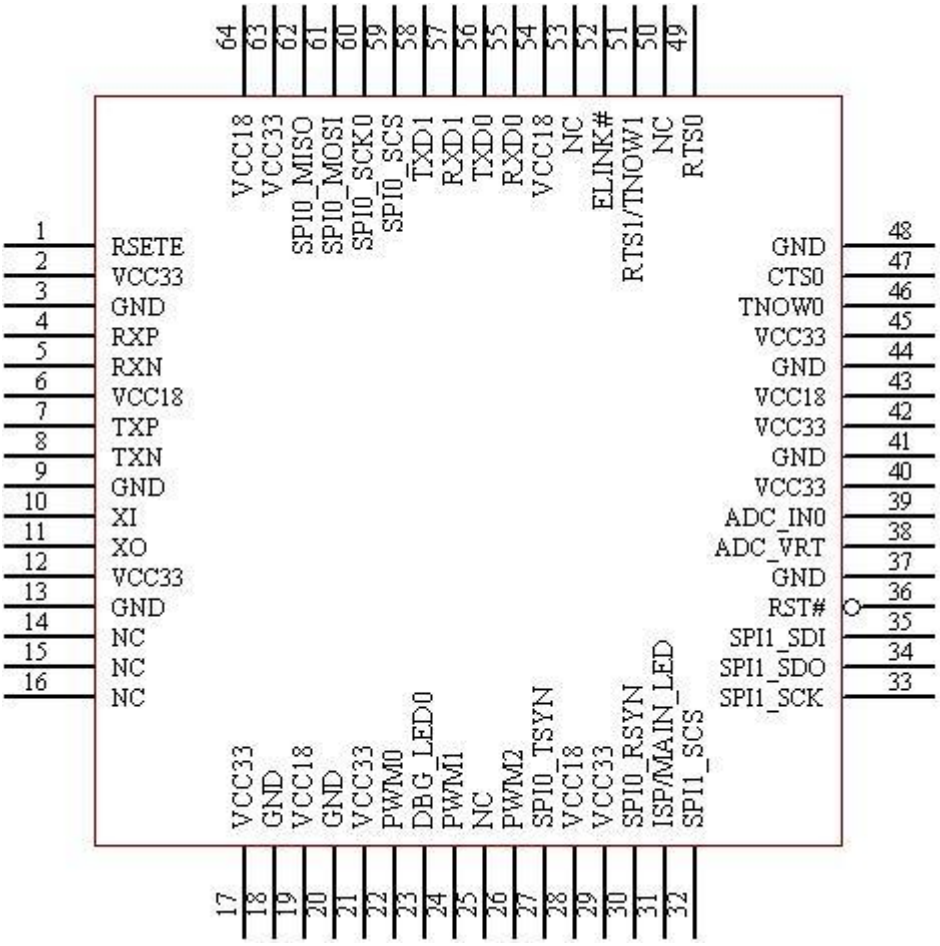
- 内置自带以太网介质传输层（MAC）和物理层（PHY）。
- 支持 10/100M，全双工/半双工自适应，兼容 802.3 协议。
- 支持 MDI/MDIX 线路自动转换。
- 内置 TCP/IP 协议簇，支持 IPv4、ARP、ICMP、UDP、TCP 协议。
- 2 路硬件全双工异步串口，支持 MODEM 信号 RTS 和 CTS 以及 RS485 收发控制信号 TNOW。
- 16 路 GPIO 端口，所有端口均可独立配置为输出或者输入。
- 3 路 PWM 输出，每路周期和占空比可独立调节。
- 2 路 SPI 接口：SPI0 支持主/从机模式；SPI1 仅支持主机模式。
- 1 路 3 通道 10 位模数转换器 ADC。
- 8 位被动并口或 8/16 位总线接口。

- 提供 PC 端网络接口库，通过调用 API 直接实现各种外设的读写操作。
- 提供 LQFP64M 和 LQFP128 无铅封装，兼容 RoHS。

注：因引脚数量有限，LQFP64M 仅支持部分功能

3、封装





芯片型号	芯片封装	
	名称	描述
CH9130L	LQFP128	LQFP 封装；128 脚；本体 14x14mm
CH9130Q	LQFP64M	LQFP 封装；64 脚；本体 10x10mm

4、引脚

引脚号		引脚名称	类型	引脚说明
LQFP128	LQFP64M			
1、5、12、13、 18、28、30、54、 82、108	6、19、28、43、54、64	VCC18	电源	1.8V 正电源输入端，外接 0.1uF 电源退耦电容
7、21、26、39、 56、70、72、83、 92、101、122	2、12、17、21、29、40、42、45、63	VCC33	电源	3.3V正电源输入端，外接0.1uF电源退耦电容
2、4、9、16、 17、22、27、29、 55、	3、9、13、18、20、37、41、44、48	GND	电源	公共接地端

64、65、71、 109				
6	1	RSETE	输入	外接12K～18K电阻到接地端
10	4	RXP	以太网信号	以太网 RXP 信号
11	5	RXN	以太网信号	以太网 RXN 信号
14	7	TXP	以太网信号	以太网 TXP 信号
15	8	TXN	以太网信号	以太网 TXN 信号
19	10	XI	输入	晶体振荡的输入端，需要外接 30MHz 晶体
20	11	XO	输出	晶体振荡的反相输出端，需要外接 30MHz 晶体
31	-	GPIO0	双向三态	双向端口 0
32	-	GPIO1	双向三态	双向端口 1
33	-	GPIO2	双向三态	双向端口 2
34	-	GPIO3	双向三态	双向端口 3
35	-	GPIO4	双向三态	双向端口 4
36	-	GPIO5	双向三态	双向端口 5
37	-	GPIO6	双向三态	双向端口 6
38	-	GPIO7	双向三态	双向端口 7
40	-	GPIO8	双向三态	双向端口 8
41	-	GPIO9	双向三态	双向端口 9
42	-	GPIO10	双向三态	双向端口 10
43	-	GPIO11	双向三态	双向端口 11
44	-	GPIO12	双向三态	双向端口 12
45	-	GPIO13	双向三态	双向端口 13
46	-	GPIO14	双向三态	双向端口 14
47	-	GPIO15	双向三态	双向端口 15
48	22	PWM0	输出	PWM0 信号
49	23	DBG_LED0	输出	调试指示灯 0 信号，低有效，内置上拉电阻
50	24	PWM1	输出	PWM1 信号
52	26	PWM2	输出	PWM2 信号
53	27	SPI0_TSYN	输出	SPI0 从机发送同步信号，低有效，内置上拉电阻
57	30	SPI0_RSYN	输出	SPI0 从机接收同步信号，低有效，内置上拉电阻
58	31	ISP	输入	芯片固件升级，芯片上电复位期间检测，低有效，内置上拉电阻
				恢复默认参数，RST#复位后，芯片工作期间检测，低有效，内置上拉电阻
		MAIN_LED	输出	芯片运行状态指示，低有效，内置上拉电阻
59	32	SPI1_SCS	输出	SPI1 主机片选线，低有效，内置上拉电阻
60	33	SPI1_SCK	输出	SPI1 主机时钟线
61	34	SPI1_SDO	输出	SPI1 主机数据输出线
62	35	SPI1_SDI	输入	SPI1 主机数据输入线，内置上拉电阻
63	36	RST#	输入	外部复位输入，低电平有效，内置上拉电阻
65	-	ADC_VRB	电源	ADC 参考电源负极，标称电压与 GND 相同，但应互相隔离以减少噪声干扰
66	38	ADC_VRT	电源	ADC 参考电源正极，标称电压与 VCC33 相同，但应互相隔离以减少噪声干扰
67	-	ADC_IN2	输入	ADC 输入通道 2
68	-	ADC_IN1	输入	ADC 输入通道 1

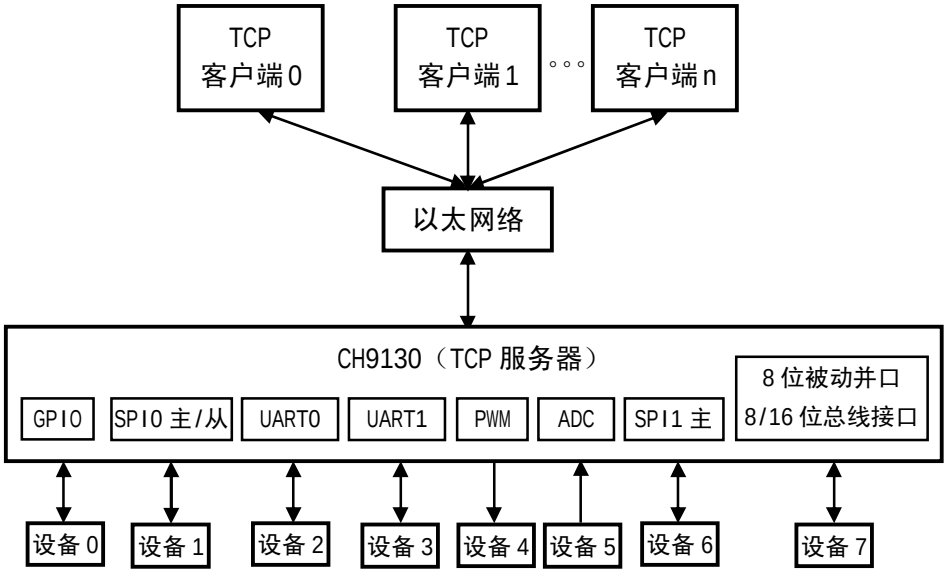
69	39	ADC_IN0	输入	ADC 输入通道 0
74	-	XBUS_D8	双向三态	总线接口数据线 8
75	-	XBUS_D9	双向三态	总线接口数据线 9
76	-	XBUS_D10	双向三态	总线接口数据线 10
77	-	XBUS_D11	双向三态	总线接口数据线 11
78	-	XBUS_D12	双向三态	总线接口数据线 12
79	-	XBUS_D13	双向三态	总线接口数据线 13
80	-	XBUS_D14	双向三态	总线接口数据线 14
81	-	XBUS_D15	双向三态	总线接口数据线 15
84	-	XBUS_A0	输出	总线接口地址线 0
85	-	XBUS_A1	输出	总线接口地址线 1
86	-	XBUS_A2	输出	总线接口地址线 2
87	-	XBUS_A3	输出	总线接口地址线 3
88	-	XBUS_A4	输出	总线接口地址线 4
89	-	XBUS_A5	输出	总线接口地址线 5
90	-	DBG_LED1	输出	调试指示灯 1 信号，低电平有效，内置上拉电阻
91	46	TNOW0	输出	UART0 的单工 RS485 收发使能引脚
93	47	CTS0	输入	UART0 的 MODEM 信号，清除发送
94	-	DBG_LED2	输出	调试指示灯 2 信号，低电平有效，内置上拉电阻
95	-	DBG_LED3	输出	调试指示灯 3 信号，低电平有效，内置上拉电阻
96	-	DBG_LED4	输出	调试指示灯 4 信号，低电平有效，内置上拉电阻
97	49	RTS0	输出	UART0 的 MODEM 信号，请求发送
98	-	PSLV_RSYN	输出	被动并口接收同步信号，低电平有效，内置上拉电阻
100	-	PSLV_CS#	输入	被动并口片选信号，低电平有效，内置上拉电阻
102	-	CTS1	输入	UART1 的 MODEM 信号，清除发送
103	51	TNOW1	输出	UART1 的单工 RS485 收发使能引脚
		RTS1	输出	UART1 的 MODEM 信号，请求发送
104	52	ELINK#	输出	以太网通讯连接指示灯驱动引脚，低电平有效
105	-	PSLV_TSYN	输出	被动并口发送同步信号，低电平有效，内置上拉电阻
106	-	XBUS_RD#	输出	总线接口读信号线
	-	PSLV_RD#	输入	被动并口读信号线，低电平有效，内置上拉电阻
107	-	XBUS_WR#	输出	总线接口写信号线
	-	PSLV_WR#	输入	被动并口写信号线，低电平有效，内置上拉电阻
110	55	RXD0	输入	UART0 接收线
111	56	TXD0	输出	UART0 发送线
112	57	RXD1	输入	UART1 接收线
113	58	TXD1	输出	UART1 发送线
114	59	SPI0_SCS	双向	SPI0 选片线，低电平有效，内置上拉电阻
115	60	SPI0_SCK	双向	SPI0 时钟线，主机输出/从机输入
116	61	SPI0_MOSI	双向	SPI0 数据线，主机输出/从机输入
117	62	SPI0_MISO	双向	SPI0 数据线，主机输入/从机输出
118	-	XBUS_D0	双向	总线接口数据线 0
		PSLV_D0		被动并口数据线 0
119	-	XBUS_D1	双向	总线接口数据线 1
		PSLV_D1		被动并口数据线 1
120	-	XBUS_D2	双向	总线接口数据线 2
		PSLV_D2		被动并口数据线 2

121	-	XBUS_D3	双向	总线接口数据线 3
		PSLV_D3		被动并口数据线 3
123	-	XBUS_D4	双向	总线接口数据线 4
		PSLV_D4		被动并口数据线 4
124	-	XBUS_D5	双向	总线接口数据线 5
		PSLV_D5		被动并口数据线 5
125	-	XBUS_D6	双向	总线接口数据线 6
		PSLV_D6		被动并口数据线 6
126	-	XBUS_D7	双向	总线接口数据线 7
		PSLV_D7		被动并口数据线 7
3、8、23、24、25、51、73、99、127、128	14、15、16、25、50、53	NC	空脚	禁止连接，必须悬空

(注：本表中标注为灰色的引脚，能承受3.3V和5V输入电压，未标注的引脚只能承受3.3V。)

5、功能说明

CH9130是一款用于以太网络扩展多外设接口的芯片，可同时扩展：2路UART、16路GPIO、2路SPI、3路PWM、1路3通道ADC、8位被动并口或8/16位总线接口。PC端提供了各个外设接口的API函数库，所有外设的初始化、配置及读写操作均由用户直接调用接口库中的API函数完成，应用方式如下图所示。



CH9130 内置了默认的参数，用户也可以通过配置软件自行设定新的参数，新参数会被保存在芯片内部，参数包括：名称、密码、IP、子网掩码、网关、端口号。

名称：CH9130 芯片的别名，方便管理局域网中多个 CH9130 芯片。

密码：6 位数值，用于修改上述参数时进行授权校验，只有密码正确的情况下才允许修改参数，芯片出厂时未启用密码校验功能，建议用户首次使用时先设定密码，设定密码后校验功能自动生效。

IP：CH9130 在局域网中的 IP 地址。

子网掩码：CH9130 所在局域网的子网掩码。

网关：CH9130 所在局域网的网关 IP 地址。

端口号：CH9130 与各个客户端通讯的端口号。

当参数被修改后，可以通过以下步骤恢复为默认参数：（1）芯片上电，（2）ISP 接地，（3）通过 RST#复位芯片，芯片进入恢复默认参数模式。

5.1. 默认参数

1、名称：CH9130 NET-PERI
2、密码：无
3、IP：192.168.111.100
4、子网掩码：255.255.255.0
5、网关：192.168.111.191
6、端口号：50000

5.2. UART 接口

CH9130提供2路带流控的硬件全双工异步串口：UART0和UART1，并提供：数据传输引脚、工作状态引脚、MODEM联络信号引脚。

数据传输引脚包括：TXD引脚和RXD引脚，串口空闲时TXD和RXD为高电平。

工作状态引脚包括：TNOW引脚，TNOW以高电平指示CH9130正在从串口发送数据，发送完成后为低电平，在半双工串口方式下，TNOW可以用于指示串口收发切换状态。

MODEM联络信号引脚包括：CTS引脚和RTS引脚。这些MODEM联络信号都是由PC端应用程序开启或关闭。

串行数据包括1个低电平起始位、5到8个数据位、1或2个高电平停止位，支持奇校验/偶校验/标志校验/空白校验。支持常用通讯波特率：300、600、1200、2400、4800、9600、19200、38400、57600、115200、230400、460800、921600。

5.3. GPIO 接口

CH9130 提供 16 路可配置 GPIO 端口，所有端口均可独立配置为输出或者输入。

5.4. SPI 主/从接口

CH9130提供2路SPI接口：SPI0和SPI1，8位数据格式，最大时钟可达50MHz，支持模式0、3数据传输方式，SPI0支持主机模式和从机模式，SPI1仅支持主机模式，SPI0从机模式下，提供数据收发同步信号：SPI0_RSYN和SPI0_TSYN，当SPI0_RSYN或SPI0_TSYN为低电平时，允许主机写入或读取一字节数据，一字节数据传输完成后，CH9130会把SPI0_RSYN或SPI0_TSYN置为高电平，通知主机暂停写入或读取，当CH9130内部处理完毕后会再次使能SPI0_RSYN或SPI0_TSYN有效，通知主机继续写入或读取。

5.5. PWM 接口

CH9130提供3路脉宽调制输出，默认输出极性、周期和占空比均可独立调节。PWM输出最短时间周期为10纳秒，最大周期可达2.68秒，占空比调节范围：0%～100%。

5.6. ADC 接口

CH9130提供1路具有3个通道的10位逐次逼近型模拟数字转换器，ADC输入电压范围：0～ADC_VRT，具有自动采样和手动采样两种模式。

5.7. 8位被动并口

CH9130提供一个8位的被动并口，该接口包括：片选信号（PSLV_CS#）、读信号（PSLV_RD#）、写信号（PSLV_WR#）、接收同步信号（PSLV_RSYN）、发送同步信号（PSLV_TSYN）和8位数据线（PSLV_D0～PSLV_D7）。当PSLV_RSYN或PSLV_TSYN为低电平时，允许主机写入或读取一字节数据，一字节数据传

输完成后，CH9130会把PSLV_RSYN或PSLV_TSYN置为高电平，通知主机暂停写入或读取，当CH9130内部处理完毕后会再次使能PSLV_RSYN或PSLV_TSYN有效，通知主机继续写入或读取。

5.8．8/16位总线接口

CH9130提供一个总线接口，支持8位或16总线宽度，地址空间范围：0x00～0x3F，该接口包括读信号引脚（XBUS_RD#）、写信号引脚（XBUS_WR#）、6位地址引脚（XBUS_A0～XBUS_A5）和16位数据引脚(XBUS_D0～XBUS_D15)。该接口支持静态存储器映射器件，包括RAM、ROM、Flash和一些外部I/O器件，可修改读写信号脉宽以及地址和数据的建立和保持时间。

6、参数

6.1．绝对最大值（临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏）

名称	参数说明		最小值	最大值	单位
TA	工作时的环境温度	VCC33=3.3V VCC18=1.8V	-40	85	℃
TS	存储时的环境温度		-55	125	℃
VCC33	电源电压（VCC33 接电源，GND 接地）		-0.4	4.2	V
VCC18	电源电压（VCC18 接电源，GND 接地）		-0.4	2.3	V
VIO	输入或者输出引脚上的电压		-0.4	VCC33+0.4	V
VIO5	支持 5V 耐压的输入或者输出引脚上的电压		-0.4	5.4	V

6.2．电气参数（测试条件：TA=25℃，VCC33=3.3V、VCC18=1.8V）

名称	参数说明		最小值	典型值	最大值	单位
VCCxx	电源电压	VCC33	2.7	3.3	3.6	V
		VCC18	1.65	1.8	1.95	
ICC	工作时的总电源电流	VCC33=3.3V		220		mA
VIL	低电平输入电压		-0.4		0.7	V
VIH	高电平输入电压		2.0		VCC33+0.4	V
VOL	低电平输出电压（4mA 吸入电流）		-	-	0.4	V
VOH	高电平输出电压（4mA 输出电流）		VCC33-0.4	-	-	V
IUP	内置上拉电阻的输入端的输入电流		20	40	100	uA
IDN	内置下拉电阻的输入端的输入电流		-20	-40	-100	uA
Vpot	电源上电复位的电压门限		1.0	1.5	1.6	V
Vrst	RST#电压门限		1.4	1.5	-	V

6.3．时序参数（测试条件：：TA=25℃，VCC33=3.3V、VCC18=1.8V）

名称	参数说明	最小值	典型值	最大值	单位
Trst	外部复位输入 RST#有效信号宽度	20	-	-	nS
Tout	外部复位输入后的复位延时+加载时间	7	11	13	mS
TWAK	从低功耗状态退出的唤醒时间	1	3	10	mS

7.应用

P1是RJ45接口，内置网络变压器，用于连接交换机、路由器等网络设备。
P2是PWM输出接口，L18、L19、L20用于指示PWM信号。
P3是GPIO接口，L1～L16用于指示端口状态。
P4是ADC接口。
P5是8/16位总线接口。
P6是8位被动并口
P7是UART0接口。
P8是UART1接口。
P9是SPI0主/从机接口。
P10是SPI1主机接口。
K1是外部复位输入按键。
J1是ISP短路跳线。
L17是芯片运行指示灯。

