

### 产品特性

高精度；支持IEC 62053-21、IEC 62053-22、IEC 62053-23、  
EN 50470-1、EN 50470-3、ANSI C12.20和IEEE1459标准  
支持IEC 61000-4-7 I类和II类精度规格  
兼容三相三线或三相四线(三角形或Y形)及其它三相配置  
测量所有相位上2.8 kHz通带范围内所有谐波的rms/有功/  
无功/视在功率、功率因数、THD和谐波失真  
测量零线电流上2.8 kHz通带范围内所有谐波的rms和谐波失  
真  
 $T_A = 25^\circ\text{C}$ 时，在2000:1的动态范围内谐波电流和电压有效  
值、谐波有功和无功功率的误差小于1%  
测量各相及整个系统的总(基波和谐波)有功/视在功率和  
基波有功/无功功率  
 $T_A = 25^\circ\text{C}$ 时，在1000:1的动态范围内有功和基波无功功率  
误差小于0.1%； $T_A = 25^\circ\text{C}$ 时，在5000:1的动态范围内有  
功和基波无功功率误差小于0.2%  
 $T_A = 25^\circ\text{C}$ 时，在1000:1的动态范围内电压和电流有效值误  
差小于0.1%  
支持电池电源输入，可在全失压的情况下工作  
宽电源电压范围：2.4 V至3.7 V  
基准电压源：1.2 V(典型漂移量为10 ppm/°C)且具有外部  
过驱功能  
40引脚架构芯片级(LFCSP)无铅封装，与ADE7854、  
ADE7858、ADE7868和ADE7878引脚兼容

### 应用

电能计量系统  
电力质量监控  
太阳能逆变器  
过程监控  
防护器件

### 概述

ADE7880<sup>1</sup>是一款高精度、三相电能计量IC，采用串行接  
口，并提供三路灵活的脉冲输出。该器件内置多个二阶  
 $\Sigma$ - $\Delta$ 型模数转换器(ADC)、数字积分器、基准电压源电路  
及所有必需的信号处理电路，实现总(基波和谐波)有功/视  
在功率测量和有效值计算，以及基波有功/无功功率测  
量。此外，ADE7880可以计算相位和零线电流以及相位电  
压上的谐波均方根、有功/无功/视在功率，以及所有相位  
的各谐波上功率因数和谐波失真。同时可针对所有电流和  
电压计算总谐波失真(THD)。一个固定功能数字信号处理  
器(DSP)负责实现这种信号处理。DSP程序存储在内部  
ROM存储器中。

ADE7880适合测量各种三线、四线的三相配置有功、无功  
和视在功率，例如Y形或三角形等。各相均具有系统校准  
功能，即均方根失调校正、相位校准和增益校准。CF1、  
CF2和CF3逻辑输出可提供许多功率信息：总有功/视在功  
率、电流有效值的和值或基波有功/无功功率。

ADE7880具有波形采样寄存器，允许访问所有ADC输出。  
这些器件还提供电能质量监测，如瞬时低压或高压检测、  
瞬时高电流变化、线电压周期测量以及相电压与电流之间  
的角度等。ADE7880可以利用SPI和I<sup>2</sup>C两个串行接口进行  
通信。专用高速数据采集(HSDC)端口可以与I<sup>2</sup>C配合使  
用，以访问ADC输出和实时功率信息。该器件还有两个中  
断请求引脚ADE7880和IRQ0，用来指示一个使能的中断事  
件已经发生。当ADE7880遭遇盗窃篡改时，三种专门设计  
的低功耗模式可确保电能累计的连续性。ADE7880提供40  
引脚LFCSP无铅封装，与ADE7854、ADE7858、ADE7868  
和ADE7878器件引脚兼容。

<sup>1</sup>专利正在申请中。

### Rev. A

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 781.329.4700 [www.analog.com](http://www.analog.com)  
Fax: 781.461.3113 ©2011–2012 Analog Devices, Inc. All rights reserved.

## 目录

特性.....	1	更换相电压数据路径.....	30
应用.....	1	电能质量测量.....	31
概述.....	1	相位补偿.....	36
修订历史.....	2	参考电路.....	38
功能框图.....	3	数字信号处理器.....	38
规格.....	4	有效值测量.....	39
时序特性.....	7	有功功率计算.....	43
绝对最大额定值.....	10	基波无功功率计算.....	49
热阻.....	10	视在功率计算.....	53
ESD警告.....	10	功率系数计算.....	55
引脚配置和功能描述.....	11	谐波计算.....	56
典型工作特性.....	13	波形采样模式.....	64
测试电路.....	18	电能频率转换.....	64
术语.....	19	无负载条件.....	69
电源管理.....	20	校验和寄存器.....	71
PSM0—正常功耗模式（所有器件）.....	20	中断.....	72
PSM1—降耗模式.....	20	串行接口.....	73
PSM2—低功耗模式.....	20	将ADE7880快速设置为电表.....	80
PSM3—休眠模式（所有器件）.....	21	ADE7880评估板.....	80
上电程序.....	23	芯片版本.....	80
硬件复位.....	24	硅片异常.....	81
软件复位功能.....	24	ADE7880功能问题.....	81
工作原理.....	25	功能问题.....	81
模拟输入.....	25	第1部分. ADE7880功能问题.....	82
模数转换.....	25	寄存器列表.....	83
电流通道ADC.....	26	外形尺寸.....	103
di/dt电流传感器和数字积分器.....	28	订购指南.....	103
电压通道ADC.....	29		

## 修订历史

### 2012年3月—修订版0至修订版A

删除涉及+N（加噪声）的内容，将VTHDN更改为VTHD，将ITHDN更改为ITHD.....	通篇
更改表1中的无功电能管理参数.....	4
更改图6.....	11
更改表7.....	2
更改相位补偿部分.....	36
更改公式13.....	39
更改公式33.....	49
更改基波无功电能计算部分 ...	51
更改图80.....	55
更改图85.....	62
更改电能寄存器和各种累计模式的CF输出部分.....	67

更改图95.....	69
更改无负载条件部分.....	69
更改公式53.....	71
更改图100.....	74
更改图101和图102.....	75
更改SPI兼容接口部分.....	76
修改HSDC接口部分.....	78
更改图109和图110.....	80
更改硅片异常部分.....	81
更改表48.....	99
更改表52.....	101

### 2011年10月—修订版0：初始版

功能框图

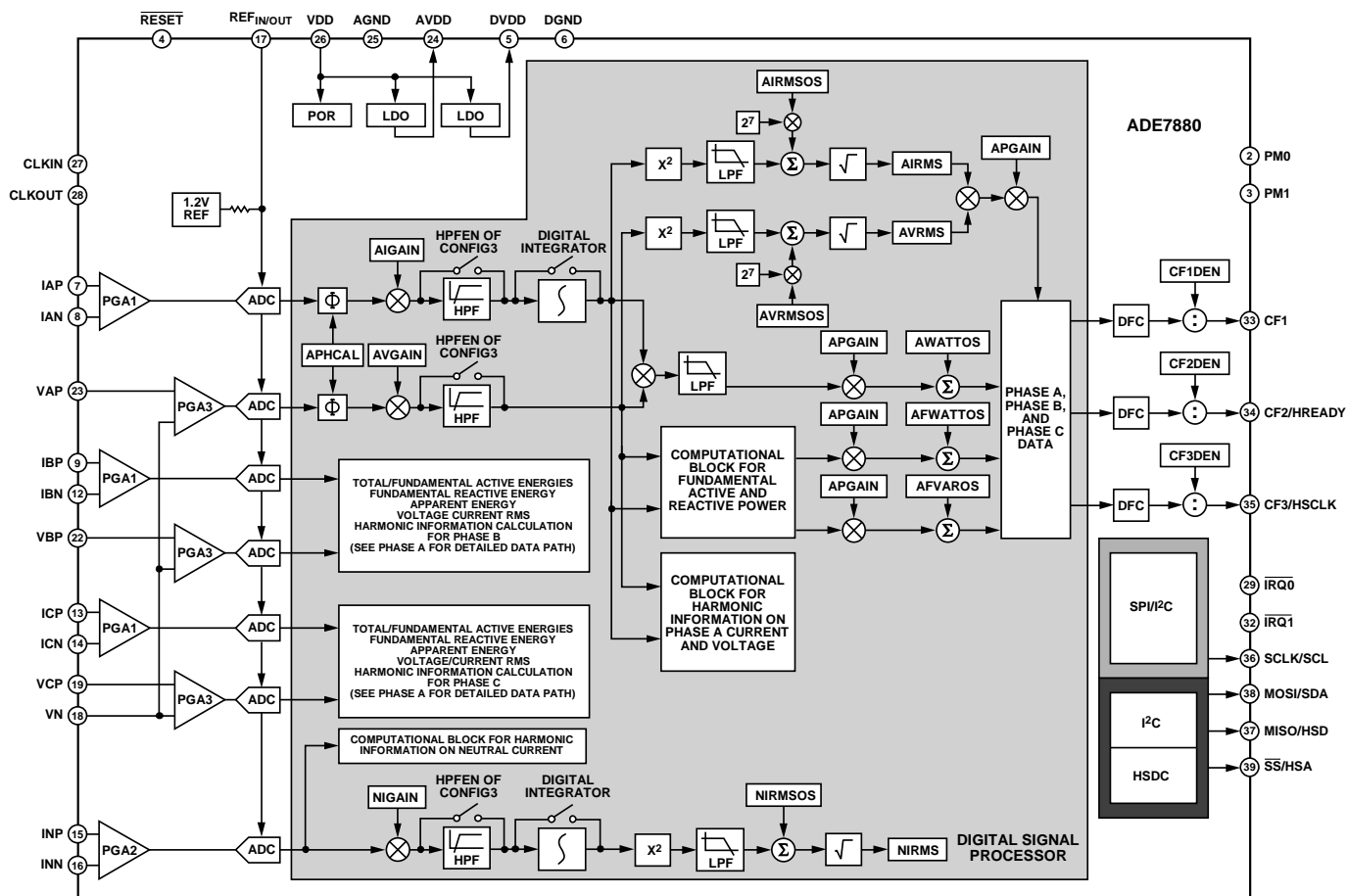


图1. ADE7880功能框图

10193-001

# ADE7880

## 技术规格

VDD = 3.3 V ± 10%, AGND = DGND = 0 V, 片内基准电压源, CLKIN = 16.384 MHz, T<sub>MIN</sub>至T<sub>MAX</sub> = -40°C至+85°C。

表1.

参数 <sup>1,2</sup>	最小值	典型值	最大值	单位	测试条件/注释
有功电能测量					
有功功率测量误差 (每个相位)		0.1		%	在1000:1的动态范围内, PGA = 1、2或4; 积分器关闭, pf = 1, 仅增益补偿
总有功功率		0.2		%	在5000:1的动态范围内, PGA = 1、2或4; 积分器关闭, pf = 1
		0.1		%	在500:1的动态范围内, PGA = 8或16; 积分器开启, pf = 1, 仅增益补偿
		0.2		%	在2000:1的动态范围内, PGA = 8或16; 积分器开启, pf = 1
基波有功功率		0.1		%	在1000:1的动态范围内, PGA = 1、2或4; 积分器关闭, pf = 1, 仅增益补偿
		0.2		%	在5000:1的动态范围内, PGA = 1、2或4; 积分器关闭, pf = 1
		0.1		%	在500:1的动态范围内, PGA = 8或16; 积分器开启, pf = 1, 仅增益补偿
		0.2		%	在2000:1的动态范围内, PGA = 8或16; 积分器开启, pf = 1
通道间的相位误差			±0.05	度	线路频率 = 45 Hz至65 Hz, HPF开启
功率因数 (PF) = 0.8容性			±0.05	度	相位超前37°
PF = 0.5感性					相位滞后60°
交流电源抑制					VDD = 3.3 V + 120 mV rms/120 Hz, IPx = VPx = ±100 mV rms
输出频率变化		0.01		%	
直流电源抑制					VDD = 3.3 V ± 330 mV dc
输出频率变化		0.01		%	
总有功功率测量 带宽(-3 dB)		3.3		kHz	
无功电能测量					
无功功率测量误差 (每个相位)		0.1		%	在1000:1的动态范围内, PGA = 1、2或4; 积分器关闭, pf = 0, 仅增益补偿
通道间的相位误差		0.2		%	在5000:1的动态范围内, PGA = 1、2或4; 积分器关闭, pf = 0
		0.1		%	在500:1的动态范围内, PGA = 8或16; 积分器开启, pf = 0, 仅增益补偿
		0.2		%	在2000:1的动态范围内, PGA = 8或16; 积分器开启, pf = 0
通道间的相位误差			±0.05	度	线路频率 = 45 Hz至65 Hz, HPF开启
PF = 0.8容性			±0.05	度	相位超前37°
PF = 0.5感性					相位滞后60°
交流电源抑制					VDD = 3.3 V + 120 mV rms/120 Hz, IPx = VPx = ± 100 mV rms
输出频率变化		0.01		%	
直流电源抑制					VDD = 3.3 V ± 330 mV dc

参数 <sup>1,2</sup>	最小值	典型值	最大值	单位	测试条件/注释
输出频率变化		0.01		%	
基波无功功率 测量带宽(-3 dB)		3.3		kHz	
有效值测量					
电流有效值和电压有效值测量 带宽(-3 dB)		3.3		kHz	
电流有效值和电压有效值测量误差 (PSM0模式)		0.1		%	在1000:1的动态范围内, PGA = 1
平均绝对值(MAV) 测量					
电流平均绝对值测量带宽 (PSM1模式)		260		Hz	
电流平均绝对值测量误差(PSM1模式)		0.5		%	在100:1的动态范围内, PGA = 1、 2、4或8
谐波测量					
-3 dB带宽		3.3		kHz	
无衰减通带		2.8		kHz	
基波线路频率 $f_L$	45		66	Hz	标称电压必须具有大于100 mV峰值 (ADC电压下)的幅度
最大谐波数 <sup>3</sup>			$\left\lceil \frac{2800}{f_L} \right\rceil$		
绝对最大谐 波数			63		
谐波有效值测量误差		1		%	对于通带内的频率谐波, 1000:1动 态范围内的瞬时读取精度; 最初750 ms建立时间后; PGA = 1 对于通带内的频率谐波, 2000:1动 态范围内的精度; 128 ms更新速率 下的10次读数平均值, 最初750 ms 建立时间后; PGA = 1
谐波有功/无功功率 测量误差		1		%	对于通带内的频率谐波, 1000:1动 态范围内的瞬时读取精度; 最初750 ms建立时间后; PGA = 1 对于通带内的频率谐波, 2000:1动 态范围内的精度; 128 ms更新速率 下的5次读数平均值, 最初750 ms建 立时间后; PGA = 1
模拟输入					
最大信号电平			±500	mV 峰值	以下引脚之间的差分输入: IAP和 IAN、IBP和IBN、ICP和ICN; 以下引 脚之间的单端输入: VAP和VN、VBP 和VN、VCP和VN
输入阻抗(直流)					
IAP、IAN、IBP、IBN、ICP、ICN、 VAP、VBP和VCP引脚	490			kΩ	
VN引脚	170			kΩ	
ADC失调误差		-35		mV	PGA = 1, 未校准误差; 参见术语部 分。量程与其他PGA增益成反比。
增益误差		-2		%	1.2 V外部基准电压

参数 <sup>1,2</sup>	最小值	典型值	最大值	单位	测试条件/注释
波形采样					采样CLKIN/2048、16.384 MHz/ 2048 = 8 kSPS
电流和电压通道					参见波形采样 模式部分
信噪比(SNR)		72		dB	PGA = 1
信纳比 (SINAD)		72		dB	PGA = 1
-3 dB带宽		3.3		kHz	
相位时间间隔 测量误差		0.3		度	线路频率 = 45 Hz至65 Hz, HPF开启
CF1、CF2、CF3脉冲输出					
最大输出频率		68.818		kHz	WTHR = VARTHR = VATHR = 3
占空比		50		%	如果CF1、CF2或CF3频率大于6.25 Hz, 且CFDEN为偶数并大于1
		$(1 + 1/CFDEN) \times$ 50		%	如果CF1、CF2或CF3频率大于6.25 Hz, 且CFDEN为奇数并大于1
低电平有效脉冲宽度		80		ms	如果CF1、CF2或CF3频率小于6.25 Hz
抖动		0.04		%	CF1、CF2或CF3频率等于1 Hz, 且标称 相电流大于满量程的10%时
基准输入					
R <sub>EFIN/OUT</sub> 输入电压范围	1.1		1.3	V	最小值 = 1.2 V - 8%; 最大值 = 1.2 V + 8%
输入电容			10	pF	
片内基准电压源					T <sub>A</sub> = 25°C时, REF <sub>IN/OUT</sub> 引脚上标称 值为1.21 V
PSM0和PSM1模式					
基准电压误差	1	±2		mV	
输出阻抗				kΩ	
温度系数		10	50	ppm/°C	
CLKIN					所有规格CLKIN均为16.384 MHz
输入时钟频率	16.22	16.384	16.55	MHz	
晶振等效串联电阻	30		200	Ω	
CLKIN负载电容 <sup>4</sup>		20	40	pF	
CLKOUT负载电容 <sup>4</sup>		20	40	pF	
逻辑输入—MOSI/SDA、SCLK/SCL、SS、 RESET、PM0和PM1					
输入高电压V <sub>INH</sub>	2.4			V	VDD = 3.3 V ± 10%
输入电流I <sub>IN</sub>			82	nA	Input = VDD = 3.3 V
输入低电压V <sub>INL</sub>			0.8	V	VDD = 3.3 V ± 10%
输入电流I <sub>IN</sub>			-7.3	μA	Input = 0, VDD = 3.3 V
输入电容C <sub>IN</sub>			10	pF	
逻辑输出—IRQ0、IRQ1和 MISO/HSD					VDD = 3.3 V ± 10%
输出高电压V <sub>OH</sub>	3.0			V	VDD = 3.3 V ± 10%
I <sub>SOURCE</sub>			800	μA	
输出低电压V <sub>OL</sub>			0.4	V	VDD = 3.3 V ± 10%
I <sub>SINK</sub>			2	mA	
CF1, CF2, CF3/HSCLK					
输出高电压V <sub>OH</sub>	2.4			V	VDD = 3.3 V ± 10%
I <sub>SOURCE</sub>			500	μA	
输出低电压V <sub>OL</sub>			0.4	V	VDD = 3.3 V ± 10%
I <sub>SINK</sub>			2	mA	

参数 <sup>1,2</sup>	最小值	典型值	最大值	单位	测试条件/注释
电源					额定性能
PSM0模式 VDD引脚	2.97		3.63	V	最小值 = 3.3 V - 10%; 最大值 = 3.3 V + 10%
I <sub>DD</sub>		25	28	mA	
PSM1和PSM2模式 VDD引脚	2.4		3.7	V	额定性能
I <sub>DD</sub>					
PSM1模式		5.3	5.8	mA	
PSM2模式		0.2	0.27	mA	
PSM3模式 VDD引脚	2.4		3.7	V	额定性能
PSM3模式下的I <sub>DD</sub>		1.8	6	μA	

<sup>1</sup> 参见典型工作特性部分。

<sup>2</sup> 有关参数定义，请参见术语部分。

<sup>3</sup>  $\left\lceil \frac{2800}{f_L} \right\rceil$  表示除法整数。

<sup>4</sup> CLKIN/CLKOUT负载电容指贴装在ADE7880 CLKIN和CLKOUT引脚与AGND之间的电容。电容应根据晶振制造商的数据手册规格选择，不得超过表中列出的最大值。

## 时序特性

VDD = 3.3 V ± 10%，AGND = DGND = 0 V，片内基准电压源，CLKIN = 16.384 MHz，T<sub>MIN</sub>至T<sub>MAX</sub> = -40°C至+85°C。请注意，仅时序表和图中的相关功能会引用双功能引脚名称(有关完整的引脚名称和描述，请参见引脚配置和功能描述部分)。

表2. I<sup>2</sup>C兼容接口时序参数

参数	符号	标准模式		快速模式		单位
		最小值	最大值	最小值	最大值	
SCL时钟频率	f <sub>SCL</sub>	0	100	0	400	kHz
保持时间(重复)起始条件	t <sub>HD;STA</sub>	4.0		0.6		μs
SCL时钟低电平周期	t <sub>LOW</sub>	4.7		1.3		μs
SCL时钟高电平周期	t <sub>HIGH</sub>	4.0		0.6		μs
重复起始条件的建立时间	t <sub>SU;STA</sub>	4.7		0.6		μs
数据保持时间	t <sub>HD;DAT</sub>	0	3.45	0	0.9	μs
数据建立时间	t <sub>SU;DAT</sub>	250		100		ns
SDA和SCL信号的上升时间	t <sub>R</sub>		1000	20	300	ns
SDA和SCL信号的下降时间	t <sub>F</sub>		300	20	300	ns
停止条件的建立时间	t <sub>SU;STO</sub>	4.0		0.6		μs
停止条件和起始条件之间的总线空闲时间	t <sub>BUF</sub>	4.7		1.3		μs
尖峰抑制脉冲宽度	t <sub>SP</sub>	N/A <sup>1</sup>			50	ns

<sup>1</sup> N/A表示不适用。

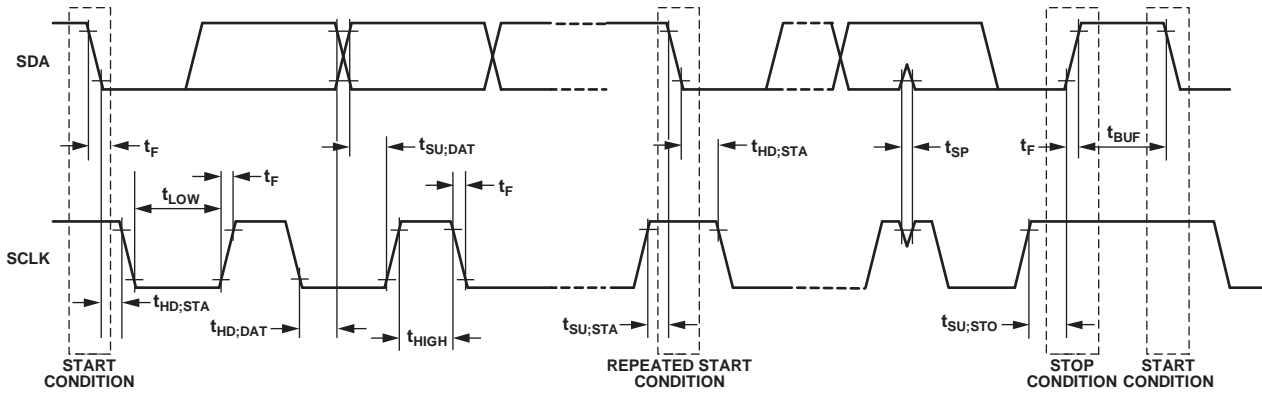


图2. I<sup>2</sup>C兼容接口时序

10189-002

表3. SPI接口时序参数

参数	符号	最小值	最大值	单位
$\overline{SS}$ 至SCLK边沿	$t_{SS}$	50		ns
SCLK周期		0.4	4000 <sup>1</sup>	$\mu$ s
SCLK低电平脉冲宽度	$t_{SL}$	175		ns
SCLK高电平脉冲宽度	$t_{SH}$	175		ns
SCLK边沿之后数据输出有效时间	$t_{DAV}$		100	ns
SCLK边沿之前数据输入建立时间	$t_{DSU}$	100		ns
SCLK边沿之后数据输入保持时间	$t_{DHD}$	5		ns
数据输出下降时间	$t_{DF}$		20	ns
数据输出上升时间	$t_{DR}$		20	ns
SCLK上升时间	$t_{SR}$		20	ns
SCLK下降时间	$t_{SF}$		20	ns
$\overline{SS}$ 上升沿之后MISO禁用时间	$t_{DIS}$		200	ns
$\overline{SS}$ 在SCLK沿后变高	$t_{SFS}$	0		ns

<sup>1</sup>通过设计保证。

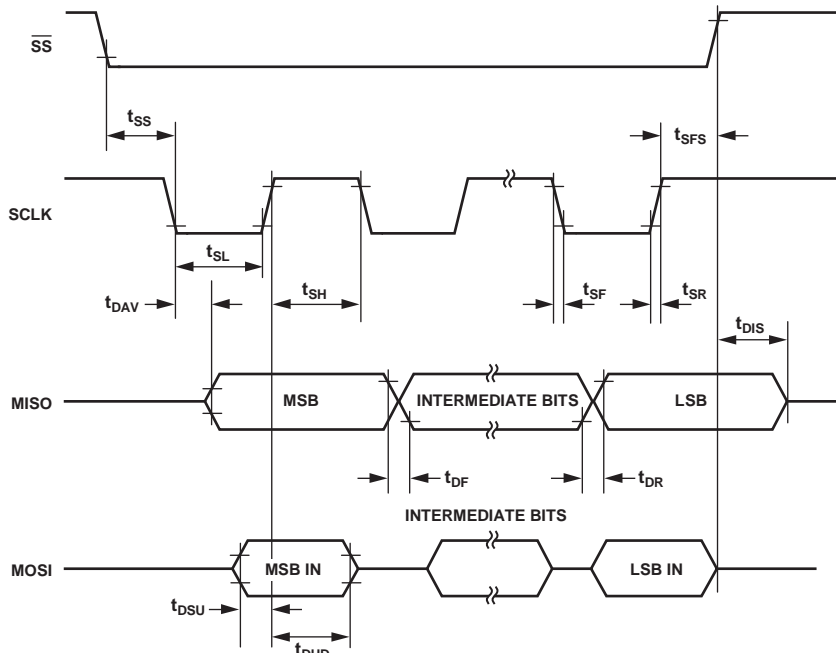


图3.SPI接口时序

10183-003



表4. HSDC接口时序参数

参数	符号	最小值	最大值	单位
HSA至HSCLK边沿	$t_{SS}$	0		ns
HSCLK周期		125		ns
HSCLK低电平脉宽	$t_{SL}$	50		ns
HSCLK高电平脉宽	$t_{SH}$	50		ns
HSCLK边沿之后数据输出有效时间	$t_{DAV}$		40	ns
数据输出下降时间	$t_{DF}$		20	ns
数据输出上升时间	$t_{DR}$		20	ns
HSCLK上升时间	$t_{SR}$		10	ns
HSCLK下降时间	$t_{SF}$		10	ns
HAS上升沿之后HSD禁用时间	$t_{DIS}$	5		ns
HSCLK边沿之后HSA高电平时间	$t_{SFS}$	0		ns

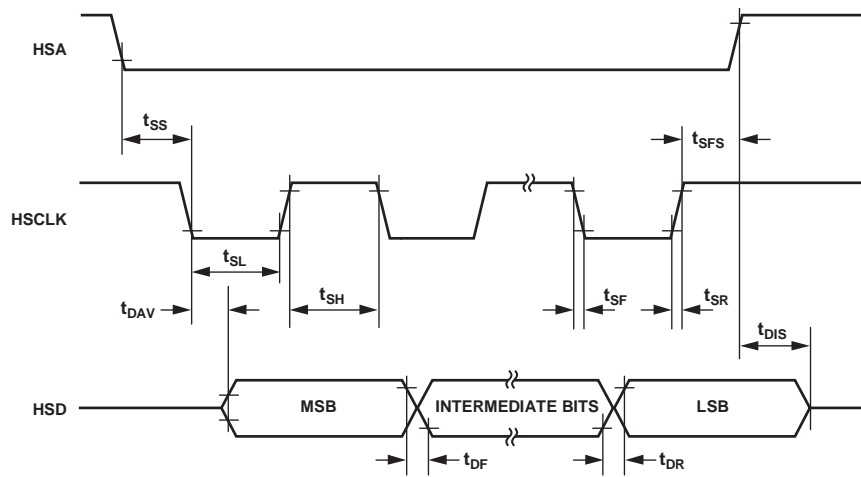


图4. HSDC接口时序

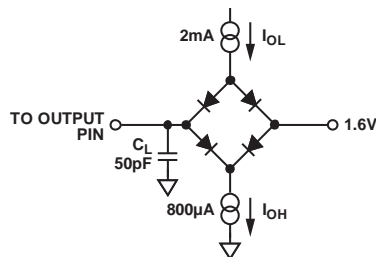


图5. 时序规格的负载电路

# ADE7880

## 绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

表5.

参数 <sup>1</sup>	额定值
VDD至AGND	-0.3 V至+3.7 V
VDD至DGND	-0.3 V至+3.7 V
模拟输入电压至AGND、IAP、IAN、IBP、IBN、ICP、ICN、VAP、VBP、VCP、VN	-2 V至+2 V
模拟输入电压至INP和INN	-2 V至+2 V
基准输入电压至AGND	-0.3 V至VDD + 0.3 V
数字输入电压至DGND	-0.3 V至VDD + 0.3 V
数字输出电压至DGND	-0.3 V至VDD + 0.3 V
工作温度	
工业范围	-40°C 至+85°C
存储温度范围	-65°C 至+150°C
结温	150°C
引脚温度(焊接, 10秒)	300°C

<sup>1</sup>有关焊接RoHS兼容器件的温度曲线，ADI公司建议回流焊温度曲线应符合JEDEC J-STD 20标准。欲了解最新版本，请参阅JEDEC网站。

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所列规格的条件下，器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

### 热阻

$\theta_{JA}$  额定值等于29.3°C/W； $\theta_{JC}$  额定值等于1.8°C/W。

表6. 热阻

封装类型	$\theta_{JA}$	$\theta_{JC}$	单位
40引脚LFCSP	29.3	1.8	°C/W

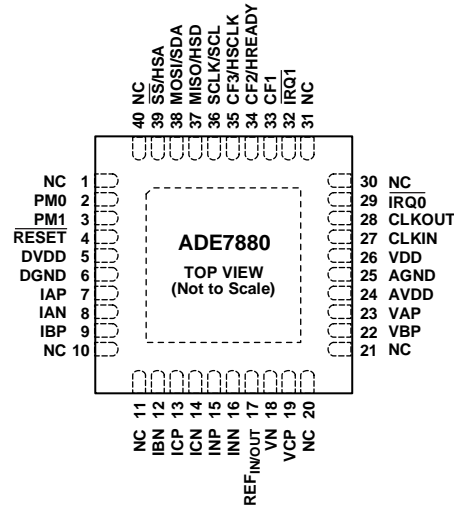
### ESD警告



#### ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

## 引脚配置和功能描述



NOTES  
 1. NC = NO CONNECT.  
 2. CREATE A SIMILAR PAD ON THE PCB UNDER THE EXPOSED PAD. SOLDER THE EXPOSED PAD TO THE PAD ON THE PCB TO CONFER MECHANICAL STRENGTH TO THE PACKAGE. DO NOT CONNECT THE PADS TO AGND OR DGND.

图6. 引脚配置

10193-006

表7. 引脚功能描述

引脚编号	引脚名称	描述
1, 10, 11, 20, 21, 30, 31, 40	NC	不连接。请勿连接到这些引脚。这些引脚不在内部互连。
2	PM0	功耗模式引脚0。此引脚与PM1配合来定义ADE7880的功耗模式，如表8所述。
3	PM1	功耗模式引脚1。此引脚与PM0配合来定义ADE7880的功耗模式，如表8所述。
4	RESET	复位输入，低电平有效。在PSM0模式下，此引脚应至少保持低电平10 μs，以触发硬件复位。
5	DVDD	通过此引脚可以访问片内2.5 V数字LDO。不要将任何外部有源电路连接至此引脚。通过将 一个4.7 μF电容和一个220 nF陶瓷电容并联对此引脚去耦。
6	DGND	接地基准。此引脚为所有数字电路提供接地基准。
7, 8	IAP, IAN	电流通道A的模拟输入。此通道与电流传感器配合使用，在本数据手册中称为“电流通道A”。这些输入都是全差分电压输入，最大差分电平为±0.5 V。此通道还具有一个内部PGA，与通道B和通道C上的相同。
9, 12	IBP, IBN	电流通道B的模拟输入。此通道与电流传感器配合使用，在本数据手册中称为“电流通道B”。这些输入都是全差分电压输入，最大差分电平为±0.5 V。此通道还具有一个内部PGA，与通道C和通道A上的相同。
13, 14	ICP, ICN	电流通道C的模拟输入。此通道与电流传感器配合使用，在本数据手册中称为“电流通道C”。这些输入都是全差分电压输入，最大差分电平为±0.5 V。此通道还具有一个内部PGA，与通道A和通道B上的相同。
15, 16	INP, INN	零线电流通道N的模拟输入。此通道与电流传感器配合使用，在本数据手册中称为“电流通道N”。这些输入都是全差分电压输入，最大差分电平为±0.5 V。此通道还具有一个内部PGA，与通道A、B和C上的相同。
17	REF <sub>IN/OUT</sub>	通过该引脚可以使用片内基准电压。片内基准电压的标称值为1.2 V。也可以在此引脚上连接1.2 V ± 8%的外部基准电压源。这两种情况下，都要通过将一个4.7 μF电容和一个100 nF陶瓷电容并联来对此引脚去耦。复位后，使能片内基准电压源。

# ADE7880

引脚编号	引脚名称	描述
18, 19, 22, 23	VN, VCP, VBP, VAP	电压通道的模拟输入。此通道与电压传感器配合使用，在本数据手册中称为电压通道。这些输入都是单端电压输入，对于指定操作，最大信号电平为相对于VN的±0.5 V。此通道还具有一个内部PGA。
24	AVDD	通过此引脚可以访问片内2.5 V模拟低压差调节器(LDO)。不要将外部有源电路连接至此引脚。通过将—个4.7 μF电容和—个220 nF陶瓷电容并联对此引脚去耦。
25	AGND	接地基准。此引脚为所有模拟电路提供接地基准。将此引脚连接到系统中的模拟接地层或最安静的接地基准。为抗混叠滤波器、电流传感器和电压传感器等所有模拟电路使用此安静的基地基准。
26	VDD	电源电压。此引脚提供电源电压。在PSM0(正常功耗模式)下，应将电源电压维持在3.3 V ± 10%，以保证正常工作。在PSM1(降耗模式)、PSM2(低功耗模式)和PSM3(休眠模式)下，当ADE7880采用电池供电时，应将电源电压维持在2.4 V到3.7 V范围内。通过将—个10 μF电容和—个100 nF陶瓷电容并联将此引脚去耦至DGND。
27	CLKIN	主时钟。可以通过此逻辑输入提供外部时钟。或者，可以将—个并联谐振AT切割晶体跨接到CLKIN和CLKOUT，来给ADE7880提供时钟源。额定工作性能要求的时钟频率为16.384 MHz。将数十皮法的陶瓷负载电容与闸门振荡器电路配合使用。有关负载电容要求，请参见晶振制造商的数据手册。
28	CLKOUT	可以在此引脚和CLKIN(如本表之前在引脚27中所述)上跨接—个晶振，来给ADE7880提供时钟源。
29, 32	$\overline{\text{IRQ0}}, \overline{\text{IRQ1}}$	中断请求输出。这些都是低电平有效逻辑输出。有关可触发中断的事件详情，请参见中断部分。
33, 34, 35	CF1, CF2/HREADY, CF3/HCLK	校准频率(CF)逻辑输出。这些输出可以根据CFMODE寄存器中的CF1SEL[2:0]、CF2SEL[2:0]和CF3SEL[2:0]位来提供功率信息。这些输出可以在正常工作和校准时使用。通过分别写入CF1DEN、CF2DEN和CF3DEN寄存器，可以按比例调整满量程输出频率(参见功率频率转换部分)。CF2可以和谐波计算模块产生的HREADY信号复用。CF3可以和HSDC端口的串行时钟输出复用。
36	SCLK/SCL	SPI端口的串行时钟输入/I <sup>2</sup> C端口的串行时钟输入。所有串行数据传输均与此时钟同步(参见串行接口部分)。此引脚具有施密特触发输入，可以与光隔离器输出等具有较慢转换时间的时钟源配合使用。
37	MISO/HSD	SPI端口的数据输出/HSDC端口的数据输出。
38	MOSI/SDA	SPI端口的数据输入/I <sup>2</sup> C端口的数据输出。
39	$\overline{\text{SS}}$ /HSA	SPI端口的从机选择/HSDC端口有效。
EP	Exposed Pad	应在裸露焊盘下方的PCB上创建—个相似的焊盘，然后将裸露焊盘焊接到PCB上的焊盘，以将其机械强度赋予封装。请勿将这些焊盘连接到AGND或DGND。

## 典型工作特性

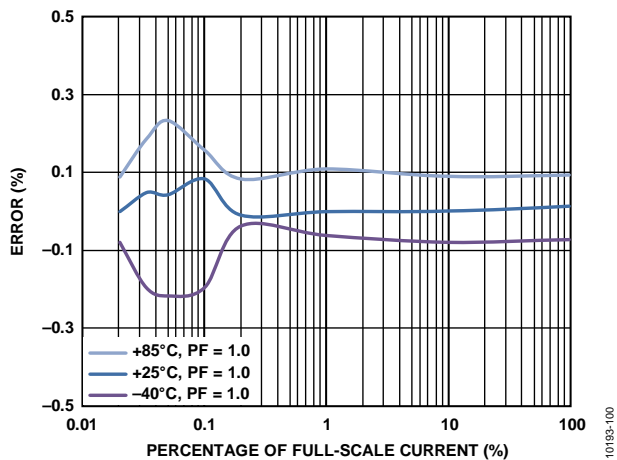


图7. 内部基准电压源和积分器关闭(增益 = +1, 功率因数 = 1) 时整个温度范围内的总有功率误差 (以读数百分比形式表示)

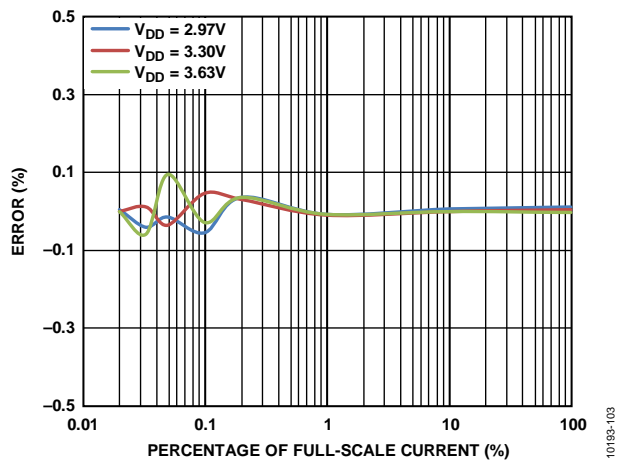


图10. 内部基准电压源和积分器关闭(增益 = +1)时整个电源范围内的总有功率误差(以读数百分比形式表示)

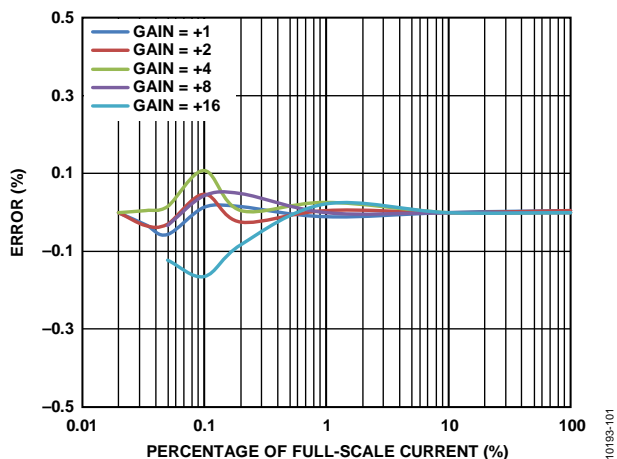


图8. 内部基准电压源和积分器关闭时整个增益范围内的总有功率误差(以读数百分比形式表示)

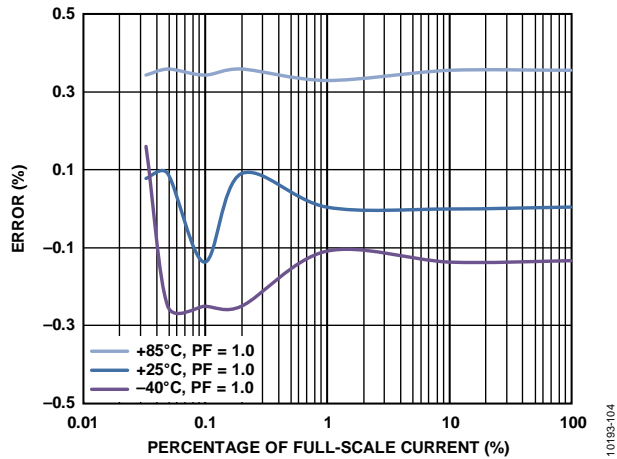


图11. 内部基准电压源和积分器开启(增益 = +16)时整个温度范围内的总有功率误差(以读数百分比形式表示)

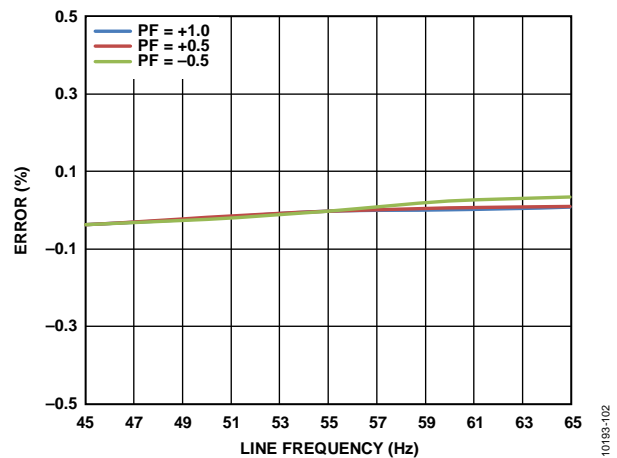


图9. 内部基准电压源和积分器关闭(增益 = +1)时整个频率范围内的总有功率误差(以读数百分比形式表示)

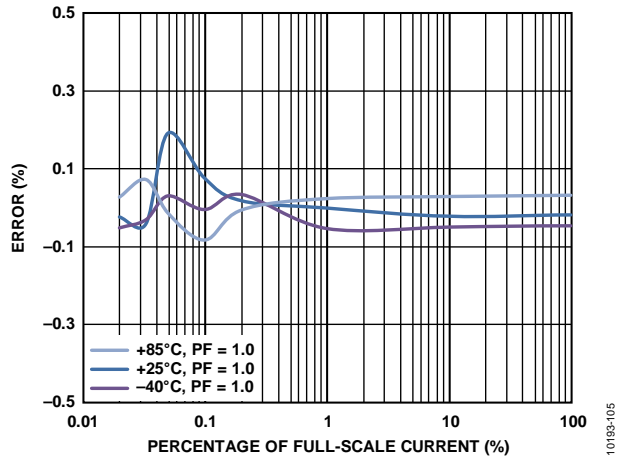


图12. 内部基准电压源和积分器关闭(增益 = +1, 功率因数 = 1) 时整个温度范围内的基波有功功率误差 (以读数百分比形式表示)

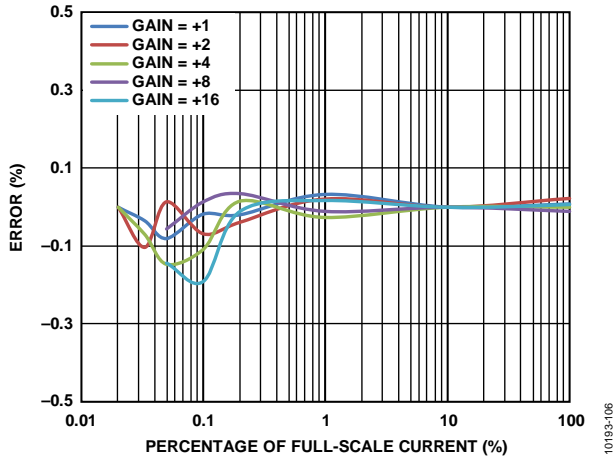


图13. 内部基准电压源和积分器关闭时整个增益范围内的基波有功功率误差(以读数百分比形式表示)

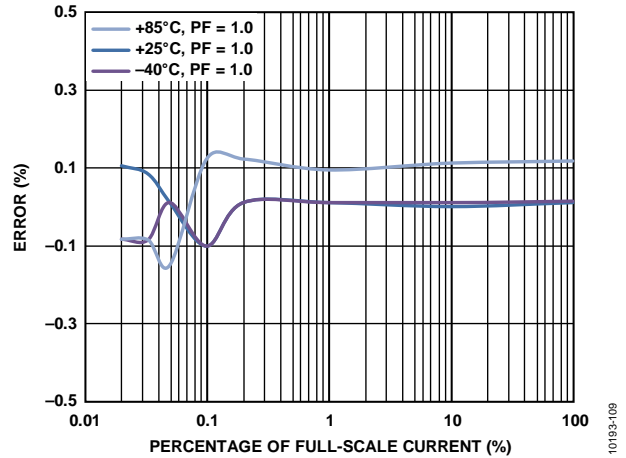


图16. 内部基准电压源和积分器关闭(增益 = +1, 功率因数 = 0) 时整个温度范围内的基波无功功率误差 (以读数百分比形式表示)

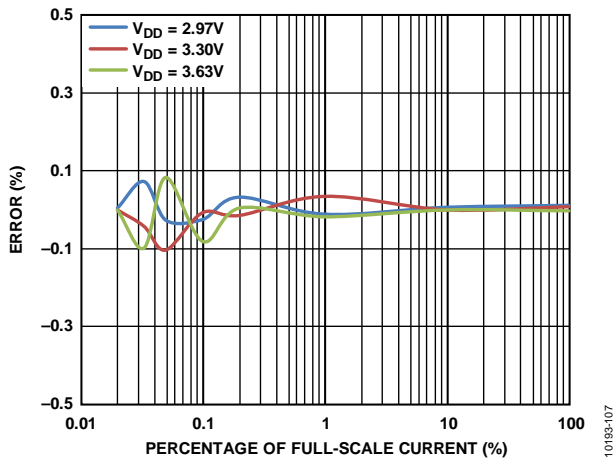


图14. 内部基准电压源和积分器关闭(增益 = +1)时整个电源范围内的基波有功功率误差(以读数百分比形式表示)

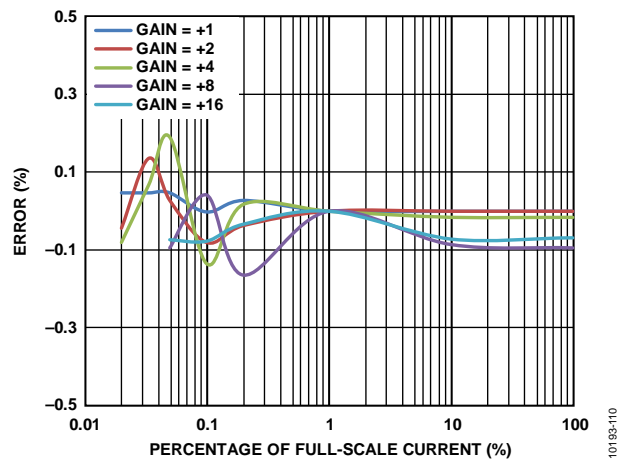


图17. 内部基准电压源和积分器关闭时整个增益范围内的基波无功功率误差(以读数百分比形式表示)

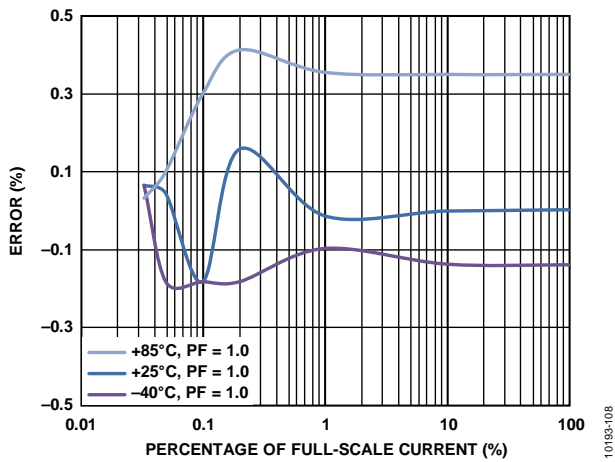


图15. 内部基准电压源和积分器开启(增益 = +1)时整个温度范围内的基波有功功率误差(以读数百分比形式表示)

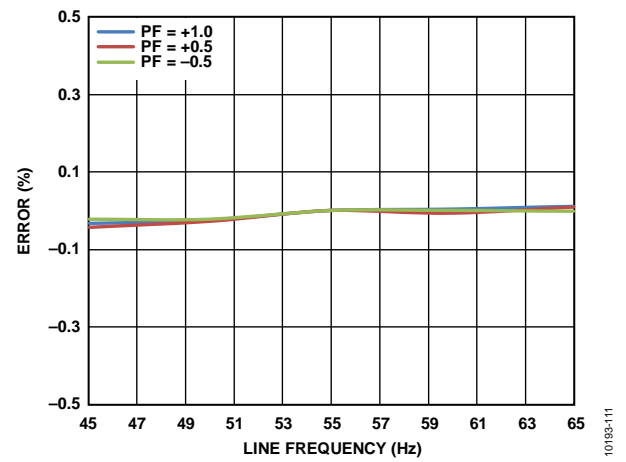


图18. 内部基准电压源和积分器关闭(增益 = +1)时整个频率范围内的基波无功功率误差(以读数百分比形式表示)

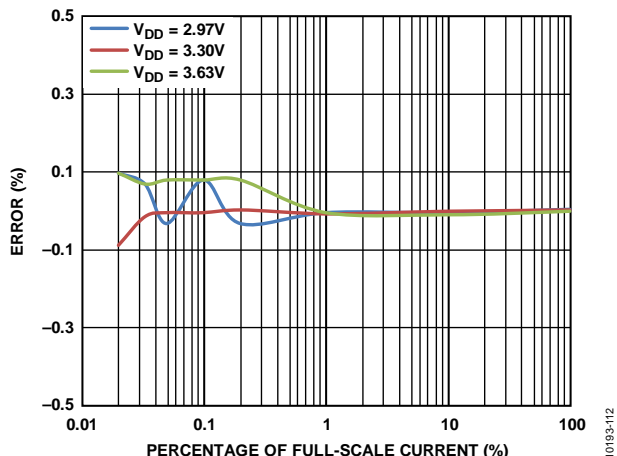


图19. 内部基准电压源和积分器关闭(增益 = +1)时整个电源范围内的基波无功功率误差(以读数百分比形式表示)

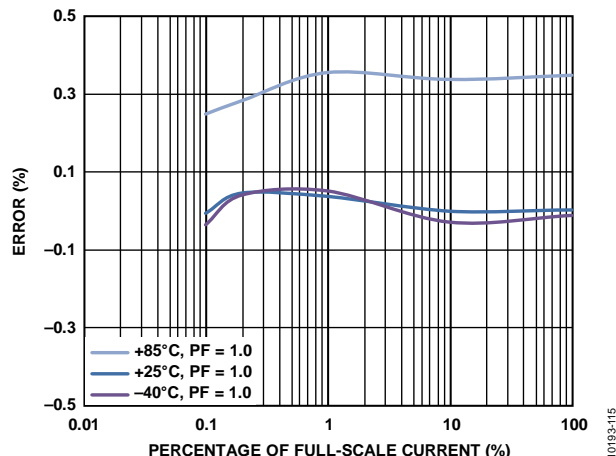


图21. 内部基准电压源和积分器关闭(增益 = +1)时整个温度范围内的电流有效值误差(以读数百分比形式表示)

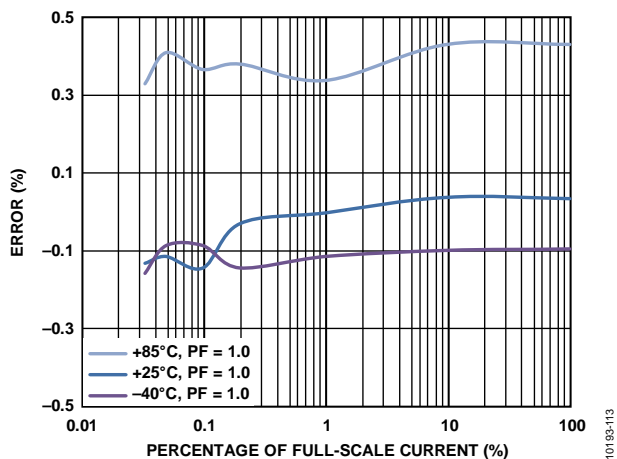


图20. 内部基准电压源和积分器开启(增益 = +16)时整个温度范围内的基波无功功率误差(以读数百分比形式表示)

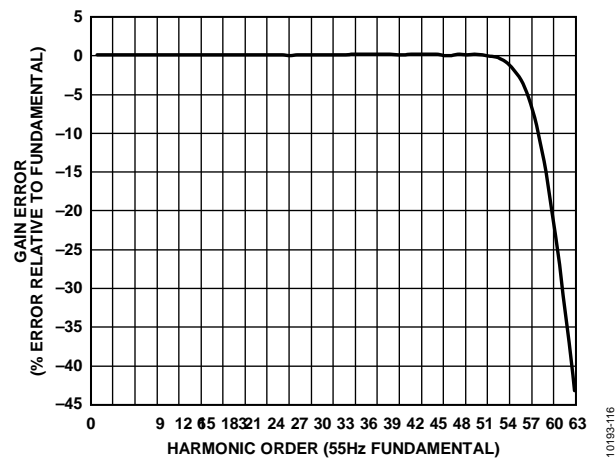


图23. 63个谐波、55 Hz基波、每次读数30个均值、750 ms建立时间、125  $\mu$ s更新速率时整个谐波阶次范围内的谐波电流有效值误差(以读数百分比形式表示)

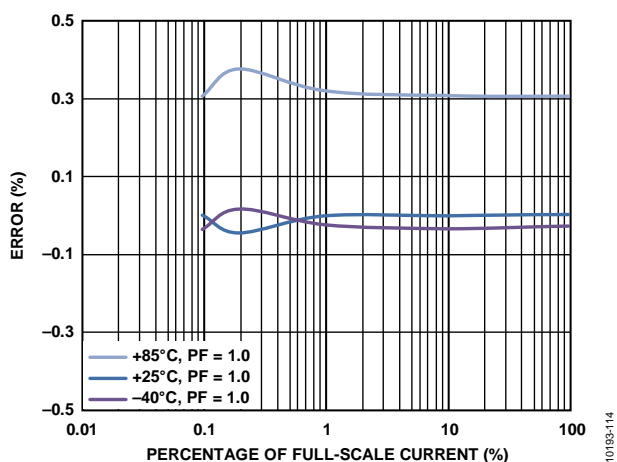


图22. 采用内部基准电压源(增益 = +1)时整个温度范围内的电压有效值误差(以读数百分比形式表示)

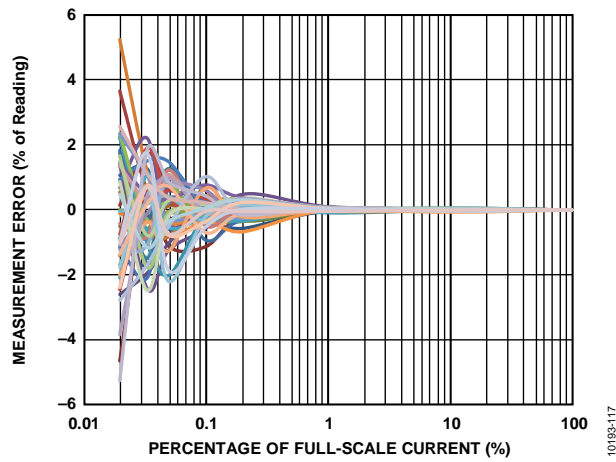


图24. 51个谐波、55 Hz基波、单次读数、750 ms建立时间(增益 = +1)的谐波电流有效值误差(以读数百分比形式表示)

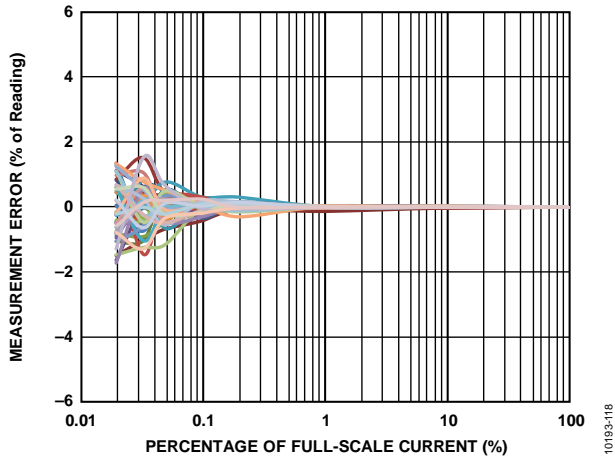


图25. 51个谐波、55 Hz基波、每次读数10个均值、750 ms建立时间、125 μs更新速率(增益 = +1)时的谐波电流有效值误差 (以读数百分比形式表示)

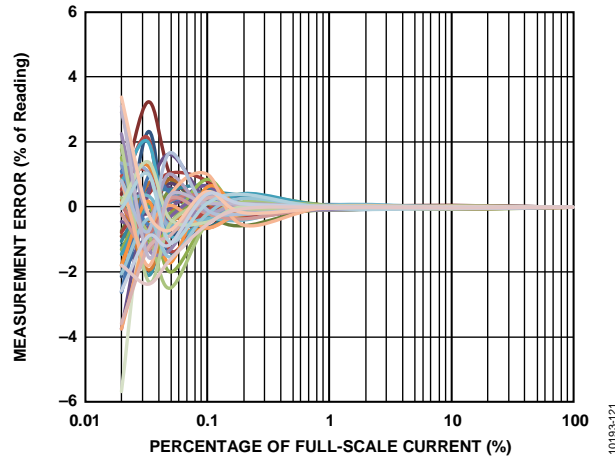


图28. 51个谐波、55 Hz基波、单次读数、750 ms建立时间、125 μs更新速率(增益 = +1)时的谐波无功功率误差 (以读数百分比形式表示)

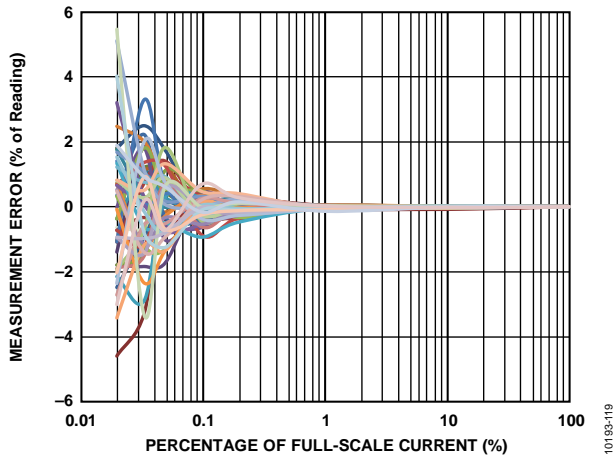


图26. 51个谐波、55 Hz基波、单次读数、750 ms建立时间、125 μs更新速率(增益 = +1)时的谐波有功功率误差 (以读数百分比形式表示)

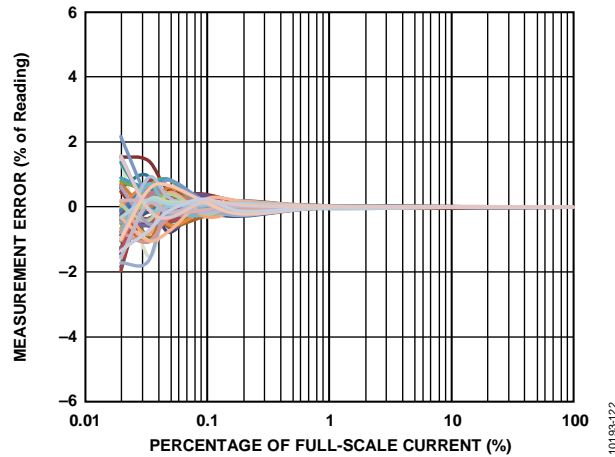


图29. 51个谐波、55 Hz基波、每次读数10个均值、750 ms建立时间、125 μs更新速率(增益 = +1)时的谐波无功功率误差 (以读数百分比形式表示)

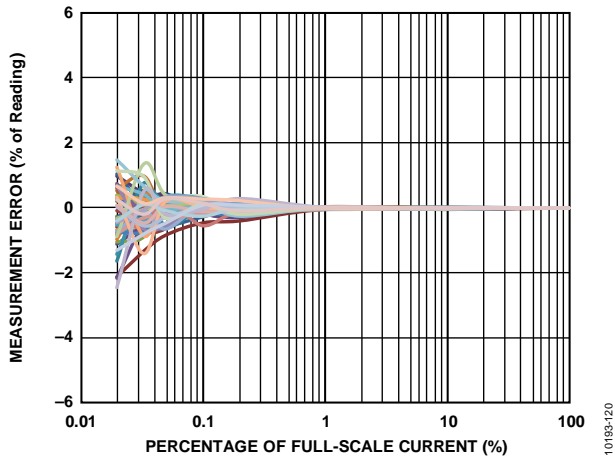


图27. 51个谐波、55 Hz基波、每次读数10个均值、750 ms建立时间、125 μs更新速率(增益 = +1)时的谐波有功功率误差 (以读数百分比形式表示)

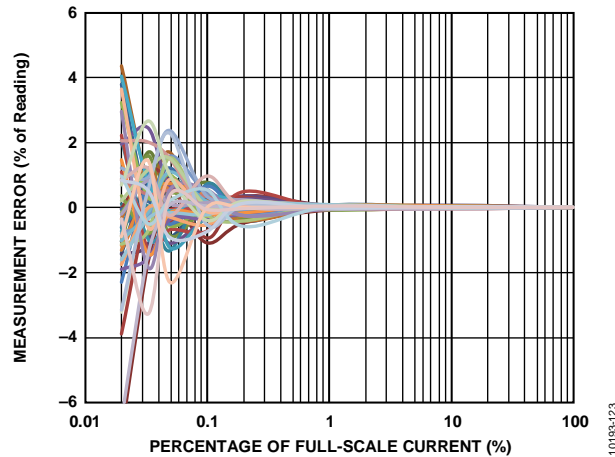


图30. 51个谐波、55 Hz基波、单次读数、750 ms建立时间、125 μs更新速率(增益 = +1)时的谐波视在功率误差 (以读数百分比形式表示)



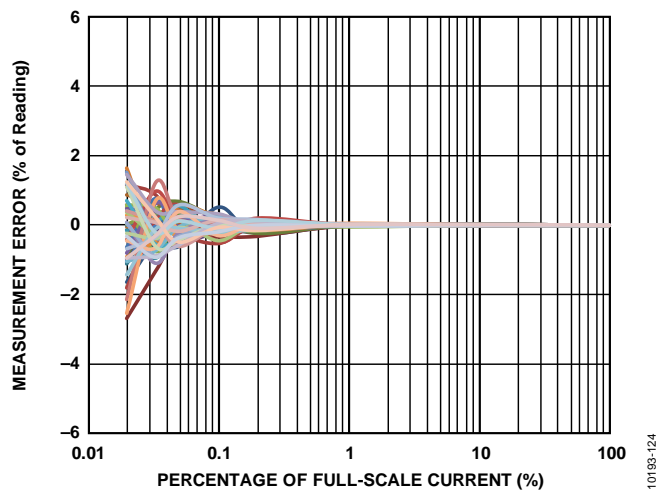


图31. 51个谐波、55 Hz基波、每次读数10个均值、750 ms建立时间、  
125  $\mu$ s更新速率(增益 = +1)时的谐波视在功率误差  
(以读数百分比形式表示)

## 测试电路

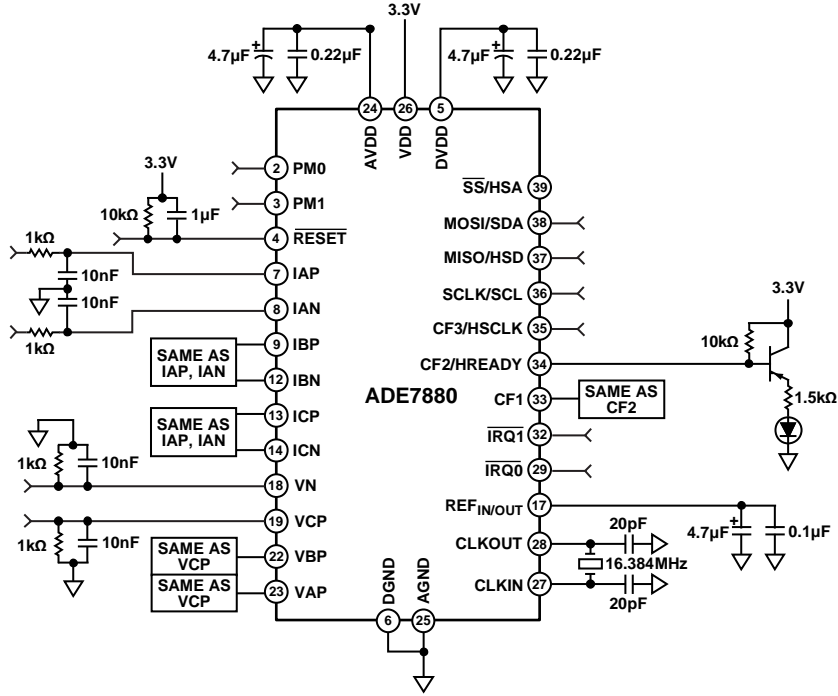


图32. 测试电路

101933-007

## 术语

### 测量误差

ADE7880电能测量的误差定义如下：

$$\text{测量误差} = \frac{\text{Energy Registered by ADE7880} - \text{True Energy}}{\text{True Energy}} \times 100\% \quad (1)$$

### 通道间的相位误差

高通滤波器(HPF)和数字积分器会在电流和电压通道之间引入细微的相位不匹配。全数字式设计可确保所有三相中的电流通道和电压通道之间的相位匹配精度在45 Hz至65 Hz范围内为 $\pm 0.1^\circ$ ，且在40 Hz至1 kHz范围内为 $\pm 0.2^\circ$ 。该内部相位不匹配可以与外部相位误差(源自电流传感器或元件容差)合并，并通过相位校准寄存器予以校准。

### 电源抑制(PSR)

PSR衡量ADE7880测量误差占读数的百分比与电源变化的关系。对于交流PSR测量，首先是获取标称电源(3.3 V)时的读数。接着会在向电源引入交流信号(120 mV rms, 100 Hz)时以相同的输入信号电平获取另一个读数。此交流信号引入的误差以读数百分比形式表示。请参见测量误差定义。

对于直流PSR测量，首先是获取标称电源(3.3 V)时的读数。接着会在电源变化 $\pm 10\%$ 时以相同的输入信号电平获得另一个读数。所引入的误差以读数百分比形式表示。

### ADC失调误差

ADC失调误差是指与ADC的模拟输入相关的直流失调。它意味着当模拟输入连接到AGND时，ADC仍然可以看到直流模拟输入信号。失调幅度取决于增益和输入范围选择(参见典型工作特性部分)。不过，HPF会在电流和电压通

道中消除该失调，因此功率计算仍然不会受到该失调的影响。

### 增益误差

ADE7880中ADC的增益误差定义为测得的ADC输出码(包括失调)和理想输出码之间的差值(参见电流通道ADC部分和电压通道ADC部分)。该偏差表示为理想代码的百分比。

### CF抖动

首先连续测量CF1、CF2或CF3引脚上的脉冲周期。接着，通过下式计算四个连续脉冲的最大值、最小值和平均值：

$$\begin{aligned} \text{最大值} &= \max(\text{Period}_0, \text{Period}_1, \text{Period}_2, \text{Period}_3) \\ \text{最小值} &= \min(\text{Period}_0, \text{Period}_1, \text{Period}_2, \text{Period}_3) \\ \text{Average} &= \frac{\text{Period}_0 + \text{Period}_1 + \text{Period}_2 + \text{Period}_3}{4} \end{aligned}$$

然后，通过下式计算CF抖动：

$$CF_{\text{JITTER}} = \frac{\text{Maximum} - \text{Minimum}}{\text{Average}} \times 100\% \quad (2)$$

### 谐波功率测量误差

要测量由ADE7880执行的谐波有功和无功功率计算中的误差，需要为电压通道提供一个信号，其中包含基波和幅度等于250 mV的一个谐波成分。同时为电流通道提供一个信号，其中包含幅度为50 mV的基波和指数与电压通道相同的谐波成分。谐波幅度在250 mV至250  $\mu$ V(比满量程低2000倍)的范围内变化。

误差由下式定义

$$\text{测量误差} = \frac{\text{Power Registered by ADE7880} - \text{True Power}}{\text{True Power}} \times 100\% \quad (3)$$

## 电源管理

ADE7880具有四种工作模式，具体的模式由PM0和PM1引脚的状态决定(参见表8)。这两个引脚可以完全控制ADE7880的工作模式，并可以轻松连接到外部微处理器I/O。PM0和PM1引脚都具有内部上拉电阻。有关设置新功耗模式之前和之后的建议操作列表，请参见表10和表11。

**表8. 电源模式**

电源模式	PM1	PM0
PSM0正常功耗模式	0	1
PSM1降耗模式	0	0
PSM2低功耗模式	1	0
PSM3休眠模式	1	1

### PSM0—正常功耗模式(所有器件)

PSM0模式中，ADE7880能够执行全部功能。若要让ADE7880进入此模式，应将PM0引脚设为高电平，并将PM1引脚设为低电平。当ADE7880从PSM1、PSM2或PSM3模式切换至PSM0模式时，所有控制寄存器均会恢复至默认值，不过阈值寄存器LPOILVL(在PSM2模式中使用)和CONFIG2寄存器会保留当前值。

ADE7880通过将 $\overline{\text{IRQ1}}$ 中断引脚触发为低电平并将STATUS1寄存器中的位15(RSTDONE)置1，来表示转换周期结束。转换周期期间，该位为0；当转换结束时，该位变为1。将STATUS1寄存器相应位写入1，可以把状态位清0并重新将 $\overline{\text{IRQ1}}$ 引脚设为高电平。即使STATUS1寄存器的位15(RSTDONE)置1时 $\overline{\text{IRQ1}}$ 引脚变为低电平，中断屏蔽寄存器的位15(RSTDONE)并不具备任何功能，因而RSTDONE中断是不可屏蔽的中断。

### PSM1—降耗模式

在降耗模式PSM1下，ADE7880测量三相电流的平均绝对值(mav)，并将结果存储在AIMAV、BIMAV和CIMAV 20位寄存器中。在全失压的情况下，并且ADE7880采用外部电池供电时，此模式很有用。此模式下会使能I<sup>2</sup>C或SPI串行端口；这些串行端口可用于读取AIMAV、BIMAV和CIMAV寄存器。建议不要读取任何其它寄存器，因为此模式下无法保证那些寄存器值的准确性。同理，ADE7880在此模式下也不支持写操作。

总而言之，在此模式下，建议不要访问AIMAV、BIMAV和CIMAV之外的任何其它寄存器。在PSM0模式下，用于计算这些有效值估计值的电路也处于激活状态；因此，可以在PSM0模式或PSM1模式下完成该电路的校准。请注意，ADE7880并未提供任何寄存器来存储或处理校准流程

的校正结果。在PSM1模式下，与这些测量相关的增益值是由外部微处理器存储和使用的。(有关xIMAV寄存器的更多详情，请参见电流平均绝对值计算部分)。

PSM1中执行的20位平均绝对值测量虽然也可以在PSM0中执行，但是不同于仅可在PSM0中执行且结果存储在24位寄存器HxIRMS和HxVRMS中的相电流和电压有效值测量。详情参见电流平均绝对值计算部分。

在PSM0模式下将ADE7880置于PSM1模式时，器件会立刻开始计算平均绝对值，而不存在任何延迟。这种情况下，随时都可以访问xIMAV寄存器；但是，如果是在PSM2或PSM3模式下将ADE7880置入PSM1模式，则器件会通过将 $\overline{\text{IRQ1}}$ 引脚触发为低电平来表示平均绝对值计算开始。只有在这之后才能访问xIMAV寄存器。

### PSM2—低功耗模式

在低功耗模式PSM2下，ADE7880在 $0.02 \times (\text{LPLINE}[4:0] + 1)$ 秒内将所有相电流和阈值做比较，比较时间与线路频率无关。LPLINE[4:0]是LPOILVL寄存器的位[7:3](参见表9)。

**表9. LPOILVL寄存器**

位	引脚名称	默认值	描述
[2:0]	LPOIL[2:0]	111	阈值估计相当于满量程乘以LPOIL/8。
[7:3]	LPLINE[4:0]	00000	测量周期为 $(\text{LPLINE}[4:0] + 1)/50$ 秒。

阈值从LPOILVL寄存器的位[2:0] (LPOIL[2:0])获得，即满量程的LPOIL[2:0]/8。每当有相电流超过该阈值时，计数器即会递增。如果测量周期结束时所有相位计数器仍旧在LPLINE[4:0] + 1以下，则将 $\overline{\text{IRQ0}}$ 引脚触发为低电平。如果测量周期结束时一个相位计数器大于或等于LPLINE[4:0] + 1，则将 $\overline{\text{IRQ1}}$ 引脚触发为低电平。图33显示了LPLINE[4:0] = 2且LPOIL[2:0] = 3时ADE7880在PSM2模式下的工作情况。测试周期为三个50 Hz周期(60 ms)，A相电流三次超过LPOIL[2:0]阈值。在测试周期结束时， $\overline{\text{IRQ1}}$ 引脚被触发为低电平。

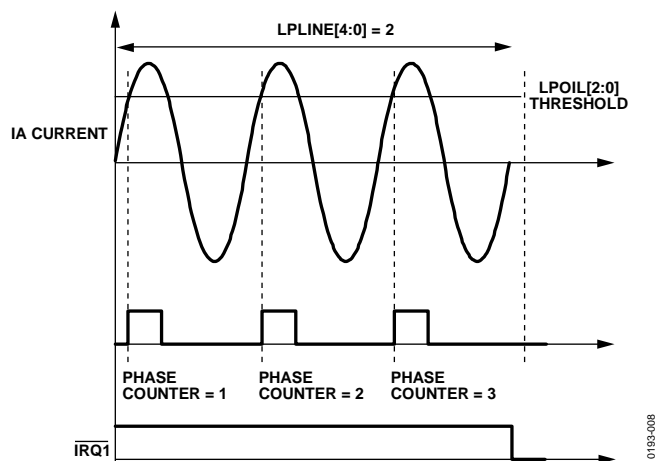


图33. LPLINE[4:0] = 2时PSM2模式触发 $\overline{\text{IRQ1}}$ 引脚(50 Hz系统)

此模式下I<sup>2</sup>C或SPI端口不可用。在没有电压输入且ADE7880采用外部电池供电时，PSM2可以降低监控电流所需的功耗。如果在测量周期结束时 $\overline{\text{IRQ0}}$ 引脚被触发为低电平，则表示所有相电流均位于阈值以下，因此没有电流流过系统。此时，外部微处理器会将ADE7880置入休眠

表10. 功耗模式及相关特性

功耗模式	所有寄存器 <sup>1</sup>	LPOILVL、CONFIG2	I <sup>2</sup> C/SPI	功能
PSM0				
硬件复位后的状态	设为默认值	设为默认值	使能I <sup>2</sup> C	所有电路均处于活动状态，且DSP处于空闲模式。
软件复位后的状态	设为默认值	不变化	如果之前执行了锁定程序，则活跃串行端口保持不变	所有电路均处于活动状态，且DSP处于空闲模式。
PSM1	不可用	保留PSM0值	使能	计算电流平均绝对值并将结果存储在AIMAV、BIMAV和CIMAV寄存器中。I <sup>2</sup> C或SPI串行端口使能，但功能受限。
PSM2	不可用	保留PSM0值	禁用	将相电流和LPOILVL中设定的阈值做比较。相应地触发IRQ0或IRQ1引脚。串行端口不可用。
PSM3	不可用	保留PSM0值	禁用	内部电路关断，且串行端口不可用。

<sup>1</sup>除LPOILVL和CONFIG2寄存器之外的所有寄存器的设置。

模式PSM3。如果在测量周期结束时 $\overline{\text{IRQ1}}$ 引脚被触发为低电平，则表示至少有一个电流输入超过定义的阈值，而且虽然ADE7880引脚上并没有电压，但有电流流过系统。这种情况通常称为全失压，可以作为判断发生窃电和故障的依据；此时，外部微控制器会将ADE7880置入PSM1模式，测量相电流的平均绝对值并根据这些值和标称电压来求电能。

建议当增益寄存器的位[2:0] (PGA1[2:0])所设置的增益为1或2时，将ADE7880置入PSM2模式。这些位表示电流通道数据路径中的增益。当位PGA1[2:0]所设置的增益为4、8或16时，建议不要将ADE7880置入PSM2模式。

### PSM3—休眠模式(所有器件)

在此模式下，ADE7880会关闭大多数内部电路，器件功耗达到最低。此模式下I<sup>2</sup>C、HSDC和SPI端口不可用并且 $\overline{\text{RESET}}$ 、SCLK/SCL、MOSI/SDA和 $\overline{\text{SS}}$ /HAS引脚应当设为高电平。

表11. 更换功耗模式时的建议操作

初始功耗模式	设置下一功耗模式之前	下一功耗模式			
		PSM0	PSM1	PSM2	PSM3
PSM0	<p>通过将RUN寄存器设为0x0000来停止DSP</p> <p>通过将CONFIG寄存器中的位6 (HSDCEN)清0来禁用HSDC</p> <p>通过设定MASK0 = 0x0且MASK1 = 0x0来屏蔽中断</p> <p>擦除STATUS0和STATUS1寄存器中的中断状态标志</p>		立刻开始计算电流平均绝对值(mav)可以立刻访问xIMAV寄存器	等到IRQ0或IRQ1引脚完成相应触发为止	无需任何操作
PSM1	无需任何操作	等到IRQ1引脚被触发为低电平为止轮询STATUS1寄存器,直到位15 (RSTDONE)置1为止		等到IRQ0或IRQ1引脚完成相应触发为止	无需任何操作
PSM2	无需任何操作	等到IRQ1引脚被触发为低电平为止轮询STATUS1寄存器,直到位15 (RSTDONE)置1为止	等到IRQ1引脚被触发为低电平为止 此时开始计算电流平均绝对值  此后或许可访问xIMAV寄存器		无需任何操作
PSM3	无需任何操作	等到IRQ1引脚被触发为低电平为止轮询STATUS1寄存器,直到位15 (RSTDONE)置1为止	等到IRQ1引脚被触发为低电平为止 电流mav电路此时开始计算  此后或许可访问xIMAV寄存器	等到IRQ0或IRQ1引脚完成相应触发为止	

## 上电程序

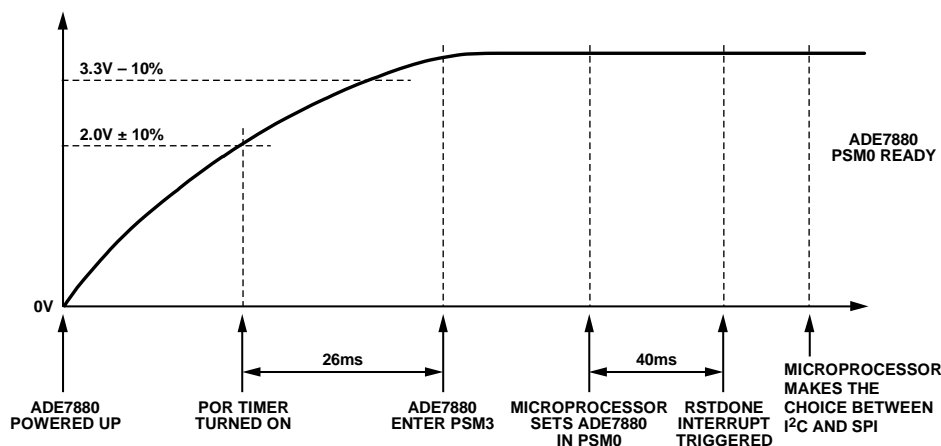


图34. 上电程序

ADE7880内置一个片内电源监测器，可以监测电源(VDD)。上电时，在VDD达到 $2\text{V} \pm 10\%$ 之前，芯片一直处于非活动状态。当VDD超过此阈值时，电源监控器会继续使芯片保持在此种非活动状态长达26 ms，从而让VDD达到建议的最小电源电压 $3.3\text{V} - 10\%$ 。由于PM0和PM1引脚都具有内部上拉电阻，且外部微处理器会将这两个引脚保持为高电平，因此ADE7880始终在休眠模式(PSM3)中执行上电。然后，外部电路(即微处理器)将PM1引脚设为低电平，从而允许ADE7880进入正常模式(PSM0)。从PSM3模式(此时会关闭大多数内部电路)进入PSM0模式(此时会使能所有功能)只需不到40 ms的时间(详情参见图34)。

如果只需要使用PSM0功耗模式，则可以通过让PM1引脚直接接地来将其永久地设为低电平。由于内部上拉电阻会确保PM0引脚处于高电平状态，因此该引脚可以保持开路。上电时，ADE7880短暂地通过PSM3模式，然后进入PSM0模式。

当ADE7880进入PSM0模式时，活跃串行端口是I<sup>2</sup>C端口。如果要使用SPI端口，则必须将 $\overline{\text{SS}}/\text{HAS}$ 引脚从高电平到低电平切换三次。此操作会选择SPI端口，以供以后使用。如果I<sup>2</sup>C为活跃串行端口，则CONFIG2寄存器的位1(I<sup>2</sup>C\_LOCK)必须置1，以便将其锁定。此后，ADE7880会忽略 $\overline{\text{SS}}/\text{HSA}$ 引脚的杂散切换，因而也就无法切换为使用SPI端口。同样，如果SPI为活跃串行端口，只要对CONFIG2寄存器执行任意写操作即可锁定该端口，之后将无法切换为使用I<sup>2</sup>C端口。只有上电或将RESET引脚设为低电平时，才可以复位ADE7880来使用I<sup>2</sup>C端口。锁定后，ADE7880会在更改PSMx功率模式时保持串行端口选择不变。

进入PSM0之后，ADE7880会立刻将所有寄存器设为其默认值，其中包括CONFIG2和LPOILVL寄存器。

ADE7880通过将 $\overline{\text{IRQ1}}$ 中断引脚触发为低电平并将STATUS1寄存器中的位15(RSTDONE)置1，来表示转换周期结束。转换周期期间，该位为0；当转换结束时，该位变为1。通过写入STATUS1寄存器并将相应位置1，可以将该状态位清0并使 $\overline{\text{IRQ1}}$ 引脚回到高电平。由于RSTDONE是不可屏蔽中断，因此必须取消设置STATUS1寄存器的位15(RSTDONE)，以便使 $\overline{\text{IRQ1}}$ 引脚回到高电平。建议等到 $\overline{\text{IRQ1}}$ 变为低电平之后，再访问STATUS1寄存器来测试RSTDONE位的状态。此时，建议采用一种理想的编程做法，即通过将1写入相应位来取消STATUS1和STATUS0寄存器中的所有其他状态标志。

DSP最初处于空闲模式，表示它未在执行任何指令。此时可以初始化所有ADE7880寄存器。序列中的最后一个寄存器必须写入三次，以确保该寄存器已完成初始化。然后，向RUN寄存器中写入0x0001，以启动DSP(有关RUN寄存器的更多信息，请参见数字信号处理器部分)。

如果电源电压VDD降至 $2\text{V} \pm 10\%$ 以下，ADE7880即会进入非活动状态，这意味着器件不会执行任何测量或计算。



# ADE7880

## 硬件复位

ADE7880具有RESET引脚。如果ADE7880处于PSM0模式，且RESET引脚设为低电平，那么ADE7880便会进入硬件复位状态。ADE7880必须处于PSM0模式，才可考虑执行硬件复位。当ADE7880处于PSM1、PSM2和PSM3模式时，将RESET引脚设为低电平并不会产生任何效果。

如果ADE7880处于PSM0模式，而RESET引脚从高电平切换至低电平并在至少10 μs后回到高电平，那么会将所有寄存器设为其默认值，其中包括CONFIG2和LPOILVL寄存器。ADE7880通过将IRQ1中断引脚触发为低电平并将STATUS1寄存器中的位15 (RSTDONE)置1，来表示转换周期结束。转换周期期间，该位为0；当转换结束时，该位变为1。通过写入STATUS1寄存器并将相应位置1，可以将该状态位清0并使IRQ1引脚回到高电平。

硬件复位之后，DSP处于空闲模式，表示它未在执行任何指令。

由于I<sup>2</sup>C端口是ADE7880的默认串行端口，因此会在复位状态之后变为活跃端口。如果外部微处理器要使用SPI端口，则必须在RESET引脚切换回到高电平之后立刻再次执行该端口的使能程序(详情参见串行接口部分)。

此时，建议初始化所有ADE7880寄存器，然后向RUN寄存器中写入0x0001，以启动DSP。有关RUN寄存器的更多信息，请参见数字信号处理器部分。

## 软件复位功能

CONFIG寄存器的位7 (SWRST)可管理PSM0模式下的软件复位功能。该位的默认值为0。如果将该位置1，ADE7880便会进入软件复位状态。在此状态下，器件会将几乎所有内部寄存器都设为默认值。此外，如果之前执行了锁定程序，则串行端口选择(即使用I<sup>2</sup>C，还是使用SPI)会保持不变(详情参见串行接口部分)。不过，尽管SWRST位置1，CONFIG2和LPOILVL寄存器仍会保留当前值。软件复位结束时，器件会将CONFIG寄存器的位7 (SWRST)清0、将IRQ1中断引脚设为低电平，并将STATUS1寄存器的位15 (RSTDONE)置1。转换周期期间，RSTDONE位为0；转换结束时，该位变为1。通过写入STATUS1寄存器并将相应位置1，该状态位会被清除且IRQ1引脚回到高电平。

软件复位结束后，DSP处于空闲模式，表示它未在执行任何指令。建议采用一种理想的编程做法，即初始化所有ADE7880寄存器，使能数据内存RAM的保护，然后向RUN寄存器写入0x0001，以启动DSP(有关RUN寄存器的更多信息，请参见数字信号处理器部分)。

软件复位功能不适用于PSM1、PSM2或PSM3模式。



## 工作原理

### 模拟输入

ADE7880具有七个模拟输入，这些输入构成电流和电压通道。四对电流通道采用全差分输入方式：IAP和IAN、IBP和IBN、ICP和ICN，以及INP和INN。允许的最大差分输入电压为±0.5 V。

IxP/IxN对模拟输入上的最大信号电平相对于AGND不得大于±0.5 V。这些输入上容许的最大共模信号为±25 mV。图35显示了电流通道输入电压范围及其与最大共模电压的关系。

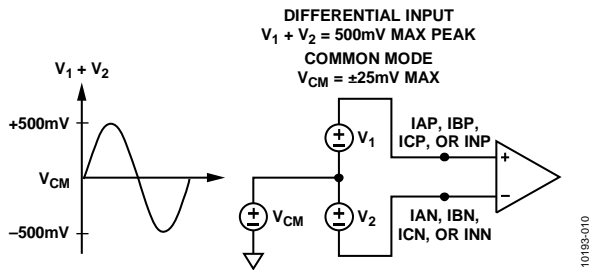


图35. 最大输入电平, 电流通道(增益 = 1)

所有输入均具有一个可编程增益放大器(PGA)，可选增益为1、2、4、8或16。IA、IB和IC输入的增益是由GAIN寄存器的位[2:0] (PGA1[2:0])来设置的。IN输入的增益是由GAIN寄存器的位[5:3] (PGA2[2:0])来设置的；因此，可以选用与IA、IB或IC输入不同的增益。有关GAIN寄存器的更多信息，请参见表43。

三个电压通道采用单端电压输入方式：VAP、VBP和VCP。这些单端输入端相对于VN的最大输入电压为±0.5 V。VxP和VN模拟输入上的最大信号电平相对于AGND不得大于±0.5 V。这些输入上容许的最大共模信号为±25 mV。图36显示了电压通道输入范围及其与最大共模电压的关系。

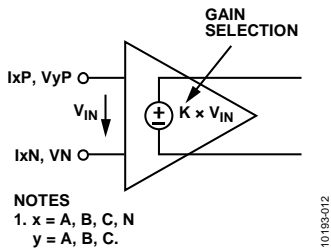


图36. 最大输入电平, 电压通道(增益 = 1)

所有输入均具有一个可编程增益，可选增益为1、2、4、8或16。若要设置该增益，请使用GAIN寄存器中的位[8:6] (PGA3[2:0])(参见表43)。

图37显示了电流和电压通道中GAIN寄存器的增益选择工作原理。

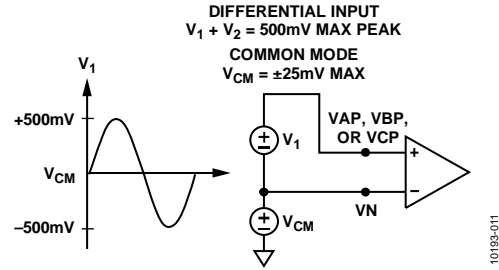


图37. 电流和电压通道中的PGA

### 模数转换

ADE7880具有七个Σ-Δ型模数转换器(ADC)。在PSM0模式下，所有ADC都处于活动状态。在PSM1模式下，只有用于测量A相、B相和C相电流的ADC处于活动状态。用于测量零线电流和A、B及C相电压的ADC则处于关闭状态。PSM2和PSM3模式下会关断ADC，以将功耗降至最低。

为简明起见，图38显示的是一阶Σ-Δ型ADC框图。该转换器由Σ-Δ型调制器和数字低通滤波器组成。

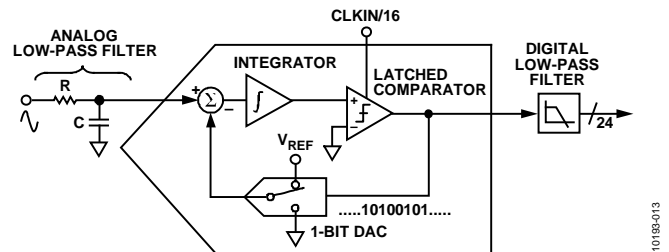


图38. 一阶Σ-Δ型ADC

Σ-Δ型调制器以一定的速率将输入信号转换成由1和0构成的连续串行流，其中速率由采样时钟决定。在ADE7880中，采样时钟等于1.024 MHz (CLKIN/16)。反馈环路中的1位DAC由串行数据流驱动。DAC输出从输入信号中减除。如果环路增益足够高，DAC输出的平均值(以及相应的位流)就会接近输入信号电平的平均值。对于任意给定输入值，一个采样间隔内的1位ADC的输出数据几乎毫无意义。只有对大量样本求平均值，才可以获得有意义的结果。该均值操作在ADC的第二部分——数字低通滤波器中执行。通过求取调制器输出的大量位的平均值，低通滤波器产生与输入信号电平成比例的24位数据字。

# ADE7880

该 $\Sigma$ - $\Delta$ 转换器利用两种方法从1位转换技术实现高分辨率。第一种方法就是过采样。过采样意味着信号的采样速率(频率)比目标带宽高出许多倍。例如, ADE7880的采样速率为1.024 MHz, 而目标带宽为40 Hz至3.3 kHz。过采样具有将量化噪声(采样引起的噪声)散布于更宽带宽的效果。通过将噪声更加稀疏地分散到更宽的带宽上, 目标频段内的量化噪声会有所降低, 如图39所示。不过, 仅采用过采样技术并不足以改善目标频段内的信噪比(SNR)。例如, 仅仅为了让SNR增加6 dB(1位), 过采样系数就需要达到4。为了将过采样率控制在合理范围内, 就需要对量化噪声进行整形, 从而使得大多数噪声位于较高频率中。在 $\Sigma$ - $\Delta$ 型调制器中, 噪声是通过积分器进行整形的, 该积分器对量化噪声具有高通响应。这即是用于实现高分辨率的第二种方法。通过这种方法, 使得大多数噪声都位于较高频率中, 进而可以通过数字低通滤波器移除。噪声整形如图39所示。

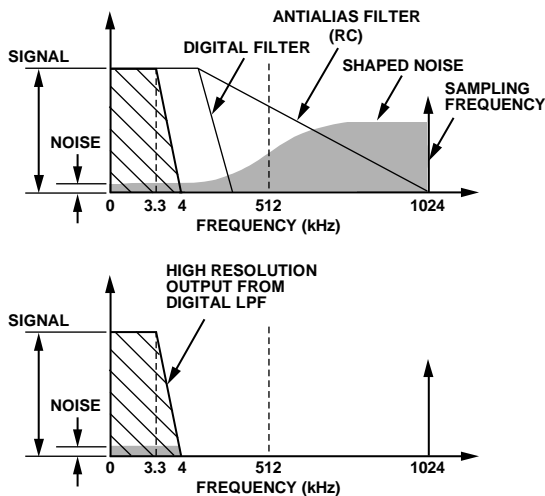


图39. 模拟调制器中通过过采样和噪声整形实现降噪

## 抗混叠滤波器

图38还显示了ADC输入端上的模拟低通滤波器(RC)。该滤波器位于ADE7880的外部, 其作用是防止出现混叠。混叠是所有采样系统中都存在的一种缺陷, 如图40所示。混叠是指ADC输入信号中的频率成分(高于ADC采样速率的一半)出现在频率低于采样速率一半的采样信号中。高于采样频率(也称为奈奎斯特频率, 即512 kHz)一半的频率成分被镜像或折回到512 kHz以下。所有架构的ADC都会出现这种情况。在给出的示例中, 只有采样频率(即1.024 MHz)附近的频率移动到目标计量频段(即40 Hz至3.3 kHz)中。为了衰减高频(接近1.024 MHz)噪声并防止目标频段出现失真,

必须引入低通滤波器(LPF)。对于传统电流传感器, 建议使用一个转折频率为5 kHz的RC滤波器, 从而在采样频率为1.024 MHz时获得足够高的衰减。该滤波器的衰减性能为20 dB/十倍频程, 通常足以消除传统电流传感器的混叠效应。不过, 罗氏线圈等di/dt传感器具有20 dB/十倍频程的增益。这会消除LPF产生的20 dB/十倍频程的衰减作用。因此, 使用di/dt传感器时, 须注意抵消20 dB/十倍频程的增益。一种简单的方法是级联一个额外的RC滤波器, 从而产生-40 dB/十倍频程的衰减。

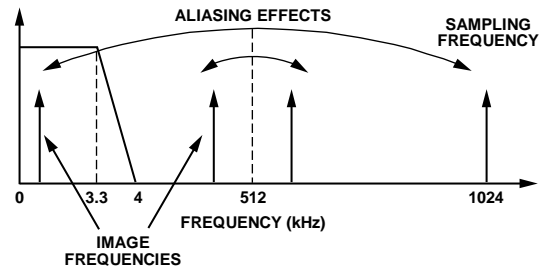


图40. 混叠效应

## ADC传递函数

ADE7880中的所有ADC都可以针对相同的输入信号电平产生相同的24位有符号输出码。当输入为满量程输入信号0.5 V且内部基准电压为1.2 V时, ADC输出码的标称值为5,326,737 (0x514791), 各ADE7880值通常在该值上下变化。ADC的输出码范围为0x800000 (-8,388,608)至0x7FFFFF (+8,388,607); 这相当于输入信号电平为 $\pm 0.787$  V。不过, 为了获得额定性能, 请勿超过 $\pm 0.5$  V的标称范围; 只有当输入信号低于 $\pm 0.5$  V时, 才能够保证ADC性能。

## 电流通道ADC

图41显示了电流通道IA输入的ADC和信号处理路径(IB和IC与此相同)。ADC输出为带符号的24位二进制补码数字, 输出速率为8 kSPS。采用 $\pm 0.5$  V的额定满量程模拟输入信号时, ADC可以产生其最大输出码值。图41显示了施加于差分输入端(IAP和IAN)的满量程电压信号。ADC输出摆幅为-5,326,737 (0xAEB86F)至+5,326,737 (0x514791)。请注意, 以上是标称值, 各ADE7880值在这些值上下变化。IN输入相当于三相系统的零线电流。如果不存在零线, 则将此输入端连接到AGND。零线电流的数据路径与相电流的路径类似, 如图42所示。

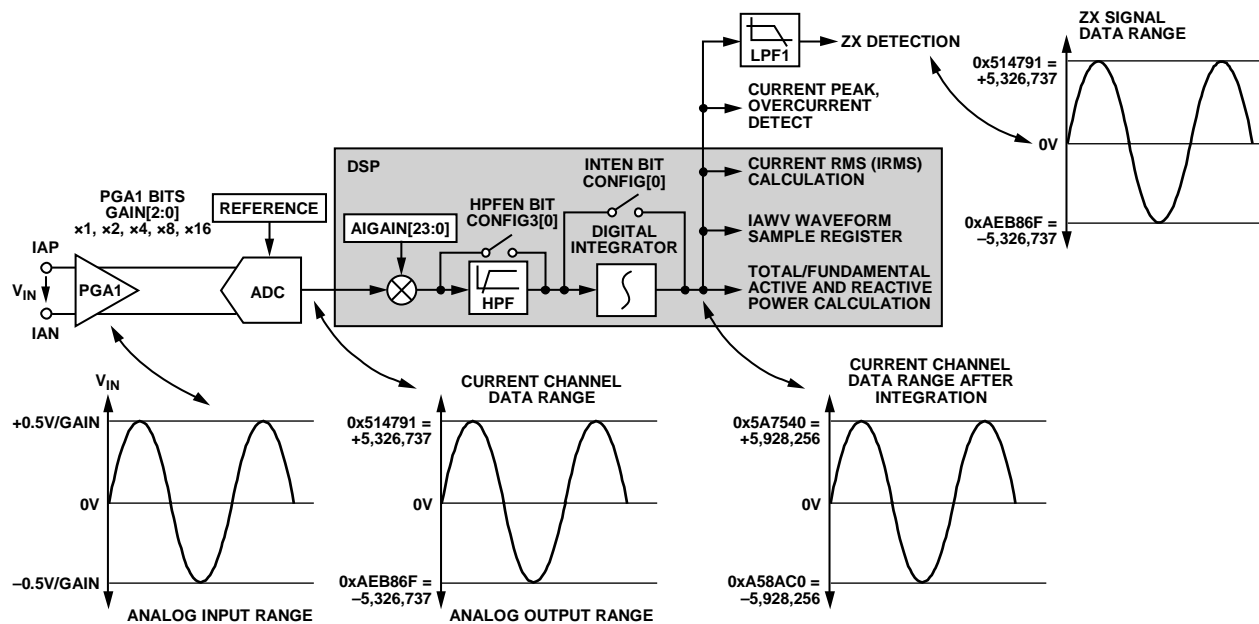


图41. 电流通道信号路径

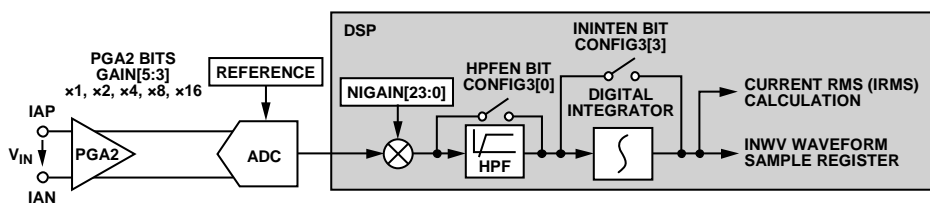


图42. 零线电流信号路径

**Current Waveform Gain寄存器**

各相和零线电流的信号路径中都具有一个乘法器。通过向这些24位带符号的Current Waveform Gain寄存器(AIGAIN、BIGAIN、CIGAIN和NIGAIN)中写入相应的二进制补码数，可以在±100%范围内更改电流波形。例如，如果向这些寄存器中写入0x400000，可以将ADC输出调高50%。若要将输出调低50%，则要向这些寄存器中写入0xC00000。公式4通过数学方式描述了Current Waveform Gain寄存器的工作方式。

电流波形 = 
$$ADC\ Output \times \left( 1 + \frac{Content\ of\ Current\ Gain\ Register}{2^{23}} \right) \quad (4)$$

当AIGAIN、BIGAIN、CIGAIN或INGAIN寄存器的内容发生变化时，所有基于电流的计算都会受到影响，也就是说，这会影响到对应相位的有功/无功/视在功率和电流均方根计算。此外，波形样本也会相应地调整。

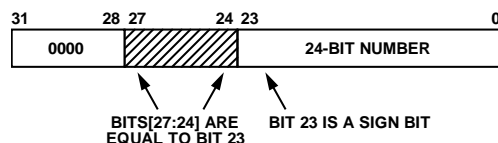


图43. 24位xiGAIN以32位控制字的形式传输

请注意，ADE7880的串行端口采用32、16或8位控制字，而DSP采用28位控制字。24位AIGAIN、BIGAIN、CIGAIN和NIGAIN寄存器是作为32位寄存器来访问的，其中四个最高有效位(MSB)以0填充，并通过符号扩展至28位。详情参见图43。

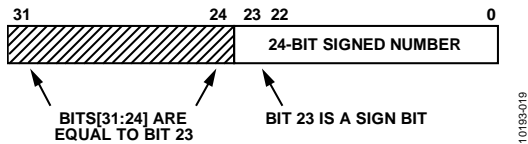
**电流通道HPF**

ADC输出可能包含直流失调。这一失调可导致功率和均方根计算出现误差。相电流、零线电流和相位电压的信号路径中放置了高通滤波器(HPF)。使能后，HPF会消除电流通道上的所有直流失调。所有这些滤波器均在DSP中实现，并且默认情况下会全部使能：CONFIG3[7:0]寄存器的位0 (HPFEN)置1。所有滤波器通过将位0(HPFEN)清0来禁用。

## 电流通道采样

器件以8 kSPS的速率从HPF的输出端获取电流通道的波形样本并将其存储在24位带符号寄存器IAWV、IBWV、ICWV和INWV中。在此期间，所有功率和有效值计算会不间断进行。当可以通过I<sup>2</sup>C或SPI串行端口访问IAWV、IBWV、ICWV和INWV寄存器时，STATUS0寄存器的位17 (DREADY)被置1。通过将MASK0寄存器的位17 (DREADY)置1，可以在置位DREADY标志时触发中断请求。有关位DREADY的更多信息，请参见数字信号处理器部分。

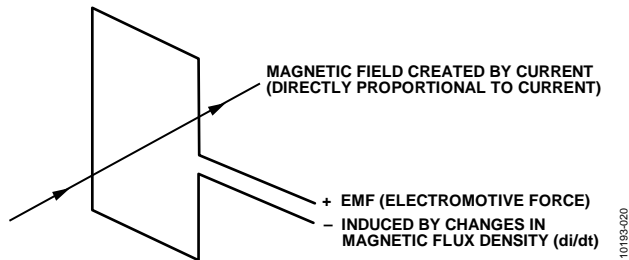
如Current Waveform Gain寄存器部分中所述，ADE7880的串行端口采用32、16或8位数据格式。从ADE7880访问IAWV、IBWV、ICWV和INWV 24位带符号寄存器时，这些寄存器会在传输时通过符号扩展至32位。详情参见图44。



ADE7880内置一个专门设计的高速数据采集(HSDC)端口，可以快速访问Waveform Sample寄存器。详情参见HSDC接口部分。

## di/dt电流传感器和数字积分器

di/dt传感器检测交流电流的感应磁场变化。图45显示了di/dt电流传感器的工作原理。



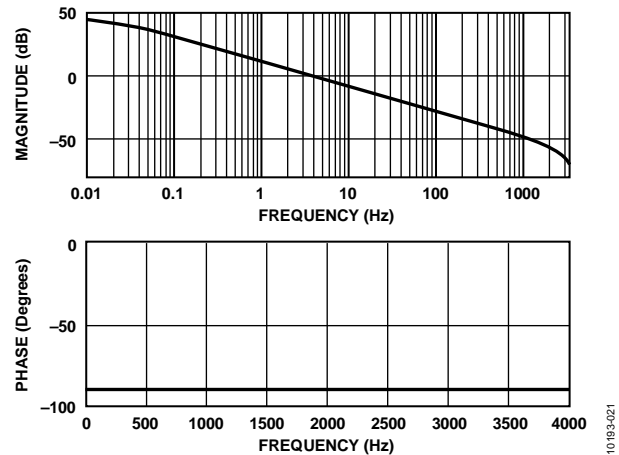
电流感生磁场的磁通密度与电流的幅度成正比。当穿过导线环路的磁通密度发生变化时，环路两端之间即会产生电动势(EMF)。EMF是一种与电流di/dt成正比的电压信号。di/dt电流传感器的电压输出取决于带电导线和di/dt传感器之间的互感情况。

由于di/dt传感器的作用，电流信号需要经过滤波才可用于功率测量。各相和零线电流数据路径上均内置数字积分器，用于恢复来自di/dt传感器的电流信号。放置在相电流

数据路径中的数字积分器独立于放置在零线电流数据路径中的数字积分器。这样，可以采用不同的电流传感器分别用于测量零线电流(例如电流互感器)与相电流(例如di/dt传感器)。数字积分器通过CONFIG寄存器的位0 (INTEN)和CONFIG3寄存器的位3 (ININTEN)管理。CONFIG寄存器的位0 (INTEN)管理相电流通道中的积分器。CONFIG3寄存器的位3 (ININTEN)管理零线电流通道中的积分器。INTEN位为0(默认值)时，相电流通道中的所有积分器禁用。INTEN位为1时，相电流数据路径中的积分器启用。ININTEN位为0(默认值)时，零线电流通道中的积分器禁用。ININTEN位为1时，零线电流通道中的积分器启用。

图46和图47显示了数字积分器的幅度和相位响应。

请注意，积分器具有-20 dB/十倍频程的衰减和大约-90°的相移。与di/dt传感器结合使用时，所产生的幅度和相位响应在目标频段上应该具有平坦增益。不过，di/dt传感器具有20 dB/十倍频程的增益，并会产生相当多的高频噪声。因此，至少需要二阶抗混叠滤波器，以免ADC采样时目标频段再次出现噪声混叠(参见抗混叠滤波器部分)。



数字积分器算法中会用到24位带符号寄存器DICOEFF。上电时或复位之后，其值为0x000000。开启积分器之前，必须将该寄存器初始化至0xFF8000。当积分器关闭时，DICOEFF不使用，并可以在该情况下保持为0x000000。

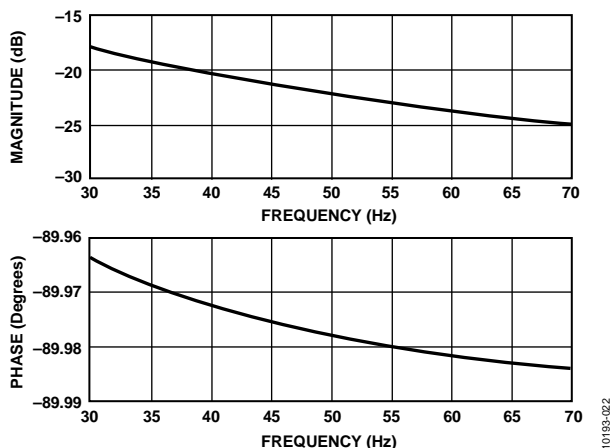


图47. 数字积分器的组合增益和相位响应(40 Hz至70 Hz)

如Current Waveform Gain寄存器部分中所述，ADE7880的串行端口采用32、16或8位数据格式。与图43所示的寄存器类似，24位带符号寄存器DICOEFF是作为32位寄存器来

访问的，其中四个MSB以0填充并通过符号扩展至28位，也即实际上是以类似0x0FFF8000的形式传输的。

当数字积分器关闭时，ADE7880可以直接与电流变压器(CT)等传统电流传感器配合使用。

### 电压通道ADC

图48显示了电压通道中VA输入的ADC和信号处理链。VB和VC通道都具有类似的处理链。ADC输出为带符号的24位二进制补码字，输出速率为8 kSPS。采用±0.5 V的额定满量程模拟输入信号时，ADC可以产生其最大输出码值。图48显示了施加于差分输入端(VA和VN)的满量程电压信号。ADC输出摆幅为-5,326,737 (0xAE86F)至+5,326,737 (0x514791)。请注意，以上是标称值，各ADE7880值在这些值上下变化。

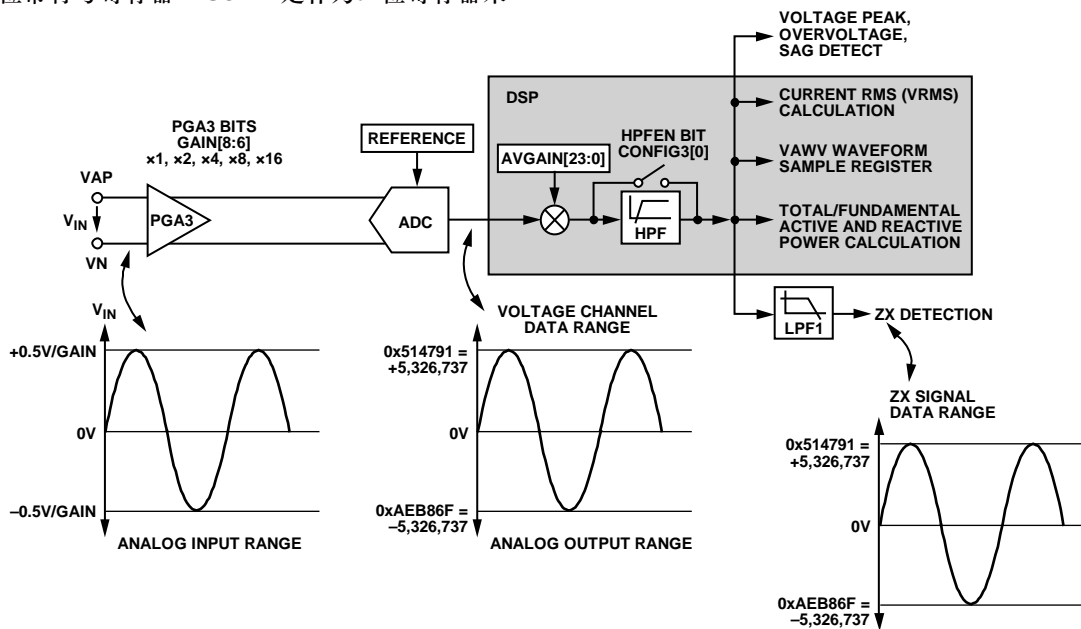


图48. 电压通道数据路径



## 电压波形增益寄存器

各相电压的信号路径中都具有一个乘法器。通过向这些24位带符号的电压波形增益寄存器(AVGAIN、BVGAIN和CVGAIN)中写入相应的二进制补码数，可以在±100%范围内更改电压波形。例如，如果向这些寄存器中写入0x400000，可以将ADC输出调高50%。若要将输出调低50%，则要向这些寄存器中写入0xC00000。公式5通过数学方式描述了Current Waveform Gain寄存器的工作方式。

$$\text{电压波形} = \text{ADC Output} \times \left( 1 + \frac{\text{Content of Voltage Gain Register}}{2^{23}} \right) \quad (5)$$

当AVGAIN、BVGAIN和CVGAIN寄存器的内容发生变化时，所有基于电压的计算都会受到影响，也就是说，这会影响到对应相位的有功/无功/视在功率和电压有效值计算。此外，波形样本也会相应地调整。

如Current Waveform Gain寄存器部分中所述，ADE7880的串行端口采用32、16或8位数据格式，而DSP采用28位数据格式。如图43所示，AVGAIN、BVGAIN和CVGAIN寄存器是作为32位寄存器访问的，其中四个MSB以0填充并通过符号扩展至28位。

## 电压通道HPF

如电流通道HPF部分所述，ADC输出可能包含直流失调，而后者可导致功率和有效值计算出现误差。与电流通道中的类似，HPF会被放置在相电压的信号路径中。CONFIG3寄存器的位0 (HPFEN)可使能或禁用滤波器。详情参见电流通道HPF部分。

## 电压通道采样

器件以8 kSPS的速率从HPF的输出端获取电压通道的波形样本并将其存储在24位带符号寄存器VAWV、VBWV和VCWV中。在此期间，所有功率和有效值计算会不间断进行。当可以通过I<sup>2</sup>C或SPI串行端口访问VAWV、VBWV和VCWV寄存器时，STATUS0寄存器的位17 (DREADY)会置1。通过将MASK0寄存器的位17 (DREADY)置1，可以在置位DREADY标志时触发中断请求。有关位DREADY的更多信息，请参见数字信号处理器部分。

如Current Waveform Gain寄存器部分中所述，ADE7880的串行端口采用32、16或8位数据格式。与图44所示寄存器相似，24位带符号寄存器VAWV、VBWV和VCWV会在传输时通过符号扩展至32位。

ADE7880内置一个专门设计的HSDC端口，可以快速访问Waveform Sample寄存器。详情参见HSDC接口部分。

## 更换相电压数据路径

ADE7880可以将一个相位的电压输入送至另一相位的计算数据路径。例如，ADE7880可以在B相计算数据路径中引入A相电压，这意味着B相中的所有功率计算都基于A相电压和B相电流。

CONFIG寄存器的位[9:8] (VTOIA[1:0])可管理在VAP引脚处测得的A相电压。如果VTOIA[1:0] = 00(默认值)，该电压会被送至A相计算数据路径。如果VTOIA[1:0] = 01，则该电压会被送至B相路径。如果VTOIA[1:0] = 10，则该电压会被送至C相路径。如果VTOIA[1:0] = 11，ADE7880的表现会和VTOIA[1:0] = 00时一样。

CONFIG寄存器的位[11:10] (VTOIB[1:0])可管理在VBP引脚处测得的B相电压。如果VTOIB[1:0] = 00(默认值)，该电压会被送至B相计算数据路径。如果VTOIB[1:0] = 01，则该电压会被送至C相路径。如果VTOIB[1:0] = 10，则该电压会被送至A相路径。如果VTOIB[1:0] = 11，ADE7880的表现会和VTOIB[1:0] = 00时一样。

CONFIG寄存器的位[13:12] (VTOIC[1:0])可管理在VCP引脚处测得的C相电压。如果VTOIC[1:0] = 00(默认值)，该电压会被送至C相计算数据路径。如果VTOIC[1:0] = 01则该电压会被送至A相路径。如果VTOIC[1:0] = 10，则该电压会被送至B相路径。如果VTOIC[1:0] = 11，ADE7880的表现会和VTOIC[1:0] = 00时一样。

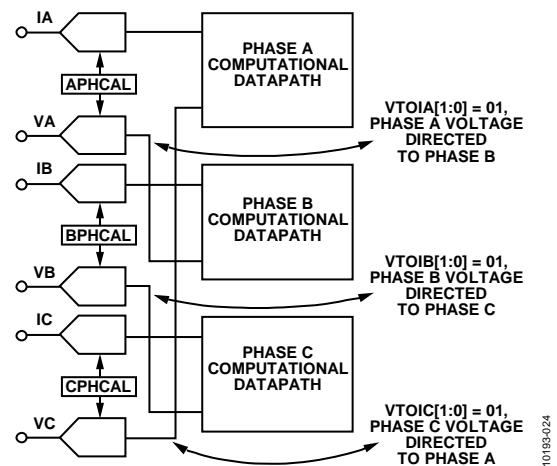


图49. 不同数据路径中使用的相电压

图49显示了在B相数据路径中使用A相电压、在C相数据路径中使用B相电压以及在A相数据路径中使用C相电压的情况。

## 电能质量测量

### 过零检测

ADE7880在相电流和相电压通道上具有过零(ZX)检测电路。零线电流数据路径不包含过零检测电路。过零事件可在各种电能质量测量和校准流程中用作时基。

器件利用LPF1的输出来产生过零事件。而低通滤波器旨在消除50 Hz和60 Hz系统的所有谐波，并识别电流和电压通道的基波成分上的过零事件。

该数字滤波器在80 Hz处有一个极点，并且时钟速率为256 kHz。因此，模拟输入信号(IA、IB、IC、VA、VB和VC之一)和LPF1输出之间存在相位滞后。50 Hz系统的ZX检测误差为 $0.0703^\circ$ (60 Hz系统为 $0.0843^\circ$ )。LPF1的相位滞后响应会导致其输入和输出之间出现大约 $31.4^\circ$ 或1.74 ms(50 Hz时)的时间延迟。从模拟输入上出现过零信号到在LPF1之后获得ZX检测，这之间的总延迟大约为 $39.6^\circ$ 或2.2 ms(50 Hz时)。ADC和HPF会引入更多延迟。为确保实现良好的ZX检测分辨率，不能禁用LPF1。图50显示了如何检测过零信号。

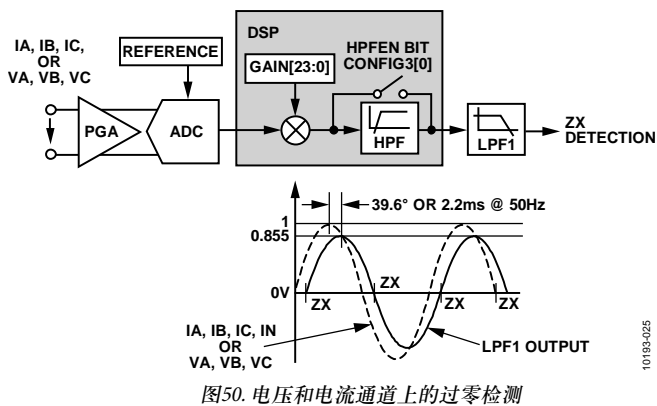


图50. 电压和电流通道上的过零检测

为了进一步增强噪声保护，电压通道中幅度小于10%满量程的输入信号不会产生过零事件。电流通道ZX检测电路对所有输入信号有效，而与信号幅度无关。

ADE7880内置六个过零检测电路，每相电压和电流通道一个。每个电路都会驱动STATUS1寄存器中的一个标志。如果置于A相电压通道中的电路检测到一个过零事件，STATUS1寄存器中的位9 (ZXVA)会被置1。

类似地，B相电压电路驱动位10 (ZXVB)、C相电压电路驱动位11 (ZXVC)，而置于电流通道中的电路驱动STATUS1寄存器的位12 (ZXIA)、位13 (ZXIB)和14 (ZXIC)。如果MASK1寄存器中的ZX检测位被置1， $\overline{\text{IRQ1}}$ 中断引脚会变为低电平，且相应状态标志会被置1。通过写入STATUS1寄存器并将状态位置1，该状态位会被清除且 $\overline{\text{IRQ1}}$ 引脚变为高电平。

### 过零超时

每个过零检测电路都对应一个超时寄存器。此寄存器载入了写入16位ZXTOUT寄存器的值，并每隔 $62.5 \mu\text{s}$ (时钟频率为16 kHz)递减一次(1 LSB)。每次检测到过零信号时，该寄存器即会复位至ZXTOUT值。此寄存器的默认值为 $0\text{xFFFF}$ 。如果该超时寄存器在检测到过零信号之前递减至0，则STATUS1的位[8:3]之一会被置1。STATUS1寄存器的位3 (ZXTOVA)、位4 (ZXTOVB)和位5 (ZXTOVC)分别对应于A相、B相和C相电压通道；而其中的位6 (ZXTOIA)、位7 (ZXTOIB)和位8 (ZXTOIC)分别对应于A相、B相和C相电流通道。

如果MASK1寄存器中的ZXTOIx或ZXTOVx位被置1， $\overline{\text{IRQ1}}$ 中断引脚会在相应状态位置1时变为低电平。通过写入STATUS1寄存器并将状态位置1，该状态位会被清除且 $\overline{\text{IRQ1}}$ 引脚回到高电平。

ZXOUT寄存器的分辨率为 $62.5 \mu\text{s}/\text{LSB}$ (时钟频率为16 kHz)。因此，中断的最大超时期限为 $4.096 \text{ s}$ ； $2^{16}/16 \text{ kHz}$ 。

图51显示了电压或电流信号保持固定直流电平超过 $62.5 \mu\text{s} \times \text{ZXT}$ 、

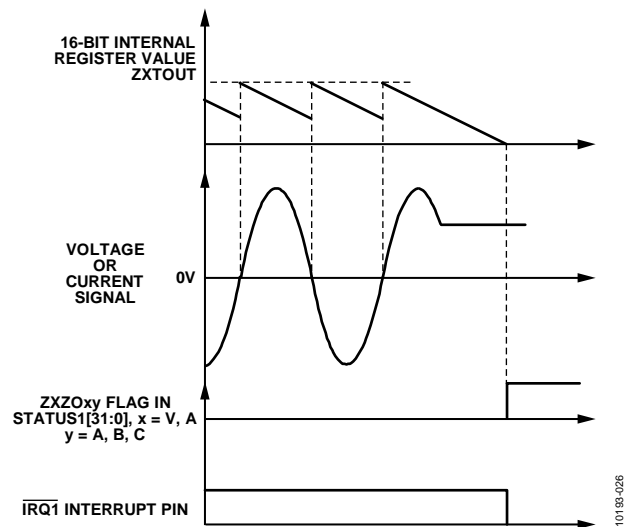


图51. 过零超时检测

### 相序检测

ADE7880内置片内相序误差检测电路。此检测作用于相位电压，并仅考虑过零事件(依据由负到正跃迁来判断)。这些过零事件的常规顺序为先A相后B相再C相(参见图53)。如果过零事件的顺序是先A相后B相再C相，那么STATUS1寄存器的位19 (SEQERR)会被置1。

# ADE7880

如果MASK1寄存器的位19 (SEQERR)置1, 且触发了逆相序事件, 则 $\overline{\text{IRQ1}}$ 中断引脚会变为低电平。通过写入STATUS1寄存器并将状态位19 (SEQERR)置1, 该状态位会被清除且 $\overline{\text{IRQ1}}$ 引脚变为高电平。

仅在ADE7880采用三相四线三电压传感器配置连接方式 (ACCMODE寄存器的位[5:4] (CONSEL[1:0])设为00)时, 逆相序检测电路才会生效。在所有其他配置中, 仅会使用两个电压传感器; 因此, 不建议使用该检测电路。在这类情况下, 可利用相电压之间的时间间隔来分析相序(详情参见相位时间间隔部分)。

图52显示了A相电压后跟C相电压(而非B相电压)的情况。每次出现由负到正的过零事件时, STATUS1寄存器的位19 (SEQERR)都会被置1, 当A相、C相或B相上的此类过零事件并不能跟在相应的C相、B相或A相过零事件之后,

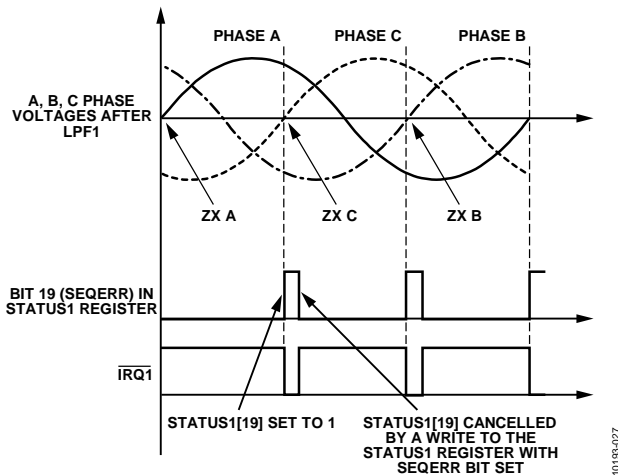


图52. A相电压后跟C相电压时SEQERR位置1

一旦检测到逆相序, 各相电压之间的时间测量(参见相位时间间隔部分)可以帮助识别哪一路相电压应该和哪一路相电流相关, 用于重新建立正确的计算数据路径。CONFIG寄存器的位[9:8] (VTOIA[1:0])、位[11:10] (VTOIB[1:0])和位[13:12] (VTOIC[1:0])可用于将一个相位的电压送至另一相位的数据路径。详情参见更换相电压数据路径部分。

## 相位时间间隔

ADE7880能够测量相电压之间、相电流之间或同一相位的电压和电流之间的时间延迟。过零检测电路识别出的由负到正跃迁可以用作测量起始点和结束点。一次只能执行一组此类测量, 具体取决于COMPmode寄存器的位[10:9] (ANGLESEL[1:0])。

当ANGLESEL[1:0]位设为00(默认值), 测量的是同一相位的电压和电流之间的延迟。A相电压和A相电流之间的延

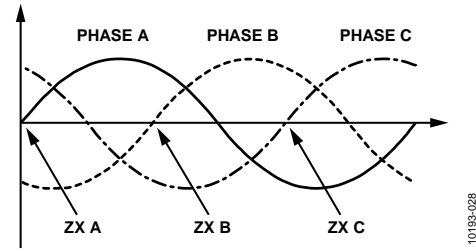


图53. A相、B相和C相的正常顺序

迟存储在16位无符号ANGLE0寄存器中(详情参见图54)。类似地, B相和C相的电压和电流之间的延迟分别存储在ANGLE1和ANGLE2寄存器中。

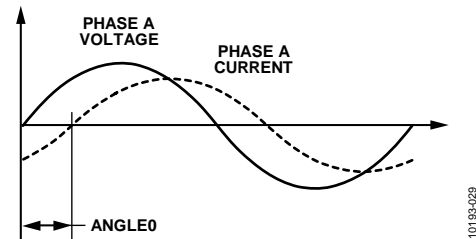


图54. A相电压和A相电流之间的延迟存储在ANGLE0寄存器中

当ANGLESEL[1:0]位设为01时, 测量的是相电压之间的延迟。A相电压和C相电压之间的延迟存储在ANGLE0寄存器中。B相电压和C相电压之间的延迟存储在ANGLE1寄存器中, 而A相电压和B相电压之间的延迟存储在ANGLE2寄存器中(详情参见图55)。

当ANGLESEL[1:0]位设为10时, 测量的是相电流之间的延迟。与相电压之间的延迟类似, A相电流和C相电流之间的延迟存储在ANGLE0寄存器中; B相电流和C相电流之间的延迟存储在ANGLE1寄存器中, 而A相电流和B相电流之间的延迟则存储在ANGLE2寄存器中(详情参见图55)。

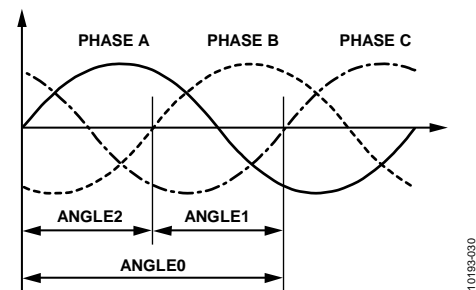


图55. 相电压(电流)之间的延迟

ANGLE0、ANGLE1和ANGLE2寄存器都是16位无符号寄存器, 且1 LSB变化对应的时间为 $3.90625 \mu\text{s}$ (时钟频率256 kHz), 这表示50 Hz系统的分辨率为 $0.0703^\circ$  ( $360^\circ \times 50 \text{ Hz} / 256 \text{ kHz}$ ), 而60 Hz系统则为 $0.0843^\circ$  ( $360^\circ \times 60 \text{ Hz} / 256 \text{ kHz}$ )。



相电压或相电流之间的延迟可用于评估负载的平衡特性。而相电压和相电流之间的延迟可用于计算各相上的功率因数，如下列公式6所示：

$$\cos\varphi_x = \cos \left[ ANGLE_x \times \frac{360^\circ \times f_{LINE}}{256 \text{ kHz}} \right] \quad (6)$$

其中 $f_{LINE} = 50 \text{ Hz}$ 或 $60 \text{ Hz}$ 。

### 周期测量

ADE7880在电压通道中提供线周期测量。每个相电压的周期经测量后存储于三个不同寄存器APERIOD、BPERIOD和CPERIOD中。周期寄存器是16位无符号寄存器，且每个线周期更新一次。由于LPF1滤波器(参见图50)的建立时间为30 ms到40 ms，因此测量在该时间之后才会稳定。

周期测量的分辨率为 $3.90625 \mu\text{s}/\text{LSB}$ (时钟频率为256 kHz)，即表示线路频率为50 Hz时分辨率为0.0195% (50 Hz/256 kHz)，而线路频率为60 Hz时则为0.0234% (60 Hz/256 kHz)。50 Hz网络的周期寄存器值大约为5120 (256 kHz/50 Hz)，而60 Hz网络大约为4267 (256 kHz/60 Hz)。该寄存器的长度确保可以测量低至3.9 Hz (256 kHz/ $2^{16}$ )的线路频率。当线路建立之后，测量结果不再改变时，周期寄存器稳定在 $\pm 1 \text{ LSB}$ 。

可以利用下面的公式和周期寄存器来计算线路周期和频率。

$$T_L = \frac{PERIOD[15:0]}{256E3} [\text{sec}] \quad (7)$$

$$f_L = \frac{256E3}{PERIOD[15:0]} [\text{Hz}] \quad (8)$$

### 相电压骤降

ADE7880可以通过编程，用于检测是否有任意相电压峰值的绝对值在数个半波周期内低于或超过峰值。发生此事件的具体相位以及相电压相对于阈值的状态通过PHSTATUS寄存器的位[14:12] (VSPHASE[x])来标识，任何相位低于或超过阈值，便会触发相关中断，如图56所示。

图56显示了A相电压在四个半波周期(SAGCYC = 4)内降至SAG level寄存器(SAGLVL)中设定的阈值以下。该事件发生时，STATUS1寄存器的位16 (SAG)会被置1，由于A相电压低于SAGLVL，所以PHSTATUS寄存器中的位VSPHASE[0]也会置1。微控制器接着回写STATUS1寄存器，将位16 (SAG)置1，以擦除该位并将中断引脚重新设为高电平。此后，A相电压在SAGLVL阈值以上保持四个半波周期(SAGCYC = 4)。STATUS1寄存器中的位16 (SAG)置1，以指示该状况，PHSTATUS寄存器中的位VSPHASE[0]恢复为0。

位VSPHASE[1]和VSPHASE[2]以同样的方式与B相和C相上

的骤降事件相关联：当B相或C相电压保持在SAGLVL以下时，这些位置1。当相电压高于SAGLVL时，这些位设为0。

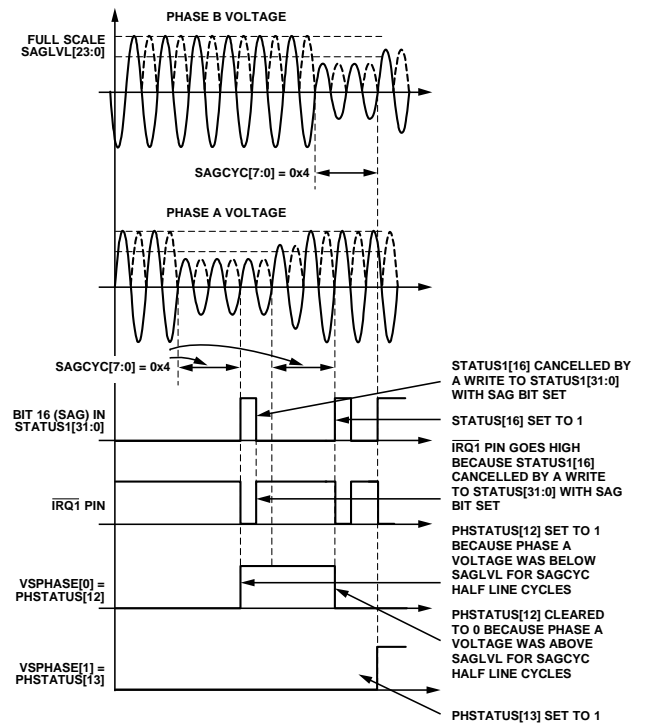


Figure 56. SAG Detection

SAGCYC寄存器表示半波周期数，相电压必须在此期间内始终位于SAGLVL寄存器所指定的电平之下或之上才能触发SAG中断；数值0对SAGCYC无效。例如，如果SAG周期(SAGCYC[7:0])为0x07，则表示线路电压将在七个半波周期内降至该阈值以下，当第七个半波周期结束时，STATUS1寄存器的SAG标志会被置1。如果MASK1的位16 (SAG)置1，则在出现SAG事件时，即STATUS1寄存器的状态位16 (SAG)置1时， $\overline{\text{IRQ1}}$ 中断引脚会变为低电平。通过写入STATUS1寄存器并将该状态位SAG置1，STATUS1寄存器的SAG状态位和 $\overline{\text{IRQ1}}$ 引脚会回到高电平。

当B相电压在两个线周期内降至SAGLVL寄存器所设定的阈值以下时，PHSTATUS寄存器的位VSPHASE[1]会被置1(参见图56)。同时，STATUS1寄存器的位16 (SAG)会被置1，以指示该事件发生。

请注意，内部过零计数器始终处于活动状态。因此，通过设置SAGLVL寄存器来执行时，第一个SAG检测结果不是在整个SAGCYC周期内获得的。而如果在初始化SAGLVL寄存器之后再写入SAGCYC寄存器，则可以复位过零计数器，从而确保第一个SAG检测结果是在整个SAGCYC周期内获得的。

管理SAG事件的建议步骤如下：

1. 通过将位16 (SAG)置1, 在MASK1寄存器中使能SAG中断。
2. 发生SAG事件时,  $\overline{\text{IRQ1}}$  中断引脚变为低电平, 且STATUS1的位16 (SAG)会被置1。
3. 读取STATUS1寄存器, 其中位16 (SAG)被置1。
4. 读取PHSTATUS寄存器, 以识别发生SAG事件的相位。
5. 写入STATUS1寄存器, 其中位16 (SAG)被置1。SAG位会立刻被擦除。

## SAG电平设置

器件将SAGLVL[23:0] SAG level寄存器的内容和HPF输出的绝对值做比较。通过向SAGLVL寄存器中写入5,928,256 (0x5A7540), 可以将SAG检测电平设为满量程(参见电压通道ADC部分), 从而连续触发SAG事件。通过写入0x00或0x01, 可以将SAG检测电平设为0, 从而永不触发SAG事件。

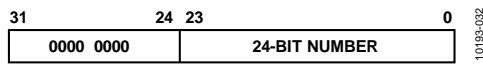


图57. SAGLVL寄存器以32位字形式传输

如Current Waveform Gain寄存器部分中所述, ADE7880的串行端口采用32、16或8位数据格式。SAGLVL寄存器是作为32位寄存器来访问的, 其中八个MSB以0填充。详情参见图57。

## 峰值检测

ADE7880会记录电压和电流通道在数个半波周期内达到的最大绝对值, 并将其存储在32位寄存器VPEAK和IPEAK的低24位中。

PEAKCYC寄存器包含用作测量时基的半波周期数。电路采用过零检测电路识别的过零点。MMODE寄存器的位[4:2] (PERSEL[2:0])选择执行该峰值测量的相位。位2选择A相; 位3选择B相; 而位4则选择C相。选择监控一个以上相位的峰值时, 由于该过程中涉及到来自多个相位的过零事件, 因此PEAKCYC寄存器中指示的测量周期会按比例递减。当确定出现新的峰值时, IPEAK和VPEAK寄存器的位[26:24] (IPPHASE[2:0]或VPPHASE[2:0])之一会被置1, 以识别触发峰值检测事件的相位。例如, 如果发现A相电流出现了峰值, 则IPEAK寄存器的位24 (IPPHASE[0])会被置1。如果下次在B相上测量到新的峰值, 则IPEAK寄存器的位24 (IPPHASE[0])会被清0, 而IPEAK寄存器的位25 (IPPHASE[1])会被置1。图58显示了IPEAK和VPEAK寄存器的组成成分。

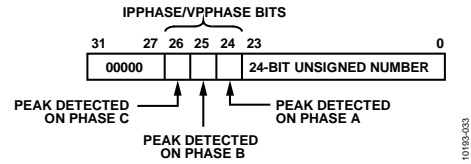


图58. IPEAK[31:0]和VPEAK[31:0]寄存器的组成成分

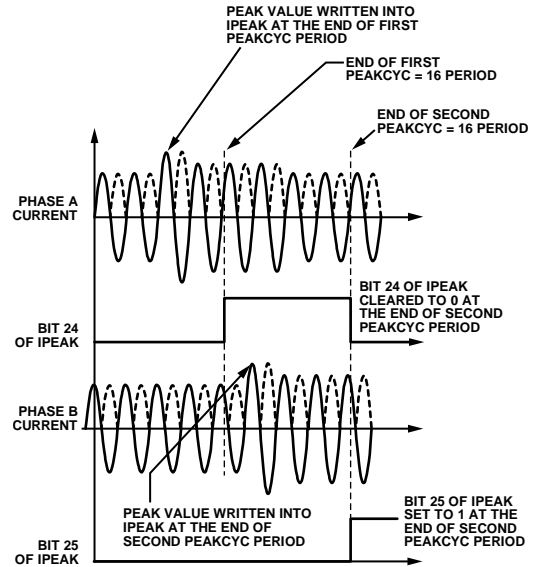


图59. 峰值电平检测

图59显示了使能A相和B相测量(MMODE寄存器的位PEAKSEL[2:0]为011)时ADE7880如何记录电流通道上的峰值。PEAKCYC设为16, 表示峰值测量周期为四个线路周期。在前四个线路周期内 (PEAKCYC = 16), A相的最大绝对值最大, 因此在该周期结束时, 该最大绝对值写入IPEAK寄存器的后24位, 且IPEAK寄存器的位24 (IPPHASE[0])会置1。在后四个线路周期的PEAKCYC周期内, 该位保持为1。在后四个线路周期内, B相的最大绝对值最大, 因此在该周期结束时, 该最大绝对值被写入IPEAK寄存器的后24位, 且IPEAK寄存器的位25 (IPPHASE[1])会被置1。

当电流通道的峰值检测周期结束时, STATUS1寄存器的位23 (PKI)会被置1。如果MASK1寄存器的位23 (PKI)被置1,  $\overline{\text{IRQ1}}$  中断引脚会在PEAKCYC周期结束时变为低电平, 且STATUS1寄存器的状态位23 (PKI)会被置1。类似地, 当电压通道的峰值检测周期结束时, STATUS1寄存器的位24 (PKV)会被置1。如果MASK1寄存器的位24 (PKV)被置1,  $\overline{\text{IRQ1}}$  中断引脚会在PEAKCYC周期结束时变为低电平, 且STATUS1寄存器的状态位24 (PKV)会被置1。为了找到触发该中断的具体相位, 器件会在读取STATUS1寄存器之后马上读取IPEAK或VPEAK寄存器两者之一。接下来, 通过写入STATUS1寄存器并将该状态位置1, 该状态位会被清除, 且 $\overline{\text{IRQ1}}$  引脚变为高电平。

请注意，内部过零计数器始终处于活动状态。因此，通过设置MMODE寄存器的位[4:2] (PEAKSEL[2:0])来执行时，第一个峰值检测结果不是在整个PEAKCYC周期内获得的。而如果在PEAKSEL[2:0]位置1之后再写入PEAKCYC寄存器，则可以复位过零计数器，从而确保第一个峰值检测结果是在整个PEAKCYC周期内获得的。

### 过压和过流保护

ADE7880可以通过检测发现电压和电流通道上测得的瞬时绝对值何时超过了在24位无符号寄存器OVLVL和OILVL中设定的阈值。在发生过压事件时，如果MASK1寄存器的位18 (OV)被置1， $\overline{\text{IRQ1}}$ 中断引脚会变为低电平。当 $\overline{\text{IRQ1}}$ 中断引脚变为低电平时，将会设置两个状态标志：STATUS1寄存器的位18(OV)和PHSTATUS寄存器的位[11:9] (OVPHASE[2:0])之一(用于识别产生过压事件的相位)。通过写入STATUS1寄存器并将该状态位置1，STATUS1寄存器的状态位18(OV)和PHSTATUS寄存器的所有位[11:9] (OVPHASE[2:0])会被清除，且 $\overline{\text{IRQ1}}$ 引脚变为高电平。图60显示了A相电压上的过压检测。

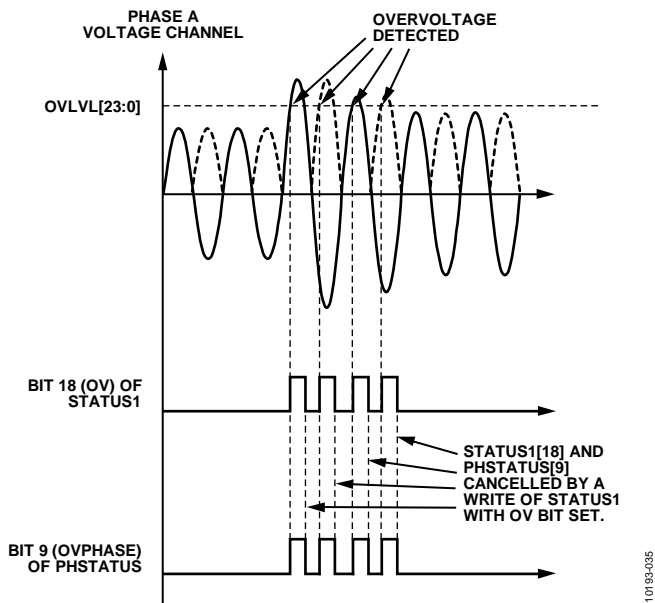


图60. 过压检测

如图所示，一旦A相电压的瞬时绝对值超过OVLVL寄存器中的阈值，STATUS1寄存器的位18 (OV)和PHSTATUS寄存器的位9 (OVPHASE[0])会被置1。而当写入STATUS1寄存器并将位18 (OV)置1时，STATUS1寄存器的位18 (OV)和PHSTATUS寄存器的位9 (OVPHASE[0])会被取消。

管理过压事件的建议步骤如下：

- 1 通过将位18(OV)置1，在MASK1寄存器中使能OV中断。
- 2 发生过压事件时， $\overline{\text{IRQ1}}$ 中断引脚变为低电平。
- 3 读取STATUS1寄存器，其中位18 (OV) 被置1。
- 4 读取PHSTATUS寄存器，以识别发生过压事件的相位。
- 5 写入STATUS1寄存器并将位18(OV)置1。此时，位OV和PHSTATUS寄存器的所有[11:9](OVPHASE[2:0])均会被清除。

在发生过流事件时，如果MASK1寄存器的位17(OI)被置1， $\overline{\text{IRQ1}}$ 中断引脚会变为低电平。接着，STATUS1寄存器的位17 (OI)和PHSTATUS寄存器的位[5:3] (OIPHASE[2:0])之一(用于识别产生该中断的相位)会立刻被置1。为了找到触发该中断的相位，可以在读取STATUS1寄存器后马上读取PHSTATUS寄存器。接着，通过写入STATUS1寄存器并将该状态位置1，STATUS1寄存器的状态位17(OI)和PHSTATUS寄存器的位[5:3](OIPHASE[2:0])会被清除，且 $\overline{\text{IRQ1}}$ 引脚变为高电平。该过程与过压检测类似。

### 过压和过流电平设置

器件会将24位无符号过压(OVLVL)和过流(OILVL)寄存器的内容与电压和电流通道的绝对值做比较。这些寄存器的最大值为HPF输出的最大值：+5,326,737(0x514791)。当OVLVL或OILVL寄存器等于该值时，则永远不会检测到过压或过流条件。而向这些寄存器中写入0x0时，则表示会连续监测到过压或过流条件，且会永久性触发相应中断。

如Current Waveform Gain寄存器部分中所述，ADE7880的串行端口采用32、16或8位数据格式。与图57所示寄存器类似，OILVL和OVLVL寄存器是作为32位寄存器来访问的，其中八个MSB以0填充。



# ADE7880

## 零线电流失配

在三相系统中，零线电流等于相电流的代数和：

$$I_N(t) = I_A(t) + I_B(t) + I_C(t)$$

如果这两个数值之间存在失配，则系统中可能发生了窃电情况。

**ADE7880**通过将IAWV、IBWV和ICWV寄存器的内容相加而计算出相电流的总和，并将结果存储到28位带符号寄存器ISUM中： $I_{SUM}(t) = I_A(t) + I_B(t) + I_C(t)$ 。ISUM会每隔125 μs（频率为8 kHz）计算一次，即相当于提供电流样本的速率，而STATUS0寄存器的位17（DREADY）用于指示何时可以读取ISUM寄存器。有关位DREADY的更多信息，请参见数字信号处理器部分。

若要从ISUM寄存器恢复 $I_{SUM}(t)$ 值，请使用以下公式：

$$I_{SUM}(t) = \frac{ISUM[27:0]}{ADC_{MAX}} \times I_{FS}$$

其中：

$ADC_{MAX} = 5,928,256$ ，即满量程输入时的ADC输出。

$I_{FS}$ 为满量程ADC相电流。

请注意，当CONFIG3寄存器中的位2（INSEL）置1时，**ADE7880**还会计算ISUM有效值并将结果存储在NIRMS寄存器中（详情参见电流有效值计算部分）。

**ADE7880**会计算ISUM和INWV寄存器中零线电流两者绝对值之间的差值并取其结果的绝对值，然后与ISUMLVL阈值做比较。

如果

$$\left| |ISUM| - |INWV| \right| \leq ISUMLVL,$$

那么表示零线电流等于相电流的总和，且系统工作正常。

如果

$$\left| |ISUM| - |INWV| \right| > ISUMLVL,$$

那么表示可能发生了窃电情况，且STATUS1寄存器的位20（MISMTCH）会被置1。通过设置MASK1寄存器的位20（MISMTCH），可以使能零线电流失配的中断。使能该中断后，当MASK1寄存器中状态位MISMTCH置1时， $\overline{IRQ1}$ 引脚会变为低电平。通过写入STATUS1寄存器并将位20（MISMTCH）置1，该状态位会被清除，且 $\overline{IRQ1}$ 引脚回到高电平。

$$\text{If } \left| |ISUM| - |INWV| \right| \leq ISUMLVL, \text{ then MISMTCH} = 0$$

$$\text{If } \left| |ISUM| - |INWV| \right| > ISUMLVL, \text{ then MISMTCH} = 1$$

该过程中使用的正阈值ISUMLVL是一个24位带符号寄存器。ISUMLVL用于与绝对值进行比较，因此应始终设置为0x00000到0x7FFFFFFF范围内的正数。ISUMLVL采用的调整比例与电流ADC输出相同，因此向ISUMLVL寄存器中写入+5,326,737（0x514791）时，失配检测电平将置为满量程；详情参见电流通道ADC部分。而写入0x000000（默认值）或负值时，则表示会一直触发MISMTCH事件。为避免连续触发MISMTCH事件，应该在上电或硬件/软件复位之后向ISUMLVL寄存器中写入适合该应用的值。

如Current Waveform Gain寄存器部分中所述，**ADE7880**的串行端口采用32、16或8位数据格式，而DSP采用28位数据格式。如图61所示，28位带符号寄存器ISUM是作为32位寄存器来访问的，其中四个最高有效位以0填充。



图61. ISUM[27:0]寄存器以32位数据格式的形式传输

与图43所示的寄存器类似，ISUMLVL寄存器是作为32位寄存器来访问的，其中四个最高有效位以0填充并通过符号扩展至28位。

## 相位补偿

如电流通道ADC和电压通道ADC部分所述，电流和电压的数据路径是完全相同的。**ADE7880**所引起的电流和电压信号之间的相位误差可以忽略不计。不过，**ADE7880**必须与传感器配合使用，而这些传感器可能存在固有相位误差。例如，电流互感器（CT）存在0.1°到3°的相位误差并不罕见。这些相位误差因器件而异，并必须加以校正，以便执行准确的功率计算。

当功率因数较低时，相位不匹配所引起的误差特别明显。

**ADE7880**能够以数字方式校准这些微小的相位误差。

**ADE7880**允许向信号处理链中引入少量的时间延迟或时间提前，从而补偿这些微小的相位误差。

Phase Calibration寄存器（APHCAL、BPHCAL和CPHCAL）都是10位寄存器，这些寄存器可以在-374.0 μs到+61.5 μs范围内调整电压通道信号路径中的时间提前量。向PHCAL寄存器中写入负值表示时间提前，而正值则表示时间延迟。

1 LSB相当于0.976 μs的时间延迟或时间提前（时钟频率为1.024 MHz）。这样，当线路频率为60 Hz时，相位补偿分辨率可达到0.0211°（360° × 60 Hz / 1.024 MHz）。这相当于在60 Hz时总校正范围为-8.079°到+1.329°。50 Hz时校正范围为-6.732°到+1.107°，而分辨率为0.0176°（360° × 50 Hz / 1.024 MHz）。

假设相位误差为 $x$ 度，且是以相电压为参考来测量的，那么通过将 $x$ 除以相位分辨率(60 Hz时为 $0.0211^\circ/\text{LSB}$ ，而50 Hz时为 $0.0176^\circ/\text{LSB}$ )即可计算出相应的LSB。结果必须位于-383到+63范围内，否则无效。如果电流比电压超前，则结果为负值，会向PHCAL寄存器中写入其绝对值。如果电流比电压落后，则结果为正值，将结果加上512，然后再写入xPHCAL。

APHCAL、BPHCAL或CPHCAL

$$= \left\{ \begin{array}{l} \frac{x}{\text{phase\_resolution}}, x \leq 0 \\ \frac{x}{\text{phase\_resolution}} + 512, x > 0 \end{array} \right\} \quad (9)$$

图63显示了如何利用相位补偿来移除电流通道的IA中因外部电流传感器而导致的 $x = -1^\circ$ 相位超前(50 Hz系统中相当于 $55.5 \mu\text{s}$ )。为了消除A相电流通道中的超前( $1^\circ$ )，必须向对应的电压通道中引入相位超前。根据公式8，APHCAL为57个最低有效位(56.8四舍五入所得)。通过向A相电流中引入 $55.73 \mu\text{s}$ 的时间延迟，即可实现该相位超前。

如Current Waveform Gain寄存器部分中所述，ADE7880的串行端口采用32、16或8位数据格式。如图62所示，10位寄存器APHCAL、BPHCAL和CPHCAL是作为16位寄存器来访问的，其中六个MSB以0填充。

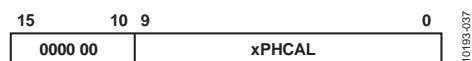


图62. xPHCAL寄存器以16位寄存器形式通信

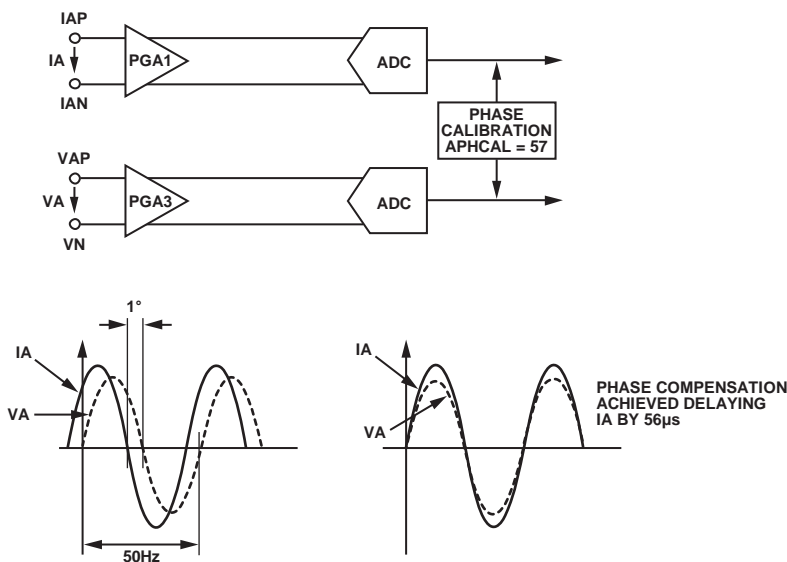


图63. 电压通道上的相位校准

## 基准电压电路

REFIN/OUT引脚处的基准电压标称值为 $1.2 \pm 0.075\%$  V。这是ADE7880中ADC采用的基准电压。REF<sub>IN/OUT</sub>可以被外部参考源过驱动，比如一个1.2V的外部参考源。ADE7880的基准电压会随温度变化而略微漂移；有关温度系数特性(单位为ppm/°C)，请参见技术规格书部分。温度漂移值因器件而异。由于所有ADC均采用该基准电压源，因此如果基准电压源存在x%的漂移，则会导致电表精度出现2x%的偏差。因温度变化而出现的基准电压漂移通常非常小，并且一般远远小于电表中的其它元件。另外，电表可以在多种温度下进行校准。

如果CONFIG2寄存器的位0(EXTREFEN)清0(默认值)，ADE7880采用内部基准电压源。如果该位置1，则使用的是外部基准电压源。CONFIG2寄存器在PSM0模式期间进行设置。其值会在PSM1、PSM2和PSM3功耗模式下保持不变。

## 数字信号处理器

ADE7880内置固定功能数字信号处理器(DSP)，可以计算所有功率和有效值。此外内置程序存储器ROM和数据存储器RAM。

用于功率和有效值计算的程序存储在程序存储器ROM中，并且该处理器会每8 kHz执行一次该程序。计算结束时，器件会将STATUS0寄存器的位17(DREADY)置1。通过将MASK0寄存器的位17(DREADY)置1，可以使能该事件的中断。使能该中断后，计算结束时 $\overline{\text{IRQ0}}$ 引脚会变为低电平，且状态位DREADY被置1。通过写入STATUS0寄存器并将位17(DREADY)置1，该状态位会被清除且 $\overline{\text{IRQ0}}$ 引脚变为高电平。

DSP使用的寄存器位于数据存储器RAM中，地址范围为0x4380到0x43BE。此存储器的宽度为28位。执行数据存储器RAM写操作时使用两级流水线。这代表两种情况：当仅需要初始化一个寄存器时，应多执行两次写操作以确保将值写入RAM。当需要初始化两个或更多寄存器时，应对队列内的最后一个寄存器多执行两次写操作以确保将值写入RAM。

如上电程序部分所述，上电时或者硬件或软件复位后，DSP处于空闲模式。此时未执行任何指令。数据存储器RAM中的所有寄存器初始化为默认值0，读取/写入无任何限制。RUN寄存器(用于启动和停止DSP)会被清除至0x0000。若要DSP开始执行代码，则必须向RUN寄存器中写入0x0001。建议首先将数据存储器RAM中的所有

ADE7880寄存器初始化至其预期值。接下来，对队列中的最后一个寄存器执行两次额外写入操作，以清除流水线，然后向RUN寄存器中写入0x0001。这样，DSP即会根据所需配置启动计算。

为了确保存储在DSP数据存储器RAM(地址0x4380与地址0x43BE之间)内数据的完整性，提供了写保护机制。默认情况下，保护功能是禁用的，放置在0x4380与0x43BE间的寄存器的写入无任何限制。使能保护功能后，这些寄存器不允许写入。无论写保护状态如何，寄存器的读取无任何限制。要使能保护功能，向位于地址0xE7FE的内部8位寄存器写入0xAD，然后向位于地址0xE7E3的内部8位寄存器写入0x80。要禁用保护，向位于地址0xE7FE的内部8位寄存器写入0xAD，然后向位于地址0xE7E3的内部8位寄存器写入0x00。建议在启动DSP之前使能写保护。如果需要更改任何基于数据存储器RAM的寄存器，只需禁用保护，更改值，然后重新使能保护。更改这些寄存器无需停止DSP。

初始化数据存储器RAM内寄存器的建议程序为：

- 初始化所有寄存器。向队列内的最后一个寄存器写入三次，以确保将其值写入RAM。同时还应初始化ADE7880的所有其他寄存器。
- 启用写保护，向位于地址0xE7FE的内部8位寄存器写入0xAD，然后向位于地址0xE7E3的内部8位寄存器写入0x80。
- 回读所有数据存储器RAM寄存器，以确保将其初始化为所需值。
- 在未正确初始化一个或多个寄存器的远程情况下，应禁用保护：即向位于地址0xE7FE的内部8位寄存器写入0xAD，然后向位于地址0xE7E3的内部8位寄存器写入0x00。再次初始化寄存器。向队列内的最后一个寄存器写入三次。启用写保护，向位于地址0xE7FE的内部8位寄存器写入0xAD，然后向位于地址0xE7E3的内部8位寄存器写入0x80。
- 设Run = 1，启动DSP。

如果ADE7880一直处于PSM0正常模式，则没必要停止DSP。所有ADE7880寄存器(包括位于数据存储器RAM中的寄存器)均可以直接修改，而无需停止DSP。不过，若要停止DSP，则必须向RUN寄存器中写入0x0000。若要重新启动DSP，则必须遵循下列程序之一：

- 如果数据存储器RAM中的ADE7880寄存器尚未经过修改，则可以向RUN寄存器中写入0x0001来启动DSP。
- 如果数据存储器RAM中的ADE7880寄存器必须进行修改，则首先执行软件或硬件复位并将所有ADE7880寄存器初始化至其目标值，使能写保护，然后向RUN寄存器中写入0x0001来启动DSP。

如电源管理部分所述，当ADE7880退出PSM0功耗模式时，建议向RUN寄存器中写入0x0000来停止DSP(有关更改功耗模式时的建议操作，请参见表10和表11)。

### 有效值测量

有效值(rms)衡量交流信号的幅度。可以分别从实用角度和数学角度予以定义。从实用角度定义，一个交流信号的有效值等于在负载上产生同等功率所需的直流量。从数学角度来看，连续信号f(t)的有效值定义如下：

$$F_{rms} = \sqrt{\frac{1}{T} \int_0^T f^2(t) dt} \quad (10)$$

对于时间采样信号，有效值计算涉及求信号的平方、求平均值，然后获得平方根。

$$F_{rms} = \sqrt{\frac{1}{N} \sum_{n=1}^N f^2[n]} \quad (11)$$

公式10表明，对于包含谐波的信号，有效值计算会包含所有谐波成分，而不仅仅是基波。ADE7880采用两种不同的方法来计算有效值。第一种方法非常精确，并仅在PSM0模式下有效。第二种方法精度较差，采用平均绝对值(mav)测量估算来进行；在PSM0和PSM1模式下有效。

ADE7880还可计算相电流、相电压和零线电流的各种基波和谐波成分的有效值，作为谐波计算模块的一部分。详情参见谐波计算部分。

第一种方法是对输入信号的平方进行低通滤波(LPF)并求取结果的平方根(参见图65)。

$$If f(t) = \sum_{k=1}^{\infty} F_k \sqrt{2} \sin(k\omega t + \gamma_k) \quad (12)$$

则

$$f^2(t) = \sum_{k=1}^{\infty} F_k^2 - \sum_{k=1}^{\infty} F_k^2 \cos(2k\omega t + 2\gamma_k) + 2 \sum_{\substack{k,m=1 \\ k \neq m}}^{\infty} F_k \times F_m \sin(k\omega t + \gamma_k) \times \sin(m\omega t + \gamma_m) \quad (13)$$

经过LPF并取得平方根后，f(t)的有效值即可通过下式获得：

$$F = \sqrt{\sum_{k=1}^{\infty} F_k^2} \quad (14)$$

基于此方法的有效值计算会同时所有七个模拟输入通道上并行。结果存储在下列24位寄存器中：AIRMS、BIRMS、CIRMS、AVRMS、BVRMS、CVRMS和NIRMS。

第二种方法首先计算输入信号的绝对值，然后通过滤波提取其直流成分。该方法计算的是输入的平均绝对值。如果公式12中的输入信号仅包含基波成分，则其平均值如下：

$$F_{DC} = \frac{1}{T} \left[ \int_0^{\frac{T}{2}} \sqrt{2} \times F_1 \times \sin(\omega t) dt - \int_{\frac{T}{2}}^T \sqrt{2} \times F_1 \times \sin(\omega t) dt \right]$$

$$F_{DC} = \frac{2}{\pi} \times \sqrt{2} \times F_1$$

基于此方法的计算仅限在三相电流上同时运行。结果分别存储在下列20位寄存器中：AIMAV、BMAV和CMAV。请注意，只有仅含基波成分时，mav和rms值之间的比例关系才会保持不变。如果电流通道中存在谐波，则平均绝对值不再与有效值成正比。

### 电流有效值计算

本节介绍如何利用第一种方法来计算所有相线和零线电流的有效值。如果CONFIG3寄存器中的位2(INSEL)置1，ADE7880还会计算相电流瞬时值之和的有效值。请注意，瞬时值和存储于ISUM寄存器内，如零线电流失配部分所述。在仅需要检测相电流的三相四线系统中，该值可衡量零线电流。

图65详细显示了电流通道其中一相上的用于有效值计算的信号处理链。电流通道有效值是根据电流通道中使用的样本进行计算的。电流有效值为24位值，并存储在AIRMS、BIRMS、CIRMS和NIRMS寄存器中。电压有效值测量的更新速率为8 kHz。如果CONFIG3寄存器位2(INSEL)为0(默认值)，NIRMS寄存器便包含零线电流有效值。如果INSEL位为1，NIRMS寄存器便包含相电流瞬时值之和的有效值。

采用0.5V(交流峰值)的额定满量程模拟输入信号时，ADC会产生大约为±5,326,737的输出码。满量程正弦波信号的等效有效值为3,766,572(0x39792C)，该值与线路频率无关。如果使能了积分器，即CONFIG寄存器的位0(INTEN)置1，那么满量程正弦波信号的等效有效值在50 Hz时为3,759,718(0x395E66)，而在60 Hz时则为3,133,207(0x2FCF17)。

# ADE7880

当PGA = 1时，电流有效值的精度在满量程输入到1/1000满量程输入范围内通常为0.1%。另外，此项测量的带宽为3.3 kHz。建议在发生电压过零事件时的同时读取RMS寄存器，以确保稳定性。 $\overline{TRQI}$ 中断可用于指示何时发生了过零事件(参见中断部分)。表12显示了电流有效值测量的建立时间，即RMS寄存器从0开始到反映出电流通道输入端值所需的时间。

**表12. 电流有效值测量的建立时间**

积分器状态	50 Hz输入信号	60 Hz输入信号
积分器关闭	580 ms	580 ms
积分器开启	700 ms	700 ms

如Current Waveform Gain寄存器部分中所述，ADE7880的串行端口采用32、16或8位数据格式。与图64所示寄存器类似，24位带符号寄存器AIRMS、BIRMS、CIRMS、NIRMS都是作为32位寄存器来访问的，其中八个MSB以0填充。

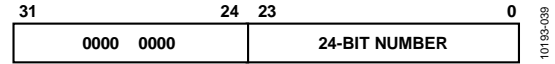


图64. 24位AIRMS、BIRMS、CIRMS和NIRMS寄存器以32位字的形式传输

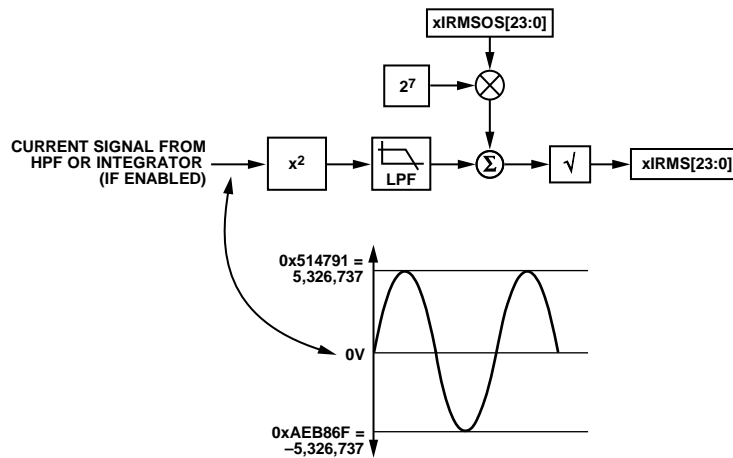


图65. 电流有效值信号处理



## 电流有效值偏移失调补偿

ADE7880 针对每个相提供了一个 Current Rms Offset Compensation 寄存器：AIRMSOS、BIRMSOS、CIRMSOS 和 NIRMSOS。这些都是 24 位带符号寄存器，可用于移除电流有效值计算中的偏移失调。由于  $I(t)$  直流成分中集成了输入噪声，因此有效值计算中会偏移失调。Current Rms Offset Compensation 寄存器的 1 LSB 相当于 Current Rms 寄存器的 1 LSB。假定在满量程交流输入 (50 Hz) 下电流有效值计算的最大值为 3,766,572，一 LSB 的电流有效值失调代表低于满量程 60 dB 时的有效值测量值的 0.00045%。

$$\left( \sqrt{3767^2 + 128/3767} - 1 \right) \times 100$$

在低电流下执行失调校准；校准时电流不应等于零。

$$I_{rms} = \sqrt{I_{rms0}^2 + 128 \times IRMSOS} \quad (15)$$

其中， $I_{rms0}$  是未经过偏移失调校正的有效值测量值。

如 Current Waveform Gain 寄存器部分中所述，ADE7880 的串行端口采用 32、16 或 8 位数据格式，而 DSP 采用 28 位数据格式。与图 43 所示寄存器类似，24 位带符号寄存器 AIRMSOS、BIRMSOS、CIRMSOS 和 NIRMSOS 都是作为 32 位寄存器来访问的，其中四个 MSB 以 0 填充并通过符号扩展至 28 位。

## 电流平均绝对值计算

本节介绍如何利用第二种方法来通过平均绝对值 (mav) 法估算所有相电流的有效值。此方法在 PSM1 模式下使用，在零线断线情况可能存在窃电篡改时，允许根据电流有效值来进行电能累计。此数据路径在 PSM0 模式下也有效，以便进行增益校准。在 PSM1 模式下，该增益用于外部微处理起计算准确的 MAV。使用此方法时，不会计算零线电流的 mav 值。图 66 详细显示了电流通道其中一相上的用于 mav 计算的信号处理链。

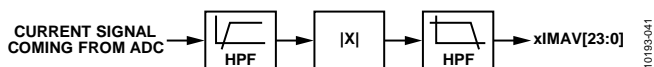


图 66. PSM1 模式的电流 MAV 信号处理

电流通道 mav 值是根据电流通道波形采样模式中使用的数据样本进行计算的。数据样本通过高通滤波器以消除 ADC 引入的直流偏移失调，并计算出绝对值。然后，该模块的输出经过滤波，以获取平均值。电流 mav 值为 20 位无符号值，并存储在 AIMAV、BIMAV 和 CIMAV 寄存器中。该 mav 测量的更新速率为 8 kHz。

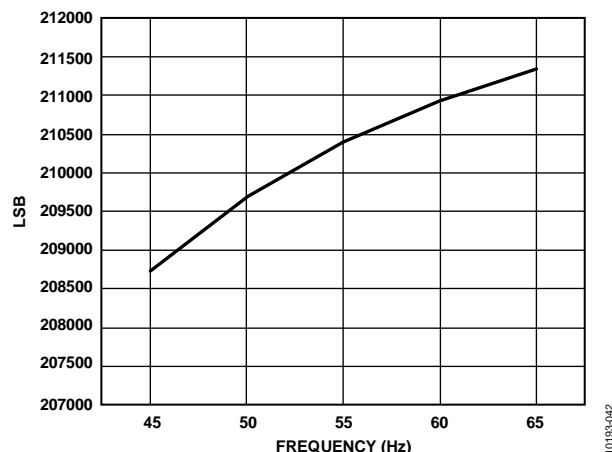


图 67. 满量程时的 xIMAV 寄存器值 (线路频率范围为 45 Hz 至 65 Hz)

50 Hz 和 60 Hz 时满量程正弦波信号的 mav 值分别为 209,686 和 210,921。如图 67 所示，对于满量程正弦波输入，45 Hz 和 65 Hz 的 mav 估算结果之间存在 1.25% 的偏差。在满量程输入到 1/100 满量程输入范围内，电流 mav 精度通常为 0.5%。另外，该测量的带宽为 3.3 kHz。电流 mav 测量的建立时间 (即 mav 寄存器在 0.5% 的误差范围内反映电流通道输入端值所需的时间) 为 500 ms。

如 Current Waveform Gain 寄存器部分中所述，ADE7880 的串行端口采用 32、16 或 8 位数据格式。如图 68 所示，20 位无符号寄存器 AIMAV、BIMAV 和 CIMAV 是作为 32 位寄存器来访问的，其中 12 个 MSB 以 0 填充。

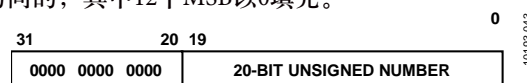


图 68. xIMAV 寄存器以 32 位寄存器形式传输

## 电流 MAV 增益和失调补偿

AIMAV、BIMAV 和 CIMAV 寄存器中存储的电流有效值可以通过各项对应的增益和失调系数来进行校准。建议在 PSM0 模式下通过向 ADE7880 提供标称电流来计算具体增益。而失调可以通过向 ADE7880 提供低电流来进行估算，其中电流通常等于具体精度所要求的最小值。每次读取 AIMAV、BIMAV 和 CIMAV 寄存器时，存储在外部微控制器的参数用来校正上述寄存器。

## 电压通道有效值计算

图69详细显示了电压通道其中一相上的用于有效值计算的信号处理链。电压通道有效值是根据电压通道中使用的样本进行计算的。电压有效值值为24位带符号值，并存储在AVRMS、BVRMS和CVRMS寄存器中。电压有效值测量的更新速率为8 kHz。

采用0.5V(交流峰值)的额定满量程模拟输入信号时，ADC会产生大约为±5,326,737的输出码。满量程正弦波信号的等效有效值为3,766,572(0x39792C)，该值与线路频率无关。

在满量程输入到1/1000满量程输入范围内，电压有效值精度典型值为0.1%。另外，该测量的带宽为3.3 kHz。建议在发生电压过零事件时的同时读取RMS寄存器，以确保稳定

性。IRQ1中断可用于指示何时发生了过零事件(参见中断部分)。

对于50 Hz和60 Hz输入信号，电压有效值测量的建立时间都是580 ms。该时间就是RMS寄存器从0开始到正确反映出电压通道输入端值所需的时间。

如Current Waveform Gain寄存器部分中所述，ADE7880的串行端口采用32、16或8位数据格式。与图57所示寄存器类似，24位带符号寄存器AVRMS、BVRMS和CVRMS都是作为32位寄存器来访问的，其中八个MSB以0填充。

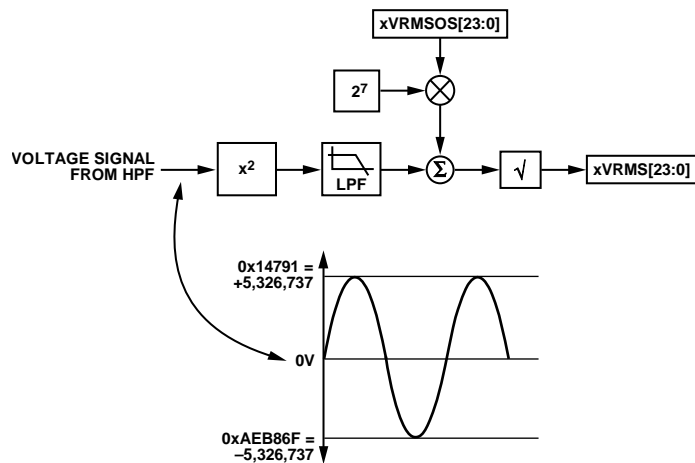


图69. 电压有效值信号处理

### 电压有效值失调补偿

ADE7880针对每相都提供一个Voltage Rms Offset Compensation寄存器：AVRMSOS、BVRMSOS和CVRMSOS。这些都是24位带符号寄存器，可用于移除电压有效值计算中的偏移失调。由于 $V^2(t)$ 直流成分中集成了输入噪声，因此有效值计算中会偏移失调。Voltage Rms Offset Compensation寄存器的1 LSB相当于Voltage Rms寄存器的1 LSB。假定在满量程输入(50 Hz)下电压均方根计算的最大值为3,766,572，—LSB的电流均方根失调代表低于满量程60 dB时的均方根测量值的0.00045%。

$$\left( \sqrt{3767^2 + 128 / 3767} - 1 \right) \times 100$$

在低电流下执行失调校准；校准时电压不应等于零。

$$V_{rms} = \sqrt{V_{rms0}^2 + 128 \times VRMSOS} \quad (16)$$

其中， $V_{rms0}$ 是未经过偏移失调校正的有效值测量。

如Current Waveform Gain寄存器部分中所述，ADE7880的串行端口采用32、16或8位数据格式，而DSP采用28位数据格式。与图43所示的寄存器类似，24位带符号寄存器AVRMSOS、BVRMSOS和CVRMSOS都是作为32位寄存器来访问的，其中四个最高有效位以0填充并通过符号扩展至28位。

### 三相三线三角形配置中的电压有效值

在三相三线三角形配置中，B相视为系统地，A相和C相电压相对于B相进行测量。在ACCMODE寄存器中将CONSEL位设为01便可选择该配置(有关可使用ADE7880的所有配置，参见表15)。这种情况下，所有B相有功、无功和视在功率均为0。

在这种配置中，ADE7880还会计算A相与C相之间的线路电压有效值，并将结果存储到BVRMS寄存器中。BVGAIN和BVRMSOS寄存器可用于校准依此配置计算的BVRMS寄存器。

### 有功功率计算

ADE7880可计算各相上的总有功功率。总有功功率在计算时会考虑电压和电流的所有基波和谐波成分。另外，ADE7880可以计算基波有功功率，该功率完全由电压和电流的基波成分决定。

ADE7880还可计算谐波有功功率，即由电压和电流谐波成分确定的有功功率。详情参见谐波计算部分。

### 总有功功率计算

功率定义为电能从电源流向负载的速率，并通过产生电压和电流波形来表示。所得波形称为瞬时功率信号，并等于每一瞬间的电能流动速率。功率的单位为瓦或焦耳/秒。如果交流系统的电源电压为 $v(t)$ 、电流为 $i(t)$ ，且两者都包含谐波，则

$$v(t) = \sum_{k=1}^{\infty} V_k \sqrt{2} \sin(k\omega t + \varphi_k) \quad (17)$$

$$i(t) = \sum_{k=1}^{\infty} I_k \sqrt{2} \sin(k\omega t + \gamma_k)$$

其中：

$V_k$ 和 $I_k$ 分别是各谐波的电压和电流有效值。

$\varphi_k$ 和 $\gamma_k$ 分别是各谐波的相位延迟。

交流系统种的瞬时功率为：

$$p(t) = v(t) \times i(t) = \sum_{k=1}^{\infty} V_k I_k \cos(\varphi_k - \gamma_k) - \sum_{k=1}^{\infty} V_k I_k \cos(2k\omega t + \varphi_k + \gamma_k) + \sum_{\substack{k, m=1 \\ k \neq m}}^{\infty} V_k I_m \{ \cos[(k-m)\omega t + \varphi_k - \gamma_m] - \cos[(k+m)\omega t + \varphi_k + \gamma_m] \} \quad (18)$$

整数线路周期(n)内的平均功率用公式19表示。

$$P = \frac{1}{nT} \int_0^{nT} p(t) dt = \sum_{k=1}^{\infty} V_k I_k \cos(\varphi_k - \gamma_k) \quad (19)$$

其中：

$T$ 是线路周期时长。

$P$ 称为总有功功率或总实际功率。

请注意，总有功功率等于公式18中瞬时功率信号 $p(t)$ 的直流成分，即：

$$\sum_{k=1}^{\infty} V_k I_k \cos(\varphi_k - \gamma_k)$$

该公式用于计算ADE7880中各相上的总有功功率。通过将 $k=1$ 代入公式18，即可获得基波有功功率的公式，如下所示：

$$FP = V_1 I_1 \cos(\varphi_1 - \gamma_1) \quad (20)$$

图70显示了ADE7880如何计算各相上的总有功功率。首先，器件将各相上的电流和电压信号相乘。接着，器件利用低通滤波器LPF2提取各相(A、B和C)上瞬时功率信号的直流成分。

如果相电流和电压仅包含基波成分、位于相内(即 $\varphi_1 = \gamma_1 = 0$ )，且对应于满量程ADC输入，那么两者相乘将得到具有直流成分 $V_1 \times I_1$ 和正弦波成分 $V_1 \times I_1 \cos(2\omega t)$ 的瞬时功率信号；图71显示了对应的波形。

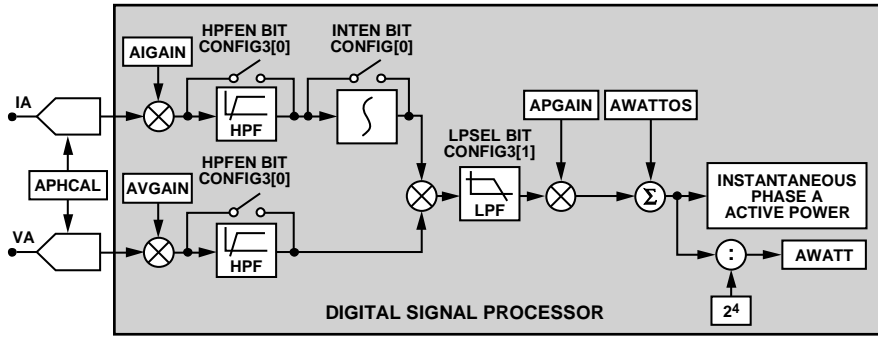


图70. 总有功功率数据路径

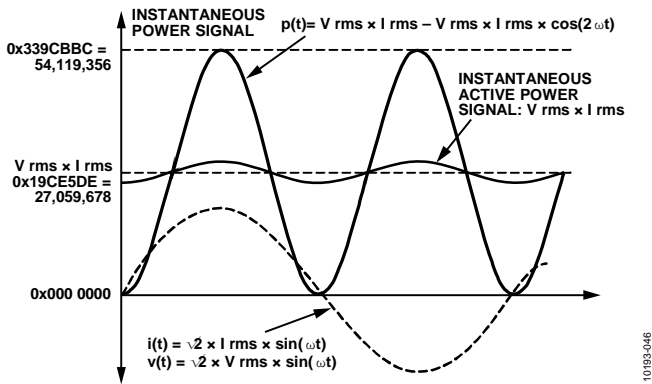


图71. 有功功率计算

由于LPF2在频率响应特性上并不具有理想的滤波器，因此有功功率信号会因瞬时功率信号而出现一些纹波。该纹波为正弦波形，频率等于线路频率的两倍。由于纹波本质上是正弦波，因此在对有功功率信号进行一段时间的积分来计算电能时，纹波会被移除。CONFIG3寄存器的位1 (LPSSEL)选择LPF2强度。如果LPSSEL为0(默认值)，建立时间为650 ms，纹波衰减为65 dB。如果LPSSEL为1，建立时间为1300 ms，纹波衰减为128 dB。图72显示LPSSEL为0时LPF2的频率响应，图73显示LPSSEL为1时LPF2的频率响应。

ADE7880将瞬时各相总有功功率存储在AWATT、BWATT和CWATT寄存器中。公式如下

$$xWATT = \sum_{k=1}^{\infty} \frac{U_k}{U_{FS}} \times \frac{I_k}{I_{FS}} \times \cos(\varphi_k - \gamma_k) \times P_{MAX} \times \frac{1}{2^4} \quad (21)$$

其中：

$U_{FS}$ 和 $I_{FS}$ 分别为ADC输入为满量程时相位电压和电流的有效值。

$P_{MAX} = 27,059,678$ ，这是ADC输入为满量程的一相中计算出的瞬时功率。

xWATT[23:0] Waveform寄存器可以通过各种串行端口进行访问。详情参见波形采样模式部分。

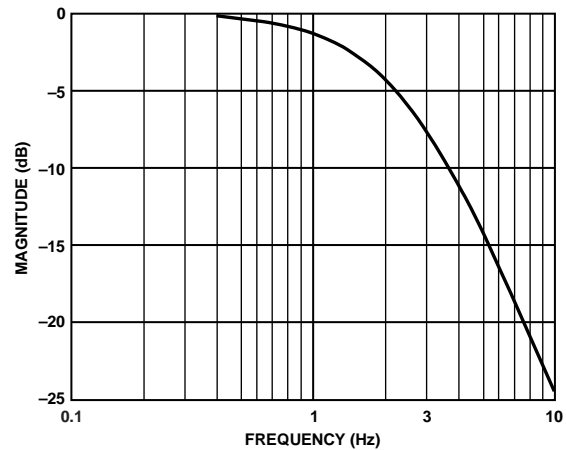


图72. 当CONFIG3寄存器的LPSSEL位为0(默认值)时，LPF(用于对各相上的瞬时功率进行滤波)的频率响应

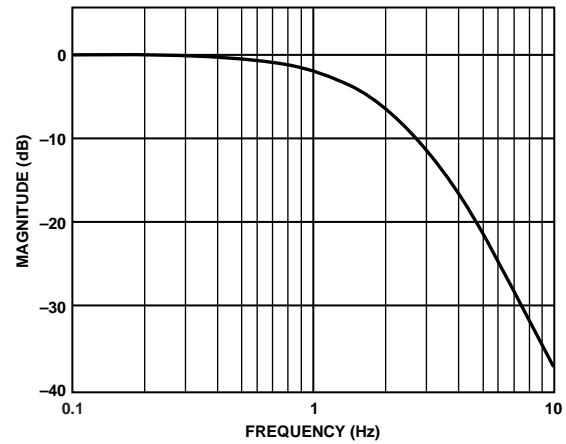


图73. 当CONFIG3寄存器的LPSSEL位为1时，LPF(用于对各相上的瞬时功率进行滤波)的频率响应

### 基波有功功率计算

ADE7880采用专有算法来计算基波有功功率，该算法需要使用电网频率和电压通道中测得的标称电压来初始化计算函数。COMPmode寄存器的位14(SELFREQ)必须根据ADE7880所连网络的频率来进行设置。如果网络频率为50 Hz，请将该位置0(默认值)。如果网络频率为60 Hz，则请将该位置1。另外，以基于下列公式的正值来初始化24位带符号寄存器VLEVEL：

$$VLEVEL = \frac{U_{FS}}{U_n} \times 4 \times 10^6 \quad (22)$$

其中：

$U_{FS}$ 为ADC输入为满量程时相电压的有效值。

$U_n$ 为相电压的有效值标称值。

如Current Waveform Gain寄存器部分中所述，ADE7880的串行端口采用32、16或8位数据格式，而DSP采用28位数据格式。与图43所示的寄存器类似，24位带符号寄存器VLEVEL是作为32位寄存器来访问的，其中四个最高有效位以0填充并通过符号扩展至28位。

表13显示了基波有功功率测量的建立时间。

**表13. 基波有功功率的建立时间**

输入信号	
<b>63% P<sub>MAX</sub></b>	<b>100% P<sub>MAX</sub></b>
375 ms	875 ms

### 有功功率增益校准

请注意，通过写入对应相位的24位Watt Gain寄存器(APGAIN、BPGAIN、CPGAIN)，可以在±100%范围内调整各相中LPF2输出端的平均有功功率结果。xPGAIN寄存器放置由ADE7880计算的所有功率的数据路径上：总有功功率、基波有功功率和无功率、视在功率。这归功于所有功率数据路径具有相同的总体增益。因此，要补偿各种功率数据路径内的增益误差，只需分析一个功率数据路径，例如总有功功率，计算对应的APGAIN、BPGAIN和CPGAIN寄存器，就能对所有功率数据路径进行增益补偿。

这些功率增益寄存器都是带符号的二进制补码寄存器，且分辨率为2-23/LSB。公式23通过数学方式描述了功率增益寄存器的工作方式。

$$\text{平均功率数据} = \text{LPF2 Output} \times \left( 1 + \frac{\text{Power Gain Register}}{2^{23}} \right) \quad (23)$$

通过向Watt Gain寄存器中写入0xC00000，可以将输出缩小-50%，而通过向其中写入0x400000，则可以将输出放大50%。这些寄存器用于校准各相中的有功、无功和视在功率(或电能)计算。

如Current Waveform Gain寄存器部分中所述，ADE7880的串行端口采用32、16或8位数据格式，而DSP采用28位数据格式。与图43所示的寄存器类似，24位寄存器APGAIN、BPGAIN和CPGAIN都是作为32位寄存器来访问的，其中四个MSB以0填充并通过符号扩展至28位。

### 有功功率偏移失调校准

ADE7880针对各相和各有功功率内置了一个24位Watt Offset寄存器。AWATTOS、BWATTOS和CWATTOS寄存器可以补偿总有功功率计算中的偏移失调，而AFWATTOS、BFWATTOS和CFWATTOS寄存器可以补偿基波有功功率计算中的失调。这些都是24位带符号二进制补码寄存器，可用于移除有功功率计算中的失调。由于PCB上或芯片本身的通道间存在串扰，因此功率计算中会存在偏移失调。Active Power Offset寄存器中的1 LSB相当于有功功率乘法器输出中的1 LSB。采用满量程电流和电压输入时，LPF2输出为P<sub>MAX</sub> = 27,059,678。当输入满量程-80 dB(有功功率调低104倍)时，Active Power Offset寄存器的1 LSB就表示P<sub>MAX</sub>会出现0.0369%的误差。

如Current Waveform Gain寄存器部分中所述，ADE7880的串行端口采用32、16或8位数据格式，而DSP采用28位数据格式。与图43所示寄存器类似，24位带符号寄存器AWATTOS、BWATTOS、CWATTOS、AFWATTOS、BFWATTOS和CFWATTOS都是作为32位寄存器来访问的，其中四个MSB以0填充并通过符号扩展至28位。

### 有功功率计算的符号

平均有功功率计算是带符号计算。如果电流和电压波形之间的相位差超过90°，平均功率会变成负数。功率为负表示电能被返回注入到电网中。ADE7880内置符号检测电路来支持有功功率计算。该电路可以监控总有功功率或基波有功功率。如有功功率计算部分所述，有功功率累计是分两个阶段执行的。每次在电能累计中的第一阶段结束时检测到符号变化，即内部累加器的电能累加值达到WTHR寄存器阈值之后，就会触发专用中断。各相有功功率的符号可以从PHSIGN寄存器中读取。ACCMODE寄存器的位6(REVAPSEL)设置所监控的有功功率类型。当REVAPSEL为0(默认值)时，监控的是总有功功率。当REVAPSEL为1时，则监控的是基波有功功率。



# ADE7880

当ACCMODE寄存器的位6 (REVAPSEL)所选功率上发生符号变化时, STATUS0寄存器的位[8:6](分别是REVAPC、REVAPB和REVAPA)就会置1。

PHSIGN寄存器的位[2:0](分别是CWSIGN、BWSIGN和AWSIGN)会与REVAPC、REVAPB和REVAPA位同时置1。这些位指示功率的符号。等于0时, 对应功率为正数; 等于1时, 对应功率为负数。

STATUS0寄存器的位REVAPx和PHSIGN寄存器的位xWSIGN对应于x相的总有功功率, 而功率类型则由ACCMODE寄存器的位6 (REVAPSEL)来选定。

通过将MASK0寄存器的位[8:6]置1, 可以使能附加到STATUS0寄存器的位[8:6](分别是REVAPC、REVAPB和REVAPA)的中断。使能这类中断后, 每当发生符号变化

时,  $\overline{IRQ0}$ 引脚即会变为低电平, 且状态位会置1。为了找到触发该中断的相位, 器件会在读取STATUS0寄存器后马上读取PHSIGN寄存器。接着, 器件会写入STATUS0寄存器并将相应位置1, 从而将该状态位清0并使 $\overline{IRQ0}$ 引脚回到高电平。

## 有功电能计算

如上文所述, 功率定义为电能流动的速率, 用数学公式表示即为:

$$Power = \frac{dEnergy}{dt} \quad (24)$$

而电能是功率的积分, 如下所示:

$$电能 = \int p(t)dt \quad (25)$$

总有功电能累计和基波有功电能累计始终都是带符号运算。负电能会从有功电能成分中减去。

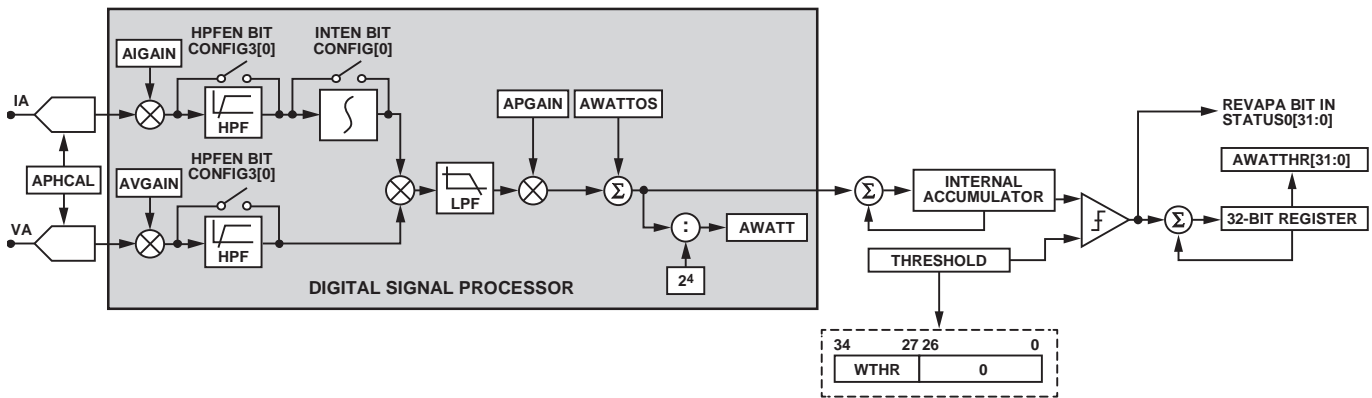


图74. 总有功功率累计

ADE7880分两个阶段实现有功功率信号的积分处理(参见图74)。该过程对于总无功功率和基波无功功率是相同的。第一阶段以1.024MHz速率累计瞬时相位总有功功率或基波有功功率，但DSP以8 kHz速率来计算。每次到达阈值时，器件即会产生脉冲，并不会从Internal寄存器中减去该阈值。

此刻电能的符号即被视作有功功率的符号(详情参见有功功率计算的符号部分)。第二阶段是将第一阶段产生的脉冲累计至内部32位累计寄存器中。这类寄存器的内容会在器件访问Watt-hour寄存器xWATTHR和xFWATTHR时送入这些Watt-hour寄存器中。

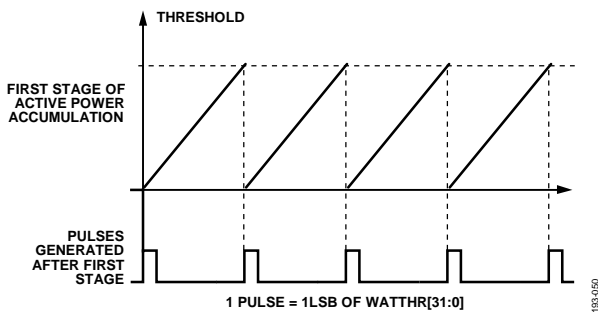


图75. DSP内的有功功率累计

图75说明了该过程。将WTHR 8位无符号寄存器连接至相当于0的27位，构成阈值。这是由用户设定的，同时适用于所有相位的总有功功率和基波功率。该值决定Watt-hour寄存器中1 LSB代表多少电能。假设xWATTHR寄存器中1 LSB相当于Wh [10n Wh]，其中n为整数，WTHR使用下式计算：

$$WTHR = \frac{P_{MAX} \times f_s \times 3600 \times 10^n}{U_{FS} \times I_{FS} \times 2^{27}} \quad (26)$$

其中：

$P_{MAX} = 27,059,678 = 0x19CE5DE$ ，即ADC输入为满量程时计算出的瞬时功率。

$f_s = 1.024 \text{ MHz}$ ，即DSP以8 kHz速率计算的每个瞬时功率的累计频率。

$U_{FS}$ 和 $I_{FS}$ 分别为ADC输入为满量程时相电压和电流的有效值。

WTHR寄存器是一个8位无符号数字，因此最大值为 $2^8 - 1$ 。默认值为0x3。低于3的值(2或1)应避免，0不能使用，因为阈值必须是非零值。

这种离散时间累加或相加相当于在连续时间内进行积分处理，如下文的公式27所示。

$$Energy = \int p(t)dt = \lim_{T \rightarrow 0} \left\{ \sum_{n=0}^{\infty} p(nT) \times T \right\} \quad (27)$$

其中：

$n$ 为离散时间采样数。

$T$ 是采样周期。

在ADE7880中，各相总有功功率累加在32位带符号寄存器AWATTHR、BWATTHR和CWATTHR中，而各相基波总有功功率累加在32位带符号寄存器AFWATTHR、BFWATTHR和CFWATTHR中。当有功功率为正值时，Active energy寄存器内容可以滚动增加至负满量程(0x80000000)，并且值会继续增加。相反，如果有功率为负值，则Energy寄存器会下溢至正满量程(0x7FFFFFFF)，并且值会继续减小。

当xWATTHR和xFWATTHR寄存器之一是半满时，ADE7880提供信号的状态标志。当其中一个xWATTHR寄存器的位30发生变化时，STATUS0寄存器的位0(AEHF)会置1，以表示这些寄存器的其中一个已经半满。如果有功功率为正值，则Watt-hour寄存器会在从0x3FFF FFFF递增到0x4000 0000时变为半满。如果有功功率为负值，则Watt-hour寄存器会在从0xC000 0000递减至0xBFFF FFFF时变为半满。类似地，当其中一个xWATTHR寄存器的位30发生变化时，STATUS0寄存器的位1(FAEHF)会置1，以表示这些寄存器的其中一个已经半满。

通过将MASK0寄存器的位[1:0]置1，可以分别使能FAEHF和AEHF中断。使能后，每当xWATTHR(对于AEHF中断)或xFWATTHR(对于FAEHF中断)Energy寄存器变为半满时， $\overline{IRQ0}$ 引脚即会变为低电平，且状态位会被置1。通过写入STATUS0寄存器并将相应位置1，该状态位会被清除且 $\overline{IRQ0}$ 引脚回到逻辑高电平。

通过将LCYCMODE寄存器的位6(RSTREAD)置1，可以针对所有Watt-hour accumulation寄存器使能“读取并复位”操作，也就是在读操作之后将寄存器复位至0。

### 稳定负载下的积分时间

Accumulation寄存器的离散时间采样周期(T)为976.5625 ns (频率为1.024MHz)。当模拟输入端为满量程正弦波信号且Watt gain寄存器设为0x00000时，每个LPF2的平均字值为 $P_{MAX} = 27,059,678 = 0x19CE5DE$ 。如果WTHR寄存器阈值设置为3，即最小建议值，第一阶段累加器每隔一定时间产生一个脉冲，并加入Watt-hour寄存器，该时间由下式计算

$$\frac{3 \times 2^{27}}{P_{MAX} \times 1.024 \times 10^6} = 14.531 \mu\text{sec}$$

Watt-hour accumulation寄存器中可以存储的最大值为231 - 1或0x7FFFFFFF，一旦超过该值即会发生溢出。积分时间通过下式计算：

$$时间 = 0x7FFF,FFF \times 14.531 \mu\text{s} = 8\text{小时}40\text{分钟}6\text{秒} \quad (28)$$

# ADE7880

## 电能累计模式

每个32位Watt-hour accumulation寄存器(AWATTHR、BWATTHR、CWATTHR、AFWATTHR、BFWATTHR和CFWATTHR)中累计的有功功率取决于ACCMODE寄存器的位5和位4(CONSEL位)配置。各种配置如表14所示。

表14. Watt-hour accumulation寄存器的输入

CONSEL	AWATTHR	BWATTHR	CWATTHR
00	$VA \times IA$	$VB \times IB$	$VC \times IC$
01	$VA \times IA$	$VB \times IB$ $VB = VA - VC^1$	$VC \times IC$
10	$VA \times IA$	$VB \times IB$ $VB = -VA - VC$	$VC \times IC$
11	$VA \times IA$	$VB \times IB$ $VB = -VA$	$VC \times IC$

1 在三相三线(CONSEL[1:0] = 01)情况下, ADE7880计算A相与C相之间的线路电压有效值, 并将结果存储于BVRMS寄存器中(参见三相三线三角形配置中的电压有效值部分)。随后, ADE7880计算与B相相关的功率, 该值无实际含义。为避免B相相关功率引起频率输出引脚(CF1、CF2或CF3)内的任何误差, 在COMPmode寄存器中将位TERMSEL1[1]、TERMSEL2[1]或TERMSEL3[1]设为0, 以禁止B相对电能频率转换器的贡献(参见电能频率转换部分)。

根据三相电表服务的具体情况, 选择合适的公式来计算有功功率。美国ANSI C12.10标准定义了电表的不同配置。表15描述了上述不同配置中要选择的模式。

表15. 电能表配置

ANSI电能表	配置	CONSEL
5S/13S	三线三角形	01
6S/14S	四线Y形	10
8S/15S	四线三角形	11
9S/16S	四线Y形	00

ACCMODE寄存器的位[1:0] (WATTACC[1:0])决定了如何在Watt-hour寄存器中累计有功功率, 以及如何根据总有功功率和基波有功功率来产生CF频率输出。详情参见电能频率转换部分。

## 线周期有功功率累计模式

在线周期电能累计模式下, 电能累计与电压通道的过零事件同步, 以便累计整数个半波周期上的有功功率。通过将整数个线周期上的有功功率相加, 可以将有功功率的正弦波成分降至0。这样可以消除电能计算上的所有纹波, 并能够精确累计较短时间内的电能。线周期电能累计模式可以极大地简化电能校准, 并明显降低校准电表所需的时间。在线周期电能累计模式下, ADE7880会在整数个线路周期之后将32位Internal Accumulation寄存器中累计的有功功率送入xWATTHR或xFWATTHR寄存器, 如图76所示。而半波周期数通过LINECYC寄存器进行指定。

通过将LCYCMODE寄存器的位0 (LWATT)置1, 可以激活线周期电能累计模式。检测到LINECYC中设定的半波周期数之后, 整数个半波周期内的电能累计会被写入Watt-hour accumulation寄存器。使用线路周期累计模式时, LCYCMODE寄存器的位6 (RSTREAD)应该设为逻辑0, 因为此模式不支持对Watt-hour寄存器执行读取并复位操作。

通过设置LCYCMOD寄存器的位[5:3](ZXSEL[x]), 可以在计算半波周期时分别包含A相、B相和C相过零事件。在计算过零事件时, 可以使用所有三相过零事件的任意组合。校准期间, 过零计数中一次仅应包含一相。

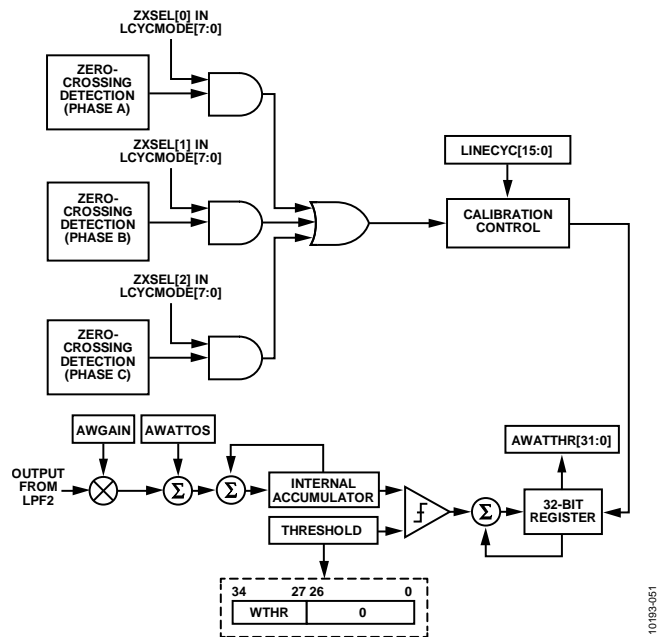


图76. 线周期有功功率累计模式

过零事件数是由16位无符号寄存器LINECYC来指定的。ADE7880最多可以累计65,535个组合过零事件期间的有功功率。请注意, 内部过零计数器始终处于活动状态。因此, 将LCYCMODE寄存器的位0(LWATT)置1时, 第一个电能累计结果是不正确的。而在LWATT位置1时, 写入LINECYC寄存器可以复位过零计数器, 从而确保第一个电能累计结果是正确的。

在电能校准周期结束时, STATUS0寄存器的位5 (LENERGY)会被置1。如果使能了MASK0中断屏蔽寄存器中的相应屏蔽位,  $\overline{IRQ0}$ 引脚也会变为低电平有效。通过写入STATUS0寄存器并将相应位置1, 该状态位会被清除且 $\overline{IRQ0}$ 引脚再次变为高电平。



由于此模式下有功功率是在整数个半波周波上进行积分的，因此正弦波成分会被降至0，从而消除了电能计算中的所有纹波。因此，使用线周期累计模式时累计的总电能为：

$$e = \int_t^{t+nT} p(t)dt = nT \sum_{k=1}^{\infty} V_k I_k \cos(\varphi_k - \gamma_k) \quad (29)$$

其中， $nT$ 为累计时间。

请注意，线周期有功功率累计与有功功率累计采用的是相同的信号路径这两种方法的LSB大小相等。

### 基波无功功率计算

ADE7880可以计算基波无功功率，该功率完全由电压和电流的基波成分决定。

ADE7880还可计算谐波无功功率，即由电压和电流谐波成分决定的无功功率。详情参见谐波计算部分。包含电抗元件(电感或电容)的负载会导致施加的交流电压和所产生的电流之间出现相位差。与电抗元件相关的功率称为无功功率，其单位为VAR。无功功率是指电压和电流信号之一的所有谐波成分发生90°相移时产生的电压和电流波形。

公式31是交流系统中电流通道出现了+90°的相移时，瞬时无功功率信号的示例。

$$v(t) = \sum_{k=1}^{\infty} V_k \sqrt{2} \sin(k\omega t + \varphi_k) \quad (30)$$

$$i(t) = \sum_{k=1}^{\infty} I_k \sqrt{2} \sin(k\omega t + \gamma_k) \quad (31)$$

$$i'(t) = \sum_{k=1}^{\infty} I_k \sqrt{2} \sin\left(k\omega t + \gamma_k + \frac{\pi}{2}\right)$$

其中， $i'(t)$ 为所有谐波成分出现90°相移的电流波形。

而瞬时无功功率 $q(t)$ 可以表示为：

$$q(t) = v(t) \times i'(t) \quad (32)$$

$$q(t) = \sum_{k=1}^{\infty} V_k I_k \times 2 \sin(k\omega t + \varphi_k) \times \sin\left(k\omega t + \gamma_k + \frac{\pi}{2}\right) + \sum_{\substack{k,m=1 \\ k \neq m}}^{\infty} V_k I_m \times 2 \sin(k\omega t + \varphi_k) \times \sin\left(m\omega t + \gamma_m + \frac{\pi}{2}\right)$$

请注意， $q(t)$ 可改写为：

$$q(t) = \sum_{k=1}^{\infty} V_k I_k \left\{ \cos\left(\varphi_k - \gamma_k - \frac{\pi}{2}\right) - \cos\left(2k\omega t + \varphi_k + \gamma_k + \frac{\pi}{2}\right) \right\} +$$

$$\sum_{\substack{k,m=1 \\ k \neq m}}^{\infty} V_k I_m \left\{ \cos\left[(k-m)\omega t + \varphi_k - \gamma_k - \frac{\pi}{2}\right] - \cos\left[(k+m)\omega t + \varphi_k + \gamma_k + \frac{\pi}{2}\right] \right\} \quad (33)$$

整数个线周期(n)内的平均总无功功率通过公式34计算得出。

$$Q = \frac{1}{nT} \int_0^{nT} q(t)dt = \sum_{k=1}^{\infty} V_k I_k \cos\left(\varphi_k - \gamma_k - \frac{\pi}{2}\right) \quad (34)$$

$$Q = \sum_{k=1}^{\infty} V_k I_k \sin(\varphi_k - \gamma_k)$$

其中：

$T$ 是线周期。

$Q$ 称为总无功功率。请注意，总无功功率等于公式32中瞬时无功功率信号 $q(t)$ 的直流成分，即：

$$\sum_{k=1}^{\infty} V_k I_k \sin(\varphi_k - \gamma_k)$$

此关系式用于计算各相的总无功功率。瞬时无功功率信号是各相中 $q(t)$ 电压信号的每个谐波乘以电流信号的对应90°相移谐波而产生的。

通过将 $k = 1$ 代入公式33，即可获得基波无功功率的表达式，如下所示：

$$FQ = V_1 I_1 \sin(\varphi_1 - \gamma_1)$$

ADE7880采用专有算法来计算基波无功功率，该算法需要使用电网频率和电压通道中测得的标称电压来初始化计算函数。如有功率计算部分所述，这些初始化过程是基波有功和无功率所共有的。

ADE7880将瞬时相基波无功功率存储在AFVAR、BFVAR和CFVAR寄存器中。

$$xFVAR = \frac{U_1}{U_{FS}} \times \frac{I_1}{I_{FS}} \times \sin(\varphi_1 - \gamma_1) \times PMAX \times \frac{1}{2^4} \quad (35)$$

其中：

$U_{FS}$ 和 $I_{FS}$ 分别为ADC输入为满量程时相位电压和电流的有效值。

$PMAX = 27,059,678$ ，即ADC输入为满量程且位于相内时计算出的瞬时功率。

$xFVAR$ 波形寄存器未映射到寄存器空间中的某个地址，只能在波形采样模式下通过HSDC端口访问(详情参见波形采样模式部分)。ADE7880的谐波计算还能提供基波无功功率信息(详情参见谐波计算部分)。

# ADE7880

表16显示了基波无功功率测量的建立时间，即让功率能够反映出ADE7880输入端的值所需的时间。

**表16. 基波无功功率的建立时间**

输入信号	
63% P <sub>MAX</sub>	100% P <sub>MAX</sub>
375 ms	875 ms

## 基波无功功率增益校准

通过写入对应相位的24位VAR Gain寄存器之一(APGAIN、BPGAIN或CPGAIN)，可以在±100%范围内调整各相中LPF输出端的平均基波无功功率。请注意，这些寄存器正是用于补偿由ADE7880计算的其他功率的Gain寄存器。有关这些寄存器的详情，请参见有功功率增益校准部分。

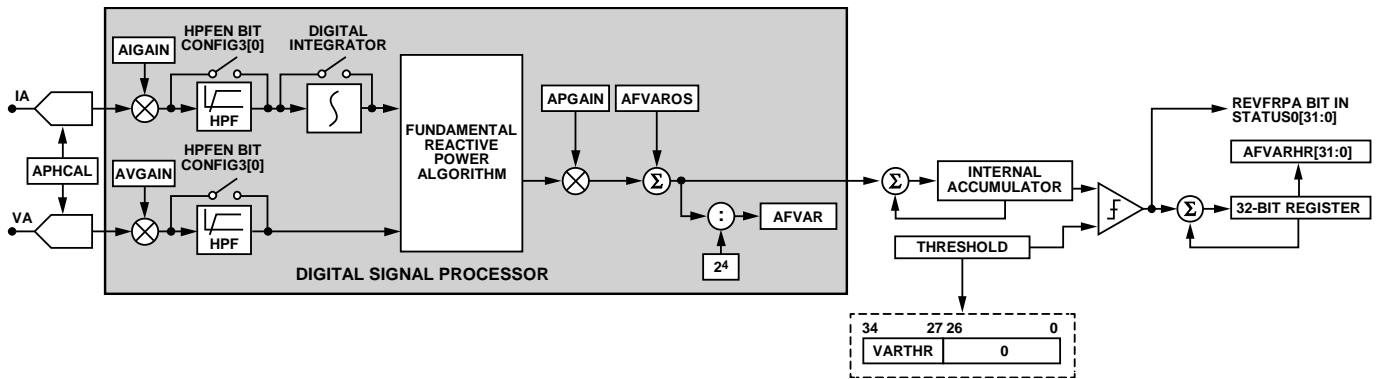


图77. 基波无功电能累计

## 基波无功功率偏移校准

ADE7880针对各相提供一个基波无功功率失调寄存器。AFVAROS、BFVAROS和CFVAROS寄存器补偿基波无功功率计算中的失调。这些都是24位带符号二进制补码寄存器，可用于移除基波无功功率计算中的偏移失调。由于PCB上或芯片本身的通道间存在串扰，因此功率计算中会存在偏移失调。这些寄存器的分辨率与Active power offset寄存器相同(参见有功功率失调校准部分)。

如Current Waveform Gain寄存器部分中所述，ADE7880的串行端口采用32、16或8位数据格式，而DSP采用28位数据格式。与图43所示寄存器类似，24位带符号寄存器AFVAROS、BFVAROS和CFVAROS都是作为32位寄存器来访问的，其中四个MSB以0填充并通过符号扩展至28位。

### 基波无功功率计算的符号

请注意，基波无功功率计算是带符号计算。表17概述了电压和电流之间的相位差与对应无功功率计算符号之间的关系。

ADE7880内置符号检测电路来支持无功功率计算，该电路可以监控基波无功功率。如基波无功电能计算部分所述，无功电能累计是分两个阶段执行的。每次在电能累计中的第一阶段结束时检测到符号变化，即内部累加器的电能累加值达到VARTHR寄存器阈值之后，就会触发专用中断。各相无功功率的符号可以从PHSIGN寄存器中读取。

当基波无功功率发生符号变化时，STATUS0寄存器的位[12:10](分别是REVRPC、REVRPB和REVRPA)就会置1。

PHSIGN寄存器的位[6:4](分别是CFVARSIGN、BFVARSIGN和AFVARSIGN)会与REVRPC、REVRPB和REVRPA位同时置1。这些位指示基波无功功率的符号。等于0时，无功功率为正数；等于1时，无功功率为负数。

STATUS0寄存器的位REVRP<sub>x</sub>和PHSIGN寄存器中的位xFVARSIGN对应于x相的无功功率。

通过设置MASK0寄存器的位[12:10]，可以分别使能REVRPC、REVRPB和REVRPA中断。使能这类中断后，每当发生符号变化时， $\overline{\text{IRQ0}}$ 引脚即会变为低电平，且状态位会置1。为了找到触发该中断的相位，器件会在读取STATUS0寄存器后马上读取PHSIGN寄存器。接着，通过写入STATUS0寄存器并将相应位置1，该状态位会被清除且 $\overline{\text{IRQ0}}$ 引脚变为高电平。

表17. 无功功率计算的符号

$\Phi^1$	无功功率的符号
0到+180	正
-180到0	负

<sup>1</sup>  $\Phi$ 定义为电压信号减去电流信号所得的相位角度；也就是说，如果是感性负载， $\Phi$ 为正，而如果是容性负载，则为负。

### 基波无功电能计算

基波无功电能是基波无功功率的积分形式。

$$\text{Reactive Energy} = \int q(t) dt \quad (36)$$

基波无功电能累计始终是带符号运算。负电能会从无功电能成分中减去。

与有功功率类似，ADE7880分两个阶段实现无功功率信号的积分处理(参见图77)。

- 第一阶段以1.024 MHz速率累计瞬时相位基波无功功率，但DSP以8 kHz速率来计算。每次到达阈值时，器件即会产生脉冲，并不会从Internal寄存器中减去该阈值。此刻电能的符号即被视作无功功率的符号(详情参见基波无功功率计算的符号部分)。
- 第二阶段是将第一阶段后产生的脉冲累计至内部32位累计寄存器中。这类寄存器的内容会在器件访问Var-hour寄存器(xFVARHR)时送入这些寄存器中。AFWATTHR、BFWATTHR和CFWATTHR代表相基波无功电能。

图77说明了该过程。将VARTHR 8位无符号寄存器连接至相当于0的27位，构成阈值，这由用户来设定。该值取决于Var-hour寄存器中1 LSB代表到多少电能。假设VARHR寄存器中1 LSB相当于[10n varh]个无功电度(varh)，其中n为整数，可以通过下式计算得出VARTHR寄存器的值：

$$VARTHR = \frac{P_{MAX} \times f_s \times 3600 \times 10^n}{U_{FS} \times I_{FS} \times 2^{27}} \quad (37)$$

其中：

$P_{MAX} = 27,059,678 = 0x19CE5DE$ ，即ADC输入为满量程时计算出的瞬时功率。

$f_s = 1.024 \text{ MHz}$ ，即DSP以8 kHz速率计算的每个瞬时功率的累计频率。

$U_{FS}$ 和 $I_{FS}$ 分别为ADC输入为满量程时相电压和电流的有效值。

VARTHR寄存器是一个8位无符号数字，因此最大值为 $2^8 - 1$ 。默认值为0x3。低于3的值(2或1)应避免，0不能使用，因为阈值必须是非零值。

这种离散时间累加或相加相当于在连续时间内进行积分处理，如公式38所示：

$$\text{Reactive Energy} = \int q(t) dt = \lim_{T \rightarrow 0} \left\{ \sum_{n=0}^{\infty} q(nT) \times T \right\} \quad (38)$$

其中：

$n$ 为离散时间采样数。

$T$ 是采样周期。

# ADE7880

在ADE7880上，相基波无功功率是在32位带符号寄存器AFVARHR、BFVARHR和CFVARHR进行累加的。当无功功率为正值时，Reactive energy寄存器内容可以滚动增加至负满量程(0x80000000)，并且值会继续增加。相反，如果无功功率为负值，则Energy寄存器会下溢至正满量程(0x7FFFFFFF)，并且值会继续减小。

当xFVARHR寄存器之一半满时，ADE7880提供信号的状态标志。当其中一个xFVARHR寄存器的位30发生变化时，STATUS0寄存器的位3(FREHF)会置1，以表示这些寄存器的其中一个已经半满。如果无功功率为正值，则Var-hour寄存器会在从0x3FFF FFFF递增到0x4000 0000时变为半满。如果无功功率为负值，则Var-hour寄存器会在从0xC000 0000递减至0xBFFF FFFF时变为半满。

将MASK0寄存器中的位3置1可启用FREHF中断。使能后，每当其中一个xFVARHR Energy寄存器变为半满时，IRQ0引脚即会变为低电平，且状态位会置1。通过写入STATUS0寄存器并将相应位置1，该状态位会被清除且IRQ0引脚变为高电平。

通过将LCYCMODE寄存器的位6(RSTREAD)置1，可以针对所有Var-hour accumulation寄存器使能“读取并复位”操作，也就是在读操作之后将寄存器复位至0。

## 稳定负载下的积分时间

Accumulation寄存器的离散时间采样周期(T)为976.5625 ns(频率为1.024 MHz)。当模拟输入采用满量程正弦波信号且电压和电流信号之间存在90°相位差(无功功率最大可能值)时，表示无功功率的平均字值为 $P_{MAX} = 27,059,678 = 0x19CE5DE$ 。如果VARTHR阈值设置为3，即最小建议值，第一阶段累加器每隔一定时间产生一个脉冲，并加入Var-hour寄存器，该时间由下式计算

$$\text{registers every } \frac{\times 2^{27} \ 3}{P_{MAX} \ 1.024 \times 10^6} = 14.531 \mu\text{sec}$$

Var-hour accumulation寄存器中可以存储的最大值为 $2^{31} - 1$ 或0x7FFFFFFF，一旦超过该值即会发生下溢。积分时间通过下式计算：

$$\text{时间} = 0x7FFF,FFF \times 14.531 \mu\text{s} = 8\text{小时}40\text{分钟}6\text{秒} \quad (39)$$

表18. Var-hour accumulation寄存器的输入

CONSEL[1:0]	AFVARHR	BFVARHR	CFVARHR
00	$VA \times IA'$	$VB \times IB'$	$VC \times IC'$
01	$VA \times IA'$	$VB \times IB'$ $VB = VA - VC^1$	$VC \times IC'$
10	$VA \times IA'$	$VB \times IB'$ $VB = -VA - VC$	$VC \times IC'$
11	$VA \times IA'$	$VB \times IB'$ $VB = -VA$	$VC \times IC'$

<sup>1</sup> 在三相三线(CONSEL[1:0] = 01)情况下，ADE7880计算A相与C相之间的线路电压有效值，并将结果存储于BVRMS寄存器中(参见三相三线三角形配置中的电压有效值部分)。随后，ADE7880计算与B相相关的功率，该值无实际含义。为避免B相相关功率引起频率输出引脚(CF1、CF2或CF3)内的任何误差，在COMPmode寄存器中将位TERMSEL1[1]、TERMSEL2[1]或TERMSEL3[1]设为0，以禁止B相对电能频率转换器的贡献(参见电能频率转换部分)

## 电能累计模式

各32位Var-hour accumulation寄存器(AFVARHR、BFVARHR、和CFVARHR)中累计的基波无功功率取决于ACCMODE寄存器的位[5:4](CONSEL[1:0])与Watt-hour寄存器相关的配置，各种不同配置如表18所示。请注意，IA'/IB'/IC'都是相移电流波形。

ACCMODE寄存器的位[3:2](VARACC[1:0])决定了如何在Var-hour寄存器中累计无功功率，以及如何根据总有功和无功功率、基波有功和无功功率来产生CF频率输出。详情参见电能频率转换部分。

## 线周期无功电能累计模式

如线周期有功电能累计模式部分所述，在线周期电能累计模式下，电能累计可以与电压通道过零事件同步，从而可以累计整数个半波周期内的无功电能。

在此模式下，ADE7880会在整数个线路周期之后将32位Internal Accumulation寄存器中累计的无功电能送入xFVARHR寄存器，如图78所示。而半波周期数通过LINECYC寄存器进行指定。

通过将LCYCMODE寄存器的位1(LVAR)置1，可以激活线路周期无功电能累计模式。当检测到的过零事件数量达到LINECYC寄存器中指定的数值之后，器件会将整数个半波周期或过零事件内累计的基波无功电能送入Var-hour accumulation寄存器。使用线周期累计模式时，LCYCMODE寄存器的位6(RSTREAD)应该设为逻辑0，因为此模式不支持对Var-hour寄存器执行读取并复位操作。

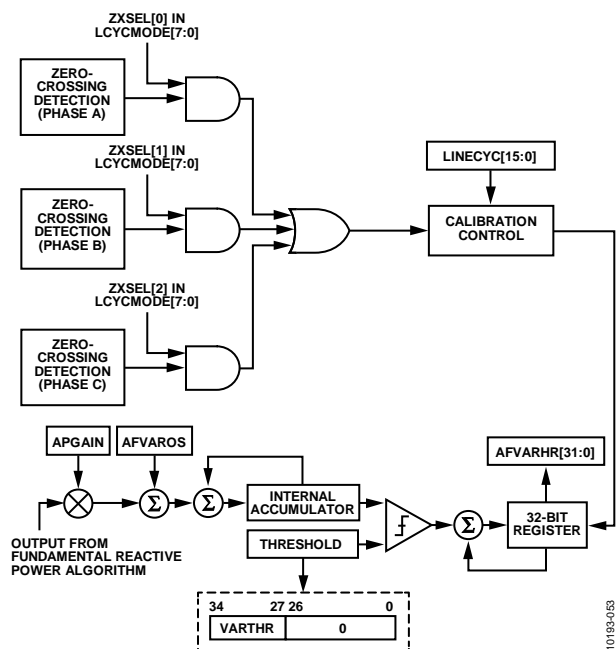


图78. 线周期基波无功电能累计模式

通过设置LCYCMOD寄存器的位[5:3] (ZXSEL[x]), 可以在计算半波周期时分别包含A相、B相和C相过零事件。在计算过零事件时, 可以使用所有三相过零事件的任意组合。校准期间, 过零计数中一次仅应包含一相。

有关线路周期累计模式下如何设置LINECYC寄存器和MASK0中断屏蔽寄存器的位5 (LENERGY)的更多信息, 请参见线路周期有功电能累计模式部分。

## 视在功率计算

视在功率指能够向负载提供的最大有功功率。获取视在功率的一种方法是将电压有效值乘以电流有效值(也称为算术

视在功率)。

$$S = V_{rms} \times I_{rms} \quad (40)$$

其中:

S为视在功率。

$V_{rms}$ 和 $I_{rms}$ 分别是电压和电流有效值。

ADE7880可计算各相上的算术视在功率。图79显示了ADE7880上各相计算视在功率时的信号处理。由于 $V_{rms}$ 和 $I_{rms}$ 包含所有谐波信息, 因此ADE7880计算的视在功率为总视在功率。ADE7880可计算基波和谐波视在功率, 即由电压和电流基波和谐波成分决定的视在功率。详情参见谐波计算部分。

ADE7880将瞬时相视在功率存储在AVA、BVA和CVA寄存器中。公式如下

$$xVA = \frac{U}{U_{FS}} \times \frac{I}{I_{FS}} \times P_{MAX} \times \frac{1}{2^4} \quad (41)$$

其中:

U和I分别是相位电压和电流的有效值。

$U_{FS}$ 和 $I_{FS}$ 分别为ADC输入为满量程时相位电压和电流的有效值。

$P_{MAX} = 27,059,678$ , 即ADC输入为满量程且位于相内时计算出的瞬时功率。

xVA[23:0] Waveform寄存器可以通过各种串行端口进行访问。详情参见波形采样模式部分。

ADE7880可以通过将相位有效值电流与外部引入的有效值电压相乘, 来计算视在功率。详情参见使用VNOM计算视在功率部分。

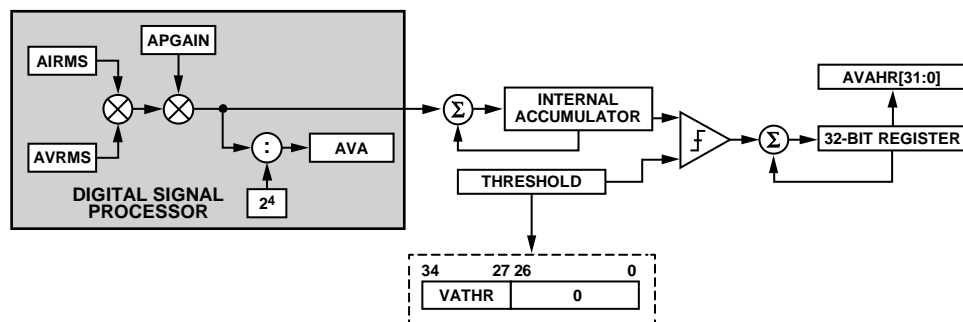


图79. 视在功率数据流和视在电能累计



## 视在功率增益校准

通过写入对应相位的24位PGAIN寄存器之一(APGAIN、BPGAIN或CPGAIN)，可以在±100%范围内调整各相中产生的平均视在功率。请注意，这些寄存器正是用于补偿由ADE7880计算的其他功率的Gain寄存器。有关这些寄存器的详情，请参见有功功率增益校准部分。

## 视在功率失调校准

每个有效值测量均包含Offset Compensation寄存器，用于校准并消除有效值中的直流成分(参见有效值测量部分)。在视在功率信号处理中，电压和电流有效值会相乘。由于有效值相乘并不会产生任何额外失调，因此视在功率信号处理中无需专用的失调补偿。各相视在功率测量的失调补偿是通过校准各个有效值测量来实现的。

## 使用VNOM计算视在功率

ADE7880可以通过将电流有效值与24位带符号寄存器中外引入的有效值电压相乘，来计算视在功率。

当COMPmode寄存器的位[13:11](VNOMCEN、VNOMBEN或VNOMAEN)之一置1时，即会通过此方式计算对应相位(VNOMxEN所对应的x相)上的视在功率。当VNOMxEN位清0(默认值)时，则计算的是算术视在功率。

VNOM寄存器的值取决于U(所需电压有效值)和 $U_{FS}$ (ADC输入为满量程时的相电压有效值)：

$$VNOM = \frac{U}{U_{FS}} \times 3,766,572 \quad (42)$$

如Current Waveform Gain寄存器部分中所述，ADE7880的串行端口采用32、16或8位数据格式。与图57所示寄存器类似，24位带符号寄存器VNOM是作为32位寄存器来访问的，其中八个MSB以0填充。

## 视在电能计算

视在电能是视在功率的积分形式。

$$\text{视在电能} = \int s(t) dt \quad (43)$$

与有功和无功率类似，ADE7880分两个阶段实现视在功率信号的积分处理(参见图79)。第一阶段以1.024 MHz速率累计瞬时视在功率，但DSP以8 kHz速率来计算。每次到达阈值时，器件即会产生脉冲，并会从Internal寄存器中减去该阈值。第二阶段是将第一阶段后产生的脉冲累计至内部32位累计寄存器中。这类寄存器的内容会在器件访问VA-hour寄存器(xVAHR)时送入这些寄存器中。

图79显示了这一过程。将VATHR 8位无符号寄存器连接至相当于0的27位，形成阈值。这是由用户设定的，同时适

用于所有相位的总有功功率和基波功率。该值取决于VA-hour寄存器中1 LSB代表到多少电能。当xVAHR寄存器中1 LSB相当于[10n VAh]视在电能(VAh)时，其中n为整数，那么可以通过下式计算得出xVATHR寄存器的值：

$$VATHR = \frac{P_{MAX} \times f_s \times 3600 \times 10^n}{U_{FS} \times I_{FS} \times 2^{27}} \quad (44)$$

其中：

$P_{MAX} = 27,059,678 = 0x19CE5DE$ ，即ADC输入为满量程时计算出的瞬时功率。

$f_s = 1.024 \text{ MHz}$ ，即DSP以8 kHz速率计算的每个瞬时功率的累计频率。

$U_{FS}$ 和 $I_{FS}$ 分别为ADC输入为满量程时相电压和电流的有效值。

VATHR寄存器是一个8位无符号数字，因此最大值为28 - 1。默认值为0x3。低于3的值(2或1)应避免，0不能使用，因为阈值必须是非零值。

这种离散时间累加或相加相当于在连续时间内进行积分处理，如下文的公式45所示。

$$\text{Apparent Energy} = \int s(t) dt = \lim_{T \rightarrow 0} \left\{ \sum_{n=0}^{\infty} s(nT) \times T \right\} \quad (45)$$

其中：

$n$ 为离散时间采样数。

$T$ 是采样周期。

在ADE7880上，各相视在功率是在32位带符号寄存器AVAHR、BVAHR和CVAHR中进行累加的。当视在功率为正值时，Apparent Energy寄存器内容可以滚动增加至负满量程(0x80000000)，并且值会继续增加。相反，由于有效值数据路径中存在偏移失调补偿，因此如果视在功率为负值，则Energy寄存器会下溢至正满量程(0x7FFFFFFF)，并且值会继续减小。

当xVAHR寄存器之一半满时，ADE7880提供信号的状态标志。当其中一个xVAHR寄存器的位30发生变化时，STATUS0寄存器的位4 (VAEHF)会置1，以表示这些寄存器的其中一个已经半满。由于视在功率始终为正值且xVAHR寄存器带有符号，因此当从0x3FFFFFFF递增至0x40000000时，VA-hour寄存器会变为半满。通过设置MASK0寄存器的位4，可以使能STATUS0寄存器的位VAEHF所附带的中断。使能后，每当其中一个xVAHR Energy寄存器变为半满时，IRQ0引脚即会变为低电平，且状态位会置1。通过写入STATUS0寄存器并将相应位置1，该状态位会被清除且IRQ0引脚变为高电平。

通过将LCYCMODE寄存器的位6 (RSTREAD)置1, 可以针对所有xVAHR Accumulation寄存器使能“读取并复位”操作, 也就是在读操作之后将寄存器复位至0。

### 稳定负载下的积分时间

Accumulation寄存器的离散时间采样周期为976.5625 ns(频率为1.024 MHz)。当模拟输入采用满量程纯正弦波信号时, 表示视在功率的平均字值为P<sub>MAX</sub>。如果VATHR阈值设置为3, 即最小建议值, 第一阶段累加器每隔一定时间产生一个脉冲, 并加入xVAHR寄存器, 该时间由下式计算

$$xVAHR \text{ registers every } \frac{\times 2^{27} \ 3}{P_{MAX} \ 1.024 \times 10^6} = 14.531 \mu\text{sec}$$

xVAHR Accumulation寄存器中可以存储的最大值为2<sup>31</sup> - 1或0x7FFFFFFF, 一旦超过该值即会发生下溢。积分时间通过下式计算:

$$\text{时间} = 0x7FFFFFFF \times 14.531 \mu\text{s} = 8\text{小时}40\text{分钟}6\text{秒} \quad (46)$$

### 电能累计模式

各Accumulation寄存器中累计的视在功率取决于ACCMODE寄存器的位[5:4] (CONSEL[1:0])的配置, 各种配置如表19所示。

表19. VA-Hour Accumulation寄存器的输入

CONSEL[1:0]	AVAHR	BVAHR	CVAHR
00	AVRMS × AIRMS	BVRMS × BIRMS	CVRMS × CIRMS
01	AVRMS × AIRMS	BVRMS × BIRMS VB = VA - VC <sup>1</sup>	CVRMS × CIRMS
10	AVRMS × AIRMS	BVRMS × BIRMS VB = -VA - VC	CVRMS × CIRMS
11	AVRMS × AIRMS	BVRMS × BIRMS VB = -VA	CVRMS × CIRMS

<sup>1</sup> 在三相三线(CONSEL[1:0] = 01)情况下, ADE7880计算A相与C相之间的线路电压有效值, 并将结果存储于BVRMS寄存器中(参见三相三线三角形配置中的电压有效值部分)。随后, ADE7880计算与B相相关的功率, 该值无实际含义。为避免B相相关功率引起频率输出引脚(CF1、CF2或CF3)内的任何误差, 在COMPmode寄存器中将位TERMSEL1[1]、TERMSEL2[1]或TERMSEL3[1]设为0, 以禁止B相对电能频率转换器的贡献(参见电能频率转换部分)。

### 线周期视在电能累计模式

如线周期有功电能累计模式部分所述, 在线周期电能累计模式下, 电能累计可以与电压通道过零事件同步, 从而可以累计整数个半波周期内的视在电能。在此模式下, ADE7880会在整数个线路周期之后将32位Internal Accumulation寄存器中累计的视在电能送入xVAHR寄存器, 如图80所示。而半波周期数通过LINECYC寄存器进行指定。

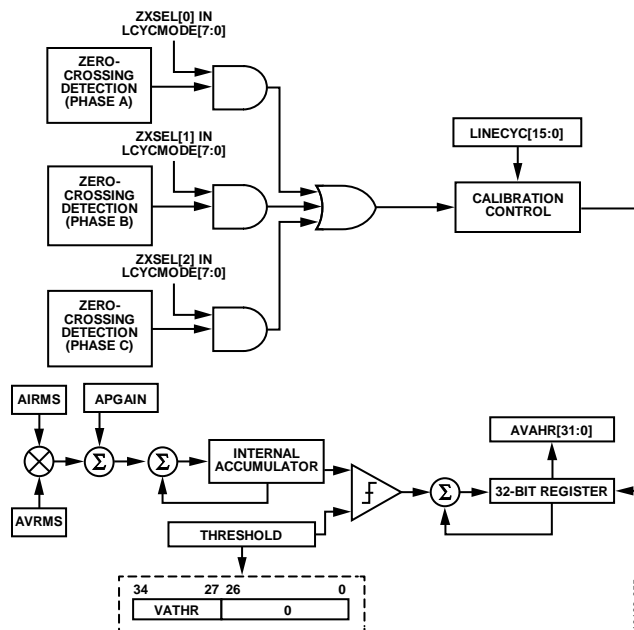


图80. 线周期视在电能累计模式

通过将LCYCMODE寄存器的位2 (LVA)置1, 可以激活路周期视在电能累计模式。当检测到的过零事件数量达到LINECYC寄存器中指定的数值之后, 器件会将整数个过零事件内累计的视在电能送入xVAHR Accumulation寄存器。使用线周期累计模式时, LCYCMODE寄存器的位6 (RSTREAD)应该设为逻辑0, 因为此模式不支持对xVAHR寄存器执行读取并复位操作。

通过设置LCYCMODE寄存器的位[5:3] (ZXSEL[x]), 可以在计算半波周期时分别包含A相、B相和C相过零事件。在计算过零事件时, 可以使用所有三相过零事件的任意组合。校准期间, 过零计数中一次仅应包含一相。

有关线周期累计模式下如何设置LINECYC寄存器和MASK0中断屏蔽寄存器的位5 (LENERGY)的更多信息, 请参见线周期有功电能累计模式部分。

### 功率因数计算

ADE7880可在所有相上同时执行直接功率因数测量。交流电路的功率因数指流入负载的总有功功率与视在功率之比。绝对功率因数测量用“超前”或“滞后”来描述, 表示电流波形超前或滞后于电压波形。当电流超前于电压时, 负载为容性, 功率因数为负值。当电流滞后于电压时, 负载为感性, 功率因数为正值。电流波形与电压波形的关系如图81所示。

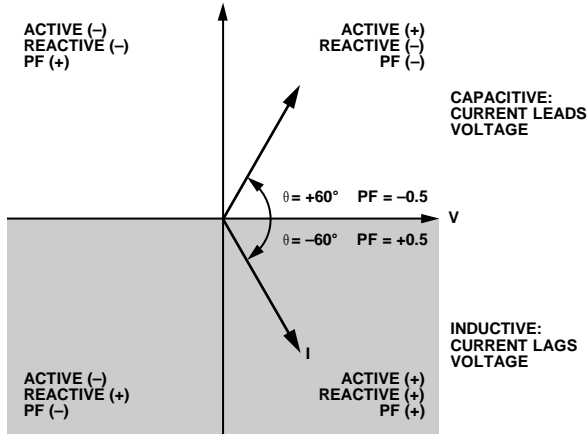


图81. 容性负载和感性负载

如图81所示，当负载为容性时，无功功率测量结果为负值；当负载为感性时，无功功率测量结果为正值。因此，无功功率的符号可以反映功率因数的符号。请注意，ADE7880可计算基波无功功率，因此其符号用作绝对功率因数的符号。如果基波无功功率处于空载状态，则功率因数的符号是总有功功率的符号。

功率因数的数学定义如公式47所示：

$$\text{功率因数} = (\text{基波无功功率符号}) \times \frac{\text{Total Active Power}}{\text{Apparent Power}} \quad (47)$$

如前所述，ADE7880可在所有相上同时执行功率因数测量。这些读数被馈入三个16位带符号寄存器：A相的APF(地址0xE609)、B相的BPF(地址0xE60A)、C相的CPF(地址0xE60B)。以上寄存器是带符号的二进制补码寄存器，MSB表示功率因数的极性。APF、BPF和CPF寄存器的1 LSB相当于 $2^{-15}$ 的权重；因此，最大寄存器值0x7FFF对应的功率因数为1，最小寄存器值0x8000对应的功率因数为-1。如果由于失调和增益校准，功率因数超出-1至+1范围，结果依据基波无功功率符号设置为-1或+1。

默认情况下，瞬时总相有功和视在功率用来计算功率因数，寄存器以8 kHz的速率更新。符号位从各相的瞬时相基波无功电能测量获得。

如果测量时需要更多均值计算，ADE7880提供了一种选项，可通过有功和视在电能的线周期累计测量来决定功率

因数。该选项可提供更稳定的功率因数读数。此模式通过将LCYCMODE寄存器(地址0xE702)中的PFMODE位(位7)置1来使能。使能此模式后，必须对有功和视在电能使能线周期累计模式。具体方法是将LCYCMODE寄存器(地址0xE702)中的xLWATT和xLVA位置1。功率因数测量的更新速率现在是可编程写入LINECYC寄存器(地址0xE60C)的整数个半波周期数。关于设置线周期累计模式和线周期视在电能累计模式部分。

请注意，如果使能空载条件(参见空载条件部分)，则空载条件会影响功率因数测量。如果视在电能空载条件为真，则功率因数测量置1。如果基于总有功和视在电能的空载条件为真，则功率因数测量设为0。

ADE7880还可根据基波和谐波有功、无功和视在功率计算基波和谐波成分的功率因数。详情参见谐波计算部分。

## 谐波计算

ADE7880内置一个谐波引擎，每次可分析一个相位。谐波信息使用2.8 kHz的无衰减通带(对应于3.3 kHz的-3 dB带宽)来计算，额定线路频率范围为45 Hz至66 Hz。同时可使用相电流和来分析零线电流。图82显示了谐波引擎、其设置及输出寄存器的合成图。

## 工作原理

考虑电源电压为 $v(t)$ 、功耗为 $i(t)$ 的非正弦交流系统。那么

$$v(t) = \sum_{k=1}^{\infty} V_k \sqrt{2} \sin(k\omega t + \phi_k) \quad (48)$$

$$i(t) = \sum_{k=1}^{\infty} I_k \sqrt{2} \sin(k\omega t + \gamma_k)$$

其中：

$V_k$ 和 $I_k$ 分别是各谐波的电压和电流有效值。

$\phi_k$ 和 $\gamma_k$ 分别是各谐波的相位延迟。

$\omega$ 是基波(线路)频率 $f$ 的角速度。ADE7880谐波计算的额定线路频率范围为45 Hz至66 Hz。用作时基的标称相电压必须具有大于20%满量程的幅度。

在2.8 kHz通带内可分析的谐波数 $N$ 是 $2800/f$ 的整数。ADE7880可接受的绝对最大谐波数为63。

$$N = \left\lfloor \frac{2800}{f} \right\rfloor, N \leq 63$$



ADE7880分析相位时，会计算下列计量数量：

- 基波相电流有效值：  $I_1$
- 基波相电压有效值：  $V_1$
- 最高三个相电流谐波的有效值：

$$I_x, I_y, I_z, x,y,z=2, 3, \dots, N$$

- 最高三个相电压谐波的有效值：

$$V_x, V_y, V_z, x,y,z=2, 3, \dots, N$$

- 相基波有功功率

$$P_1 = V_1 I_1 \cos(\varphi_1 - \gamma_1)$$

- 相基波无功功率

$$Q_1 = V_1 I_1 \sin(\varphi_1 - \gamma_1)$$

- 相基波视在功率

$$S_1 = V_1 I_1$$

- 基波功率因数

$$pf_1 = \text{sgn}(Q_1) \times \frac{P_1}{S_1}$$

最高三个谐波的有功功率：

$$P_x = V_x I_x \cos(\varphi_x - \gamma_x), x=2, 3, \dots, N$$

$$P_y = V_y I_y \cos(\varphi_y - \gamma_y), y=2, 3, \dots, N$$

$$P_z = V_z I_z \cos(\varphi_z - \gamma_z), z=2, 3, \dots, N$$

- 最高三个谐波的无功功率：

$$Q_x = V_x I_x \sin(\varphi_x - \gamma_x), x=2, 3, \dots, N$$

$$Q_y = V_y I_y \sin(\varphi_y - \gamma_y), y=2, 3, \dots, N$$

$$Q_z = V_z I_z \sin(\varphi_z - \gamma_z), z=2, 3, \dots, N$$

- 最高三个谐波的视在功率：

$$S_x = V_x I_x, x = 2, 3, \dots, N$$

$$S_y = V_y I_y, y = 2, 3, \dots, N$$

$$S_z = V_z I_z, z = 2, 3, \dots, N$$

- 最高三个谐波的功率因数：

$$pf_x = \text{sgn}(Q_x) \times \frac{P_x}{S_x}, x = 2, 3, \dots, N$$

$$pf_y = \text{sgn}(Q_y) \times \frac{P_y}{S_y}, y = 2, 3, \dots, N$$

$$pf_z = \text{sgn}(Q_z) \times \frac{P_z}{S_z}, z = 2, 3, \dots, N$$

- 相电流总谐波失真

$$(THD)_I = \frac{\sqrt{I^2 - I_1^2}}{I_1}$$

- 相电压总谐波失真

$$(THD)_V = \frac{\sqrt{V^2 - V_1^2}}{V_1}$$

- 相电流上最高三个谐波的谐波失真

$$HD_{I_x} = \frac{I_x}{I_1}, x = 2, 3, \dots, N$$

$$HD_{I_y} = \frac{I_y}{I_1}, y = 2, 3, \dots, N$$

$$HD_{I_z} = \frac{I_z}{I_1}, z = 2, 3, \dots, N$$

- 相电压上最高三个谐波的谐波失真

$$HD_{V_x} = \frac{V_x}{V_1}, x = 2, 3, \dots, N$$

$$HD_{V_y} = \frac{V_y}{V_1}, y = 2, 3, \dots, N$$

$$HD_{V_z} = \frac{V_z}{V_1}, z = 2, 3, \dots, N$$

# ADE7880

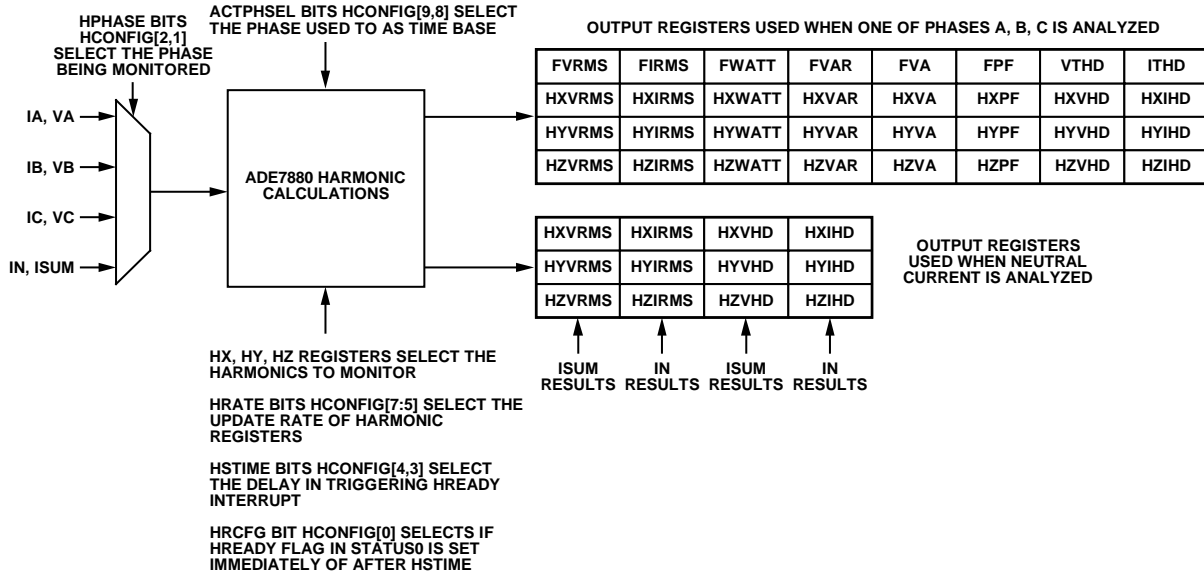


图82. ADE7880谐波引擎功能框图

当分析零线电流和ISUM寄存器代表的三个相电流之和时，可针对两种电流计算下列计量数量：

- 基波和最高2个谐波的有效值或最高三个谐波的有效值： $I_x, I_y, I_z, x, y, z = 1, 2, 3, \dots, N$ 。
- 所分析谐波的谐波失真。

## 配置谐波计算

ADE7880需要由相电压提供的时基。HCONFIG[15:0]寄存器的位9和位8(ACTPHSEL)用于选择此相电压。如果ACTPHSEL = 00，使用A相。如果ACTPHSEL = 01，使用B相，如果ACTPHSEL = 10，使用C相。如果用作时基的相电压下降，只需选择另一相位，谐波引擎仍会正常工作。

待分析相由HCONFIG[15:0]寄存器的位2和位1(HPHASE)选择。如果HPHASE = 00，监控A相。如果HPHASE = 01，监控B相，如果HPHASE = 10，监控C相。如果HPHASE = 11，同时监控零线电流与ISUM寄存器代表的相电流和。

## 监控特定相位时的谐波计算

监控特定相位时，计算基波信息和最高三个谐波的信息。通过ADE7880同时监控的三个额外谐波的指数由8位寄存器HX、HY和HZ提供。只需将谐波指数写入用于待监控谐

波的寄存器。如果监控二次谐波，写入2。如果需要谐波51，写入51。无论写入HX、HY或HZ的值是多少，基波成分须始终监控。因此，如果寄存器之一等于1，ADE7880将多次监控基波成分。HX、HY和HZ寄存器容许的最大指数为63。无衰减通带为2.8 kHz，对应于3.3 kHz的-3 dB带宽，因此支持低于2800 Hz频率的所有谐波且无衰减。

相电压有效值和相电流基波成分存储于FVRMS和FIRMS 24位带符号寄存器中。图83显示了相关数据路径。与有效值测量部分所述的电流有效值和电压有效值数据路径类似，数据路径包含24位带符号Offset Compensation寄存器xIRMSOS、xVRMSOS，各相位数量中x = A, B, C。三个谐波成分的相电流和相电压有效值存储于HXVRMS、HXIRMS、HYVRMS、HYIRMS、HZVRMS和HZIRMS 24位带符号寄存器中。图84显示了相关数据路径，其中包含下列24位带符号Offset Compensation寄存器：HXIRMSOS、HYIRMSOS、HZIRMSOS、HXVRMSOS、HYVRMSOS和HZVRMSOS。

建议将Offset Compensation寄存器设为0(默认值)。

表20. 分析A相、B相和C相时的谐波引擎输出，以及存储值的寄存器

数量	定义	ADE7880寄存器
基波成分的有效值	$V_1, I_1$	FVRMS, FIRMS
谐波成分的有效值	$V_x, I_x, x = 2, 3, \dots, N$	HXVRMS, HXIRMS
	$V_y, I_y, y = 2, 3, \dots, N$	HYVRMS, HYIRMS
	$V_z, I_z, z = 2, 3, \dots, N$	HZVRMS, HZIRMS
基波成分的有功功率	$P_1 = V_1 I_1 \cos(\varphi_1 - \gamma_1)$	FWATT
谐波成分的有功功率	$P_x = V_x I_x \cos(\varphi_x - \gamma_x), x = 2, 3, \dots, N$	HXWATT
	$P_y = V_y I_y \cos(\varphi_y - \gamma_y), y = 2, 3, \dots, N$	HYWATT
	$P_z = V_z I_z \cos(\varphi_z - \gamma_z), z = 2, 3, \dots, N$	HZWATT
基波成分的无功功率	$Q_1 = V_1 I_1 \sin(\varphi_1 - \gamma_1)$	FVAR
谐波成分的无功功率	$Q_x = V_x I_x \sin(\varphi_x - \gamma_x), x = 2, 3, \dots, N$	HXVAR
	$Q_y = V_y I_y \sin(\varphi_y - \gamma_y), y = 2, 3, \dots, N$	HYVAR
	$Q_z = V_z I_z \sin(\varphi_z - \gamma_z), z = 2, 3, \dots, N$	HZVAR
基波成分的视在功率	$S_1 = V_1 I_1$	FVA
谐波成分的视在功率	$S_x = V_x I_x, x = 2, 3, \dots, N$	HXVA
	$S_y = V_y I_y, y = 2, 3, \dots, N$	HYVA
	$S_z = V_z I_z, z = 2, 3, \dots, N$	HZVA
基波成分的功率因数	$pf_1 = \text{sgn}(Q_1) \times \frac{P_1}{S_1}$	FPF
谐波成分的功率因数	$pf_x = \text{sgn}(Q_x) \times \frac{P_x}{S_x}, x = 2, 3, \dots, N$	HXPF
	$pf_y = \text{sgn}(Q_y) \times \frac{P_y}{S_y}, y = 2, 3, \dots, N$	HYPF
	$pf_z = \text{sgn}(Q_z) \times \frac{P_z}{S_z}, z = 2, 3, \dots, N$	HZPF
总谐波失真	$(THD)_V = \frac{\sqrt{V^2 - V_1^2}}{V_1}$	VTHD
	$(THD)_I = \frac{\sqrt{I^2 - I_1^2}}{I_1}$	ITHD
谐波成分的谐波失真	$HD_{V_x} = \frac{V_x}{V_1}, HD_{I_x} = \frac{I_x}{I_1}, x = 2, 3, \dots, N$	HXVHD, HXIHD
	$HD_{V_y} = \frac{V_y}{V_1}, HD_{I_y} = \frac{I_y}{I_1}, y = 2, 3, \dots, N$	HYVHD, HYIHD
	$HD_{V_z} = \frac{V_z}{V_1}, HD_{I_z} = \frac{I_z}{I_1}, z = 2, 3, \dots, N$	HZVHD, HZIHD

# ADE7880

表21. 分析零线电流和ISUM时的谐波引擎输出，以及存储值的寄存器

数量	定义	ADE7880 寄存器
零线电流的谐波成分(包括基波)有效值	$I_x, x = 1, 2, 3, \dots, N$	HXIRMS
	$I_y, y = 1, 2, 3, \dots, N$	HYIRMS
	$I_z, z = 1, 2, 3, \dots, N$	HZIRMS
ISUM谐波成分的(包括基波)有效值	$ISUM_x, x = 1, 2, 3, \dots, N$	HXVRMS
	$ISUM_y, y = 1, 2, 3, \dots, N$	HYVRMS
	$ISUM_z, z = 1, 2, 3, \dots, N$	HZVRMS
零线电流谐波成分(包括基波)的谐波失真(请注意，要执行这些计算，HX寄存器必须置1)	$HD_{I_x} = \frac{I_x}{I_1}, x = 1, 2, 3, \dots, N$	HXIHD
	$HD_{I_y} = \frac{I_y}{I_1}, y = 1, 2, 3, \dots, N$	HYIHD
	$HD_{I_z} = \frac{I_z}{I_1}, z = 1, 2, 3, \dots, N$	HZIHD
ISUM谐波成分(包括基波)的谐波失真(请注意，要执行这些计算，HX寄存器必须置1)	$HD_{ISUM_x} = \frac{ISUM_x}{ISUM_1}, x = 1, 2, 3, \dots, N$	HXVHD
	$HD_{ISUM_y} = \frac{ISUM_y}{ISUM_1}, y = 1, 2, 3, \dots, N$	HYVHD
	$HD_{ISUM_z} = \frac{ISUM_z}{ISUM_1}, z = 1, 2, 3, \dots, N$	HZVHD

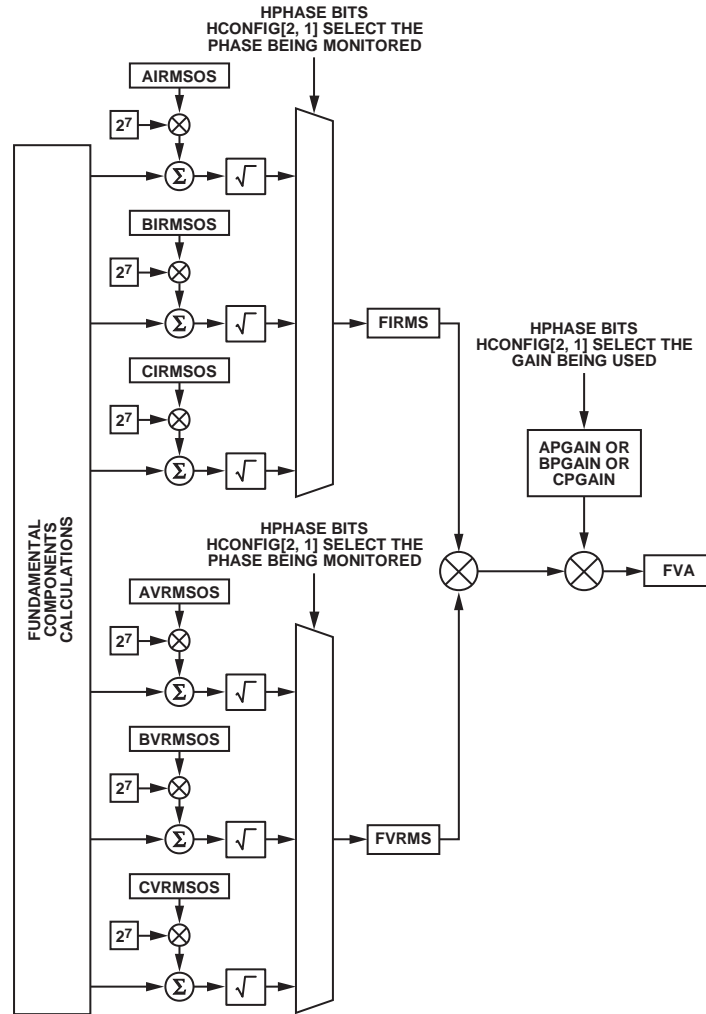


图83. 基波有效值信号处理

基波成分的有功、无功和视在功率存储于FWATT、FVAR和FVA 24位带符号寄存器中。图85显示了相关数据路径。3个谐波成分的有功、无功和视在功率存储于HXWATT、HXVAR、HXVA、HYWATT、HYVAR、HYVA、HZWATT、HZVAR和HZVA 24位带符号寄存器中。图86显示了相关数据路径。

基波成分的功率因数存储于FPF 24位带符号寄存器中。三

个谐波成分的功率因数存储于HXPF、HYPF和HZPF 24位带符号寄存器中。

使用基波成分有效值和相电流、相电压有效值计算得出的总谐波失真比(有关这些测量的详情, 参见有效值章节)以3.21带符号格式存储于VTHD和ITHD 24位寄存器中。也就是说比率限于+3.9999, 任何超出结果均箝位于该值。

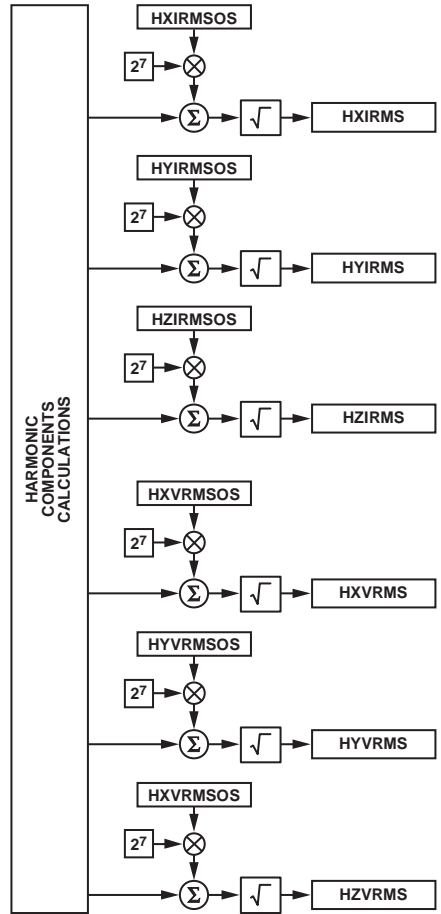


图84. 谐波有效值信号处理

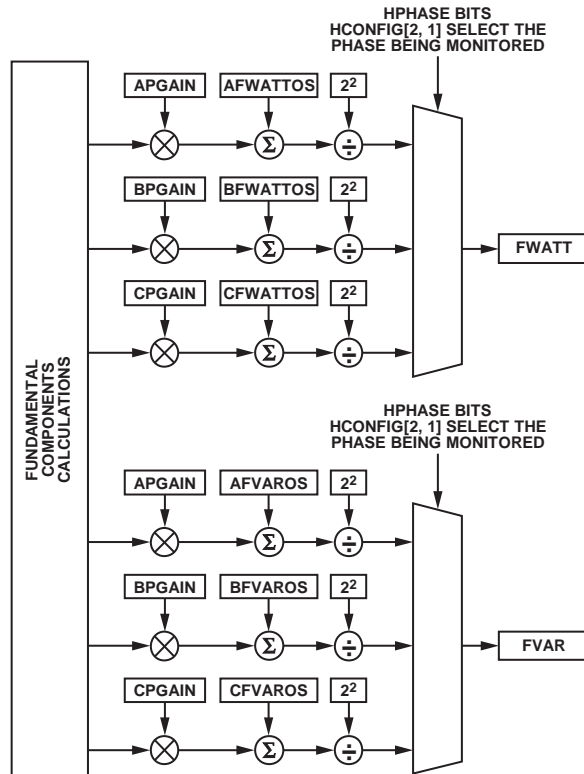


图85. 基波有功和无功功率信号处理



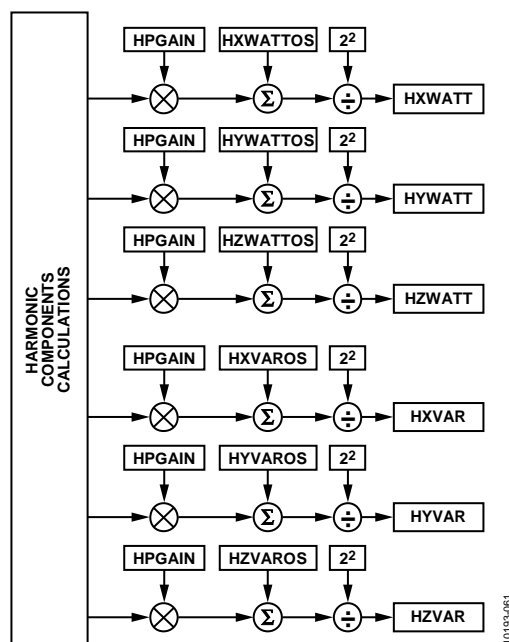


图86. 谐波有功和无功功率信号处理

三个谐波成分的谐波失真以3.21带符号格式存储于HXVHD、HXIHD、HYVHD、HYIHD、HZVHD和HZIHD 24位寄存器中。也就是说比率限于+3.9999，任何超出结果均箝位于该值。

作为参考，表20显示了分析单个相位时的ADE7880谐波引擎输出，以及存储输出的寄存器。

### 监控零线时的谐波计算

监控零线电流和相电流和时，仅更新谐波有效值相关寄存器。

寄存器HX、HY和HZ识别谐波指数，包括基波。分析相位时，连续计算基波有效值，并将结果存储于专用寄存器FIRMS和FVRMS中。分析零线时，通过将谐波指数寄存器HX、HY或HZ之一置1计算基波信息，并将结果存储于谐波寄存器中。HX、HY和HZ寄存器容许的最大指数为63。无衰减通带为2.8 kHz，对应于3.3 kHz的-3 dB带宽，因此支持低于2800 Hz频率的所有谐波且无衰减。

HXIRMS、HYIRMS和HZIRMS寄存器包含零线电流的谐波有效值成分，HXVRMS、HYVRMS和HZVRMS寄存器包含ISUM的谐波有效值成分。请注意在此情况下，基波成分有效值未输入FIRMS或FVRMS寄存器，但如果将指数寄存器HX、HY和HZ之一初始化为1，便可计算该信息。

如果将HX寄存器初始化为1，ADE7880可计算存储于HY和HZ寄存器内的其他谐波的谐波失真，并以3.21带符号格式存储于HYVHD、HYIHD、HZVHD和HZIHD 24位寄存器中。零线电流失真保存于HYIHD和HZIHD寄存器中，

ISUM失真存储于HYVHD和HZVHD寄存器中。由于HX置1，HXIHD和HXVHD寄存器包含0x1FFFFFF，该数字代表3.21带符号格式的1。

作为参考，表21显示了分析零线电流和ISUM时的ADE7880谐波引擎输出，以及存储输出的寄存器。

### 配置谐波计算更新速率

ADE7880谐波引擎以8 kHz速率工作。之后，HCONFIG寄存器初始化，谐波指数设置在HX、HY和HZ指数寄存器内，ADE7880计算通常需要750 ms才能建立至规格参数范围内。

谐波引擎输出寄存器的更新速率由HCONFIG寄存器的位[7:5] (HRATE)管理，且独立于8 kHz的引擎计算速率。默认值000表示寄存器每隔125 μsec更新一次(8 kHz速率)。其他更新周期为：250 μsec (HRATE = 001)、1 ms (010)、16 ms (011)、128 ms (100)、512 ms (101)、1.024 sec (110)。如果HRATE位为111，则谐波计算被禁用。

ADE7880提供两种管理谐波计算的方式。第一种方法在以下条件下使能：将HCONFIG寄存器的位0 (HRCFG)清0(默认值)，在特定时间周期后将STATUS0寄存器的位19 (HREADY)置1。此后每次谐波计算就以HRATE频率更新。这样，外部微控制器只能在谐波计算建立后才能进行访问。时间周期由HCONFIG寄存器位[4:3] (HSTIME)的状态决定。默认值01将时间设为750 ms，即谐波计算的建立时间。其他可能值有500 ms (HSTIME = 00)、1 sec (10)和1250 ms (11)。

第二种方法在以下条件下使能：将HCONFIG寄存器的位0 (HRCFG)置1，每当谐波计算更新(更新频率由HRATE位决定)时将STATUS0寄存器的位19 (HREADY)置1，而不必等待谐波计算建立。这样，外部微控制器可在谐波计算开始后立即进行访问。如果使能了MASK0中断屏蔽寄存器中的相应屏蔽位， $\overline{\text{IRQ}}$ 引脚也会变为低电平有效。通过写入STATUS0寄存器并将相应位置1，该状态位会被清除且 $\overline{\text{IRQ}}$ 引脚再次变为高电平。

此外，ADE7880在CF2/HREADY引脚提供周期性输出信号(称为HREADY)，这与谐波寄存器中的谐波计算更新时间同步。将CONFIG寄存器中的位2 (CF2DIS)置1便可选择该功能。如果将CF2DIS设为0(默认值)，CF2电能频率转换器输出则在CF2/HREADY引脚提供。此信号的默认状态为高。每当谐波寄存器基于HCONFIG寄存器的HRATE位更新时，HREADY信号保持低电平约10  $\mu\text{sec}$ ，然后恢复高电平。如果HCONFIG寄存器中的位0 (HRCFG)为0，即谐波计算开始后的每个HRATE周期将STATUS1寄存器中的HREADY位置1，信号HREADY同时在高电平、低电平间来回切换。如果HRCFG位为1，STATUS1寄存器中的位HREADY在HSTIME周期后置1，HREADY信号同时在高电平、低电平间来回切换。HREADY信号允许快速访问谐波寄存器，而不必在MASK1寄存器中使用HREADY中断。

为了快速读取存储谐波计算的寄存器，串行接口内已实施专用突发寄存器读取。详情参见谐波计算寄存器的I<sup>2</sup>C读取操作和SPI读取操作部分。

## 管理谐波计算的建议方法

管理ADE7880谐波计算的建议方法如下：

- 设置CONFIG寄存器中的位2 (CF2DIS)。将CF2DIS位置1，以使用CF2/HREADY引脚通知谐波计算何时建立和更新。HREADY信号的高低电平转换指示何时读取谐波寄存器。使用突发读取模式来读取谐波寄存器，这是最有效的读取方式。
- 通过适当地建立HX、HY和HZ选择待监控的谐波。
- 选择所有HCONFIG寄存器位。
- 初始化用于谐波计算中的增益寄存器。失调寄存器保留为0。
- 使用突发或常规读取模式，通过CF2/HREADY引脚的高低转换读取存储谐波信息的寄存器。

## 波形采样模式

ADE7880会每隔125  $\mu\text{s}$ (速率为8 kHz)向24位带符号寄存器中存入一次电流和电压波形采样数据(即有功/无功/视在功率输出)，并且这些寄存器可以通过各种串行端口进行访问。表22列出了相关寄存器及其描述。

**表22. Waveform寄存器列表**

寄存器	描述
IWV	A相电流
VAWV	A相电压
IBWV	B相电流
VBWV	B相电压
ICWV	C相电流
VCWV	C相电压
INWV	零线电流
AVA	A相视在功率
BVA	B相视在功率
CVA	C相视在功率
AWATT	A相有功功率
BWATT	B相有功功率
CWATT	C相有功功率

STATUS0寄存器的位17 (DREADY)用于表示何时可使用I<sup>2</sup>C或SPI串行端口来读取表22中列出的寄存器。通过将MASK0寄存器的位17 (DREADY)置1，可以使能附加到此标志的中断。(有关位DREADY的更多信息，请参见数字信号处理器部分。)

ADE7880内置一个专门设计的高速数据采集(HSDC)端口，可以快速访问Waveform Sample寄存器。详情参见HSDC接口部分。

如Current Waveform Gain寄存器部分中所述，ADE7880的串行端口采用32、16或8位数据格式。表22中列出的所有寄存器都通过符号从24位扩展至32位(参见图44)。

## 电能频率转换

ADE7880提供三个频率输出引脚：CF1、CF2和CF3。CF2引脚可以和谐波计算模块的HREADY引脚复用。使能HREADY时，即会禁用该引脚的CF2功能。CF3引脚可以和HSDC接口的HSCLK引脚复用。使能HSDC时，即会禁用该引脚的CF3功能。CF1引脚始终可能。经过出厂时的初始校准之后，制造商或最终客户需要检验电表校准。检验电表校准的一种简单方法是在稳定负载条件下提供与有功、无功或视在功率成正比的输出频率。这类输出频率可

以为外部校准设备提供简单的单线光隔离接口。图87显示了ADE7880中的电能频率转换。

DSP会计算所有相功率的瞬时值：总有功功率、基波有功功率、基波无功功率和视在功率。电能会以带符号形式在各种xWATTHR、xFVARHR和xVAHR寄存器中进行累加，具体过程已经在有功电能计算、基波无功电能计算和视在电能计算等部分中进行了介绍。在电能频率转换过程中，瞬时功率会在频率输出引脚(CF1、CF2和CF3)处产生信号。每个CFx引脚对应一个数字频率转换器。各转换器会将某些相功率相加，并产生与该和成正比的脉冲信号。所转换的具体功率取决于两组寄存器位。

首先，COMPmode寄存器的位[2:0] (TERMSEL1[2:0])、位[5:3] (TERMSEL2[2:0])和位[8:6] (TERMSEL3[2:0])决定要相加的相位或相位组合。

TERMSEL1位对应于CF1引脚，TERMSEL2位对应于CF2引脚，而TERMSEL3位则对应于CF3引脚。TERMSELx[0]位管理A相。置1时，CFx转换器会在功率之和中包含A相功率。清0时，则不包含A相功率。TERMSELx[1]位管理B相，而TERMSELx[2]位管理C相。所有TERMSELx位全部置1时，意味着CFx转换器会将所有三相功率相加。所有TERMSELx位全部清0时，则意味着不将任何相功率相加，也不产生任何CF脉冲。

其次，CFMODE寄存器的位[2:0] (CF1SEL[2:0])、位[5:3] (CF2SEL[2:0])和位[8:6] (CF3SEL[2:0])分别决定CF1、CF2和CF3转换器中使用的功率类型。表23显示了CFxSEL可能具备的值：总有功功率、视在功率、基波有功功率或基波无功功率。

**表23. CFxSEL位功能描述**

CFxSEL	描述	CFxLATCH = 1时锁存的寄存器
000	CFx信号与总相位有功功率之和成正比	AWATTHR, BWATTHR, CWATTHR
001	保留	
010	CFx信号与相位视在功率之和成正比	AVAHR, BVAHR, CVAHR
011	CFx信号与基波相位有功功率之和成正比	AFWATTHR, BFWATTHR, CFWATTHR
100	CFx信号与基波相位无功功率之和成正比	AFVARHR, BFVARHR, CFVARHR
101 to 111	保留	

# ADE7880

默认情况下，TERMSELx位为全1，CF1SEL位为000，CF2SEL位为100，而CF3SEL位为010。这意味着默认情况下，CF1数字频率转换器会产生与全部三相总有功功率之和成正比的信号，CF2会产生与基波无功功率成正比的信号，而CF3会产生与视在功率成正比的信号。

与电能累计过程类似，电能频率转换是分两个阶段完成的。第一阶段与有功、无功和视在功率的电能累计部分所述相同(参见有功电能计算、基波无功电能计算、视在电能计算部分)。第二阶段包括由16位无符号寄存器CFxDEN构成的分频器。CFxDEN的值取决于电表常数(MC)(以impulses/kWh为单位)和各Energy寄存器中1 LSB所代表的电能：xWATTHR和xFVARHR等等。假设xWATTHR寄存器的1 LSB相当于Wh [10n Wh]，其中n为正负整数，那么，CFxDEN可通过下式计算：

$$CFxDEN = \frac{10^3}{MC[\text{imp/kwh}] \times 10^n} \quad (49)$$

选择10n wh时，必须确保CFxDEN寄存器内容大于1。如果CFxDEN = 1，那么CFx引脚仅会在1 μs内保持低电平有效。因此，CFxDEN寄存器应置1。频率转换器不支持小数结果；分频结果必须四舍五入到最接近的整数。如果CFxDEN等于0，那么ADE7880会将其视为1。

如果脉冲周期长于160 ms (6.25 Hz)，CFx脉冲输出将保持低电平80 ms。如果脉冲周期小于160 ms且CFxDEN为偶数，则脉冲输出的占空比正好为50%。如果脉冲周期小于160 ms且CFxDEN为奇数，则脉冲输出的占空比为：

$$(1 + 1/CFxDEN) \times 50\%$$

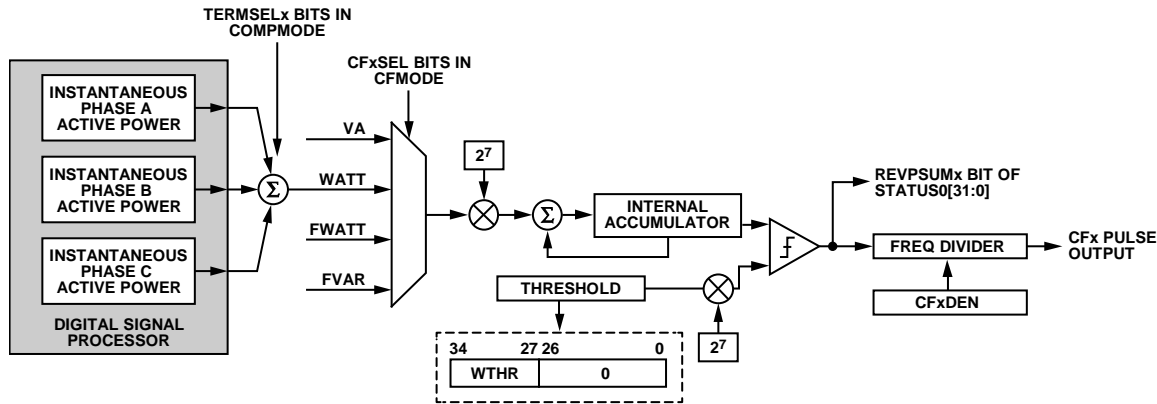


图87. 电能频率转换

10193-062

CFx脉冲输出为低电平有效且最好连接到LED，如图88所示。

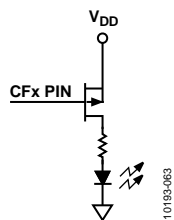


图88. CFx引脚推荐连接方式

CFMODE寄存器的位[11:9](CF3DIS、CF2DIS和CF1DIS)决定频率转换器输出是否在CF3、CF2或CF1引脚上产生脉冲。当CFxDIS位置1(默认值)时，将禁用CFx引脚且该引脚会保持高电平。当CFxDIS位清0时，对应的CFx引脚输出会产生低电平有效的脉冲信号。

中断屏蔽寄存器MASK0的位[16:14](CF3、CF2、CF1)可管理与CF3、CF2和CF1相关的中断。当CFx位均被置1时，只要对应的频率转换器输出发生高电平至低电平转换，即会触发中断IRQ0且STATUS0寄存器的状态位会被置1。即使未通过CFMODE寄存器的CFxDIS位使能CFx输出，也可使用该中断。

### 使Energy寄存器与CFx输出同步

ADE7880内置一项功能，可以使得Phase Energy Accumulation寄存器的内容与CFx脉冲的产生实现同步。一旦频率转换器上发生高电平至低电平转换，器件即会在CFx引脚输出功率时，读取与该功率相关的所有Ternal Phase Energy寄存器并将其内容锁存至小时寄存器，然后将这些Energy寄存器复位至0。表23列出了将锁存的寄存器与CFMODE寄存器的位CFxSEL[2:0]之间的关系。无论COMPmode寄存器的位TERMSELx设置如何，均会锁存所有3-phase寄存器。图89显示了CF1SEL[2:0] = 010(CF1引脚提供视在功率)且CFCYC = 2时的情况。

8位无符号寄存器CFCYC包含两次连续锁存之间频率转换器输出端发生的高电平至低电平转换次数。当任意CFx引脚处正在进行高电平至低电平转换时，请避免向CFCYC寄存器中输入新值。

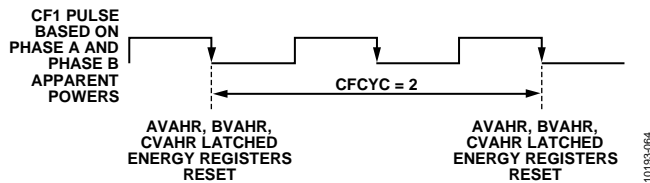


图89. 使AVAHR和BVAHR与CF1同步

当CFMODE寄存器的位[14:12](CF3LATCH、CF2LATCH和CF1LATCH)全部置1时，可以使能该过程。而当这些位清0(默认状态)时，则不会发生锁存。即使未通过CFMODE寄存器的位CFxDIS使能CFx输出，也可以使用该过程。

### 各种累计模式下的电能寄存器和CF输出

ACCMODE寄存器的位[1:0](WATTACC[1:0])决定了当在CFx引脚处选择与有功功率成正比的信号(CFMODE寄存器的位CFxSEL[2:0]等于000或011)时，总有功率和基波功率的累计模式。它们还决定Watt-hour Energy寄存器的累计模式(AWATTHR、BWATTHR、CWATTHR、AFWATTHR、BFWATTHR和CFWATTHR)。当WATTACC[1:0] = 00(默认值)，Watt-hour寄存器首先以带符号形式累计有功功率，然后再送入电能频率转换器。图90显示了有功功率带符号累计模式的工作原理。在此模式下，由于两个数据路径中都以带符号形式累计功率，因此CFx脉冲与xWATTHR寄存器中累计的有功电能完全同步。

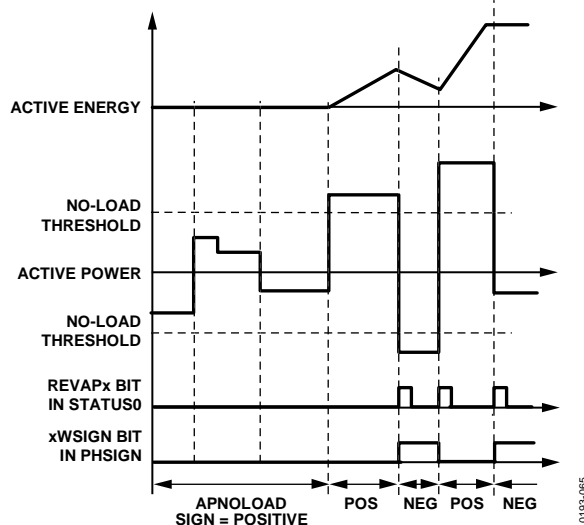


图90. 有功功率带符号累计模式

当WATTACC[1:0] = 01时，器件以仅正值模式累计有功功率。功率为负时，Watt-hour Energy寄存器不执行累计。CFx脉冲基于带符号累计模式产生。在此模式下，由于各数据路径中以不同形式累计功率，因此CFx脉冲与xWATTHR寄存器中累计的有功电能完全同步。图91显示了有功功率仅正值累计模式的工作原理。

WATTACC[1:0] = 10设置反转，ADE7880的表现与WATTACC[1:0] = 00时相同。

当WATTACC[1:0] = 11时，器件以绝对值模式累计有功功率。当功率为负值时，器件会改变功率符号并将其与正功率一起累计在Watt-hour寄存器中，然后再送入电能频率转



换器。在此模式下，由于两个数据路径中以相同形式累计功率，因此CFx脉冲与xWATTHR寄存器中累计的有功电能完全同步。图92显示了有功功率绝对值累计模式的工作原理。

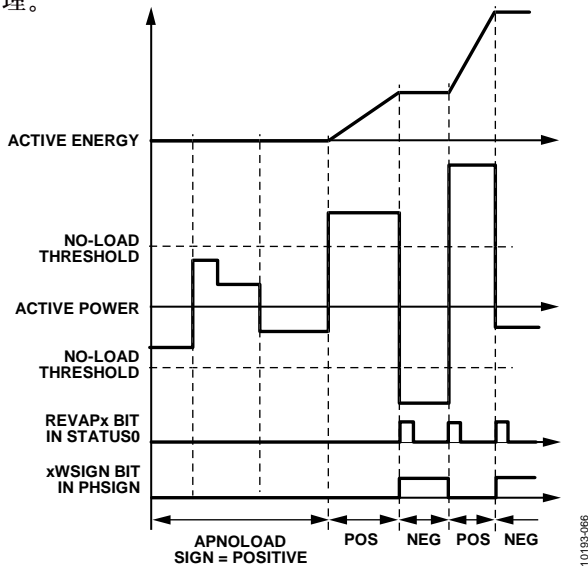


图91. 有功功率仅正值累计模式

ACCMODE寄存器的位[3:2] (VARACC[1:0])决定了当在CFx引脚处选择与基波无功功率成正比的信号(CFMODE寄存器的位CFxSEL[2:0]等于100)时，基波无功功率的累计模式。当VARACC[1:0] = 00，Var-hour Energy寄存器首先以带符号形式累计基波无功功率，然后再送入电能频率转换器。图93显示了基波无功功率带符号累计模式的工作原理。在此模式下，由于两个数据路径中都带符号形式累计功率，因此CFx脉冲与xFVARHR寄存器中累计的基波无功电能完全同步。

VARACC[1:0] = 01设置反转，ADE7880的表现与VARACC[1:0] = 00时相同。

当VARACC[1:0] = 10，Var-hour Energy寄存器首先根据对应有功功率的符号累计基波无功功率，然后再送入电能频率转换器。如果基波有功功率为正值或在低于空载阈值时视为0，基波无功功率以原样来累计。如果基波有功功率为负值，则器件会改变基波无功功率的符号，然后再进行累计。图94显示了基波无功功率符号调整累计模式的工作原理。在此模式下，由于两个数据路径中以相同形式累计功率，因此CFx脉冲与xFVARHR寄存器中累计的基波无功电能完全同步。

当VARACC[1:0] = 11时，器件以绝对值模式累计基波无功功率。当功率为负值时，器件会改变功率符号并将其与正

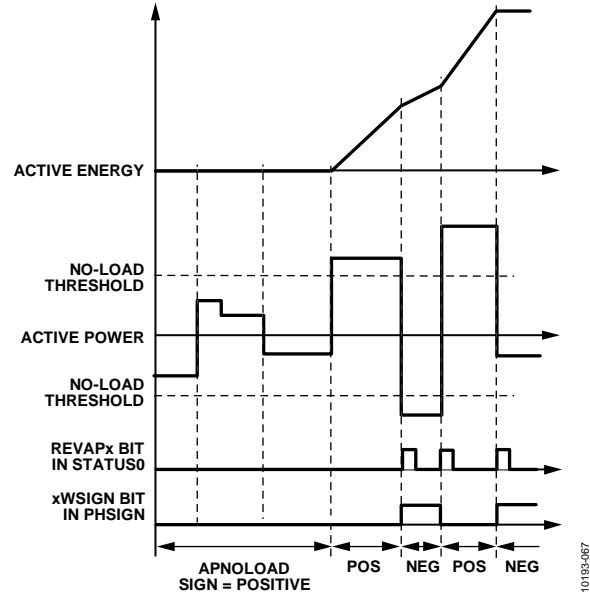


图92. 有功功率绝对值累计模式

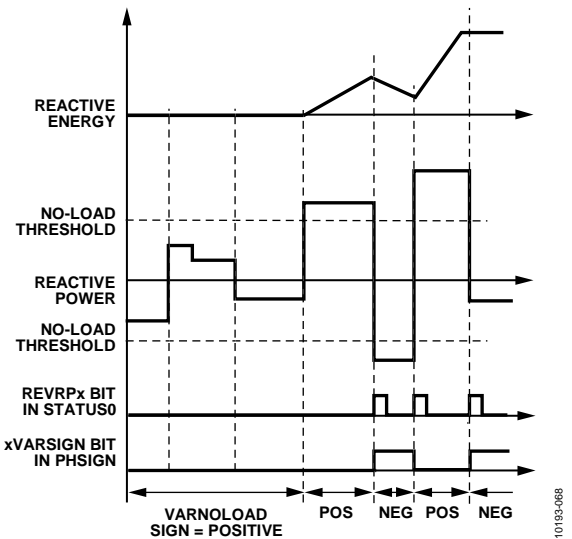


图93. 基波无功功率带符号累计模式

功率一起累计在Var-hour寄存器中。CFx脉冲基于带符号累计模式产生。在此模式下，由于各数据路径中以不同形式累计功率，因此CFx脉冲与xVARHR寄存器中累计的基波无功电能完全同步。图95显示了基波无功功率绝对值累计模式的工作原理。

### CFx数据路径中相功率之和的符号

ADE7880内置符号检测电路，可以检测CFx数据路径中所用相功率之和的符号。如电能频率转换部分的开头所述，CFx数据路径中的电能累计是分两个阶段完成的。每次在电能累计中的第一阶段结束时检测到符号变化，即内部累加器的电能累加值达到WTHR、VARTHR或VATHR寄存



器阈值之后，就会触发专用中断并会同步产生相应的CFx脉冲。各功率之和的符号可以从PHSIGN寄存器中读取。

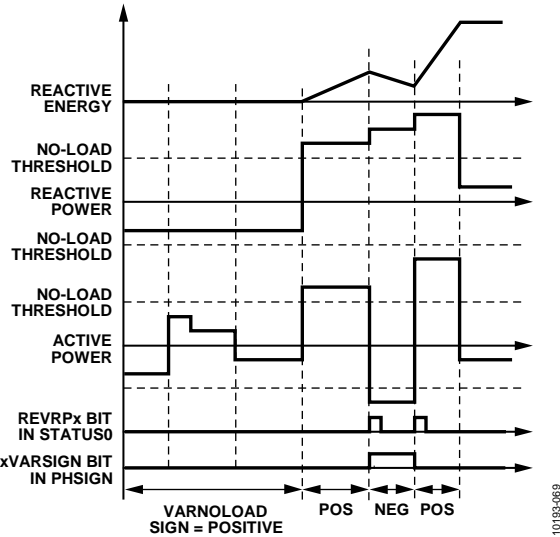


图94. 基波无功功率符号调整累计模式

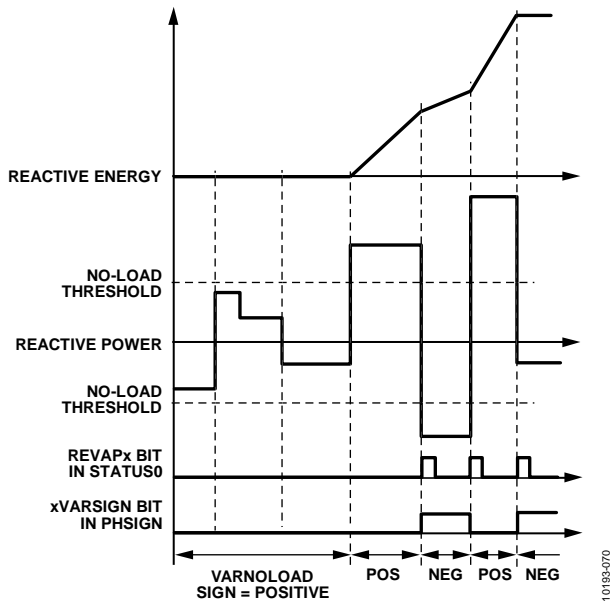


图95. 基波无功功率绝对值累计模式

当CF3、CF2或CF1数据路径中功率之和的符号发生变化时，STATUS0寄存器的位18、位13和位9(分别是REVPSUM3、REVPSUM2和REVPSUM1)会被置1。为将这些事件与CFx引脚处产生的脉冲关联，发生符号变化之后，器件会在CF3、CF2和CF1引脚发生高电平至低电平转换的同时，分别设置位REVPSUM3、位REVPSUM2和位REVPSUM1。

在设置位REVPSUM3、位REVPSUM2和位REVPSUM1的同时，器件还会设置PHSIGN寄存器的位8、位7和位3(分别是SUM3SIGN、SUM2SIGN和SUM1SIGN)，以指示相功率之和的符号。清0时，和为正值；置1时，和为负值。

通过设置MASK0寄存器的位18、位13和位9，可以使能附加到STATUS0寄存器位18、位13和位9(分别是REVPSUM3、REVPSUM2和REVPSUM1)的中断。使能这类中断后，每当发生符号变化时，IRQ0引脚即会变为低电平，且状态位会置1。为了找到触发该中断的相位，器件会在读取STATUS0寄存器后马上读取PHSIGN寄存器。接着，器件会写入STATUS0寄存器并将相应位置1，从而将该状态位清0并使IRQ0引脚再次变为高电平。

### 空载条件

在计量设备标准中，空载条件定义为电表上存在电压，但电路中没有电流的情况。为消除电表中的爬电效应，ADE7880内置三个独立的空载检测电路：一个与总有功功率关联，一个与基波有功和无功功率关联，一个与视在功率关联。

### 基于总有功和视在功率的空载检测

此空载条件利用总有功电能和视在电能来触发。视在电能与对应相电流和相电压有效值成正比。如果在各APNOLOAD和VANOLOAD无符号16位寄存器指定的时间内总有功电能和视在电能均未累计，则触发空载条件，该相位的总有功电能不执行累计，且不会基于总有功电能产生CFx脉冲。

用于计算APNOLOAD和VANOLOAD无符号16位值的公式如下

$$APNOLOAD = 2^{16} - \frac{Y \times WTHR \times 2^{17}}{P_{MAX}}$$

$$VANOLOAD = 2^{16} - \frac{Y \times VATHR \times 2^{17}}{P_{MAX}} \quad (50)$$

其中：

Y是相对于满量程计算的必要空载阈值。例如，如果空载阈值电流设为比满量程低10,000倍，则Y = 10,000。WTHR和VATHR代表存储于WTHR和VATHR寄存器中的值，分别用作有功和视在电能第一阶段电能累加器的阈值(参见有功电能计算部分)。P<sub>MAX</sub> = 27,059,678 = 0x19CE5DE，即ADC输入为满量程时计算出的瞬时有功功率。

APNOLOAD寄存器的值通常与VANOLOAD寄存器相同。APNOLOAD和VANOLOAD设为0x0时，空载检测电路不可用。如果仅有VANOLOAD设为0，则仅在总有功功率低于APNOLOAD时触发空载条件。同样，如果仅有APNOLOAD设为0x0，则仅在视在功率低于VANOLOAD时触发空载条件。

当三相中有一相触发空载条件时，STATUS1寄存器的位0 (NLOAD)会置1。PHNOLOAD寄存器的位[2:0] (NLPHASE[2:0])可指示所有相位相对于空载条件的状态，并会与STATUS1寄存器的位NLOAD同时进行设置。NLPHASE[0]指示A相的状态；NLPHASE[1]指示B相的状态；而NLPHASE[2]指示C相的状态。当位NLPHASE[x]清0时，即意味着对应相位并未处于空载条件。置1时，则意味着对应相位处于空载条件。

通过设置MASK1寄存器的位0，可以使能附加到STATUS1寄存器位0 (NLOAD)的中断。使能该中断后，只要三相中有一相进入或退出此空载条件， $\overline{\text{IRQ1}}$ 引脚即会变为低电平且该状态位会被置1。为了找到触发该中断的相位，器件会在读取STATUS1寄存器后马上读取PHNOLOAD寄存器。接着，通过写入STATUS1寄存器并将相应位置1，该状态位会被清除且 $\overline{\text{IRQ1}}$ 引脚变为高电平。

### 基于基波有功/无功功率的空载检测

如果在各APNOLOAD和VARNLOAD无符号16位寄存器指定的时间内无低有效位累计至特定相位的基波有功和无功电能寄存器中(xFWATTHR和xFVARHR, x = A、B或C)，则触发该空载条件。这种情况下，器件不会累计该相的基波有功/无功电能，也不会根据这些电能产生CFx脉冲。APNOLOAD与针对总有功功率设置的空载阈值相同。VARNLOAD寄存器的值通常与APNOLOAD寄存器相同。如果仅有APNOLOAD设为0x0，基波有功功率的累计无限制。同样，如果仅有VARNLOAD设为0x0，基波无功功率的累计无限制。

当三相中有一相触发该空载条件时，STATUS1寄存器的位1 (FNLOAD)会置1。PHNOLOAD寄存器的位[5:3] (FNLPHASE[2:0])可指示所有相位相对于空载条件的状态，并会与STATUS1寄存器的位FNLOAD同时进行设置。FNLPHASE[0]指示A相的状态；FNLPHASE[1]指示B相的状态；而FNLPHASE[2]指示C相的状态。当位FNLPHASE[x]清0时，即意味着对应相位并未处于空载条件。置1时，则意味着对应相位处于空载条件。

通过设置MASK1寄存器的位1，可以使能附加到STATUS1寄存器位1 (FNLOAD)的中断。使能该中断后，只要三相中有一相进入或退出此空载条件， $\overline{\text{IRQ1}}$ 引脚即会变为低电平且该状态位会被置1。为了找到触发该中断的相位，器件会在读取STATUS1寄存器后马上读取PHNOLOAD寄存器。接着，通过写入STATUS1寄存器并将相应位置1，该状态位会被清除且 $\overline{\text{IRQ1}}$ 引脚回到高电平。

### 基于视在功率的空载检测

如果在VANOLOAD无符号16位寄存器指定的时间内无低有效位累计至特定相位的视在电能寄存器中(xVAHR, x = A、B或C)，则触发该空载条件。这种情况下，器件不会累计该相的视在电能，也不会根据该电能产生CFx脉冲。

用于计算VANOLOAD无符号16位值的公式如下

$$VANOLOAD = 2^{16} - \frac{Y \times VATHR \times 2^{17}}{PMAX} \quad (51)$$

其中：

Y是相对于满量程计算的必要空载阈值。例如，如果空载阈值电流设为比满量程值低10,000倍，则Y=10,000。

VATHR是用作第一阶段电能累加器阈值的VATHR寄存器(参见视在电能计算部分)。PMAX = 27,059,678 = 0x19CE5DE，即ADC输入为满量程时计算出的瞬时视在功率。当VANOLOAD寄存器设为0x0时，将禁用空载检测电路。

当三相中有一相触发该空载条件时，STATUS1寄存器的位2 (VANLOAD)会置1。PHNOLOAD寄存器的位[8:6] (VANLPHASE[2:0])可指示所有相位相对于空载条件的状态，并会与STATUS1寄存器的位VANLOAD同时进行设置：

- 位VANLPHASE[0]指示A相的状态。
- 位VANLPHASE[1]指示B相的状态。
- 位VANLPHASE[2]指示C相的状态。

当位VANLPHASE[x]清0时，即意味着对应相位并未处于空载条件。置1时，则意味着对应相位处于空载条件。

通过设置MASK1寄存器的位2，可以使能附加到STATUS1寄存器位2 (VANLOAD)的中断。使能该中断后，只要三相中有一相进入或退出此空载条件， $\overline{\text{IRQ1}}$ 引脚即会变为低电平且该状态位会被置1。为了找到触发该中断的相位，器件会在读取STATUS1寄存器后马上读取PHNOLOAD寄存器。接着，通过写入STATUS1寄存器并将相应位置1，该状态位会被清除且 $\overline{\text{IRQ1}}$ 引脚变为高电平。

### Cchecksum寄存器

ADE7880内置32位Checksum寄存器，从而确保Configuration寄存器可以在正常功率模式PSM0期间保持其理想值。

此寄存器涵盖的寄存器如下：MASK0、MASK1、COMPmode、gain、CFmode、CF1DEN、CF2DEN、CF3DEN、CONFIG、MMODE、ACCMODE、LCYCMODE、HSDC\_CFG，全部寄存器位于DSP数据存储寄存器RAM的地址0x4380与地址0x43BE之间，以及另外八个始终采用默认值的8位Reserved Internal寄存器。ADE7880根据IEEE802.3标准计算循环冗余校验(CRC)。器件会从最低有效位开始将这些寄存器逐个引入基于线性反馈移位寄存器(LFSR)的发生器(如图96所示)，然后将32位结果写入CHECKSUM寄存器中。上电或硬件/软件复位之后，器件会根据寄存器的默认值来计算CRC，结果等于0xAFFA63B9。

图97显示了LFSR的工作原理：MASK0、MASK1、COMPmode、Gain、CFmode、CF1DEN、CF2DEN、CF3DEN、CONFIG、MMODE、ACCMODE、LCYCMODE和HSDC\_CFG寄存器，全部寄存器位于地址0x4380和地址0x43BE之间，以及八个8位Reserved Internal寄存器构成LFSR所用的位 $[a_{2271}, a_{2270}, \dots, a_0]$ 。位 $a_0$ 是最先进入LFSR的寄存器的最低有效位；位 $a_{2271}$ 是最后进入LFSR的寄存器的最高有效位。决定LFSR的公式如下：

- $b_i(0) = 1, i = 0, 1, 2, \dots, 31$ 为CRC构成位的初始状态。位 $b_0$ 为最低有效位，而位 $b_{31}$ 为最高有效位。

- $g_i, i = 0, 1, 2, \dots, 31$ 为IEEE802.3标准所定义生成多项式的系数，如下所示：

$$G(x) = x^{32} + x^{26} + x^{23} + x^{22} + x^{16} + x^{12} + x^{11} + x^{10} + x^8 + x^7 + x^5 + x^4 + x^2 + x + 1 \quad (52)$$

$$g_0 = g_1 = g_2 = g_4 = g_5 = g_7 = 1$$

$$g_8 = g_{10} = g_{11} = g_{12} = g_{16} = g_{22} = g_{26} = 1 \quad (53)$$

所有其它 $g_i$ 系数等于0。

$$FB(j) = a_{j-1} \text{ XOR } b_{31}(j-1) \quad (54)$$

$$b_0(j) = FB(j) \text{ AND } g_0 \quad (55)$$

$$b_i(j) = FB(j) \text{ AND } g_i \text{ XOR } b_{i-1}(j-1), i = 1, 2, 3, \dots, 31 \quad (56)$$

公式54、公式55和公式56必须针对 $j = 1, 2, \dots, 2272$ 重复。写入CHECKSUM寄存器的值包含位 $b_i(2272), i = 0, 1, \dots, 31$ 。

每次写入ADE7880的配置寄存器或意外更改数值时，STATUS1寄存器的位25(CRC)就会置1，以通知CHECKSUM值已改变。如果MASK1寄存器中的位25(CRC)置1，则IRQ1中断引脚拉低，STATUS1中的状态标志CRC置1。通过写入STATUS1寄存器并将状态位置1，该状态位会被清除且 $\overline{\text{IRQ1}}$ 引脚变为高电平。

当STATUS1中的位CRC置1且未写入任何寄存器时，可以假设寄存器之一已改变，因此ADE7880已更改配置。建议做法是启动硬件/软件复位，从而将包括保留寄存器在内的所有寄存器设为其默认值，然后重新初始化配置寄存器。

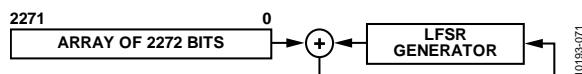


图96. CHECKSUM寄存器计算

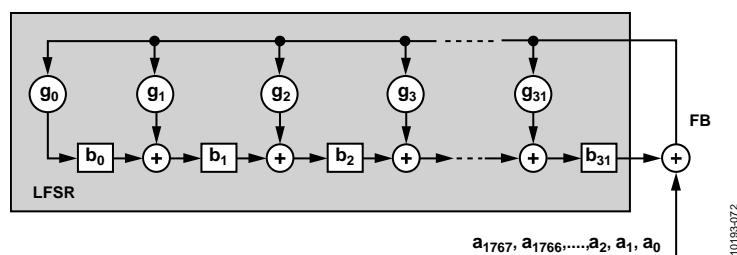


图97. CHECKSUM寄存器计算中使用的LFSR发生器

## 中断

ADE7880具有两个中断引脚 $\overline{\text{IRQ0}}$ 和 $\overline{\text{IRQ1}}$ 。这两个引脚分别由32位Interrupt Mask寄存器MASK0和MASK1进行管理。要使能中断，MASKx寄存器的某个位必须置1。要禁用中断，则该位必须清0。中断与两个32位Status寄存器STATUS0和STATUS1相关联。当ADE7880中出现中断事件时，Interrupt Status寄存器中的对应标志会设为逻辑1(参见表36和表37)。如果Interrupt Mask寄存器中该中断的屏蔽位为逻辑1，那么 $\overline{\text{IRQx}}$ 逻辑输出会变为低电平有效。Interrupt Status寄存器中的标志位设置与屏蔽位的状态无关。若要判断中断源，MCU应读取相应的STATUSx寄存器并确定被置1的具体位。若要清除Status寄存器中的标志，请写回STATUSx寄存器并将该标志置1。当中断引脚变为低电平之后，器件即会读取Status寄存器并确定中断源。然后，器件会写回Status寄存器但不进行任何修改，以便将状态标志清0。取消状态标志之前， $\overline{\text{IRQx}}$ 引脚会一直保持低电平。

默认情况下，会禁用所有中断，但RSTDONE中断除外。该中断永远不会被屏蔽(禁用)，因此MASK1寄存器的位15(RSTDONE)没有任何作用。每当上电或硬件/软件复位过程结束时， $\overline{\text{IRQ1}}$ 引脚始终会变为低电平，且STATUS1寄存器的位15(RSTDONE)会被置1。要取消该状态标志，必须写入STATUS1寄存器并将位15(RSTDONE)置1。

一些中断是与其它Status寄存器配合使用的。MASK1寄存器中的以下位与PHNLOAD寄存器中的状态位配合使用：

- 位0 (NLOAD)
- 位1 (FNLOAD)
- 位2 (VANLOAD)

MASK1寄存器中的以下位与PHSTATUS寄存器中的状态位配合使用：

- 位16 (SAG)
- 位17 (OI)
- 位18 (OV)

MASK1寄存器中的以下位分别与IPEAK和VPEAK寄存器中的状态位配合使用：

- 位23 (PKI)
- 位24 (PKV)

MASK0寄存器中的以下位与PHSIGN寄存器中的状态位配合使用：

- 位[6:8] (REVAPx)
- 位[10:12] (REVRP<sub>x</sub>)
- 位9、位13和位18 (REVPSUM<sub>x</sub>)

读取STATUSx寄存器并将上述位之一置1以后，器件会立刻读取与该位关联的Status寄存器，以便确定触发该中断的相位，此时才可回写STATUSx寄存器并将该位置1。

### 通过MCU使用中断

图98显示了ADE7880的中断管理时序图，其中给出了使用MCU来管理中断的实现方法。当时间为 $t_1$ 时， $\overline{\text{IRQx}}$ 引脚变为低电平有效，表示ADE7880中出现了一个或以上中断事件，届时应采取以下步骤：

1. 将 $\overline{\text{IRQx}}$ 引脚连到MCU上负边沿触发的外部中断。
2. 检测到负边沿时，配置MCU来开始执行器中断服务程序(ISR)。
3. 进入ISR时，使用全局中断屏蔽位禁用所有中断。此时，MCU外部中断标志会被清除，以捕获当前ISR期间发生的中断事件。
4. 清除MCU中断标志时，器件会对Interrupt Status寄存器STATUSx执行读操作。Interrupt寄存器内容用于判断中断源，进而确定要采取的合适措施。
5. 相同的STATUSx内容会被写回ADE7880，以清除状态标志并将 $\overline{\text{IRQx}}$ 线路复位至逻辑高电平( $t_2$ )。

如果ISR( $t_2$ )期间出现其它中断事件，则会再次设置MCU外部中断标志，从而记录该事件。

从ISR返回时，全局中断屏蔽位会被清0(同一指令周期)，而外部中断标志可以使用MCU再一次跳至其ISR。这样确保MCU不会错过任何外部中断。

图99显示了STATUSx寄存器的状态位与其它寄存器的位配合使用时的建议时序图。当 $\overline{\text{IRQx}}$ 引脚变为低电平有效时，器件会读取STATUSx寄存器，而且如果其中的一位为1，器件会立刻读取第二个Status寄存器来确定触发该中断的相位。在图99中，PH<sub>x</sub>表示PHSTATUS、IPEAK、VPEAK或PHSIGN寄存器中的一个。接着，器件会写回STATUSx，以清除该状态位。



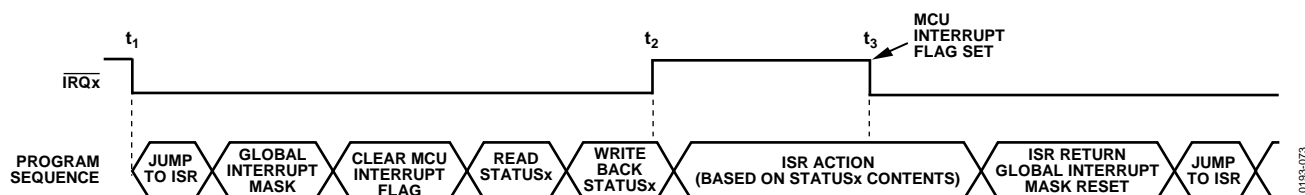


图98. 中断管理

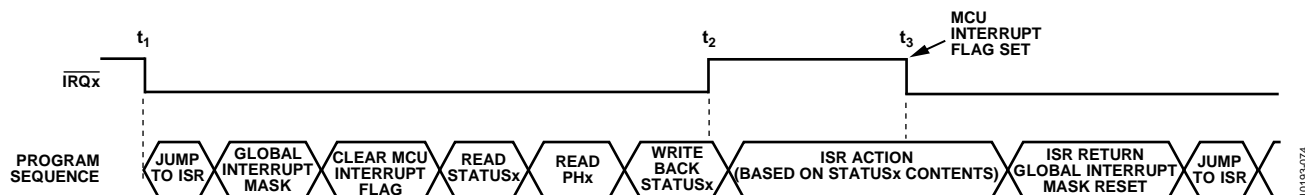


图99. 涉及PHSTATUS、IPEAK、VPEAK或PHSIGN寄存器时的中断管理

## 串行接口

ADE7880具有三个串行端口接口：一个获得完整许可的I<sup>2</sup>C接口、一个串行外设接口(SPI)和一个高速数据采集端口(HSDC)。由于SPI引脚可以和I<sup>2</sup>C与HSDC端口的一些引脚进行多路复用，因此ADE7880接受以下两种配置：一种仅使用SPI端口，而另一种结合使用I<sup>2</sup>C端口与HSDC端口。

### 串行接口选择

复位之后，HSDC端口始终禁用。上电或硬件复位之后，可以通过控制 $\overline{SS}$ /HAS引脚在I<sup>2</sup>C和SPI端口之间进行选择。如果 $\overline{SS}$ /HSA引脚保持为高电平，那么ADE7880采用I<sup>2</sup>C端口，直到执行新的硬件复位为止。如果上电或硬件复位之后 $\overline{SS}$ /HSA引脚从高电平到低电平切换三次，ADE7880采用SPI端口，直到执行新的硬件复位为止。这种 $\overline{SS}$ /HSA引脚控制可以通过两种方式实现。第一方法是，将主机(即微控制器)的 $\overline{SS}$ /HSA引脚用作常规的I/O引脚并切换三次。第二种方法是，在未分配至特定ADE7880寄存器的地址空间位置(如0xEBFF，该处可以执行八位写操作)上执行三次SPI写操作。这些写操作可以使 $\overline{SS}$ /HSA引脚切换三次。若要了解相关写入协议的更多信息，请参见SPI写操作部分。

完成串行端口选择之后，需要将其锁定。这样，激活的端口会一直处于使用状态，直到关断或在PSM0模式下执行硬件复位为止。如果I<sup>2</sup>C为活跃串行端口，则CONFIG2寄存器的位1(FC\_LOCK)必须置1，以便将其锁定。此后，ADE7880会忽略 $\overline{SS}$ 引脚的杂散切换，因而也就无法切换为使用SPI端口。如果SPI为活跃串行端口，则只要对CONFIG2寄存器执行任意写操作即可锁定该端口。之后，将无法切换至使用I<sup>2</sup>C端口。锁定后，ADE7880会在更改PSM<sub>x</sub>功率模式时

保持串行端口选择不变。

ADE7880的功能可以通过数个片内寄存器进行访问。这些寄存器的内容可以通过I<sup>2</sup>C或SPI接口进行更新或读取。HSDC端口可以提供最多16个寄存器的状态，来表示相电压和零线电流的瞬时值，以及有功/无功/视在功率的瞬时值。

### 通信验证

ADE7880包括三个用于对I<sup>2</sup>C或SPI通信进行验证的寄存器：LAST\_OP(地址0xEA01)、LAST\_ADD(地址0xE9FE)和LAST\_RWDATA，它们分别记录上一次成功通信的性质、地址和数据。LAST\_RWDATA寄存器具有三个不同的地址，具体地址要视成功通信的长度而定。

表24. LAST\_RWDATA寄存器位置

通信类型	地址
8位读/写	0xE7FD
16位读/写	0xE9FF
24位读/写	0xE5FF

每次与ADE7880成功进行通信后，所访问的最后一个寄存器的地址就存储在16位LAST\_ADD寄存器(地址0xE9FE)中。它是一个只读寄存器，下一个成功的读操作或写操作完成后，它会更新所存储的值。LAST\_OP寄存器(地址0xEA01)存储操作性质，也就是指示执行读操作还是写操作。如果上一个操作是写操作，则LAST\_OP寄存器存储值0xCA。如果上一个操作是读操作，则LAST\_OP寄存器存储值0x35。LAST\_RWDATA寄存器存储写入或读出寄存器的数据。这些寄存器不会反映任何不成功的读写操作。读取LAST\_OP、LAST\_ADD和LAST\_RWDATA寄存器时，器件值不会存储在自身。

# ADE7880

## I<sup>2</sup>C接口

ADE7880支持全面授权的I<sup>2</sup>C接口。I<sup>2</sup>C接口配置为一个完整的硬件从机。SDA为数据I/O引脚，而SCL为串行时钟。这两个引脚都与片内SPI接口的MOSI和SCLK引脚共享。此接口支持的最大串行时钟频率为400 kHz。

引脚SDA和SCL用于数据传输，通过对这两个引脚进行“线与”配置，可以在多主机系统中进行仲裁。

I<sup>2</sup>C系统的传输过程为：当总线处于空闲状态时，主机通过产生起始条件来启动传输；在起始地址发送期间，主机发送从机地址和数据传输方向。如果从机进行了应答，则开始数据传输。传输会持续到主机发送一个停止条件为止，然后总线进入空闲状态。

## I<sup>2</sup>C写操作

当主机产生起始条件并以一个字节表示ADE7880的地址，后跟Target寄存器的16位地址和该寄存器的值时，ADE7880的I<sup>2</sup>C接口写操作即会开始。

地址字节的七个最高有效位构成ADE7880的地址，即等于0111000b。地址字节的0位为读/写位。由于这里是写操作，因此该位必须清0；因而，写操作的第一个字节为0x70。收到每一字节之后，ADE7880即会产生应答。寄存器可能为8、16或32位，在传输完寄存器的最后一位且ADE7880应答传输之后，主机即会产生停止条件。地址和寄存器内容是以MSB优先方式进行发送的。有关I<sup>2</sup>C写操作的更多信息，请参见图100。

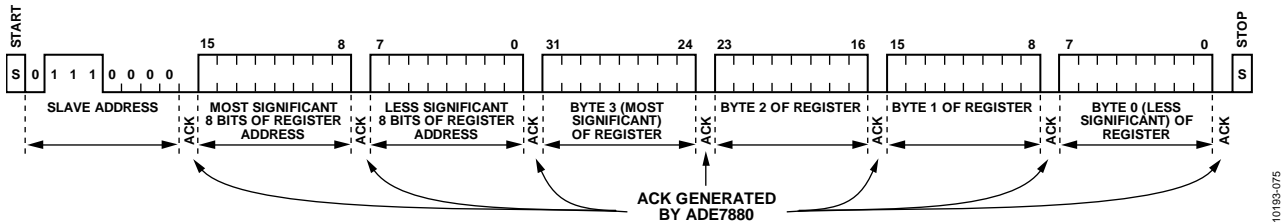


图100. 32位寄存器的I<sup>2</sup>C写操作



## I<sup>2</sup>C读操作

ADE7880的I<sup>2</sup>C接口读操作是分两个阶段完成的。第一阶段设置寄存器的地址指针。第二阶段读取寄存器的内容。

如图101所示，当主机产生起始条件并以一个字节表示ADE7880的地址，后跟Target寄存器的16位地址时，第一阶段即开始。ADE7880会应答收到的每个字节。地址字节与写操作的地址字节类似，并且等于0x70(详情参见I<sup>2</sup>C写操作部分)。寄存器地址的最后一个字节传送完毕且ADE7880进行应答之后，第二阶段即会开始，同时主机产

生新的起始地址和地址字节。此地址字节的七个最高有效位构成ADE7880的地址，即等于0111000b。地址字节的0位为读/写位。由于这里是读操作，因此该位必须置1；因而，读操作的第一个字节为0x71。收到该字节之后，ADE7880即会产生应答。然后，ADE7880会发送该寄存器的值，而收到每个8位之后，主机即会产生应答。所有字节均以MSB优先方式发送。寄存器可能为8、16或32位，在传输完寄存器的最后一位之后，主机不会应答传输，而是产生停止条件。

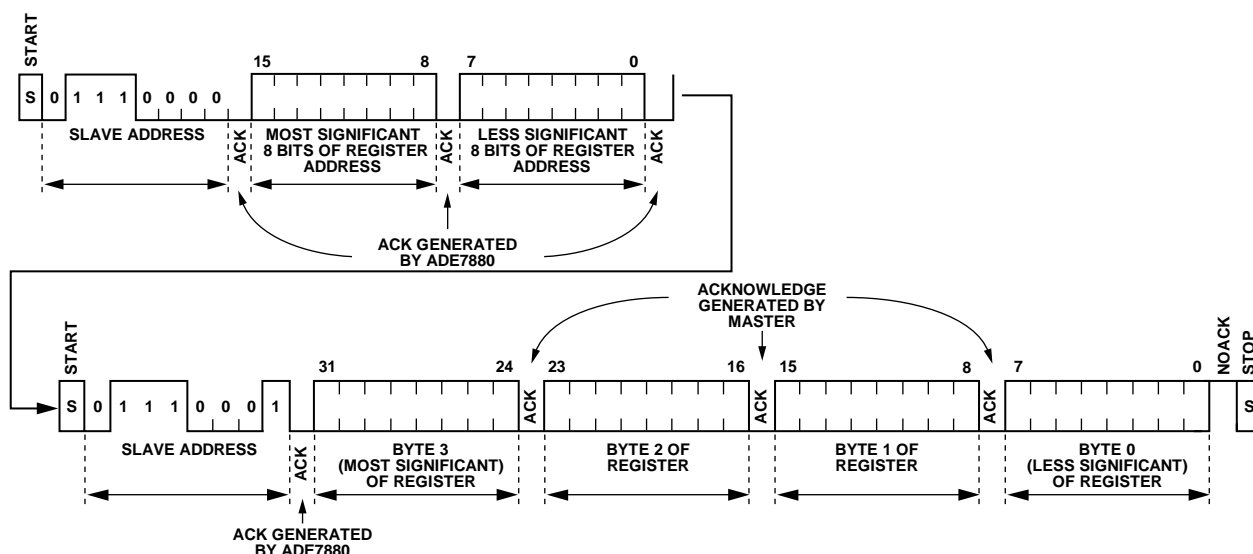


图101. 32位寄存器的I<sup>2</sup>C读操作

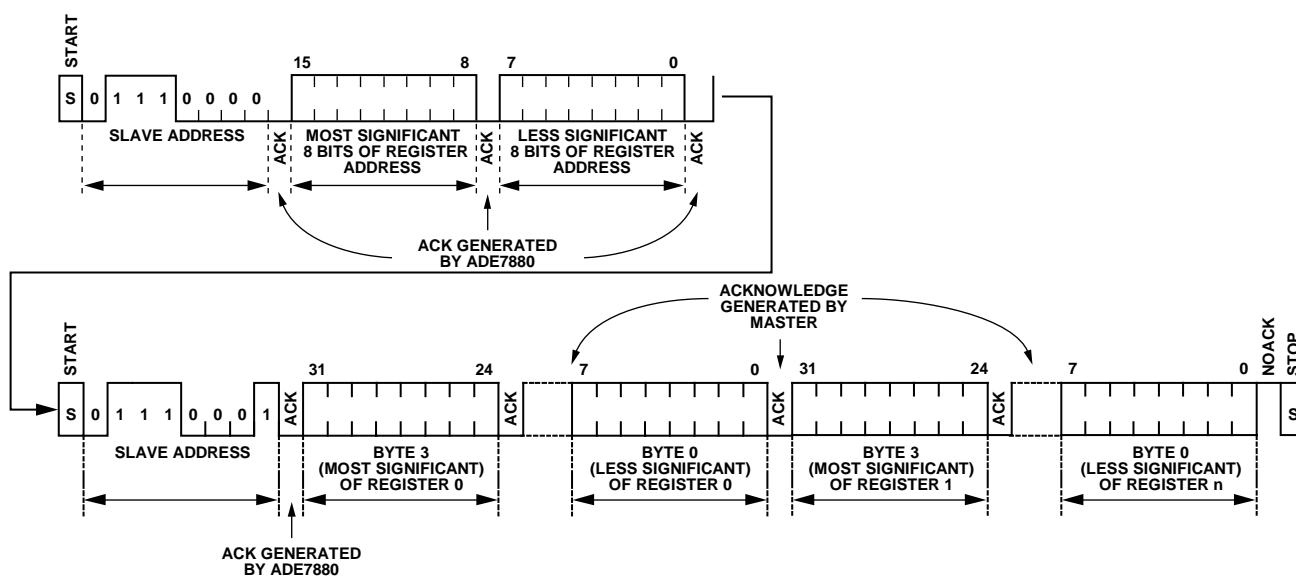


图102. 32位谐波计算寄存器的I<sup>2</sup>C读操作

# ADE7880

## 谐波计算寄存器的I<sup>2</sup>C读操作

包含谐波计算结果的寄存器位于地址0xE880之后，全部为32位宽度。这些寄存器可以两种方式读取：每次读取一个寄存器(详情参见I<sup>2</sup>C读取操作部分)，或者以突发模式每次连续读取多个寄存器。此突发模式分两个阶段完成。如图102所示，第一阶段设置指向寄存器地址的指针，与仅读取一个寄存器情况中的第一阶段相同。第二阶段读取寄存器的内容。该阶段从主机产生一个新的起始条件开始，后跟地址类型，与读取单个寄存器时使用的地址类型相同，也是0x71。收到该字节之后，ADE7880即会产生应答。然后，ADE7880会发送位于指针的第一寄存器的值，而收到每个8位之后，主机即会产生应答。所有字节均以MSB优先方式发送。发送第一寄存器的字节后，如果主机应答最后一个字节，ADE7880会将指针递增一个位置，定位于下一个寄存器，并开始逐字节发送，最高有效位优先。如果主机应答最后一个字节，ADE7880再次递增指针，开始发送下一个寄存器的数据。程序持续至主机在寄存器最后一个字节停止产生应答，然后产生停止条件。建议位置不要大于0xE89F，即谐波计算寄存器的最后位置。

## SPI接口

ADE7880始终作为通信从机并包含以下四个引脚(具有双重功能)：SCLK/SCL、MOSI/SDA、MISO/HSD和 $\overline{SS}$ /HSA。SPI接口中使用的功能为SCLK、MOSI、MISO和 $\overline{SS}$ 。数据传输的串行时钟施加于SCLK逻辑输入端。所有数据传输操作均与串行时钟同步。数据在SCLK的下降沿从MOSI逻辑输入端移入ADE7880，而ADE7880在SCLK的上升沿对数据进行采样。数据在SCLK的下降沿从MISO逻辑输出端移出ADE7880，而主机在SCLK的上升沿对数据进行采样。数据字的最高有效位优先移入和移出。此接口支持的最大串行时钟频率为2.5 MHz。当ADE7880没有数据传出时，MISO保持为高阻抗状态。有关ADE7880 SPI与包含SPI接口的主机之间连接的更多信息，请参见图103。

$\overline{SS}$ 逻辑输入为片选输入。当多个器件共享串行总线时，即会使用该输入。整个数据传输操作期间， $\overline{SS}$ 输入会被驱动至低电平。在数据传输操作期间，如果将 $\overline{SS}$ 拉高，则会中止传输并将串行总线置于高阻抗状态。然后，通过使 $\overline{SS}$ 逻辑输入回到低电平，即可开始新的传输。不过，如果在完成之前中止了数据传输，则会导致所访问的寄存器可能出现异常状态；因此，每次写入寄存器时，都应通过回来验证其值。所用协议与I<sup>2</sup>C接口中使用的协议类似。

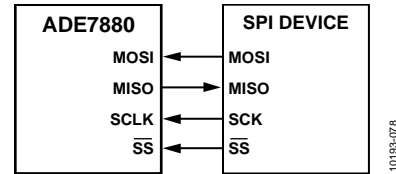


图103. 将ADE7880 SPI与SPI器件相连

## SPI读操作

当主机将 $\overline{SS}$ /HSA引脚设为低电平并开始MOSI线路上发送一个字节来表示ADE7880地址时，ADE7880的SPI接口读操作即会开始。主机以SCLK的第一个高电平至低电平转换开始，在MOSI线路上设置数据。ADE7880的SPI在SCLK的低电平至高电平转换期间对数据进行采样。地址字节的七个最高有效位可以为任意值，不过最好不同于0111000b，即I<sup>2</sup>C协议中使用的七位。对于读操作，地址字节的0(读/写)位必须为1。接着，主机发送Target寄存器(即要读取的寄存器)的16位地址。在SCLK的低电平至高电平转换期间收到Target寄存器地址的最后一位之后，ADE7880即会在SCLK的下一个高电平至低电平转换出现时开始在MISO线路上发送Target寄存器的内容；因此，主机可以在SCLK的低电平至高电平转换期间对数据进行采样。收到最后一位之后，主机会将 $\overline{SS}$ 和SCLK线路设为高电平，通信到此结束。数据线路MOSI和MISO进入高阻抗状态。有关SPI读操作的更多信息，请参见图104。

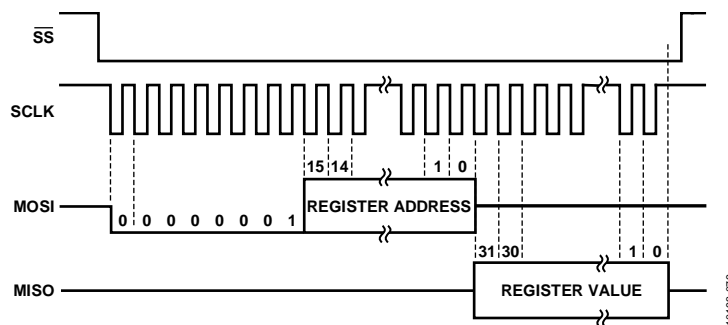


图104. 32位寄存器的SPI读操作

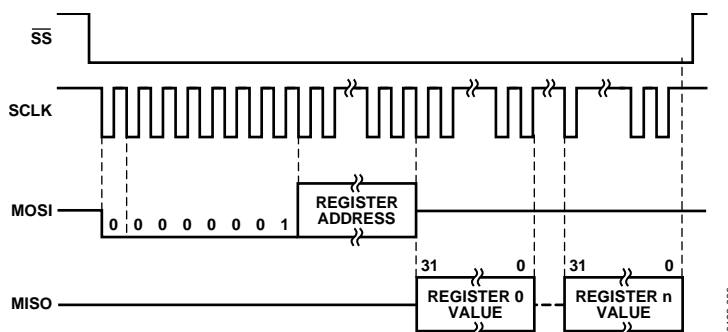


图105. 32位谐波计算寄存器的SPI读操作

### 谐波计算寄存器的SPI读操作

包含谐波计算结果的寄存器位于地址0xE880之后，全部为32位宽度。这些寄存器可以两种方式读取：每次读取一个寄存器(详情参见SPI读取操作部分)，或者以突发模式每次连续读取多个寄存器。当主机将 $\overline{SS}$ /HSA引脚设为低电平时突发模式启动，开始在MOSI线路上发送一个字节，即代表ADE7880地址的字节。地址与仅读取一个寄存器时使用的地址字节相同。主机以SCLK的第一个高电平至低电平转换开始，在MOSI线路上设置数据。ADE7880的SPI在SCLK的低电平至高电平转换期间对数据进行采样。接着，主机发送首个谐波计算寄存器(即要读取的寄存器)的16位地址。在SCLK的低电平至高电平转换期间收到Target寄存器地址的最后一位之后，ADE7880即会在SCLK的下一个高电平至低电平转换出现时开始在MISO线路上发送Target寄存器的内容；因此，主机可以在SCLK的低电平至高电平转换期间对数据进行采样。主机接收首个寄存器的最后一位后，ADE7880发送位于下一位置的谐波计算寄存器，以此

类推，直至主机将 $\overline{SS}$ 线路和SCLK线路设为高电平，通信结束。数据线路MOSI和MISO进入高阻抗状态。有关谐波计算寄存器SPI读操作的更多信息，请参见图105。

### SPI写操作

当主机将 $\overline{SS}$ /HSA引脚设为低电平并开始在MOSI线路上发送一个字节来表示ADE7880地址时，ADE7880的SPI接口写操作即会开始。主机以SCLK的第一个高电平至低电平转换开始，在MOSI线路上设置数据。ADE7880的SPI在SCLK的低电平至高电平转换期间对数据进行采样。地址字节的七个最高有效位可以为任意值，不过最好不同于0111000b，即I<sup>2</sup>C协议中使用的七位。对于写操作，地址字节的0(读/写)位必须为0。接着，主机会发送Target寄存器(即要写入的寄存器)的16位地址和该寄存器的32、16或8位值，而不会丢失任何SCLK周期。发送完最后一位之后，主机会在该SCLK周期结束时将 $\overline{SS}$ 和SCLK线路设为高电平，通信到此结束。数据线路MOSI和MISO进入高阻抗状态。有关SPI写操作的更多信息，请参见图106。

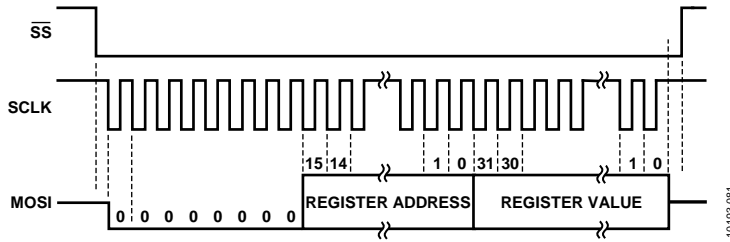


图106. 32位寄存器的SPI写操作

## HSDC接口

默认情况下，会禁用高速数据采集(HSDC)接口。只有ADE7880配置为使用I<sup>2</sup>C接口时，才可使用该接口。ADE7880的SPI接口无法与HSDC同时使用。

当CONFIG寄存器的位6 (HSDCEN)置1时，即会激活HSDC。如果位HSDCEN清0(默认值)，则会禁用HSDC接口。使用SPI时，将位HSDCEN置1并不会产生任何效果。HSDC接口可用于向外部器件(通常为微处理器或DSP)发送最多十七个32位字。这些字表示相电流和电压、零线电流以及有功/无功/视在功率的瞬时值。发送的寄存器包括IAWV、VAWV、IBWV、VBWV、ICWV、VCWV、AVA、INWV、BVA、CVA、AWATT、BWATT、CWATT、AFVAR、BFVAR和CFVAR。这些寄存器都是24位寄存器，并都通过符号扩展至32位(详情参见图44)。

HSDC可以与SPI或类似接口连接。HSDC始终作为通信主机并由以下三个引脚组成：HSA、HSD和HSCLK。HSA表示选择信号。字传输期间，该引脚保持低电平有效，并且通常连接到从机的选择引脚。HSD将数据发送到从机并通常连接到从机的数据输入引脚。而HSCLK是串行时钟线路(由ADE7880产生)并通常连接到从机的串行时钟输入。图107显示了ADE7880 HSDC和从机(包含SPI接口)之间的连接。

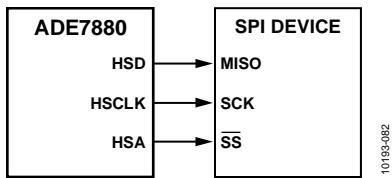


图107. 将ADE7880 HSDC与SPI相连

HSDC通信由HSDC\_CFG寄存器进行管理(参见表52)。使用CONFIG寄存器的位6 (HSDCEN)启用该端口之前，建议先将HSDC\_CFG寄存器设为理想值。这样，HSDC端口各个引脚的状态就会与理想的HSDC特性保持一致。硬件复位或上电之后，MISO/HSD和SS/HSA引脚会变为高电平。

HSDC\_CFG寄存器的位0 (HCLK)决定HSDC通信的串行时

钟频率。当HCLK为0(默认值)时，时钟频率为8 MHz。当HCLK为1时，时钟频率为4 MHz。每次HSCLK发生高电平至低电平转换时，即会发送一位数据。从机从HSDC接收数据，并在HSCLK的低电平至高电平转换期间对HSD线路进行采样。

字以32位数据包或8位数据包形式发送。当HSDC\_CFG寄存器的位1 (HSIZE)为0(默认值)时，字以32位数据包形式发送。当位HSIZE为1时，寄存器以8位数据包形式发送。HSDC接口以MSB优先方式发送字。

当位2 (HGAP)置1时，该位会在数据包之间引入一个长达七个HSCLK周期的间隙。而当位HGAP清0(默认值)时，则不会在数据包之间引入间隙，因而此时通信时间最短。在这种情况下，HSIZE不会对通信造成任何影响，而数据位会在每个HSCLK高电平至低电平转换时被置于HSD线路中。

位[4:3] (HXFER[1:0])决定要发送的字数量。当HXFER[1:0]为00(默认值)时，发送全部16个字。当HXFER[1:0]为01时，则仅按照下列顺序发送表示相电流、零线电流和相电压三者瞬时值的字：IAWV、VAWV、IBWV、VBWV、ICWV、VCWV和一个始终等于INWV的32位字。当HXFER[1:0]为10时，则仅按照下列顺序发送相功率的瞬时值：AVA、BVA、CVA、AWATT、BWATT、CWATT、AFVAR、BFVAR和CFVAR。值11是HXFER[1:0]的保留值，并且写入该值即相当于写入00(默认值)。

位5 (HSAPOL)决定通信期间SS/HSA引脚中HSA功能的极性。当HSAPOL为0(默认值)时，通信期间HSA为低电平有效。执行通信时，当传输32位或8位数据包时HSA为低电平，间隙中为高电平。当HSAPOL为1时，通信期间SS/HAS引脚的HSA功能为高电平有效。这意味着，没有进行通信时，HSA保持为低电平。执行通信时，当传输32位或8位数据包时HAS为高电平，间隙中为低电平。

HSDC\_CFG寄存器的位[7:6]为保留位。无论向这些位中写入任何值，均不会对HSDC行为造成任何影响。

图108显示了HGAP = 0、HXFER[1:0] = 00且HSAPOL = 0时的HSDC传输协议。请注意，每次HSCLK发生高电平至低电平转换时，HSDC接口即会将一个数据位置于HSD线路上，而与位HSIZE的值无关。

图109显示了HSIZE = 0、HGAP = 1、HXFER[1:0] = 00且HSAPOL = 0时的HSDC传输协议。请注意，HSDC接口会在每个32位字之间引入一个长达七个HSCLK周期的间隙。

图110显示了HSIZE = 1、HGAP = 1、HXFER[1:0] = 00且HSAPOL = 0时的HSDC传输协议。请注意，HSDC接口会

在每个8位字之间引入一个长达七个HSCLK周期的间隙。

若要了解HSDC\_CFG寄存器及HCLK、HSIZE、HGAP、HXFER[1:0]和HSAPOL位的功能描述，请参见表52。表25列出了所有HSDC\_CFG寄存器设置下执行HSDC数据传输所需的时间。使用某些设置时，传输时间小于125 μs (8 kHz)，即Waveform Sample寄存器更新速率。这意味着，HSDC端口每个采样周期都会发送数据。而使用另一些设置时，传输时间大于125 μs，这时HSDC端口仅在两个8 kHz连续采样周期的第一个周期内发送数据。这意味着，该端口实际上是以4 kHz的速率在发送寄存器。

表25. 各种HSDC设置的通信时间

HXFER[1:0]	HGAP	HSIZE <sup>1</sup>	HCLK	通信时间(μs)
00	0	N/A	0	64
00	0	N/A	1	128
00	1	0	0	77.125
00	1	0	1	154.25
00	1	1	0	119.25
00	1	1	1	238.25
01	0	N/A	0	28
01	0	N/A	1	56
01	1	0	0	33.25
01	1	0	1	66.5
01	1	1	0	51.625
01	1	1	1	103.25
10	0	N/A	0	36
10	0	N/A	1	72
10	1	0	0	43
10	1	0	1	86
10	1	1	0	66.625
10	1	1	1	133.25

<sup>1</sup> N/A表示不适用。

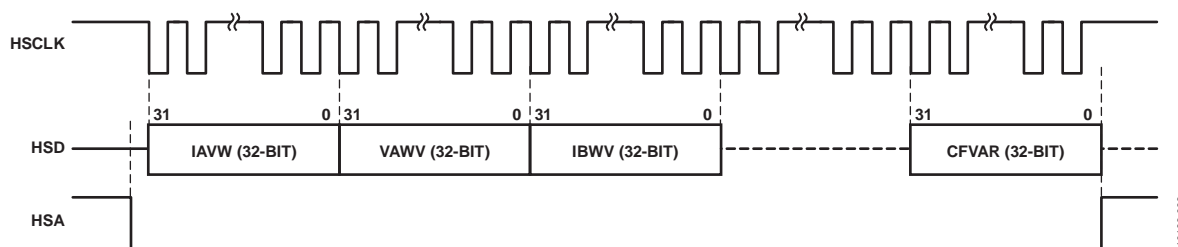


图108. HGAP = 0、HXFER[1:0] = 00且HSAPOL = 0时的HSDC通信；与HSIZE无关



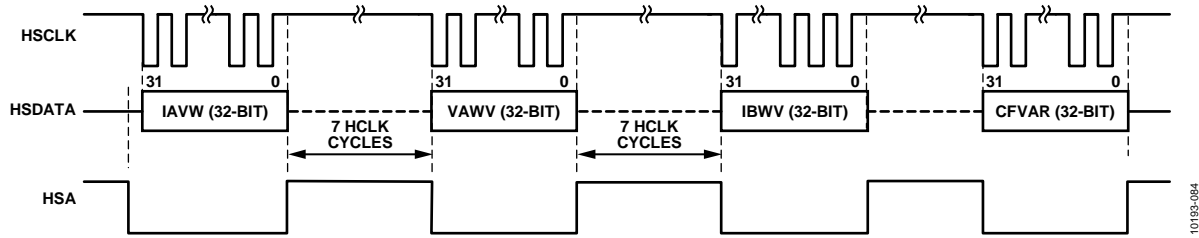


图109. HSIZE = 0、HGAP = 1、HXFER[1:0] = 00且HSAPOL = 0时的HSDC通信

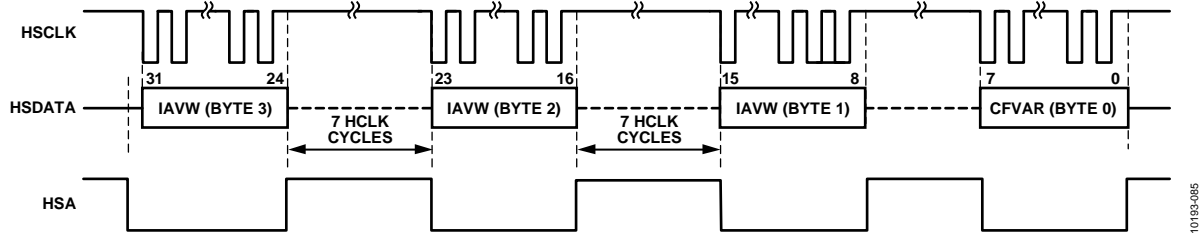


图110. HSIZE = 1、HGAP = 1、HXFER[1:0] = 00且HSAPOL = 0时的HSDC通信

## 将ADE7880快速设置为电表

电表通常用标称电流 $I_n$ 、标称电压 $V_n$ 、标称频率 $f_n$ 和电表常数MC来表征。

要快速设置ADE7880，请执行以下步骤：

1. 选择相电流、电压和零线电流通道内的PGA增益：Gain寄存器中的位[2:0] (PGA1)、位[5:3] (PGA2)和位[8:6] (PGA3)。
2. 如果使用罗氏线圈，使能相电流或零线电流通道内的数字积分器：CONFIG寄存器中的位0 (INTEN)和CONFIG3寄存器中的位3 (ININTEN)。
3. 如果 $f_n = 60$  Hz，将COMPmode寄存器中的位14 (SELFREQ)置1。
4. 基于公式49初始化CF1DEN、CF2DEN和CF3DEN寄存器。
5. 分别基于公式26、公式37、公式44、公式22和公式42初

始化WTHR、VARTHR、VATHR、VLEVEL和VNOM寄存器。

6. 使能数据存储器RAM保护，向位于地址0xE7FE的内部8位寄存器写入0xAD，然后向位于地址0xE7E3的内部8位寄存器写入0x80。
7. 设Run = 1，启动DSP。

有关ADE7880谐波计算的快速设置，参见管理谐波计算的 建议方法部分。

## ADE7880评估板

我们提供基于ADE7880配置制成的评估板。欲了解详情，请访问[www.analog.com/ADE7880](http://www.analog.com/ADE7880)。

## 芯片版本

用户可以通过Version寄存器来确定芯片的版本。该寄存器是8位只读寄存器，地址为0xE707。

## 硅片异常

本异常表描述了ADE7880硅片的已知问题，其中这些器件的Version寄存器(地址为0xE707)全部等于1。

ADI公司承诺在未来版本芯片中持续改进芯片功能，同时通过采用此处推荐的临时解决方案，确保这些未来版本芯片仍和您目前的软件/系统兼容。

### ADE7880功能问题

芯片版本标识	芯片标志	芯片状态	异常表	报告问题数
版本 = 1	ADE7880ACPZ	初始版	修订版A	4 (er001, er002, er003, er004)

### 功能问题

**表26. LAST\_ADD寄存器显示SPI模式下谐波计算寄存器的错误值[er001, 版本 = 1 芯片]**

<b>背景问题</b>	使用SPI或I <sup>2</sup> C通信读取任何ADE7880寄存器时，地址存储于LAST_ADD寄存器中。当使用SPI通信读取位于地址0xE880和地址0xE89F间的谐波计算寄存器时，LAST_ADD寄存器包含的寄存器地址递增1。如果使用I <sup>2</sup> C通信，该问题不存在。
<b>临时解决方案</b>	如果使用SPI通信读取位于地址0xE880和地址0xE89F间的寄存器之一后，再读取LAST_ADD寄存器，从地址减去1以恢复正确的地址。
<b>相关问题</b>	无。

**表27. 要获得最佳精度性能，内部设置必须更改[er002, 版本 = 1 芯片]**

<b>背景问题</b>	内部默认设置为ADE7880提供最佳精度性能。研究发现，使用不同设置时，可改善精度性能。
<b>临时解决方案</b>	要为此内部寄存器使能新设置，执行三次连续写操作： 首个写操作是针对8位位置：将0xAD写入地址0xE7FE。 第二个写操作是针对16位位置：将0x3BD写入地址0xE90C。 第三个写操作是针对8位位置：将0x00写入地址0xE7EF。 写操作必须连续执行，中间无任何其他读/写操作作为正确捕捉值的验证，地址0xE90C的简单16位读取应显示0x3BD值。
<b>相关问题</b>	无。

**表28. 高通滤波器无法在C相电压数据路径内禁用[er003, 版本 = 1 芯片]**

<b>背景问题</b>	CONFIG3寄存器的位0 (HPFEN)为0时，相电流、零线电流和相电压数据路径内的所有高通滤波器(HPF)禁用(有关电流通道HPF和电压通道HPF的更多信息，参见ADE7880数据手册)。
<b>临时解决方案</b>	C相电压数据路径内的HPF保持使能，而与位HPFEN的状态无关。
<b>相关问题</b>	无。

**表29. 空载条件未如定义一样运作[er004, 版本 = 1芯片]**

<b>背景</b>	<p>总有功率空载利用总有功电能和视在电能来触发空载条件。如果在各APNOLOAD和VANOLOAD无符号16位寄存器指定的时间内总有功电能和视在电能均未累计，则触发空载条件，该相位的总有功电能不执行累计，且不会基于总有功电能产生CF脉冲。</p> <p>基波有功和无功功率空载使用基波有功和无功电能来触发空载条件。如果在各APNOLOAD和VARNOLOAD无符号16位寄存器指定的时间内基波有功电能和基波无功电能均未累计，则触发空载条件，该相位的基波有功和无功电能不执行累计，且不会基于基波有功和无功电能产生CF脉冲。</p>
<b>问题</b>	<p>当x(x = A、B或C)相上的总有功电能低于APNOLOAD，视在电能高于VANOLOAD，不应触发空载条件。我们观察到，尽管CF脉冲继续产生，STATUS1和HNLOAD寄存器中的位0 (NLOAD)和位[2:0] (NLPHASE)仍然清0，指示退出空载条件，xWATTHR寄存器停止累计电能。</p> <p>同时，基波有功电能空载独立于基波无功电能空载运作。例如，如果基波有功电能低于APNOLOAD，基波无功电能高于VARNOLOAD，由于相位并未处于空载条件，两个电能应继续累计。相反，基于相位基波有功电能的CF脉冲未产生，FWATTHR寄存器被阻止，而基于基波无功电能的CF脉冲产生。因此，FVARHR寄存器继续累计，STATUS1寄存器中的位1 (FNLOAD)和PHNOLOAD寄存器中的位[5:3] (FNLPHASE)清0。</p>
<b>临时解决方案</b>	<p>由于空载条件均使用APNOLOAD阈值，两种问题的临时解决方案如下：</p> <ul style="list-style-type: none"> <li>• 将APNOLOAD和VARNOLOAD清0。</li> <li>• 将VANOLOAD设为所需值。</li> </ul> <p>当x(x = A、B或C)相视在电能变得小于VANOLOAD，STATUS1中的位2 (VANLOAD)与PHNOLOAD中的位[2:0] (VANLPHASE)之一都置1。接着，将APNOLOAD和VARNOLOAD设为等于VANOLOAD。</p> <p>x(x = A、B或C)相总有功电能进入空载条件。</p> <ul style="list-style-type: none"> <li>• CF脉冲停止。</li> <li>• STATUS1寄存器中的位0 (NLOAD)置1。</li> <li>• PHNOLOAD寄存器中的位[2:0] (NLPHASE[2:0])之一置1。</li> <li>• xWATTHR寄存器停止累计电能。</li> </ul> <p>x(x = A、B或C)基波有功和无功电能进入空载条件。</p> <ul style="list-style-type: none"> <li>• CF脉冲停止。</li> <li>• STATUS1寄存器中的位1 (FNLOAD)置1。</li> <li>• PHNOLOAD寄存器中的位[5:3] (FNLPHASE[2:0])之一置1。</li> <li>• xFWATTHR和xVARHR寄存器停止累计电能。</li> </ul>
<b>相关问题</b>	无。

## 第1部分. ADE7880功能问题

参考编号	描述	状态
er001	LAST_ADD寄存器显示SPI模式下谐波计算寄存器的错误值。	已确定
er002	要获得最佳精度性能，内部设置必须更改。	已确定
er003	高通滤波器无法在C相电压数据路径内禁用。	已确定
er004	空载条件未如定义一样运作。	已确定

## 寄存器列表

表30. DSP数据存储RAM中的寄存器

地址	寄存器名称	R/W <sup>1</sup>	位长	通信期间的位长 <sup>2</sup>	类型 <sup>3</sup>	默认值	描述
0x4380	AIGAIN	R/W	24	32 ZPSE	S	0x000000	A相电流增益调整。
0x4381	AVGAIN	R/W	24	32 ZPSE	S	0x000000	A相电压增益调整。
0x4382	BIGAIN	R/W	24	32 ZPSE	S	0x000000	B相电流增益调整。
0x4383	BVGAIN	R/W	24	32 ZPSE	S	0x000000	B相电压增益调整。
0x4384	CIGAIN	R/W	24	32 ZPSE	S	0x000000	C相电流增益调整。
0x4385	CVGAIN	R/W	24	32 ZPSE	S	0x000000	C相电压增益调整。
0x4386	NIGAIN	R/W	24	32 ZPSE	S	0x000000	零线电流增益调整。
0x4387	保留	R/W	24	32 ZPSE	S	0x000000	此位置不应写入数据，以确保正常工作。
0x4388	DICOEFF	R/W	24	32 ZPSE	S	0x0000000	数字积分器算法中使用的寄存器。 如果积分器处于开启状态，则必须设为0xFF8000。 实际操作中是以0xFFF8000形式发送的。
0x4389	APGAIN	R/W	24	32 ZPSE	S	0x000000	A相功率增益调整。
0x438A	AWATTOS	R/W	24	32 ZPSE	S	0x000000	A相总有功功率失调调整。
0x438B	BPGAIN	R/W	24	32 ZPSE	S	0x000000	B相功率增益调整。
0x438C	BWATTOS	R/W	24	32 ZPSE	S	0x000000	B相总有功功率失调调整。
0x438D	CPGAIN	R/W	24	32 ZPSE	S	0x000000	C相功率增益调整。
0x438E	CWATTOS	R/W	24	32 ZPSE	S	0x000000	C相总有功功率失调调整。
0x438F	AIRMSOS	R/W	24	32 ZPSE	S	0x000000	A相电流有效值偏移失调。
0x4390	AVRMSOS	R/W	24	32 ZPSE	S	0x000000	A相电压有效值偏移失调。
0x4391	BIRMSOS	R/W	24	32 ZPSE	S	0x000000	B相电流有效值偏移失调。
0x4392	BVRMSOS	R/W	24	32 ZPSE	S	0x000000	B相电压有效值偏移失调。
0x4393	CIRMSOS	R/W	24	32 ZPSE	S	0x000000	C相电流有效值偏移失调。
0x4394	CVRMSOS	R/W	24	32 ZPSE	S	0x000000	C相电压有效值偏移失调。
0x4395	NIRMSOS	R/W	24	32 ZPSE	S	0x000000	零线电流有效值偏移失调。
0x4396- 0x4397	Reserved	N/A	N/A	N/A	N/A	0x000000	这些存储器位置不应写入数据，以确保正常工作。
0x4398	HPGAIN	R/W	24	32 ZPSE	S	0x000000	谐波功率增益调整。
0x4399	ISUMLVL	R/W	24	32 ZPSE	S	0x000000	比较相电流之和和零线电流时使用的阈值。
0x439A- 0x439E	Reserved	N/A	N/A	N/A	N/A	0x000000	这些存储器位置不应写入数据，以确保正常工作。
0x439F	VLEVEL	R/W	24	32 ZPSE	S	0x000000	基波有功/无功功率算法中使用的寄存器。
0x43A0- 0x43A1	Reserved	N/A	N/A	N/A	N/A	0x000000	这些存储器位置不应写入数据，以确保正常工作。
0x43A2	AFWATTOS	R/W	24	32 ZPSE	S	0x000000	A相基波有功功率失调调整。
0x43A3	BFWATTOS	R/W	24	32 ZPSE	S	0x000000	B相基波有功功率失调调整。
0x43A4	CFWATTOS	R/W	24	32 ZPSE	S	0x000000	C相基波有功功率失调调整。
0x43A5	AFVAROS	R/W	24	32 ZPSE	S	0x000000	A相基波无功功率失调调整。
0x43A6	BFVAROS	R/W	24	32 ZPSE	S	0x000000	B相基波无功功率失调调整。
0x43A7	CFVAROS	R/W	24	32 ZPSE	S	0x000000	C相基波无功功率失调调整。
0x43A8	AFIRMSOS	R/W	24	32 ZPSE	S	0x000000	A相基波电流有效值偏移失调。
0x43A9	BFIRMSOS	R/W	24	32 ZPSE	S	0x000000	B相基波电流有效值偏移失调。
0x43AA	CFIRMSOS	R/W	24	32 ZPSE	S	0x000000	C相基波电流有效值偏移失调。
0x43AB	AFVRMSOS	R/W	24	32 ZPSE	S	0x000000	A相基波电压有效值偏移失调。
0x43AC	BFVRMSOS	R/W	24	32 ZPSE	S	0x000000	B相基波电压有效值偏移失调。
0x43AD	CFVRMSOS	R/W	24	32 ZPSE	S	0x000000	C相基波电压有效值偏移失调。
0x43AE	HXWATTOS	R/W	24	32 ZPSE	S	0x000000	谐波X上的有功功率失调调整 (详情参见谐波计算部分)。
0x43AF	HYWATTOS	R/W	24	32 ZPSE	S	0x000000	谐波Y上的有功功率失调调整 (详情参见谐波计算部分)。

# ADE7880

地址	寄存器名称	R/W <sup>1</sup>	位长	通信期间的位长 <sup>2</sup>	类型 <sup>3</sup>	默认值	描述
0x43B0	HZWATTOS	R/W	24	32 ZPSE	S	0x000000	谐波Z上的有功功率失调调整(详情参见谐波计算部分)。
0x43B1	HXVAROS	R/W	24	32 ZPSE	S	0x000000	谐波X上的有功功率失调调整(详情参见谐波计算部分)。
0x43B2	HYVAROS	R/W	24	32 ZPSE	S	0x000000	谐波Y上的有功功率失调调整(详情参见谐波计算部分)。
0x43B3	HZVAROS	R/W	24	32 ZPSE	S	0x000000	谐波Z上的有功功率失调调整(详情参见谐波计算部分)。
0x43B4	HXIRMSOS	R/W	24	32 ZPSE	S	0x000000	谐波X上的电流有效值偏移失调(详情参见谐波计算部分)。
0x43B5	HYIRMSOS	R/W	24	32 ZPSE	S	0x000000	谐波Y上的电流有效值偏移失调(详情参见谐波计算部分)。
0x43B6	HZIRMSOS	R/W	24	32 ZPSE	S	0x000000	谐波Z上的电流有效值偏移失调(详情参见谐波计算部分)。
0x43B7	HXVRMSOS	R/W	24	32 ZPSE	S	0x000000	谐波X上的电压有效值偏移失调(详情参见谐波计算部分)。
0x43B8	HYVRMSOS	R/W	24	32 ZPSE	S	0x000000	谐波Y上的电压有效值偏移失调(详情参见谐波计算部分)。
0x43B9	HZVRMSOS	R/W	24	32 ZPSE	S	0x000000	谐波Z上的电压有效值偏移失调(详情参见谐波计算部分)。
0x43BA to 0x43BF	保留	N/A	N/A	N/A	N/A	0x000000	这些存储器位置不应写入数据, 以确保正常工作。
0x43C0	AIRMS	R	24	32 ZP	S	N/A	A相电流有效值。
0x43C1	AVRMS	R	24	32 ZP	S	N/A	A相电压有效值。
0x43C2	BIRMS	R	24	32 ZP	S	N/A	B相电流有效值。
0x43C3	BVRMS	R	24	32 ZP	S	N/A	B相电压有效值。
0x43C4	CIRMS	R	24	32 ZP	S	N/A	C相电流有效值。
0x43C5	CVRMS	R	24	32 ZP	S	N/A	C相电压有效值。
0x43C6	NIRMS	R	24	32 ZP	S	N/A	零线电流有效值。
0x43C7	ISUM	R	24	32 ZP	S	N/A	IAWV、IBWV和ICWV寄存器之和。
0x43C8 to 0x43FF	保留	N/A	N/A	N/A	N/A	N/A	这些存储器位置不应写入数据, 以确保正常工作。

<sup>1</sup> R表示读取, 而W表示写入。

<sup>2</sup> 32 ZPSE = 以32位字形式传输的24位带符号寄存器, 其中四个MSB以0进行填充并通过符号扩展至28位。  
而32 ZP = 以32位字形式传输的28或24位带符号或无符号寄存器, 其中分别有四个或八个MSB以0进行填充。

<sup>3</sup> U表示无符号寄存器, 而S表示二进制补码格式的带符号寄存器。

**表31. 内部DSP存储器RAM寄存器**

地址	寄存器名称	R/W <sup>1</sup>	位长	通信期间的位长	类型 <sup>2</sup>	默认值	描述
0xE203	保留	R/W	16	16	U	0x0000	此存储器位置不应写入数据, 以确保正常工作。
0xE228	Run	R/W	16	16	U	0x0000	Run寄存器负责启动和停止DSP。 详情参见数字信号处理器部分。

<sup>1</sup> R表示读取, 而W表示写入。

<sup>2</sup> U表示无符号寄存器, 而S表示二进制补码格式的带符号寄存器。



表32. Billable寄存器

地址	寄存器名称	R/W <sup>1,2</sup>	位长 <sup>2</sup>	通信期间的位长 <sup>2</sup>	类型 <sup>2,3</sup>	默认值	描述
0xE400	AWATTHR	R	32	32	S	0x00000000	A相总有功电能累计。
0xE401	BWATTHR	R	32	32	S	0x00000000	B相总有功电能累计。
0xE402	CWATTHR	R	32	32	S	0x00000000	C相总有功电能累计。
0xE403	AFWATTHR	R	32	32	S	0x00000000	A相基波有功电能累计。
0xE404	BFWATTHR	R	32	32	S	0x00000000	B相基波有功电能累计。
0xE405	CFWATTHR	R	32	32	S	0x00000000	C相基波有功电能累计。
0xE406 to 0xE408	保留	R	32	32	S	0x00000000	
0xE409	AFVARHR	R	32	32	S	0x00000000	A相基波无功电能累计。
0xE40A	BFVARHR	R	32	32	S	0x00000000	B相基波无功电能累计。
0xE40B	CFVARHR	R	32	32	S	0x00000000	C相基波无功电能累计。
0xE40C	AVAHR	R	32	32	S	0x00000000	A相视在电能累计。
0xE40D	BVAHR	R	32	32	S	0x00000000	B相视在电能累计。
0xE40E	CVAHR	R	32	32	S	0x00000000	C相视在电能累计。

<sup>1</sup> R表示读取，而W表示写入。

<sup>2</sup> N/A表示不适用。

<sup>3</sup> U表示无符号寄存器，而S表示二进制补码格式的带符号寄存器。

表33. Configuration and power quality寄存器

地址	寄存器名称	R/W <sup>1</sup>	位长	通信期间的位长 <sup>2</sup>	类型 <sup>3</sup>	默认值 <sup>4</sup>	描述
0xE500	IPEAK	R	32	32	U	N/A	Current peak寄存器。有关其组成成分的更多信息，请参见图58和表34。
0xE501	VPEAK	R	32	32	U	N/A	Voltage peak寄存器。有关其组成成分的更多信息，请参见图58和表35。
0xE502	STATUS0	R/W	32	32	U	N/A	Interrupt status寄存器0。请参见表36。
0xE503	STATUS1	R/W	32	32	U	N/A	Interrupt status寄存器1。请参见表37。
0xE504	AIMAV	R	20	32 ZP	U	N/A	PSM0和PSM1模式下计算出的A相电流平均绝对值
0xE505	BIMAV	R	20	32 ZP	U	N/A	PSM0和PSM1模式下计算出的B相电流平均绝对值
0xE506	CIMAV	R	20	32 ZP	U	N/A	PSM0和PSM1模式下计算出的C相电流平均绝对值
0xE507	OILVL	R/W	24	32 ZP	U	0xFFFFFFFF	过流阈值。
0xE508	OVLVL	R/W	24	32 ZP	U	0xFFFFFFFF	过压阈值。
0xE509	SAGLVL	R/W	24	32 ZP	U	0x000000	电压SAG电平阈值。
0xE50A	MASK0	R/W	32	32	U	0x00000000	Interrupt enable寄存器0。请参见表38。
0xE50B	MASK1	R/W	32	32	U	0x00000000	Interrupt enable寄存器1。请参见表39。
0xE50C	IAWV	R	24	32 SE	S	N/A	A相电流的瞬时值。
0xE50D	IBWV	R	24	32 SE	S	N/A	B相电流的瞬时值。
0xE50E	ICWV	R	24	32 SE	S	N/A	C相电流的瞬时值。

# ADE7880

地址	寄存器名称	R/W <sup>1</sup>	位长	通信期间的位长 <sup>2</sup>	类型 <sup>3</sup>	默认值 <sup>4</sup>	描述
0xE50F	INWV	R	24	32 SE	S	N/A	零线电流瞬时值。
0xE510	VAWV	R	24	32 SE	S	N/A	A相电压的瞬时值。
0xE511	VBWV	R	24	32 SE	S	N/A	B相电压的瞬时值。
0xE512	VCWV	R	24	32 SE	S	N/A	C相电压的瞬时值。
0xE513	AWATT	R	24	32 SE	S	N/A	A相总有功功率的瞬时值。
0xE514	BWATT	R	24	32 SE	S	N/A	B相总有功功率的瞬时值。
0xE515	CWATT	R	24	32 SE	S	N/A	C相总有功功率的瞬时值。
0xE516 to 0xE518	保留	R	24	32 SE	S	0x000000	
0xE519	AVA	R	24	32 SE	S	N/A	A相视在功率的瞬时值。
0xE51A	BVA	R	24	32 SE	S	N/A	B相视在功率的瞬时值。
0xE51B	CVA	R	24	32 SE	S	N/A	C相视在功率的瞬时值。
0xE51F	CHECKSUM	R	32	32	U	0xAFFA63B9	检验和验证。 See the Checksum Register section for details.
0xE520	VNOM	R/W	24	32 ZP	S	0x000000	视在功率替代计算中使用的标称相电压有效值。
0xE521 to 0xE5FE	保留						这些地址不应写入数据，以确保正常工作。
0xE5FF	LAST_RWDATA32	R	32	32	U	N/A	包含上一次32位寄存器成功通信的数据。
0xE600	PHSTATUS	R	16	16	U	N/A	Phase peak寄存器。参见表40。
0xE601	ANGLE0	R	16	16	U	N/A	时间延迟0。详情参见相位时间间隔部分。
0xE602	ANGLE1	R	16	16	U	N/A	时间延迟1。详情参见相位时间间隔部分。
0xE603	ANGLE2	R	16	16	U	N/A	时间延迟2。详情参见相位时间间隔部分。
0xE604 to 0xE607	保留						这些地址不应写入数据，以确保正常工作。
0xE608	PHNOLOAD	R	16	16	U	N/A	Phase no load寄存器。参见表41。
0xE609 to 0xE60B	保留						这些地址不应写入数据，以确保正常工作。
0xE60C	LINECYC	R/W	16	16	U	0xFFFF	线周期累计模式计数。
0xE60D	ZXTOUT	R/W	16	16	U	0xFFFF	过零超时计数。
0xE60E	COMPMODE	R/W	16	16	U	0x01FF	Computation-mode寄存器。参见表42。
0xE60F	Gain	R/W	16	16	U	0x0000	ADC输入端的PGA增益。参见表43。
0xE610	CFMODE	R/W	16	16	U	0x0EA0	CFx configuration寄存器。参见表44。
0xE611	CF1DEN	R/W	16	16	U	0x0000	CF1分母。
0xE612	CF2DEN	R/W	16	16	U	0x0000	CF2分母。
0xE613	CF3DEN	R/W	16	16	U	0x0000	CF3分母。
0xE614	APHCAL	R/W	10	16 ZP	U	0x0000	A相相位校准。请参见表45。
0xE615	BPHCAL	R/W	10	16 ZP	U	0x0000	B相相位校准。请参见表45。
0xE616	CPHCAL	R/W	10	16 ZP	U	0x0000	C相相位校准。请参见表45。
0xE617	PHSIGN	R	16	16	U	N/A	Power sign寄存器。参见表46。
0xE618	CONFIG	R/W	16	16	U	0x0002	<a href="#">ADE7880</a> Configuration寄存器。参见表47。
0xE700	MMODE	R/W	8	8	U	0x1C	Measurement mode寄存器。参见表48。
0xE701	ACCMODE	R/W	8	8	U	0x80	Accumulation mode寄存器。参见表49。

地址	寄存器名称	R/W <sup>1</sup>	位长	通信期间的位长 <sup>2</sup>	类型 <sup>3</sup>	默认值 <sup>4</sup>	描述
0xE702	LCYCMODE	R/W	8	8	U	0x78	线路累计模式状态。参见表51。
0xE703	PEAKCYC	R/W	8	8	U	0x00	峰值检测半波周期数。
0xE704	SAGCYC	R/W	8	8	U	0x00	SAG检测半波周期数。
0xE705	CFCYC	R/W	8	8	U	0x01	两次连续电能锁存之间的CF脉冲数。 请参见Synchronizing Energy寄存器 与CFx输出同步部分。
0xE706	HSDC_CFG	R/W	8	8	U	0x00	HSDC configuration寄存器。参见表52。
0xE707	Version	R	8	8	U		裸片版本。
0xE7FD	LAST_RWDATA8	R	8	8	U	N/A	包含上一次8位寄存器成功通信的数据。
0xE880	FVRMS	R	24	32	S	N/A	相电压基波成分的有效值。
0xE881	FIRMS	R	24	32	S	N/A	相电流基波成分的有效值。
0xE882	FWATT	R	24	32	S	N/A	基波成分的有功功率。
0xE883	FVAR	R	24	32	S	N/A	基波成分的无功功率。
0xE884	FVA	R	24	32	S	N/A	基波成分的视在功率。
0xE885	FPF	R	24	32	S	N/A	基波成分的功率因数。
0xE886	VTHD	R	24	32	S	N/A	相电压总谐波失真。
0xE887	ITHD	R	24	32	S	N/A	相电流总谐波失真。
0xE888	HXVRMS	R	24	32	S	N/A	相电压谐波X的有效值。
0xE889	HXIRMS	R	24	32	S	N/A	相电流谐波X的有效值。
0xE88A	HXWATT	R	24	32	S	N/A	谐波X的有功功率。
0xE88B	HXVAR	R	24	32	S	N/A	谐波X的无功功率。
0xE88C	HXVA	R	24	32	S	N/A	谐波X的视在功率。
0xE88D	HXPF	R	24	32	S	N/A	谐波X的功率因数。
0xE88E	HXVHD	R	24	32	S	N/A	相电压谐波X相对于基波的谐波失真。
0xE88F	HXIHD	R	24	32	S	N/A	相电流谐波X相对于基波的谐波失真。
0xE890	HYVRMS	R	24	32	S	N/A	相电压谐波Y的有效值。
0xE891	HYIRMS	R	24	32	S	N/A	相电流谐波Y的有效值。
0xE892	HYWATT	R	24	32	S	N/A	谐波Y的有功功率。
0xE893	HYVAR	R	24	32	S	N/A	谐波Y的无功功率。
0xE894	HYVA	R	24	32	S	N/A	谐波Y的视在功率。
0xE895	HYPF	R	24	32	S	N/A	谐波Y的功率因数。
0xE896	HYVHD	R	24	32	S	N/A	相电压谐波Y相对于基波的谐波失真。
0xE897	HYIHD	R	24	32	S	N/A	相电流谐波Y相对于基波的谐波失真。

# ADE7880

地址	寄存器名称	R/W <sup>1</sup>	位长	通信期间的位长 <sup>2</sup>	类型 <sup>3</sup>	默认值 <sup>4</sup>	描述
0xE898	HZVRMS	R	24	32	S	N/A	相电压谐波Z的有效值。
0xE899	HZIRMS	R	24	32	S	N/A	相电流谐波Z的有效值。
0xE89A	HZWATT	R	24	32	S	N/A	谐波Z的有功功率。
0xE89B	HZVAR	R	24	32	S	N/A	谐波Z的无功功率。
0xE89C	HZVA	R	24	32	S	N/A	谐波Z的视在功率。
0xE89D	HZPF	R	24	32	S	N/A	谐波Z的功率因数。
0xE89E	HZVHD	R	24	32	S	N/A	相电压谐波Z相对于基波的谐波失真。
0xE89F	HZIH	R	24	32	S	N/A	相电流谐波Z相对于基波的谐波失真。
0xE8A0 to 0xE8FF	保留		24	32			保留。这些寄存器始终为0。
0xE900	HCONFIG	R/W	16	16	U	0x08	Harmonic Calculations Configuration 寄存器。参见表54。
0xE902	APF	R	16	16	U	N/A	A相功率因数。
0xE903	BPF	R	16	16	U	N/A	B相功率因数。
0xE904	CPF	R	16	16	U	N/A	C相功率因数。
0xE905	APERIOD	R	16	16	U	N/A	A相电压上的线路周期。
0xE906	BPERIOD	R	16	16	U	N/A	B相电压上的线路周期。
0xE907	CPERIOD	R	16	16	U	N/A	C相电压上的线路周期。
0xE908	APNOLOAD	R/W	16	16	U	0x0000	总/基波有功功率数据路径中的空载阈值。
0xE909	VARNLOAD	R/W	16	16	U	0x0000	总/基波无功功率数据路径中的空载阈值。
0xE90A	VANOLOAD	R/W	16	16	U	0x0000	视在功率数据路径中的空载阈值。
0xE9FE	LAST_ADD	R	16	16	U	N/A	在最后一个读/写操作中成功访问的寄存器地址。
0xE9FF	LAST_RWDATA16	R	16	16	U	N/A	包含上一次16位寄存器成功通信的数据。
0xEA00	CONFIG3	R/W	8	8	U	0x01	Configuration寄存器。参见表53。
0xEA01	LAST_OP	R	8	8	U	N/A	指示最后一个成功读/写操作的类型(读取或写入)。
0xEA02	WTHR	R/W	8	8	U	0x03	在相位总/基波有功功率数据路径中使用的阈值。
0xEA03	VARTHR	R/W	8	8	U	0x03	在相位总/基波无功功率数据路径中使用的阈值。
0xEA04	VATHR	R/W	8	8	U	0x03	在相位视在功率数据路径中使用的阈值。
0xEA05 to 0xEA07	保留		8	8			保留。这些寄存器始终为0。
0xEA08	HX	R/W	8	8	U	3	选择通过谐波计算监控的谐波的指数。
0xEA09	HY	R/W	8	8	U	5	选择通过谐波计算监控的谐波的指数。
0xEA0A	HZ	R/W	8	8	U	7	选择通过谐波计算监控的谐波的指数。

地址	寄存器名称	R/W <sup>1</sup>	位长	通信期间的位长 <sup>2</sup>	类型 <sup>3</sup>	默认值 <sup>4</sup>	描述
0xEA0B to 0xEBFE	保留		8	8			保留。这些寄存器始终为0。
0xEBFF	保留		8	8			当SPI选为激活端口时，可以使用此地址来控制SS/HSA引脚。详情参见串行接口部分。
0xEC00	LPOILVL	R/W	8	8	U	0x07	PSM2模式中使用的过流阈值。欲了解该寄存器的更多信息，请参见表55。
0xEC01	CONFIG2	R/W	8	8	U	0x00	PSM1模式下使用的Configuration寄存器。参见表56。

<sup>1</sup> R表示读取，而W表示写入。

<sup>2</sup> 32 ZP = 以32位字形式传输的24或20位带符号或无符号寄存器，其中分别有8个或12个MSB以0进行填充。32 SE = 以32位字形式传输的24位带符号寄存器，其通过符号扩展至32位。16 ZP = 以16位字形式传输的10位无符号寄存器，其中六个MSB以0进行填充。

<sup>3</sup> U表示无符号寄存器，而S表示二进制补码格式的带符号寄存器。

<sup>4</sup> N/A表示不适用。

**表34. IPEAK寄存器(地址0xE500)**

位	引脚名称	默认值	描述
23:0	IPEAKVAL[23:0]	0	这些位包含电流通道中确定的峰值。
24	IPPHASE[0]	0	该位置1时，A相电流产生IPEAKVAL[23:0]值。
25	IPPHASE[1]	0	该位置1时，B相电流产生IPEAKVAL[23:0]值。
26	IPPHASE[2]	0	该位置1时，C相电流产生IPEAKVAL[23:0]值。
31:27		00000	这些位始终为0。

**表35. VPEAK寄存器(地址0xE501)**

位	引脚名称	默认值	描述
23:0	VPEAKVAL[23:0]	0	这些位包含电压通道中确定的峰值。
24	VPPHASE[0]	0	该位置1时，A相电压产生VPEAKVAL[23:0]值。
25	VPPHASE[1]	0	该位置1时，B相电压产生VPEAKVAL[23:0]值。
26	VPPHASE[2]	0	该位置1时，C相电压产生VPEAKVAL[23:0]值。
31:27		00000	这些位始终为0。

**表36. STATUS0寄存器(地址0xE502)**

位	引脚名称	默认值	描述
0	AEHF	0	该位置1时，表示任意一个Total active energy寄存器(AWATTHR、BWATTHR或CWATTHR)的位30已经改变。
1	FAEHF	0	该位置1时，表示任意一个Fundamental active energy寄存器(FWATTHR、BWATTHR或CFWATTHR)的位30已经改变。
2	保留	0	该位始终为0。
3	FREHF	0	该位置1时，表示任意一个Fundamental reactive energy寄存器(AFVARHR、BFVARHR或CFVARHR)的位30已经改变。
4	VAEHF	0	该位置1时，表示任意一个Apparent energy寄存器(AVAHR、BVAHR或CVAHR)的位30已经改变。
5	LENERGY	0	在线电能累计模式下，该位置1时，则表示LINECYC寄存器中所设的整数个半波周期内的积分处理已结束。
6	REVAPA	0	该位置1时，表示ACCMODE寄存器位6 (REVAPSEL)所确定的A相(总或基波)有功功率符号发生了变化。符号本身是由PHSIGN寄存器的位0 (AWSIGN)来指示(参见表46)。
7	REVAPB	0	该位置1时，表示ACCMODE寄存器位6 (REVAPSEL)所确定的B相(总或基波)有功功率符号发生了变化。符号本身是由PHSIGN寄存器的位1 (BWSIGN)来指示(参见表46)。
8	REVAPC	0	该位置1时，表示ACCMODE寄存器位6 (REVAPSEL)所确定的C相(总或基波)有功功率符号发生了变化。符号本身是由PHSIGN寄存器的位2 (CWSIGN)来指示(参见表46)。



# ADE7880

位	引脚名称	默认值	描述
9	REVPSUM1	0	该位置1时，表示CF1数据路径中所有相功率之和的符号发生了变化。符号本身是由PHSIGN寄存器的位3 (SUM1SIGN)来指示(参见表46)。
10	REVFRPA	0	该位置1时，表示A相基波无功功率的符号发生了变化。符号本身是由PHSIGN寄存器的位4 (AFVARSIGN)来指示(参见表46)。
11	REVFRPB	0	该位置1时，表示B相基波无功功率的符号发生了变化。符号本身是由PHSIGN寄存器的位5 (BFVARSIGN)来指示(参见表46)。
12	REVFRPC	0	该位置1时，表示C相基波无功功率的符号发生了变化。符号本身是由PHSIGN寄存器的位6 (CFVARSIGN)来指示(参见表46)。
13	REVPSUM2	0	该位置1时，表示CF2数据路径中所有相功率之和的符号发生了变化。符号本身是由PHSIGN寄存器的位7 (SUM2SIGN)来指示(参见表46)。
14	CF1		该位置1时，表示CF1引脚处发生了高电平至低电平转换；也就是说，产生了低电平有效脉冲。即使通过将CFMODE寄存器的位9 (CF1DIS)置1禁用了CF1输出，也会设置该位。CF1引脚处使用的功率类型由CFMODE寄存器的位[2:0] (CF1SEL[2:0])决定(参见表44)。
15	CF2		该位置1时，表示CF2引脚处发生了高电平至低电平转换；也就是说，产生了低电平有效脉冲。即使通过将CFMODE寄存器的位10 (CF2DIS)置1禁用了CF2输出，也会设置该位。CF2引脚处使用的功率类型由CFMODE寄存器的位[5:3] (CF2SEL[2:0])决定(参见表44)。
16	CF3		该位置1时，表示CF3引脚处发生了高电平至低电平转换；也就是说，产生了低电平有效脉冲。即使通过将CFMODE寄存器的位11 (CF3DIS)置1禁用了CF3输出，也会设置该位。CF3引脚处使用的功率类型由CFMODE寄存器的位[8:6] (CF3SEL[2:0])决定(参见表44)。
17	DREADY	0	该位置1时，表示所有周期性(速率为8 kHz)DSP计算都已完成。
18	REVPSUM3	0	该位置1时，表示CF3数据路径中所有相功率之和的符号发生了变化。符号本身是由PHSIGN寄存器的位8 (SUM3SIGN)来指示(参见表46)。
19	HREADY	0	该位置1时，表示Harmonic block output寄存器已经更新。如果HCONFIG寄存器中的位1 (HRCFG)清0，每当Harmonic block output寄存器以8 kHz速率更新时该标识置1。如果位HRCFG置1，每当Harmonic block output寄存器以8 kHz速率更新时HREADY标识置1，从谐波模块设置后的750 ms开始。
31:18	保留	0 0000 0000 0000	保留。这些位始终为0。

表37. STATUS1寄存器(地址0xE503)

位	引脚名称	默认值	描述
0	NLOAD	0	该位置1时, 表示根据总有功功率和视在功率判断, 至少有一相进入了空载条件。具体相位由PHNOLOAD寄存器的位[2:0] (NLPHASE[x])来指示(参见表41)。
1	FNLOAD	0	该位置1时, 表示根据基波有功/无功功率判断, 至少有一相进入了空载条件。具体相位由PHNOLOAD寄存器的位[5:3] (FNLPHASE[x])来指示(参见表41)。
2	VANLOAD	0	该位置1时, 表示根据视在功率判断, 至少有一相进入了空载条件。具体相位由PHNOLOAD寄存器的位[8:6] (VANLPHASE[x])来指示(参见表41)。
3	ZXTOVA	0	该位置1时, 表示A相电压上的过零事件缺失。
4	ZXTOVB	0	该位置1时, 表示B相电压上的过零事件缺失。
5	ZXTOVC	0	该位置1时, 表示C相电压上的过零事件缺失。
6	ZXTOIA	0	该位置1时, 表示A相电流上的过零事件缺失。
7	ZXTOIB	0	该位置1时, 表示B相电流上的过零事件缺失。
8	ZXTOIC	0	该位置1时, 表示C相电流上的过零事件缺失。
9	ZXVA	0	该位置1时, 表示在A相电压上检测到了过零事件。
10	ZXVB	0	该位置1时, 表示在B相电压上检测到了过零事件。
11	ZXVC	0	该位置1时, 表示在C相电压上检测到了过零事件。
12	ZXIA	0	该位置1时, 表示在A相电流上检测到了过零事件。
13	ZXIB	0	该位置1时, 表示在B相电流上检测到了过零事件。
14	ZXIC	0	该位置1时, 表示在C相电流上检测到了过零事件。
15	RSTDONE	1	执行软件复位命令时, CONFIG寄存器的位7 (SWRST)会被置1; 或者, 从PSM1、PSM2或PSM3转换为PSM0, 或硬件复位时, 在转换过程结束且所有寄存器的值均变为默认值之后, 该位会被置1。由于无法禁用此中断, 因此IRQ1引脚会变为低电平来表示这一时刻。
16	SAG	0	该位置1时, 表示相电压之一进入或退出了骤降状态。具体相位由PHSTATUS寄存器的位[14:12] (VSPHASE[x])来指示(参见表40)。
17	OI	0	该位置1时, 表示PHSTATUS寄存器的位[5:3] (OIPHASE[x])某一相上发生了过流事件(参见表40)。
18	OV	0	该位置1时, 表示PHSTATUS寄存器的位[11:9] (OVPHASE[x])某一相上发生了过压事件(参见表40)。
19	SEQERR	0	该位置1时, 表示A相电压上的由负到正过零事件之后跟随的不是B相电压上的由负到正过零事件, 而是C相电压上的由负到正过零事件。
20	MISMATCH	0	该位置1时, 表示 $  ISUM  -  INWV   > ISUMLVL$ , 其中ISUMLVL由ISUMLVL寄存器指示。
21	保留	1	保留。该位始终置1。
22	保留	0	保留。该位始终置0。
23	PKI	0	该位置1时, 表示用于检测电流通道中峰值的周期已经结束。IPEAK寄存器包含峰值及检测到该峰值的相位(参见表34)。

# ADE7880

位	引脚名称	默认值	描述
24	PKV	0	该位置1时，表示用于检测电压通道中峰值的周期已经结束。VPEAK寄存器包含峰值及检测到该峰值的相位(参见表35)。
25	CRC	0	该位置1时，表示ADE7880已计算另一个校验和，不同于Run寄存器置1时计算的值。
31:26	保留	000 0000	保留。这些位始终为0。

**表38. MASK0寄存器(地址0xE50A)**

位	引脚名称	默认值	描述
0	AEHF	0	该位置1时，如果任意一个Total active energy寄存器(AWATTHR、BWATTHR或CWATTHR)的位30发生了改变，则使能中断。
1	FAEHF	0	该位置1时，如果任意一个Fundamental active energy寄存器(AFWATTHR、BFWATTHR或CFWATTHR)的位30发生了改变，则使能中断。
2	保留	0	该位不管理任何功能。
3	FREHF	0	该位置1时，如果任意一个Total reactive energy寄存器(AFVARHR、BFVARHR或CFVARHR)的位30发生了改变，则使能中断。
4	VAEHF	0	该位置1时，如果任意一个Apparent energy寄存器(AVAHR、BVAHR或CVAHR)的位30发生了改变，则使能中断。
5	LENERGY	0	在线路电能累计模式下，该位置1时，则会在LINECYC寄存器中所设的整数个半波周期内的积分处理结束时使能中断。
6	REVAPA	0	该位置1时，如果ACCMODE寄存器位6 (REVAPSEL)所确定的A相(总或基波)有功功率符号发生了变化，则使能中断。
7	REVAPB	0	该位置1时，如果ACCMODE寄存器位6 (REVAPSEL)所确定的B相(总或基波)有功功率符号发生了变化，则使能中断。
8	REVAPC	0	该位置1时，如果ACCMODE寄存器位6 (REVAPSEL)所确定的C相(总或基波)有功功率符号发生了变化，则使能中断。
9	REVPSUM1	0	该位置1时，如果CF1数据路径中所有相功率之和的符号发生了变化，则使能中断。
10	REVFRPA	0	该位置1时，如果A相基波无功功率的符号发生了变化，则使能中断。
11	REVFRPB	0	该位置1时，如果B相基波无功功率的符号发生了变化，则使能中断。
12	REVFRPC	0	该位置1时，如果C相基波无功功率的符号发生了变化，则使能中断。
13	REVPSUM2	0	该位置1时，如果CF2数据路径中所有相功率之和的符号发生了变化，则使能中断。
14	CF1		该位置1时，如果CF1引脚处发生了高电平至低电平转换，即产生了低电平有效脉冲，则使能中断。即使通过将CFMODE寄存器的位9 (CF1DIS)置1禁用了CF1输出，也仍可使能该中断。CF1引脚处使用的功率类型由CFMODE寄存器的位[2:0] (CF1SEL[2:0])决定(参见表44)。
15	CF2		该位置1时，如果CF2引脚处发生了高电平至低电平转换，即产生了低电平有效脉冲，则使能中断。即使通过将CFMODE寄存器的位10 (CF2DIS)置1禁用了CF2输出，也仍可使能该中断。CF2引脚处使用的功率类型由CFMODE寄存器的位[5:3] (CF2SEL[2:0])决定(参见表44)。
16	CF3		该位置1时，如果CF3引脚处发生了高电平至低电平转换，即产生了低电平有效脉冲，则使能中断。即使通过将CFMODE寄存器的位11 (CF3DIS)置1禁用了CF3输出，也仍可使能该中断。CF3引脚处使用的功率类型由CFMODE寄存器的位[8:6] (CF3SEL[2:0])决定(参见表44)。
17	DREADY	0	该位置1时，所有周期性(速率为8 kHz)DSP计算全部完成后即会使能中断。

位	引脚名称	默认值	描述
18	REVPSUM3	0	该位置1时，如果CF3数据路径中所有相功率之和的符号发生了变化，则使能中断。
19	HREADY	0	该位置1时，如果Harmonic block output寄存器已经更新，则使能中断。如果HCONFIG寄存器中的位1 (HRCFG)清0，每当谐波计算以8 kHz速率更新时触发中断。如果位HRCFG置1，每当谐波计算以8 kHz速率更新时触发中断，从谐波模块设置后的750 ms开始。
31:19	保留	00 0000 0000 0000	保留。这些位不管理任何功能。

表39. MASK1寄存器(地址0xE50B)

位	引脚名称	默认值	描述
0	NLOAD	0	该位置1时，表示根据总有功功率和基于VNOM的视在功率判断，至少有一相进入了空载条件。
1	FNLOAD	0	该位置1时，如果根据基波有功/无功功率判断，至少有一相进入了空载条件，则使能中断。
2	VANLOAD	0	该位置1时，如果根据视在功率判断，至少有一相进入了空载条件，则使能中断。
3	ZXTOVA	0	该位置1时，如果A相电压上的过零事件缺失，则使能中断。
4	ZXTOVB	0	该位置1时，如果B相电压上的过零事件缺失，则使能中断。
5	ZXTOVC	0	该位置1时，如果C相电压上的过零事件缺失，则使能中断。
6	ZXTOIA	0	该位置1时，如果A相电流上的过零事件缺失，则使能中断。
7	ZXTOIB	0	该位置1时，如果B相电流上的过零事件缺失，则使能中断。
8	ZXTOIC	0	该位置1时，如果C相电流上的过零事件缺失，则使能中断。
9	ZXVA	0	该位置1时，如果在A相电压上检测到了过零事件，则使能中断。
10	ZXVB	0	该位置1时，如果在B相电压上检测到了过零事件，则使能中断。
11	ZXVC	0	该位置1时，如果在C相电压上检测到了过零事件，则使能中断。
12	ZXIA	0	该位置1时，如果在A相电流上检测到了过零事件，则使能中断。
13	ZXIB	0	该位置1时，如果在B相电流上检测到了过零事件，则使能中断。
14	ZXIC	0	该位置1时，如果在C相电流上检测到了过零事件，则使能中断。
15	RSTDONE	0	由于无法禁用RSTDONE中断，因此该引脚未附加任何功能。无论置1还是清0，均不会产生任何效果。
16	SAG	0	该位置1时，如果相电压之一进入或退出了骤降状态，则使能中断。具体相位由PHSTATUS寄存器的位[14:12] (VSPHASE[x])来指示(参见表40)。
17	OI	0	该位置1时，如果PHSTATUS寄存器的位[5:3] (OIPHASE[x])某一相上发生了过流事件，则使能中断(参见表40)。
18	OV	0	该位置1时，如果PHSTATUS寄存器的位[11:9] (OVPHASE[x])某一相上发生了过压事件，则使能中断(参见表40)。
19	SEQERR	0	该位置1时，如果A相电压上的由负到正过零事件之后跟随的不是B相电压上的由负到正过零事件，而是C相电压上的由负到正过零事件，则使能中断。

# ADE7880

位	引脚名称	默认值	描述
20	MISMTCH	0	该位置1时, 如果 $  ISUM  -  INWV  $ 大于ISUMLVL寄存器中给出的ISUMLVL值, 则使能中断。
22:21	保留	00	保留。这些位不管理任何功能。
23	PKI	0	该位置1时, 如果用于检测电流通道中峰值的周期已经结束, 则使能中断。
24	PKV	0	该位置1时, 如果用于检测电压通道中峰值的周期已经结束, 则使能中断。
25	CRC	0	该位置1时, 如果最新校验和值与Run寄存器置1时计算的校验和值不同, 则使能中断。
31:26	保留	000 0000	保留。这些位不管理任何功能。

**表40. PHSTATUS寄存器(地址0xE600)**

位	引脚名称	默认值	描述
2:0	保留	000	保留。这些位始终为0。
3	OIPHASE[0]	0	该位置1时, A相电流发生OI事件导致STATUS1寄存器的位17(OI)置位。
4	OIPHASE[1]	0	该位置1时, B相电流发生OI事件导致STATUS1寄存器的位17(OI)置位。
5	OIPHASE[2]	0	该位置1时, C相电流发生OI事件导致STATUS1寄存器的位17(OI)置位。
8:6	保留	000	保留。这些位始终为0。
9	OVPHASE[0]	0	该位置1时, A相电压发生OV事件导致STATUS1寄存器的位18(OV)置位。
10	OVPHASE[1]	0	该位置1时, B相电压发生OV事件导致STATUS1寄存器的位18(OV)置位。
11	OVPHASE[2]	0	该位置1时, C相电压发生OV事件导致STATUS1寄存器的位18(OV)置位。
12	VSPHASE[0]	0	0: A相电压高于SAGCYC半波周期的SAGLVL电平 1: A相电压低于SAGCYC半波周期的SAGLVL电平 该位从0切换至1或从1切换至0时, A相电压产生STATUS1寄存器中的位16(SAG)。
13	VSPHASE[1]	0	0: B相电压高于SAGCYC半波周期的SAGLVL电平 1: B相电压低于SAGCYC半波周期的SAGLVL电平 该位从0切换至1或从1切换至0时, B相电压产生STATUS1寄存器中的位16(SAG)。
14	VSPHASE[2]	0	0: C相电压高于SAGCYC半波周期的SAGLVL电平 1: C相电压低于SAGCYC半波周期的SAGLVL电平 该位从0切换至1或从1切换至0时, C相电压产生STATUS1寄存器中的位16(SAG)。
15	保留	0	保留。该位始终为0。

**表41. PHNOLOAD寄存器(地址0xE608)**

位	引脚名称	默认值	描述
0	NLPHASE[0]	0	0: 通过A相总有功功率和视在功率确定A相并未处于空载条件。 1: 通过A相总有功功率和视在功率确定A相处于空载条件。该位与STATUS1寄存器的位0(NLOAD)一起设置。
1	NLPHASE[1]	0	0: 通过B相总有功功率和视在功率确定B相并未处于空载条件。 1: 通过B相总有功功率和视在功率确定B相处于空载条件。该位与STATUS1寄存器的位0(NLOAD)一起设置。
2	NLPHASE[2]	0	0: 通过C相总有功功率和视在功率确定C相并未处于空载条件。 1: 通过C相总有功功率和视在功率确定C相处于空载条件。该位与STATUS1寄存器的位0(NLOAD)一起设置。
3	FNLPHASE[0]	0	0: 根据基波有功/无功功率确定A相并未处于空载条件。 1: 根据基波有功/无功功率确定A相处于空载条件。该位与STATUS1的位1(FNLOAD)一起设置。

位	引脚名称	默认值	描述
4	FNLPHASE[1]	0	0: 根据基波有功/无功功率确定B相并未处于空载条件。 1: 根据基波有功/无功功率确定B相处于空载条件。该位与STATUS1的位1 (FNLOAD)一起设置。
5	FNLPHASE[2]	0	0: 根据基波有功/无功功率确定C相并未处于空载条件。 1: 根据基波有功/无功功率确定C相处于空载条件。该位与STATUS1的位1 (FNLOAD)一起设置。
6	VANLPHASE[0]	0	0: 根据视在功率确定A相并未处于空载条件。 1: 根据视在功率确定A相处于空载条件。该位与STATUS1寄存器的位2 (VANLOAD)一起设置。
7	VANLPHASE[1]	0	0: 根据视在功率确定B相并未处于空载条件。 1: 根据视在功率确定, B相处于空载条件。该位与STATUS1寄存器的位2 (VANLOAD)一起设置。
8	VANLPHASE[2]	0	0: 根据视在功率确定, C相并未处于空载条件。 1: 根据视在功率确定, C相处于空载条件。该位与STATUS1寄存器的位2 (VANLOAD)一起设置。
15:9	保留	000 0000	保留。这些位始终为0。

表42. COMPMODE寄存器(地址0xE60E)

位	引脚名称	默认值	描述
0	TERMSEL1[0]	1	将TERMSEL1[2:0]全部置1时, 表示CF1输出中包含了所有三相之和。CF1输出计算中包含A相。
1	TERMSEL1[1]	1	CF1输出计算中包含B相。
2	TERMSEL1[2]	1	CF1输出计算中包含C相。
3	TERMSEL2[0]	1	将TERMSEL2[2:0]全部置1时, 表示CF2输出中包含了所有三相之和。CF2输出计算中包含A相。
4	TERMSEL2[1]	1	CF2输出计算中包含B相。
5	TERMSEL2[2]	1	CF2输出计算中包含C相。
6	TERMSEL3[0]	1	将TERMSEL3[2:0]全部置1时, 表示CF3输出中包含了所有三相之和。CF3输出计算中包含A相。
7	TERMSEL3[1]	1	CF3输出计算中包含B相。
8	TERMSEL3[2]	1	CF3输出计算中包含C相。
10:9	ANGLESEL[1:0]	00	00: 测量相电压和相电流之间的角度。 01: 测量相电压之间的角度。 10: 测量相电流之间的角度。 11: 不测量任何角度。
11	VNOMAEN	0	该位为0时, 则定期计算A相上的视在功率。 该位为1时, 将使用VNOM寄存器而不是常规测量的有效值相位电压来计算A相上的视在功率。
12	VNOMBEN	0	该位为0时, 则定期计算B相上的视在功率。 该位为1时, 将使用VNOM寄存器而不是常规测量的有效值相位电压来计算B相上的视在功率。
13	VNOMCEN	0	该位为0时, 则定期计算C相上的视在功率。 该位为1时, 将使用VNOM寄存器而不是常规测量的有效值相位电压来计算C相上的视在功率。
14	SELFREQ	0	当ADE7880连接到50 Hz网络时, 该位应该清0(默认值)。当ADE7880连接到60 Hz网络时, 该位应该置1。
15	保留	0	该位默认为0, 并且不管理任何功能。



# ADE7880

**表43. GAIN寄存器(地址0xE60F)**

位	引脚名称	默认值	描述
2:0	PGA1[2:0]	000	相电流增益选择。 000: 增益 = 1。 001: 增益 = 2。 010: 增益 = 4。 011: 增益 = 8。 100: 增益 = 16。 101, 110, 111: 保留。设置这些值时, ADE7880的表现和PGA1[2:0] = 000时
5:3	PGA2[2:0]	000	零线电流增益选择。 000: 增益 = 1。 001: 增益 = 2。 010: 增益 = 4。 011: 增益 = 8。 100: 增益 = 16。 101, 110, 111: 保留。设置这些值时, ADE7880的表现和PGA2[2:0] = 000时一致。
8:6	PGA3[2:0]	000	相电压增益选择。 000: 增益 = 1。 001: 增益 = 2。 010: 增益 = 4。 011: 增益 = 8。 100: 增益 = 16。 101, 110, 111: 保留。设置这些值时, ADE7880的表现和PGA3[2:0] = 000时
15:9	保留	000 0000	保留。这些位不管理任何功能。

**表44. CFMODE寄存器(地址0xE610)**

位	引脚名称	默认值	描述
2:0	CF1SEL[2:0]	000	000: CF1频率和COMPmode寄存器的位[2:0] (TERMSEL1[x])标示各相总有功功率之和成正比。 010: 在COMPmode寄存器的位[2:0] (TERMSEL1[x])所指示的各相上, CF1频率与视在功率之和成正比。 011: 在COMPmode寄存器的位[2:0] (TERMSEL1[x])所指示的各相上, CF1频率与基波有功功率之和成正比。 100: 在COMPmode寄存器的位[2:0] (TERMSEL1[x])所指示的各相上, CF1频率与基波无功功率之和成正比。 001, 101, 110, 111: 保留。
5:3	CF2SEL[2:0]	100	000: 在COMPmode寄存器的位[5:3] (TERMSEL2[x])所指示的各相上, CF2频率与总有功功率之和成正比。 010: 在COMPmode寄存器的位[5:3] (TERMSEL2[x])所指示的各相上, CF2频率与视在功率之和成正比。 011: 在COMPmode寄存器的位[5:3] (TERMSEL2[x])所指示的各相上, CF2频率与基波有功功率之和成正比。 100: 在COMPmode寄存器的位[5:3] (TERMSEL2[x])所指示的各相上, CF2频率与基波无功功率之和成正比。 001, 101, 110, 111: 保留。

位	引脚名称	默认值	描述
8:6	CF3SEL[2:0]	010	000: 在COMPmode寄存器的位[8:6] (TERMSEL3[x])所指示的各相上, CF3频率与总有功功率之和成正比。 010: 在COMPmode寄存器的位[8:6] (TERMSEL3[x])所指示的各相上, CF3频率与视在功率之和成正比。 011: 在COMPmode寄存器的位[8:6] (TERMSEL3[x])所指示的各相上, CF3频率与基波有功功率之和成正比。 100: 在COMPmode寄存器的位[8:6] (TERMSEL3[x])所指示的各相上, CF3频率与基波无功功率之和成正比。 001, 101, 110, 111: 保留。
9	CF1DIS	1	该位置1时, 禁用CF1输出。即使CF1DIS = 1, 仍会使能对应的数字频率转换器。 该位置0时, 使能CF1输出。
10	CF2DIS	1	该位置1时, 禁用CF2输出。即使CF2DIS = 1, 仍会使能对应的数字频率转换器。 该位置0时, 使能CF2输出。
11	CF3DIS	1	该位置1时, 禁用CF3输出。即使CF3DIS = 1, 仍会使能对应的数字频率转换器。 该位置0时, 使能CF3输出。
12	CF1LATCH	0	该位置1时, 器件会在产生CF1脉冲时锁存对应Energy寄存器的内容。请参见Synchronizing Energy寄存器与CFx输出同步部分。
13	CF2LATCH	0	该位置1时, 器件会在产生CF2脉冲时锁存对应Energy寄存器的内容。请参见Synchronizing Energy寄存器与CFx输出同步部分。
14	CF3LATCH	0	该位置1时, 器件会在产生CF3脉冲时锁存对应Energy寄存器的内容。请参见Synchronizing Energy寄存器与CFx输出同步部分。
15	保留	0	保留。该位不管理任何功能。

表45. APHCAL、BPHCAL和CPHCAL寄存器(地址0xE614、地址0xE615和地址0xE616)

位	引脚名称	默认值	描述
9:0	PHCALVAL	000000000	如果需要电流通道补偿, 这些位必须可设置为0到383范围内。 如果需要电压通道补偿, 这些位必须可设置为512到575范围内。 如果PHCALVAL位设为384到511范围内的数值, 则补偿方式类似于PHCALVAL设为256到383之间时。 如果PHCALVAL位设为576到1023范围内的数值, 则补偿方式类似于PHCALVAL设为384到511之间时。
15:10	保留	000000	保留。这些位不管理任何功能。

表46. PHSIGN寄存器(地址0xE617)

位	引脚名称	默认值	描述
0	AWSIGN	0	0: A相上ACCMODE寄存器的位6 (REVAPSEL)给出的(总/基波)有功功率为正值时。 1: A相上ACCMODE寄存器的位6 (REVAPSEL)给出的(总/基波)有功功率为负值时。
1	BWSIGN	0	0: B相上ACCMODE寄存器的位6 (REVAPSEL)给出的(总/基波)有功功率为正值时。 1: B相上ACCMODE寄存器的位6 (REVAPSEL)给出的(总/基波)有功功率为负值时。
2	CWSIGN	0	0: C相上ACCMODE寄存器的位6 (REVAPSEL)给出的(总/基波)有功功率为正值时。 1: C相上ACCMODE寄存器的位6 (REVAPSEL)给出的(总/基波)有功功率为负值时。

# ADE7880

位	引脚名称	默认值	描述
3	SUM1SIGN	0	0: CF1数据路径中所有相功率之和为正值时。 1: CF1数据路径中所有相功率之和为负值时。CF1数据路径中的相功率由COMPmode寄存器的位[2:0] (TERMSEL1[x])和CFMODE寄存器的位[2:0] (CF1SEL[x])确定。
4	AFVARSIGN	0	0: A相上的基波无功功率为正值时。 1: A相上的基波无功功率为负值时。
5	BFVARSIGN	0	0: B相上的基波无功功率为正值时。 1: B相上的基波无功功率为负值时。
6	CFVARSIGN	0	0: C相上的基波无功功率为正值时。 1: C相上的基波无功功率为负值时。
7	SUM2SIGN	0	0: CF2数据路径中所有相功率之和为正值时。 1: CF2数据路径中所有相功率之和为负值时。CF2数据路径中的相功率由COMPmode寄存器的位[5:3] (TERMSEL2[x])和CFMODE寄存器的位[5:3] (CF2SEL[x])确定。
8	SUM3SIGN	0	0: CF3数据路径中所有相功率之和为正值时。 1: CF3数据路径中所有相功率之和为负值时。CF3数据路径中的相功率由COMPmode寄存器的位[8:6] (TERMSEL3[x])和CFMODE寄存器的位[8:6] (CF3SEL[x])确定。
15:9	保留	000 0000	保留。这些位始终为0。

**表47. CONFIG寄存器(地址0xE618)**

位	引脚名称	默认值	描述
0	INTEN	0	该位管理相电流通道中的积分器。 INTEN=0时, 相电流通道中的积分器始终禁用。INTEN=1时, 相电流通道中的积分器使能。 零线电流通道积分器由CONFIG3寄存器的位3 (ININTEN)管理。
1	保留	1	保留。该位应保留1, 以确保正常工作。
2	CF2DIS	0	该位清0时, CF2/HREADY引脚选择CF2功能。该位置1时, CF2/HREADY引脚选择HREADY功能。
3	SWAP	0	该位置1时, 电压通道输出会与电流通输出互换。因此, 电流通道信息位于Voltage channel寄存器中, 反之亦然。
4	MOD1SHORT	0	该位置1时, 电压通道ADC的表现和电压输入接地时一致。
5	MOD2SHORT	0	该位置1时, 电流通道ADC的表现和电压输入接地时一致。
6	HSDCEN	0	该位置1时, 使能HSDC串行端口且CF3/HSCLK引脚选择HSCLK功能。 该位清0时, 禁用HSDC且CF3/HSCLK引脚选择CF3功能。
7	SWRST	0	该位置1时, 启动软件复位。
9:8	VTOIA[1:0]	00	这些位决定了功率路径中与A相电流一起考虑的具体相电压。 00 = A相电压。 01 = B相电压。 10 = C相电压。 11 = 保留。设置这些值时, ADE7880的表现和VTOIA[1:0] = 00时一致。
11:10	VTOIB[1:0]	00	这些位决定了功率路径中与B相电流一起考虑的具体相电压。 00 = B相电压。 01 = C相电压。 10 = A相电压。 11 = 保留。设置这些值时, ADE7880的表现和VTOIB[1:0] = 00时一致。

位	引脚名称	默认值	描述
13:12	VTOIC[1:0]	00	这些位决定功率路径中与C相电流一起考虑的具体相电压。 00 = C相电压。 01 = A相电压。 10 = B相电压。 11 = 保留。设置这些值时，ADE7880的表现和VTOIC[1:0] = 00时一致。
15:14	保留		保留。

表48. MMODE寄存器(地址0xE700)

位	引脚名称	默认值	描述
1:0	保留		保留。
2	PEAKSEL[0]	1	PEAKSEL[2:0]位会同时全部置1，以允许在所有三相上同时执行峰值检测。如果超过一个PEAKSEL[2:0]位置1，由于需要检测多个相位上的过零事件，因此PEAKCYC寄存器中给出的峰值测量周期会相应递减。 该位置1时，A相启用电压电流峰值检测。
3	PEAKSEL[1]	1	该位置1时，B相启用电压电流峰值检测。
4	PEAKSEL[2]	1	该位置1时，C相启用电压电流峰值检测。
7:5	保留	000	保留。这些位不管理任何功能。

表49. ACCMODE寄存器(地址0xE701)

位	引脚名称	默认值	描述
1:0	WATTACC[1:0]	00	00: 总/基波有功功率的带符号累计模式。总/基波有功电能寄存器和CFx脉冲以相同方式产生。 01: 总/基波有功功率的仅正值累计模式。在此模式下，尽管总/基波有功电能寄存器以仅正值模式进行累计，但CFx脉冲以带符号累计模式产生。 10: 保留。设置该值时，器件的表现和WATTACC[1:0] = 00时一致。 11: 总/基波有功功率的绝对值累计模式。总/基波电能寄存器和CFx脉冲以相同方式产生。
3:2	VARACC[1:0]	00	00: 基波无功功率的带符号累计模式。基波无功电能寄存器和CFx脉冲以相同方式产生。 01: 保留。设置该值时，器件的表现和VARACC[1:0] = 00时一致。 10: 基波无功功率的累计取决于基波有功功率的符号：如果有功率为正值，则以原样来累计无功功率，而如果有功率为负值，则以相反符号形式累计无功功率。在此模式下，尽管总/基波无功电能寄存器以绝对值模式进行累计，但CFx脉冲以带符号累计模式产生。 11: 基波无功功率的绝对值累计模式。在此模式下，尽管总/基波无功电能寄存器以绝对值模式进行累计，但CFx脉冲以带符号累计模式产生。
5:4	CONSEL[1:0]	00	这些位选择Energy accumulation寄存器的输入。IA'、IB'和IC'分别为偏移-90°的IA、IB和IC。参见表50。 00: 三相四线且带有三个电压传感器。 01: 三相三线Δ型连接。在此模式下，BVRMS寄存器包含VA-VC的有效值。 10: 三相四线且带有两个电压传感器。 11: 三相四线Δ型连接。

# ADE7880

位	引脚名称	默认值	描述
6	REVAPSEL	0	0: 利用各相上的总有功功率来触发STATUS0寄存器的某个位, 如下所示: A相上触发的是位6 (REVAPA); B相上触发的是位7 (REVAPB); 而C相上触发的是位8 (REVAPC)。 1: 利用各相上的基波有功功率来触发STATUS0寄存器的某个位, 如下所示: A相上触发的是位6 (REVAPA); B相上触发的是位7 (REVAPB); 而C相上触发的是位8 (REVAPC)。
7	保留	1	保留。该位不管理任何功能。

**表50. Energy寄存器的位CONSEL[1:0]<sup>1</sup>**

Energy寄存器	CONSEL[1:0] = 00	CONSEL[1:0] = 01	CONSEL[1:0] = 10	CONSEL[1:0] = 11
AWATTHR, AFWATTHR	$VA \times IA$	$VA \times IA$	$VA \times IA$	$VA \times IA$
BWATTHR, BFWATTHR	$VB \times IB$	$VB = VA - VC$ $VB \times IB^1$	$VB = -VA - VC$ $VB \times IB$	$VB = -VA$ $VB \times IB$
CWATTHR, CFWATTHR	$VC \times IC$	$VC \times IC$	$VC \times IC$	$VC \times IC$
AVARHR, AFWARHR	$VA \times IA'$	$VA \times IA'$	$VA \times IA'$	$VA \times IA'$
BVARHR, BFWARHR	$VB \times IB'$	$VB = VA - VC$ $VB \times IB'^1$	$VB = -VA - VC$ $VB \times IB'$	$VB = -VA$ $VB \times IB'$
CVARHR, CFVARHR	$VC \times IC'$	$VC \times IC'$	$VC \times IC'$	$VC \times IC'$
AVAHR	$VA \text{ rms} \times IA \text{ rms}$	$VA \text{ rms} \times IA \text{ rms}$	$VA \text{ rms} \times IA \text{ rms}$	$VA \text{ rms} \times IA \text{ rms}$
BVAHR	$VB \text{ rms} \times IB \text{ rms}$	$VB \text{ rms} \times IB \text{ rms}$ $VB = VA - VC^1$	$VB \text{ rms} \times IB \text{ rms}$	$VB \text{ rms} \times IB \text{ rms}$
CVAHR	$VC \text{ rms} \times IC \text{ rms}$	$VC \text{ rms} \times IC \text{ rms}$	$VC \text{ rms} \times IC \text{ rms}$	$VC \text{ rms} \times IC \text{ rms}$

<sup>1</sup> 在三相三线(CONSEL[1:0] = 01)情况下, ADE7880计算A相与C相之间的线路电压有效值, 并将结果存储于BVRMS寄存器中(参见三相三线三角形配置中的电压有效值部分)。随后, ADE7880计算与B相相关的功率, 该值无实际含义。为避免B相相关功率引起频率输出引脚(CF1、CF2或CF3)内的任何误差, 在COMPmode寄存器中将位TERMSSEL1[1]、TERMSSEL2[1]或TERMSSEL3[1]设为0, 以禁止B相对电能频率转换器的贡献(参见电能频率转换部分)。

**表51. LCYCMODE寄存器(地址0xE702)**

位	引脚名称	默认值	描述
0	LWATT	0	0: Watt-hour accumulation寄存器(AWATTHR、BWATTHR、CWATTHR、AFWATTHR、BFWATTHR和CFWATTHR)置于正常累计模式。 1: Watt-hour accumulation寄存器(AWATTHR、BWATTHR、CWATTHR、AFWATTHR、BFWATTHR和CFWATTHR)置于线周期累计模式。
1	LVAR	0	0: Var-hour accumulation寄存器(AFWARHR、BFWARHR和CFWARHR)置于定期累计模式。 1: Var-hour accumulation寄存器(AFWARHR、BFWARHR和CFWARHR)置于线周期累计模式。
2	LVA	0	0: VA-hour accumulation寄存器(AVAHR、BVAHR和CVAHR)置于定期累计模式。 1: VA-hour accumulation寄存器(AVAHR、BVAHR和CVAHR)置于线周期累计模式。
3	ZXSEL[0]	1	0: A相不计入线周期累计模式下的过零计数。 1: A相计入线周期累计模式下的过零计数。如果选择了多相来进行过零检测, 则累计时间会相应缩短。
4	ZXSEL[1]	1	0: B相不计入线周期累计模式下的过零计数。 1: B相计入线周期累计模式下的过零计数。
5	ZXSEL[2]	1	0: C相不计入线周期累计模式下的过零计数。 1: C相计入线周期累计模式下的过零计数。
6	RSTREAD	1	0: 禁用读取并复位所有Energy寄存器。当位[2:0](LWATT、LVAR和LVA)置1时, 请该位清0。 1: 使能读取并复位所有xWATTHR、xVARHR、xVAHR、xFWATTHR和xFVARHR寄存器。这意味着, 读取后, 上述寄存器会复位至0。



位	引脚名称	默认值	描述
7	PFMODE	0	0: 功率因数计算使用表达式中所用各种相功率的瞬时值。 1: 功率因数计算使用通过线路周期累计模式计算的相电能值。LCYCMODE寄存器中的位LWATT和LVA必须使能, 以确保正确计算功率因数。这种情况下, 功率因数测量的更新速率是可编程写入LINECYC寄存器的整数个半波周期数。

表52. HSDC\_CFG寄存器 (地址0xE706)

位	引脚名称	默认值	描述
0	HCLK	0	0: HSCLK为8 MHz。 1: HSCLK为4 MHz。
1	HSIZE	0	0: HSDC以32位数据包且MSB优先形式传输32位寄存器。 1: HSDC以32位数据包且MSB优先形式传输8位寄存器。
2	HGAP	0	0: 数据包之间不引入间隙。 1: 数据包之间引入长达七个HCLK周期的间隙。
4:3	HXFER[1:0]	00	00 = HSDC按照下列顺序传输十六个32位字: IAWV、VAWV、IBWV、VBWV、ICWV、VCWV、INWV、AVA、BVA、CVA、AWATT、BWATT、CWATT、AFVAR、BFVAR和CFVAR。 01 = HSDC传输电流和电压的七个瞬时值: IAWV、VAWV、IBWV、VBWV、ICWV、VCWV和INWV。 10 = HSDC传输相功率的九个瞬时值: AVA、BVA、CVA、AWATT、BWATT、CWATT、AFVAR、BFVAR和CFVAR。 11 = 保留。设置这些值后, ADE7880的表现和HXFER[1:0] = 00时一致。
5	HSAPOL	0	0: SS/HAS输出引脚低电平有效。 1: SS/HSA输出引脚高电平有效。
7:6	保留	00	保留。这些位不管理任何功能。

表53. CONFIG3寄存器 (地址0xEA00)

位	引脚名称	默认值	描述
0	HPFEN	1	当HPFEN = 1时, 将使能电压和电流通道中的所有高通滤波器。当HPFEN = 0时, 所有高通滤波器禁用。
1	LPFSEL	0	LPFSEL = 0时, 总有功率数据路径中的LPF引入650 ms的建立时间。 LPFSEL = 1时, 总有功率数据路径中的LPF引入1300 ms的建立时间。
2	INSEL	0	INSEL = 0时, 寄存器NIRMS包含零线电流的有效值。 INSEL = 1时, 寄存器NIRMS包含ISUM的有效值, 即所有3个相电流IA、IB、IC之和的瞬时值。
3	ININTEN	0	该位管理零线电流通道中的积分器。 ININTEN = 0时, 则禁用零线电流通道中的积分器。ININTDIS = 1时, 则使能零线电流通道中的积分器。 相电流通道中的积分器由CONFIG寄存器的位0 (INTEN)管理。
4	保留	0	保留。该位应保留0, 以确保正常工作。
7:5	保留	000	保留。这些位不管理任何功能。

# ADE7880

**表54. HCONFIG寄存器(地址0xE900)**

位	引脚名称	默认值	描述
0	HRCFG	0	该位清0时, 在特定延迟周期后触发MASK0寄存器中的位19 (HREADY)中断。延迟周期由位HSTIME设置。建立时间后的更新频率由位HRATE决定。 当该位置1时, 在设置谐波计算模块后立即开始触发MASK0寄存器中的位19 (HREADY) 中断。更新频率由位HRATE决定。
2:1	HPHASE	00	这些位决定谐波计算模块分析哪个相位或零线。 00 = A相电压和电流。 01 = B相电压和电流。 10 = C相电压和电流。 11 = 零线电流。
4:3	HSTIME	01	这些位决定延迟周期, 即HRCFG位置1时, 多少时间后触发MASK0寄存器中的位19 (HREADY)中断。 00 = 500 ms。 01 = 750 ms。 10 = 1000 ms。 11 = 1250 ms。
7:5	HRATE	000	这些位管理谐波寄存器的更新速率。 000 = 125 μsec(8 kHz速率)。 001 = 250 μsec(4 kHz速率)。 010 = 1 ms(1 kHz速率)。 011 = 16 ms(62.5 Hz速率)。 100 = 128 ms(7.8125 Hz速率)。 101 = 512 ms(1.953125 Hz速率)。 110 = 1.024 sec(0.9765625 Hz速率)。 111 = 禁用谐波计算。
9:8	ACTPHSEL	00	这些位选择用作谐波计算时基的相电压。 00 = A相电压。 01 = B相电压。 10 = C相电压。 11 = 保留。选择后, 使用C相电压。
15:10	保留	0	保留。这些位不管理任何功能。

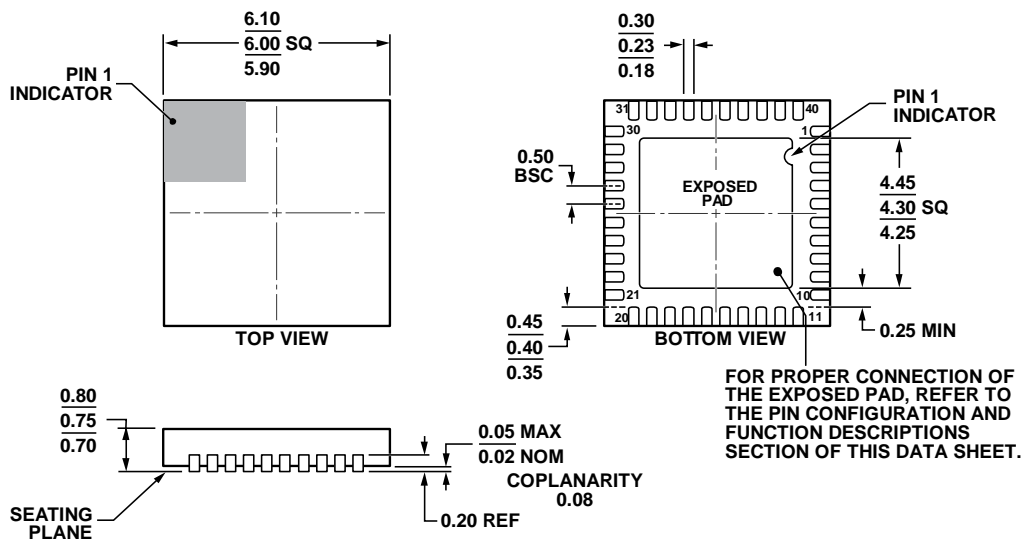
**表55. LPOILVL寄存器(地址0xEC00)**

位	引脚名称	默认值	描述
2:0	LPOIL[2:0]	111	阈值估计相当于满量程乘以LPOIL/8。
7:3	LPLINE[4:0]	00000	测量周期为(LPLINE + 1)/50秒。

**表56. CONFIG2寄存器(地址0xEC01)**

位	引脚名称	默认值	描述
0	EXTREFEN	0	该位为0时, 表示ADC中采用的是内部基准电压源。该位为1时, 则引脚17 REF <sub>IN/OUT</sub> 上连接了外部基准电压源。
1	I2C_LOCK	0	该位为0时, 可以切换SS/HSA引脚三次来激活SPI端口。如果PC为激活的串行端口, 则该位必须置1, 以便将其锁定。此后, 器件会忽略SS/HSA引脚的切换, 因而无法切换至使用SPI端口。如果SPI为激活的串行端口, 则只要对CONFIG2寄存器执行任意写操作即可锁定该端口。之后, 将无法切换至使用PC端口。锁定后, ADE7880会在更改PSMx功率模式时保持串行端口选择不变。
7:2	保留	0	保留。这些位不管理任何功能。

# 外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-220-WJJD.

图111. 40引脚引脚架构芯片级封装[LFCSP\_WQ]  
6 mm x 6 mm超薄体  
(CP-40-10)  
尺寸单位: mm

05-06-2011-A

## 订购指南

型号 <sup>1</sup>	温度范围	封装描述	封装选项
ADE7880ACPZ	-40°C 至 +85°C	40引脚LFCSP_WQ	CP-40-10
ADE7880ACPZ-RL	-40°C 至 +85°C	40引脚LFCSP_WQ, 13"卷带和卷盘	CP-40-10
EVAL-ADE7880EBZ		评估板	

<sup>1</sup> Z = 符合RoHS标准的器件。

**注释**

I<sup>2</sup>C指最初由Philips Semiconductors(现为NXP Semiconductors)开发的一种通信协议。