

产品特性

45 ns最大传播延迟
5 V单电源或**15 V**双电源供电
CMOS或**TTL**兼容输出
250 μ V最大输入失调电压
500 μ V最大输入迟滞电压
15 V最大差分输入电压
 片上锁存器
60 mW功耗
 提供**8**引脚塑料和密封**Cerdip**封装
 依据**EIA-481A**标准提供卷带和卷盘形式

应用

零交越检波器
 过压检波器
 脉宽调制器
 精密整流器
 分立式模数转换器
 Δ - Σ 调制器模数转换

产品描述

AD790是一款快速(45 ns)、精密电压比较器,具有丰富多样的功能特性,且易于使用。该器件可以采用5 V单电源或 ± 15 V双电源供电。单电源模式下,AD790的输入可以以地为参考,这是其它比较器所不具备的特性。双电源模式下,它拥有处理输入引脚上最大15 V差分电压的独特能力,从而可以简化与大幅度动态信号的接口。

AD790采用ADI互补双极性(CB)工艺制造,具有快速响应时间与出色的输入电压分辨率(最大1 mV)。为保持速度和精度性能,该器件整合了“低脉冲干扰”输出级,它不会出现TTL或CMOS输出级常有的大电流尖峰。电源扰动会反馈回输入端,导致干扰性振荡,而该器件的受控开关可降低电源扰动。此外,AD790还具有锁存功能,因而适合要求同步操作的应用。

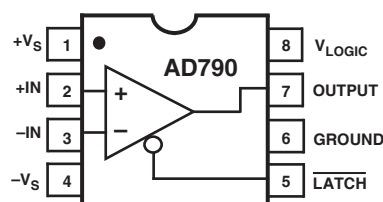
AD790按性能分为五级。AD790J和AD790K的额定温度范围为 0°C 至 70°C 商用温度范围。AD790A和AD790B的额定温度范围为 -40°C 至 $+85^{\circ}\text{C}$ 工业温度范围。AD790S额定温度范围为 -55°C 至 $+125^{\circ}\text{C}$ 军用温度范围。

REV. D

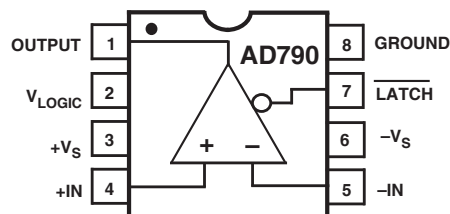
Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

ADI中文版数据手册是英文版数据手册的译文,敬请谅解翻译中可能存在的语言组织或翻译错误,ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性,请参考ADI提供的最新英文版数据手册。

连接图: 8引脚
 小型塑封DIP (N)
 和Cerdip (Q)封装



8引脚SOIC (R)封装



产品特色

1. AD790结合了速度、精度、多功能和低成本等特性,适用于模拟信号处理和数据采集系统中的通用比较器。
2. AD790内置迟滞和低毛刺输出级可最大程度减少不利振荡发生的可能性,因此该器件比标准开环比较器更易于使用。
3. AD790结合了迟滞和宽输入电压范围,可响应低速、低电平(比如10 mV)信号以及高速、大幅度(比如10 V)信号。
4. AD790可采用宽范围电源电压,范围从5 V单电源到+5 V/-12 V、 ± 5 V或+5 V/ ± 15 V双电源。
5. AD790在其速度范围内比较器产品中具有最低的功耗。
6. AD790输出摆幅在 V_{LOGIC} 和地之间是对称的,因此器件在宽范围输入和输出条件下具有可预测的输出。

AD790

AD790–规格

双电源 (除非另有说明，工作条件为25°C和+V_S = 15 V、-V_S = -15 V、V_{LOGIC} = 5 V。)

参数	条件	AD790J/A			AD790K/B			AD790S			单位
		最小值	典型值	最大值	最小值	典型值	最大值	最小值	典型值	最大值	
响应特性 传播延迟, t _{PD}	100 mV阶跃										ns
	5 mV过驱 T _{MIN} 至T _{MAX}		40	45 45/50		40	45 45/50		40	45 60	ns
输出特性 输出高电压	1.6 mA源电流		4.65			4.65			4.65		V
	6.4 mA源电流	4.3	4.45		4.3	4.45		4.3	4.45		V
	T _{MIN} 至T _{MAX}	4.3/4.3			4.3			4.3			V
	1.6 mA吸电流		0.35			0.35			0.35		V
	6.4 mA吸电流		0.44	0.5		0.44	0.5		0.44	0.5	V
	T _{MIN} 至T _{MAX}			0.5/0.5			0.5			0.5	V
输入特性 失调电压 ¹	T _{MIN} 至T _{MAX}		0.2	1.0		0.05	0.25		0.2	1.0	mV
	T _{MIN} 至T _{MAX}			1.5			0.5			1.5	mV
	迟滞 ²	0.3	0.4	0.6	0.3	0.4	0.5	0.3	0.4	0.65	mV
	偏置电流		2.5	5		1.8	3.5		2.5	5	μA
	T _{MIN} 至T _{MAX}			6.5			4.5			7	μA
	失调电流		0.04	0.25		0.02	0.15		0.04	0.25	μA
	T _{MIN} 至T _{MAX}			0.3			0.2			0.4	μA
	电源 直流抑制比	V _S ± 20%	80	90	88	100		80	90		dB
	T _{MIN} 至T _{MAX}		76	88		85	93		76	85	dB
	输入电压范围 差分电压	V _S ≤ ± 15 V			±V _S		±V _S			±V _S	V
	共模		-V _S	+V _S -2 V	-V _S	+V _S -2 V		-V _S	+V _S -2 V		V
	共模 抑制比	-10 V<V _{CM} <+10 V	80	95	88	105		80	95		dB
输入阻抗	T _{MIN} 至T _{MAX}	76	90		85	100		76	88		dB
			20 2			20 2			20 2		M Ω pF
锁存特性 锁存保持时间, t _H	T _{MIN} 至T _{MAX}		25	35		25	35		25	35	ns
	锁存设置时间, t _S		5	10		5	10		5	10	ns
	低输入电平, V _{IL}			0.8			0.8			0.8	V
	T _{MIN} 至T _{MAX}	1.6			1.6			1.6			V
	高输入电平, V _{IH}		2.3	5		2.3	3.5		2.3	5	μA
	锁存输入电流			7			5			8	μA
电源特性 差分电源电压 ³	V _{LOGIC} = 5 V										
	T _{MIN} 至T _{MAX}	4.5		33	4.5		33	4.7		33	V
	T _{MIN} 至T _{MAX}	4.0		7	4.0		7	4.2		7	V
	逻辑电源 静态电流										
	+V _S		8	10		8	10		8	10	mA
	-V _S		4	5		4	5		4	5	mA
	V _{LOGIC}		2	3.3		2	3.3		2	3.3	mA
	功耗			242			242			242	mW
温度范围 额定性能	T _{MIN} 至T _{MAX}		0至70/-40至+85			0至70/-40至+85			-55至+125		°C

注释

¹定义为低电平至高电平和高电平至低电平转换点处的平均输入电压。参见图6。

²定义为低电平至高电平和高电平至低电平转换点处输入电压之间幅度的一半。参见图6。

³任何工作电源条件下(上电时除外)，+V_S都不可低于(V_{LOGIC}-0.5 V)。

所有最小值和最大值规格均保证实现。以粗体显示的规格是最终测试时，在所有成品上测得的。规格如有变更恕不另行通知。

单电源

(除非另有说明, 工作条件为 25°C 和 $+V_S = V_{\text{LOGIC}} = 5\text{ V}$ 、 $-V_S = 0\text{ V}$ 。)¹

参数	条件	AD790J/A 最小值 典型值 最大值			AD790K/B 最小值 典型值 最大值			AD790S 最小值 典型值 最大值			单位
响应特性	100 mV阶跃										
传播延迟, t_{PD}	5 mV过驱	45	50		45	50		45	50		ns
	T_{MIN} 至 T_{MAX}		50/60			50/60			65		ns
输出特性	1.6 mA源电流		4.65			4.65			4.65		
输出高电压 V_{OH}	6.4 mA源电流	4.3	4.45		4.3	4.45		4.3	4.45		V
	T_{MIN} 至 T_{MAX}	4.3			4.3			4.3			V
输出低电压 V_{OL}	1.6 mA吸电流		0.35			0.35			0.35		V
	6.4 mA吸电流		0.44	0.5		0.44	0.5		0.44	0.5	V
	T_{MIN} 至 T_{MAX}			0.5		0.5			0.5		V
输入特性											
失调电压 ²	T_{MIN} 至 T_{MAX}		0.45	1.5		0.35	0.6		0.45	1.5	mV
	T_{MIN} 至 T_{MAX}			2.0			0.85			2.0	mV
迟滞 ³	T_{MIN} 至 T_{MAX}	0.3	0.5	0.75	0.3	0.5	0.65	0.3	0.7	1.0	mV
偏置电流	任意输入		2.7	5		2.0	3.5		2.7	5	μA
	T_{MIN} 至 T_{MAX}			7			5			8	μA
失调电流	T_{MIN} 至 T_{MAX}		0.04	0.25		0.02	0.15		0.04	0.25	μA
	T_{MIN} 至 T_{MAX}			0.3			0.2			0.4	μA
电源											
直流抑制比	$4.5\text{ V} \leq V_S \leq 5.5\text{ V}$	80	90		86	100		80	90		dB
	T_{MIN} 至 T_{MAX}	76/76	88		82	93		76	85		dB
输入电压范围											
差分电压		0		$\pm V_S$	0		$\pm V_S$	0		$\pm V_S$	V
共模				$+V_S - 2\text{ V}$			$+V_S - 2\text{ V}$			$+V_S - 2\text{ V}$	V
输入阻抗			20 2			20 2			20 2		M Ω pF
锁存特性											
锁存保持时间, t_{H}	T_{MIN} 至 T_{MAX}		25	35		25	35		25	35	ns
锁存设置时间, t_{S}	T_{MIN} 至 T_{MAX}		5	10		5	10		5	10	ns
低输入电平, V_{IL}	T_{MIN} 至 T_{MAX}			0.8			0.8			0.8	V
高输入电平, V_{IH}	T_{MIN} 至 T_{MAX}	1.6			1.6			1.6			V
锁存输入电流	T_{MIN} 至 T_{MAX}		2.3	5		2.3	3.5		2.3	5	μA
	T_{MIN} 至 T_{MAX}			7			5			8	μA
电源特性											
电源电压 ⁴	T_{MIN} 至 T_{MAX}	4.5		7	4.5		7	4.7		7	V
静态电流			10	12		10	12		10	12	mA
功耗				60			60			60	mW
温度范围											
额定性能	T_{MIN} 至 T_{MAX}	0至70/-40至+85			0至70/-40至+85			-55至+125			$^{\circ}\text{C}$

注释

¹引脚1连接至引脚8, 引脚4连接至引脚6。²定义为低电平至高电平和高电平至低电平转换点处的平均输入电压。参见图6。³定义为低电平至高电平和高电平至低电平转换点处输入电压之间幅度的一半。参见图6。⁴ $-V_S$ 不可连接至地以上。

所有最小值和最大值规格均保证实现。以粗体显示的规格是最终测试时, 在所有成品上测得的。

规格如有变更恕不另行通知。

AD790

绝对最大额定值^{1,2}

电源电压	± 18 V
内部功耗 ²	500 mW
差分输入电压	± 16.5 V
输出短路持续时间	未定
存储温度范围	
(N, R)	-65°C至+125°C
(Q)	-65°C至+150°C
引脚温度范围(焊接, 60秒)	300°C
逻辑电源电压	7 V

注释

¹ 注意, 超出上述“绝对最大额定值”可能会导致器件永久性损坏。这只是额定最值, 并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下, 推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

² 热特性: 塑料N-8封装: $\theta_{JA} = 90^\circ\text{C/W}$; 陶瓷Q-8封装: $\theta_{JA} = 110^\circ\text{C/W}$, $\theta_{JC} = 30^\circ\text{C/W}$ 。SOIC (R-8)封装: $\theta_{JA} = 160^\circ\text{C/W}$, $\theta_{JC} = 42^\circ\text{C/W}$ 。

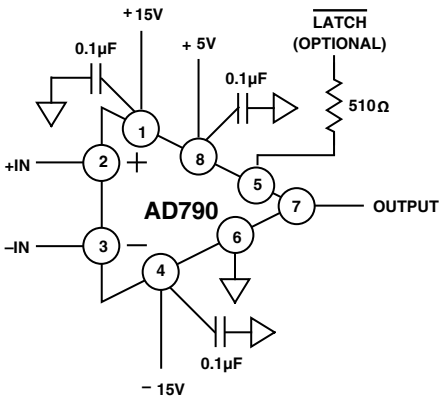


图1. 基本双电源配置
(N, Q封装引脚排列)

订购指南

型号	温度范围	封装描述	封装选项
AD790JN	0°C至70°C	塑料DIP	N-8
AD790JR	0°C至70°C	SOIC	SO-8
AD790JR-REEL	0°C至70°C	卷盘	
AD790JR-REEL7	0°C至70°C	SOIC	R-8
AD790KN*	0°C至70°C	塑料DIP	N-8
AD790AQ	-40°C至+85°C	Cerdip	Q-8
AD790BQ*	-40°C至+85°C	Cerdip	Q-8
AD790SQ	-55°C至+125°C	Cerdip	Q-8

*不适用于新设计; 2002年4月停产。

有关军用工艺器件, 请参考标准微电路图纸(SMD):

www.dscc.dla.mil/programs/milspec/default.asp

SMD产品型号	ADI公司等效器件
5962-9150501MPA*	AD790 SQ/883

*不适用于新设计; 2002年4月停产。

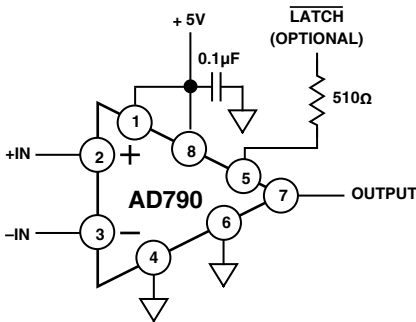


图2. 基本单电源配置
(N, Q封装引脚排列)

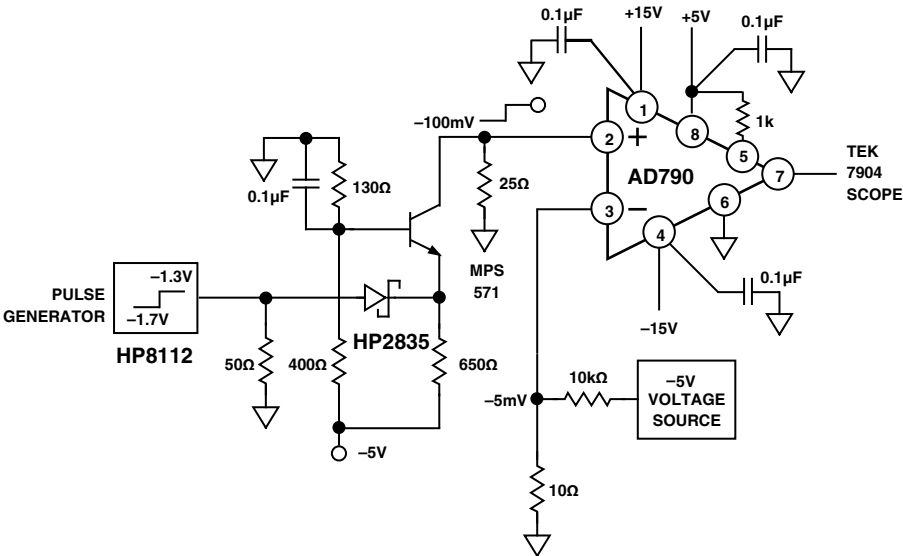
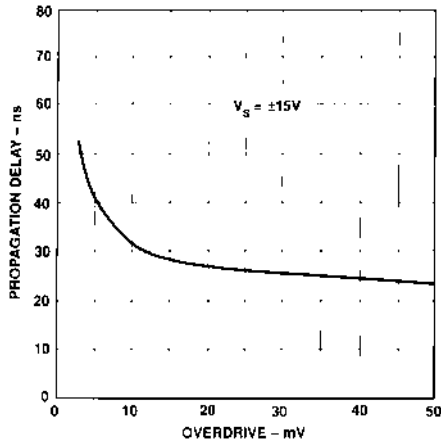
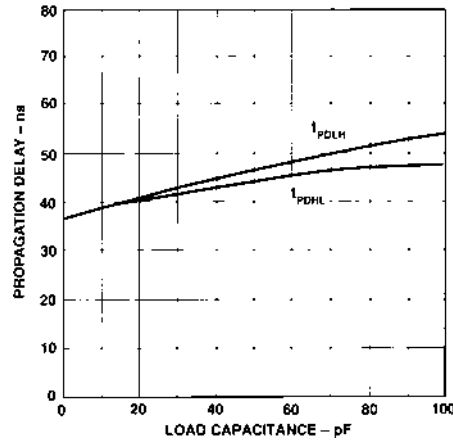


图3. 响应时间测试电路(N, Q封装引脚排列)

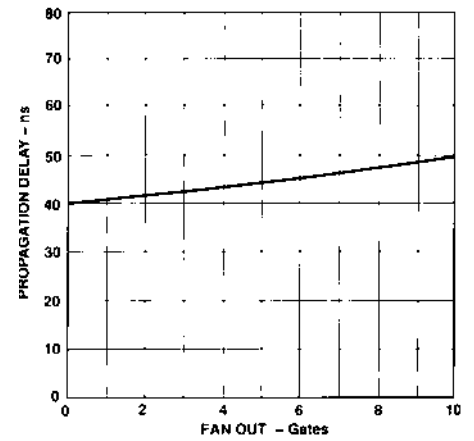
典型性能特性-AD790



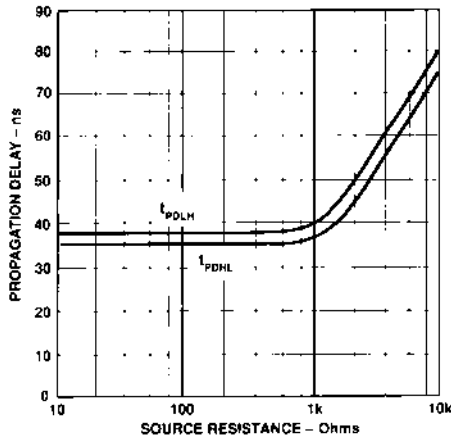
TPC 1. 传播延迟与过驱的关系



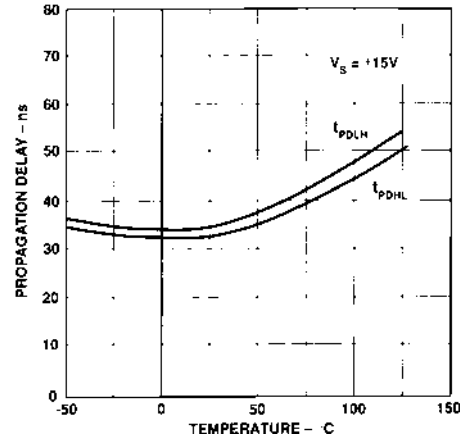
TPC 2. 传播延迟与负载电容的关系



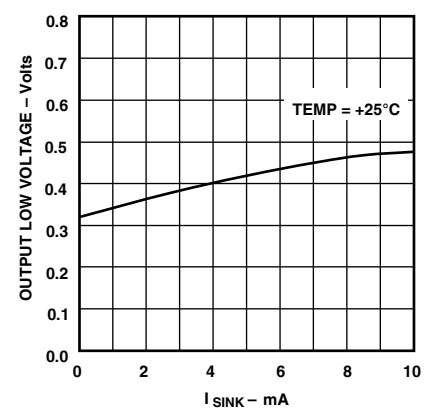
TPC 3. 传播延迟与扇出的关系 (LSTTL和CMOS)



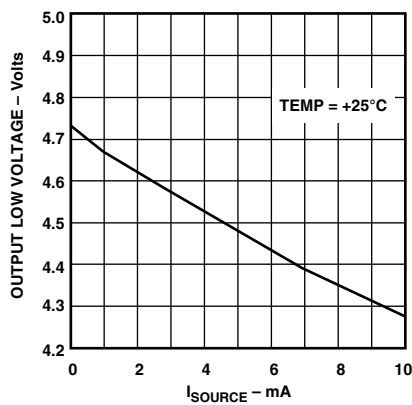
TPC 4. 传播延迟与源电阻的关系



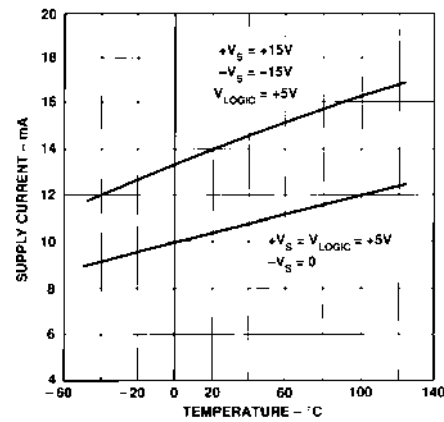
TPC 5. 传播延迟与温度的关系



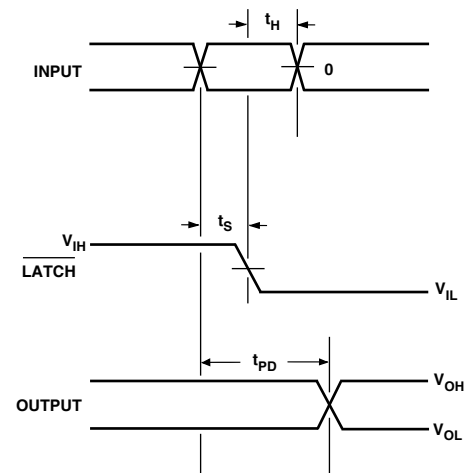
TPC 6. 输出低电压与吸电流的关系



TPC 7. 输出高电压与源电流的关系



TPC 8. 总电源电流与温度的关系



t_S = SETUP TIME
 t_H = HOLD TIME
 t_{PD} = COMPARATOR RESPONSE TIME

图4. 锁存时序

AD790

电路描述

AD790具有标准单芯片比较器的整体特性：差分输入、高增益和逻辑输出。然而，与之前的比较器设计相比，实现AD790功能的架构具有某些优势。尤其是该器件的输出级放宽了经典“TTL”比较器的部分限制，并提供对称的输出。AD790的简化电路图如图5所示。

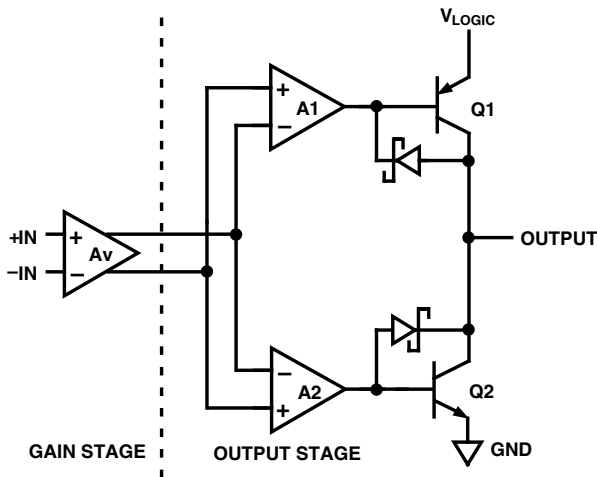


图5. AD790框图

输出级接收经过放大的差分输入信号，并将其转换为单端逻辑输出。输出摆幅由上拉PNP和下拉NPN定义。这些因素会形成兼容CMOS逻辑和TTL的固有轨到轨输出电平，无需箝位至内部偏置电平。此外，上拉和下拉电平以电源范围的中心对称，并以 V_{LOGIC} 电源至地为基准。输出级具有基本对称的动态驱动能力，进入后续逻辑门的上升与下降时间相等。

与经典TTL或CMOS输出级有所不同，AD790电路不会因为不必要的电流流过输出晶体管而产生大电流尖峰。AD790输出级具有受控开关方案，在该方案中放大器A1和A2以降低Q1和Q2之间电流的方式驱动输出晶体管。这样做还有助于最大程度降低反馈至输入端的扰动——这种扰动可能导致令人头痛的振荡问题。

输出高电平和低电平由 V_{LOGIC} (5 V)、接地和晶体管等效肖特基箝位确定并精确控制，满足TTL和CMOS逻辑要求。输出级扇出参见TPC 3(标准LSTTL或HCMOS门)。输出驱动特性与容性负载关系参见TPC 2。

迟滞

AD790采用内部反馈来实现内部基准电压的迟滞。图6描述了输入失调电压和迟滞的定义方式。其中，输入失调电压(V_{OS})为迟滞范围中心对地的差值。它可以是正的，也可以是负的。迟滞电压(V_{H})为迟滞范围宽度的 $\frac{1}{2}$ 。该内置迟滞可在AD790输入信号缓慢越过地电平时避免产生振荡。

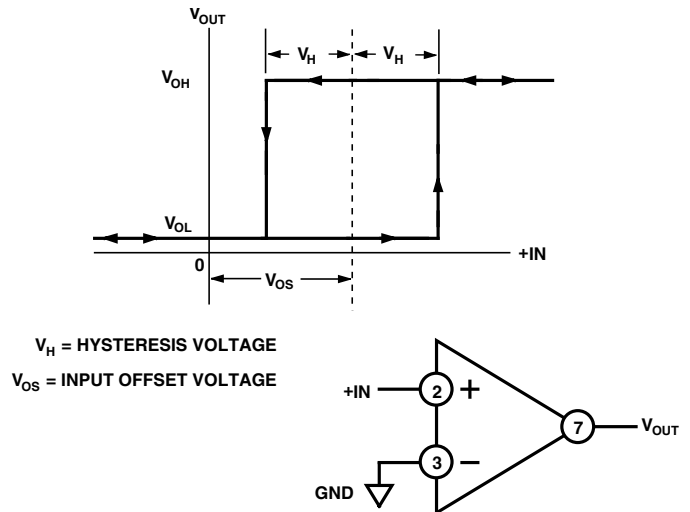


图6. 迟滞定义(N, Q封装引脚排列)

电源电压连接

AD790可采用单电源或双电源工作。AD790的 V_{LOGIC} 电路和模拟前端内部连接至独立的电源引脚。如果使用了双电源，则可以选择 $+V_{\text{S}} \geq V_{\text{LOGIC}} - 0.5 \text{ V}$ 和 $-V_{\text{S}} \leq 0$ 范围内的任意电压组合。对于单电源(比如 $+V_{\text{S}} = V_{\text{LOGIC}}$)，工作时电源电压范围为4.5 V至7 V。图7显示AD790支持的其它典型电源连接示例。

旁路和接地

虽然AD790的设计充分考虑到了稳定性且器件不会产生振荡，但对电源进行正确的旁路和接地很重要。建议使用0.1 μF 陶瓷电容，且该陶瓷电容应直接连接AD790电源引脚。这些电容可在比较器开关时为器件提供瞬态电流。AD790具有三个电源电压引脚： $+V_{\text{S}}$ 、 $-V_{\text{S}}$ 和 V_{LOGIC} 。电路板上提供公共接地引线很重要，以供电源接地和AD790的GND引脚使用，为电源电流提供正确的回路。

锁存操作

AD790具有锁存功能，可在输出端保持输入信息。拉低引脚5后，比较器的决定便被“锁存”，同时保持输出状态。只要引脚5保持低电平，输出便会保持在高电平或低电平状态，且不响应输入变化。对输入信号的正确捕捉要求遵循图4中的时序关系。应当采用CMOS或TTL逻辑电平驱动引脚5。

当引脚5处于高逻辑电平时，AD790输出将响应输入。引脚5未使用时应与正逻辑电源相连。使用双电源时，建议将510 Ω 电阻与引脚5以及驱动逻辑门串联连接，限制上电时的输入电流。

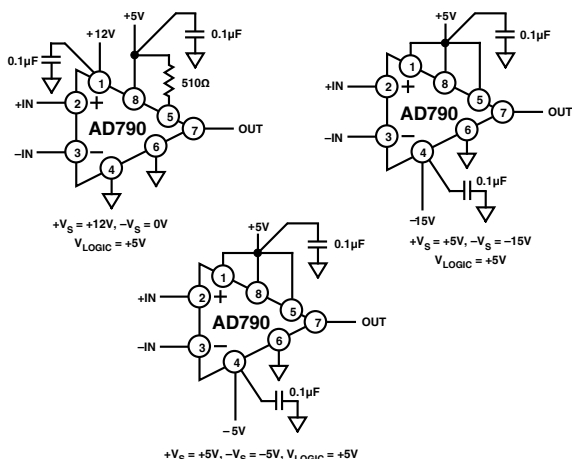


图7. 典型电源连接
(N, Q封装引脚排列)

过压检测窗口比较器

AD790具有宽差分输入范围, 适合用来监控大幅度信号。图8中的简单过压检测电路显示输入信号直接连接比较器的高阻抗输入, 无需使用特殊箝位二极管限制输入端的差分输入电压。

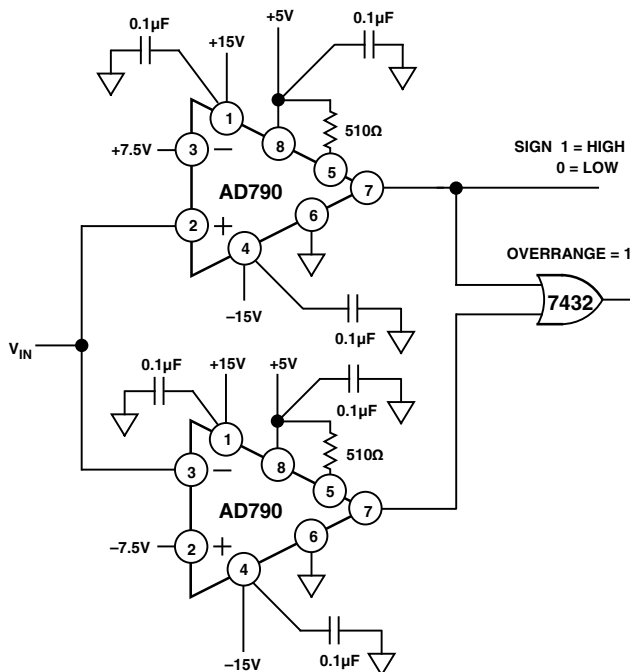


图8. 过压检波器
(N, Q封装引脚排列)

以地为基准的单电源过载检波器

AD790可用作必须以单电源供电的敏感负载的过载检波器。以地为基准的简单过载检波器如图8所示。比较器检测PCB走线电压, 然后将其与基准(跳变)电压进行比较; 基准(跳变)电压由比较器最低电源电流通过2.7 Ω电阻创建。这样便可创建一个与检测电压进行比较的10 mV基准电平。

最低电源电流与绝对温度成比例, 并且对检测电阻值随温度而发生的改变进行补偿。PCB走线宽度与长度决定了走线的电阻值, 以及随后的跳变电流电平。

$$I_{LIMIT} = 10 \text{ mV} / R_{SENSE}$$

$$R_{SENSE} = \rho(\text{走线长度} / \text{走线宽度})$$

ρ = 一平方单位的走线电阻值

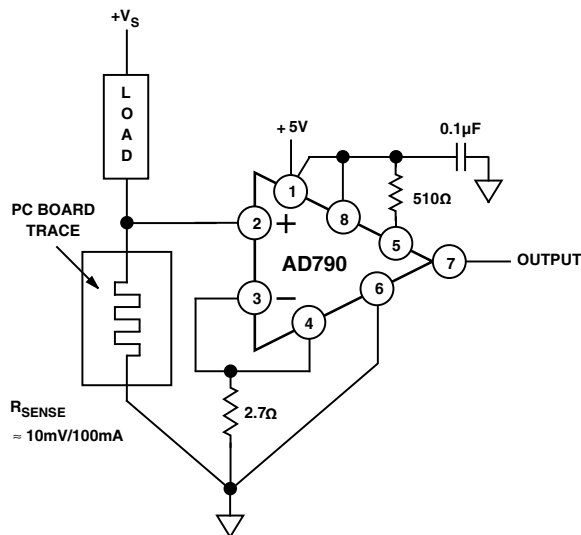


图9. 折合到地的过载检波器
(N, Q封装引脚排列)

精密全波整流器

AD790具有高速和精密特性, 适用于宽动态范围全波整流器, 如图10所示。此电路可整流低至数mV的低电平信号, 或者高达10 V的信号。若精度水平不变, 则输入分辨率、传播延迟和运算放大器建立时间最终将限制最大输入频率。比较器加开关的总延迟约为100 ns, 将干净整流条件下的最大输入频率限制为1 MHz。

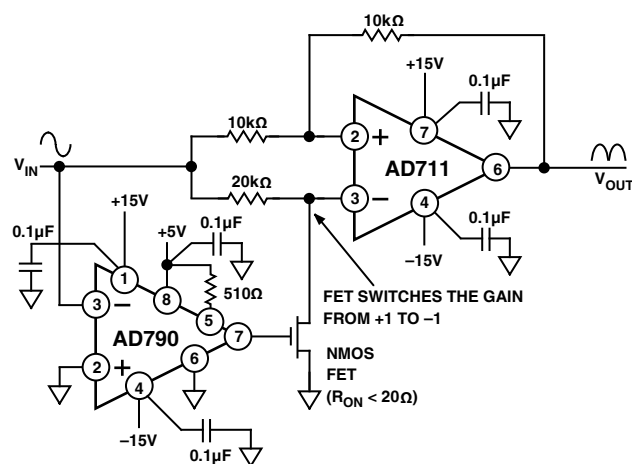
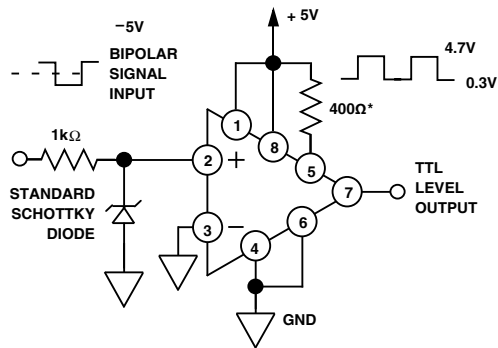


图10. 精密全波整流器
(N, Q封装引脚排列)



*A RESISTOR UP TO 10kΩ MAYBE USED TO REDUCE THE SOURCE AND SINK CURRENT OF THE DRIVER. HOWEVER, THIS WILL SLIGHTLY LOWER THE MAXIMUM USABLE CLOCK RATE.

图11. 双极性转CMOS TTL线路接收器
(N, Q封装引脚排列)

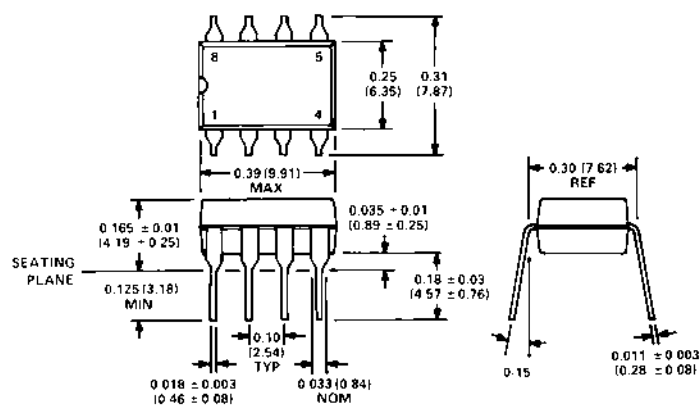
双极性转CMOS/TTL

某些情况下需要将来自通信电缆或系统其它部分的双极性信号(比如 $\pm 5\text{ V}$)转换为CMOS/TTL逻辑电平, 例如称为线路接收器的应用。以前, 双极性信号接口要求双($\pm$)电源或线路接收器可用来切换的基准电压电平。AD790可用于简单电路中, 提供独特的功能: 采用5 V单电源接收双极性信号。其它比较器无法实现该操作。图11显示1 kΩ电阻与输入信号串联, 随后采用肖特基二极管对其箝位, 将比较器输入保持在地电平以下0.4 V。虽然比较器共模额定范围低至 $-V_s$ (本例中为地), 但允许将其中一路输入拉至地电平以下几百mV。比较器在此电平附近开关, 并产生兼容CMOS/TTL的摆幅。电路将在20 MHz开关频率下工作。

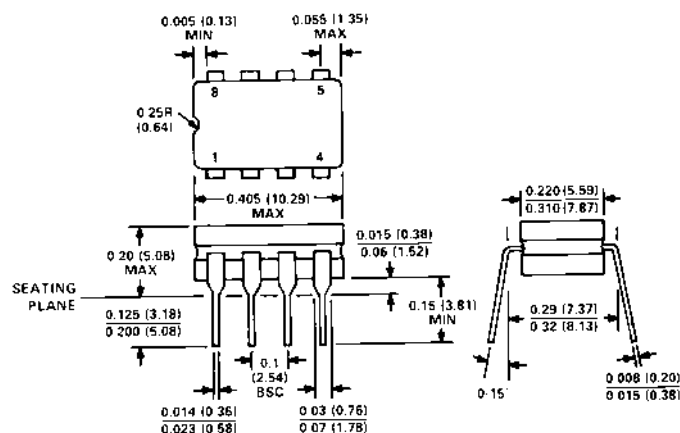
外形尺寸

图示尺寸单位: inch和(mm)。

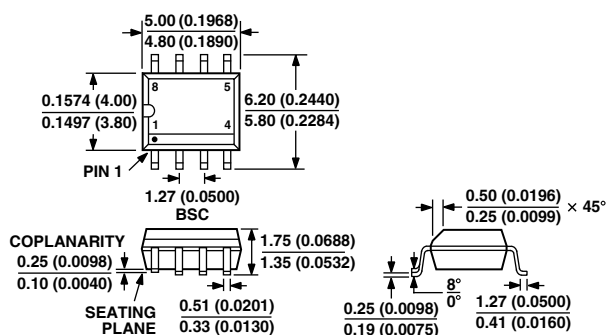
8引脚小型塑封DIP (N-8)封装



8引脚Cerdip (Q-8)封装



SOIC (R-8)封装



CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN

COMPLIANT TO JEDEC STANDARDS MS-012 AA

修订历史

地理位置	页码
数据手册从修订版C升级到修订版D。	
编辑SOIC (R-8)封装	9
2002年3月—数据手册从修订版B升级到修订版C。	
编辑“特性”部分	1
编辑“产品描述”部分	1
删除“覆铜版照片”	4
编辑“订购指南”部分	4

