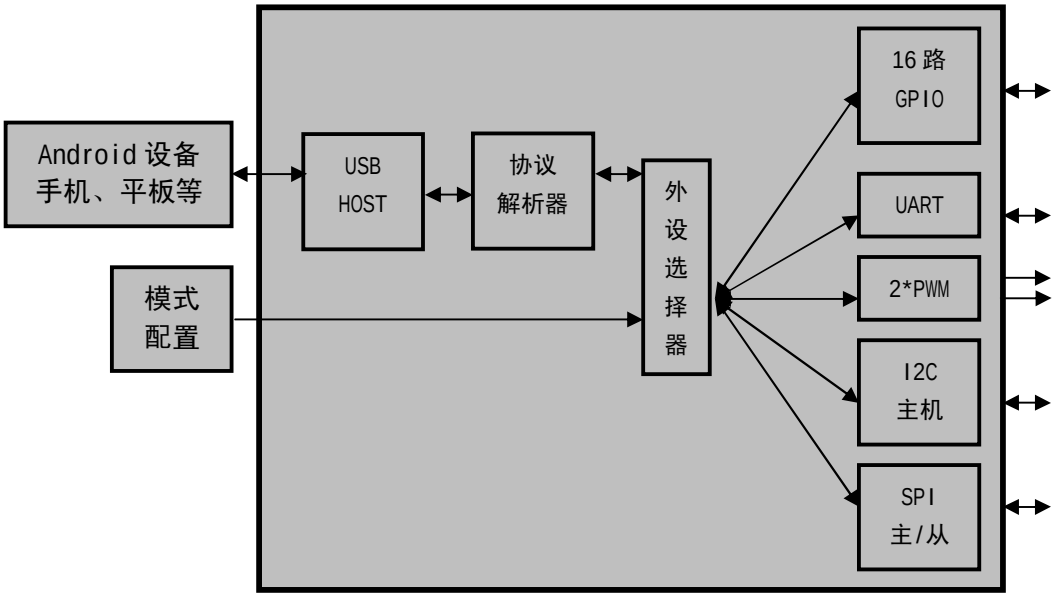
USB Android Host 芯片CH9343

中文手册
版本：V1.2
http://wch.cn

1、概述

CH9343 是一个高度集成、低功耗、单芯片全速 USB Android Host 接口控制芯片，可配置为 6 种扩展接口：UART、GPIO、PWM、I2C 主机、SPI 主机及 SPI 从机，用于内置 USB 设备接口的安卓设备访问外部组件。

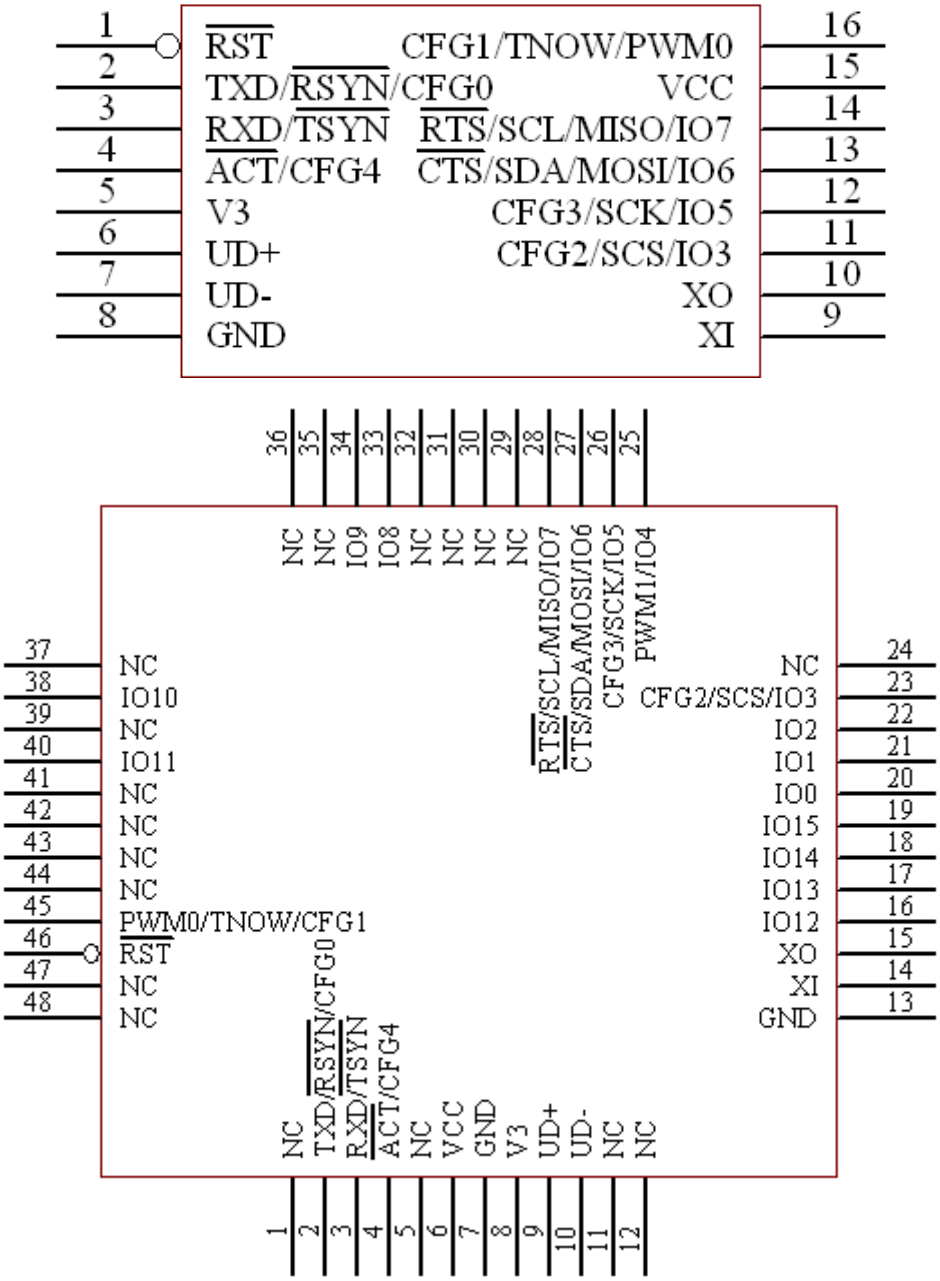
下图为其内部框图。



2、特点

- 支持全速 USB 传输（12Mbps），兼容 USB V2.0。
- 全内置 USB 协议处理，无需外部编程。
- 硬件全双工异步串口，支持 MODEM 信号 RTS 和 CTS 以及 RS485 收发控制信号 TNOW。
- 16 路通用输入输出引脚。
- 2 路 PWM 输出。
- I2C 主机接口，时钟可调节。
- SPI 主/从接口，字节 MSB/LSB 传输次序可调节。
- 提供 USB 设备配置完成指示。
- 支持 5V 电源电压和 3.3V 电源电压甚至 3V 电源电压。
- 提供 SOP-16、LQFP-48 无铅封装，兼容 RoHS。

3、封装



封装形式	塑体宽度		引脚间距		封装说明	订货型号
SOP-16	3.9mm	150mil	1.27mm	50mil	标准 16 脚贴片	CH9343G
LQFP-48	7*7mm		0.5mm	19.7mil	超小 LQFP48 脚贴片	CH9343L

4、引脚

引脚号		引脚名称	类型	引脚说明
LQFP48	SOP16			
6	15	VCC	电源	正电源输入端，需要外接 0.1uF 电源退耦电容
7、13	8	GND	电源	公共接地端，需要连接USB总线的地线
8	5	V3	电源	在3.3V电源电压时连接VCC输入外部电源， 在5V电源电压时外接容量为0.1uF退耦电容
2	2	TXD	输出	串行数据输出
		RSYN	输出	SPI 从机接收同步信号，低有效
		CFG0	输入	接口配置线 0，内置上拉电阻

3	3	RXD	输入	串行数据输入，内置上拉电阻
		TSYN	输出	SPI 从机发送同步信号，低有效
4	4	ACT	输出	USB 设备配置完成指示，低有效
		CFG4	输入	接口配置线 4，内置上拉电阻
9	6	UD+	USB 信号	直接连到 USB 总线的 D+数据线
10	7	UD-	USB 信号	直接连到 USB 总线的 D-数据线
14	9	XI	输入	晶体振荡的输入端，需要外接晶体
15	10	XO	输出	晶体振荡的反相输出端，需要外接晶体
16		IO12	双向三态	双向端口 12
17		IO13	双向三态	双向端口 13
18		IO14	双向三态	双向端口 14
19		IO15	双向三态	双向端口 15
20		IO0	双向三态	双向端口 0
21		IO1	双向三态	双向端口 1
22		IO2	双向三态	双向端口 2
23	11	IO3	双向三态	双向端口 3
		SCS		SPI 片选线
		CFG2	输入	接口配置线 2，内置上拉电阻
25		IO4	双向三态	双向端口 4
		PWM1	输出	PWM1 信号输出
26	12	IO5	双向三态	双向端口 5
		SCK	双向三态	SPI 时钟线
		CFG3	输入	接口配置线 3，内置上拉电阻
27	13	IO6	双向三态	双向端口 6
		MOSI	双向三态	SPI 主机输出/从机输入
		SDA	开漏双向	I2C 数据线，内置上拉电阻
		CTS	输入	MODEM 联络输入信号，清除发送，低有效
28	14	IO7	双向三态	双向端口 7
		MISO	双向三态	SPI 主机输入/从机输出
		SCL	开漏输出	I2C 时钟线，内置上拉电阻
		RTS	输出	MODEM 联络输出信号，请求发送，低有效
33		IO8	双向三态	双向端口 8
34		IO9	双向三态	双向端口 9
38		IO10	双向三态	双向端口 10
40		IO11	双向三态	双向端口 11
45	16	PWM0	输出	PWM0 信号输出
		TNOW	输出	串口发送正在进行的状态指示，高电平有效
		CFG1	输入	接口配置线 1，内置上拉电阻
46	1	RST	输入	外部复位输入，低电平有效，内置上拉电阻
1、5、11、12、24、29、30、31、32、35、36、37、39、41、42、43、44、47、48		NC	空脚	禁止连接，必须悬空

5、功能说明

5.1.一般说明

CH9343芯片内置了电源上电复位电路，一般情况下，不需要外部提供复位。RST引脚用于从外部输入异步复位信号；当RST引脚为低电平时，CH9343芯片被复位；当RST引脚恢复为高电平后，CH9343内部会继续延时复位20mS左右，然后进入正常工作状态。为了在电源上电期间可靠复位并且减少外部干扰，可以在RST引脚与GND之间跨接一个容量为0.1uF左右的电容。

CH9343芯片USB端口内置了USB下拉电阻，可以直接连接USB设备。如果为了芯片安全而串接保险电阻或者电感或者ESD保护器件，那么交直流等效串联电阻应该在5Ω之内。

CH9343芯片正常工作时需要外部向XI引脚提供24MHz时钟信号。一般情况下，时钟信号由内置的反相器通过晶体稳频振荡产生。外围电路只需要在XI和XO引脚之间连接一个24MHz晶体。

CH9343芯片支持5V电源电压和3.3V电源电压甚至3V电源电压。当使用5V工作电压时，VCC引脚输入外部5V电源，并且V3引脚应该外接容量0.1uF的电源退耦电容。当使用3.3V或3V工作电压时，V3引脚应该与VCC引脚相连接，同时输入外部的3.3V或3V电源，并且与芯片相连接的其它电路的工作电压不能超过3.3V或3V。

CH9343芯片的ACT引脚用于USB设备配置完成状态输出。当USB设备断开或者尚未配置，该引脚输出高电平，当USB设备连接且配置完成后，该引脚输出低电平。ACT引脚可以外接串了限流电阻的发光二级管LED，用于指示USB设备的配置完成状态。

5.2.接口配置

下表为接口配置的真值表（表中 X 代表不关心此位）。

接口 \ 配置	CFG4	CFG3	CFG2	CFG1	CFG0
UART	1	1	1	X	X
I2C 主机	1	1	0	X	X
PWM	1	0	1	X	X
用户配置	1	0	0	X	X
GPIO	0	X	X	1	1
SPI 主机	0	X	X	1	0
SPI 从机	0	X	X	0	X
禁用	其他				

1、CFG4/3/2/1/0 内置上拉电阻，默认高电平
2、CFG2 和 CFG3 仅当 CFG4=1 时有效
3、CFG1 仅当 CFG4=0 时有效
4、CFG0 仅当 CFG4=0 且 CFG1=1 时有效

5.3.GPIO 接口

CH9343 提供 16 个可配置 GPIO 端口，所有端口均可独立配置为输出或者输入。

5.4.UART 接口

CH9343提供带流控的硬件全双工异步串口，并提供：数据传输引脚、工作状态引脚、MODEM联络信号引脚。

数据传输引脚包括：TXD引脚和RXD引脚，串口空闲时TXD和RXD为高电平。

工作状态引脚包括：TNOW引脚，TNOW以高电平指示CH9343正在从串口发送数据，发送完成后为低电平，在半双工串口方式下，TNOW可以用于指示串口收发切换状态。

MODEM联络信号引脚包括：CTS引脚和RTS引脚。这些MODEM联络信号都是由安卓端应用程序开启或关闭。

串行数据包括1个低电平起始位、5到8个数据位、1或2个高电平停止位，支持奇校验/偶校验/标志校验/空白校验。CH9343支持常用通讯波特率：300、600、1200、2400、4800、9600、19200、38400、57600、115200、230400、460800、921600。串口发送信号的波特率误差小于0.3%，串口接收信号的允许波特率误差不小于2%。

5.5.PWM 接口

CH9343 提供 2 路共用周期，但占空比可各自调节的脉宽调制输出，支持 4 种周期：10.67uS、85.33uS、0.68mS、5.46mS，占空比：0%～99%。

5.6.I2C 主机接口

CH9343 提供一个 I2C 主机接口，支持 4 种传输速度：23Kbit/s、44Kbit/s、60Kbit/s、92Kbit/s。

5.7.SPI 主/从接口

CH9343提供一个最大时钟可达24MHz的SPI主机和从机控制器，字节MSB/LSB传输次序可由安卓端应用程序设置。SPI主机支持模式0、3，7种传输速度：1MHz、2MHz、3MHz、4MHz、6MHz、12MHz、24MHz；SPI从机支持模式0、1、2、3，提供数据收发同步信号：RSYN和TSYN，当RSYN或TSYN为低电平时，允许主机写入或读取一字节数据，一字节数据传输完成后，CH9343会把RSYN或TSYN置为高电平，通知主机暂停写入或读取，当CH9343内部处理完毕后会再次使能RSYN或TSYN有效，通知主机继续写入或读取。

5.8.用户配置

CH9343内置的与安卓端应用程序相关的字符串信息，允许用户通过配置工具修改，字符串项目名称与出厂值如下：

1、 manufacturer name：WCH
2、uart model name：WCHUARTDemo
3、pwm model name：WCHPWMDemo
4、i2c model name：WCHI2CDemo
5、spi slave model name：WCHSPISlaveDemo
6、spi master model name：WCHSPIMasterDemo
7、gpio model name：WCHGPIODemo
8、description：WCH Accessory Test
9、version：1.0
10、url：http://wch.cn
11、serial number：WCHAccessory1

6、参数

6.1.绝对最大值（临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏）

名称	参数说明		最小值	最大值	单位
TA	工作时的环境温度	VCC=5V 或 VCC=V3=3.3V	-40	85	℃
TS	存储时的环境温度		-55	100	℃

VCC	电源电压（VCC 接电源，GND 接地）	-0.5	5.5	V
VIO3	USB 信号/XI/XO 引脚上的电压	-0.5	V3+0.5	V
VIO	除了 USB/XI/XO 之外输入或者输出引脚上的电压	-0.5	VCC+0.5	V

6.2.电气参数（测试条件：TA=25℃，VCC=5V，不包括连接USB总线的引脚）

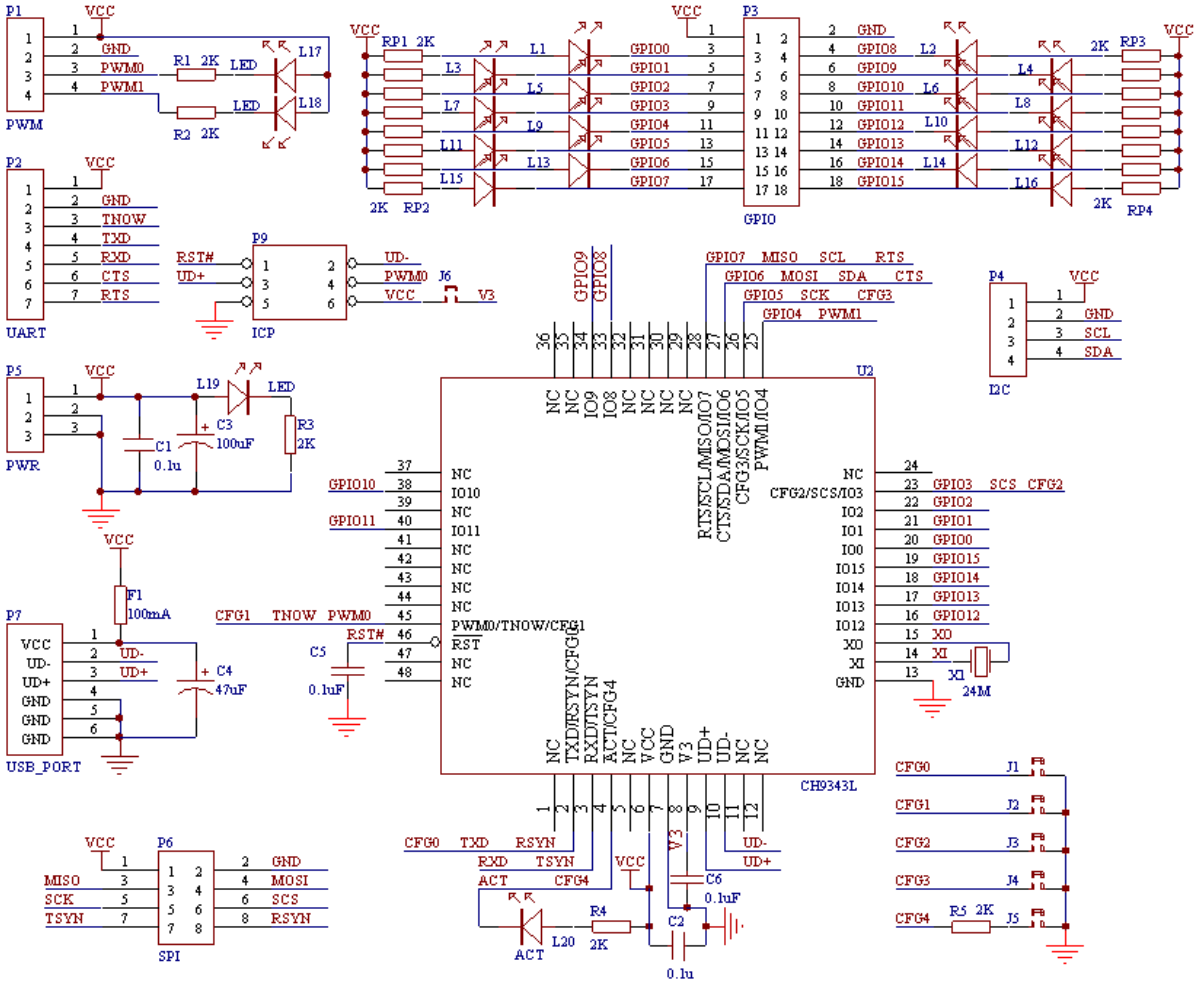
（如果电源电压为3.3V，则表中VOL/VOH电流参数需要乘以70％的系数）

名称	参数说明		最小值	典型值	最大值	单位
VCC	电源电压	V3 引脚不连 VCC 引脚	3.6	5	5.3	V
		V3 引脚连接 VCC 引脚	2.9	3.3	3.6	V
ICC	工作时的总电源电流	VCC=5V		7	40	mA
		VCC=3.3V		6	30	
ISLP	低功耗状态的电源电流	VCC=5V		0.06	0.1	mA
		VCC=3.3V		0.05	0.08	
VIL	低电平输入电压		-0.5		0.8	V
VIH	高电平输入电压		2.1		VCC+0.5	V
VOL	低电平输出电压（8mA 吸入电流）			0.35	0.5	V
VOH	高电平输出电压（5mA 输出电流）		VCC-0.5	VCC-0.35		V
IRUPR	RST 引脚的默认上拉电流（到 V3）		10	20	40	uA
IPUXI	内部时钟状态 XI 引脚的上拉电流（到 V3）		6	15	25	uA
VR	电源上电复位的电压门限		2.0	2.3	2.7	V

6.3.时序参数（测试条件：TA=25℃，VCC=5V或VCC=3.3V）

名称	参数说明	最小值	典型值	最大值	单位
FCLK	XI 引脚输入的时钟频率	23.99	24.00	24.01	MHz
TPR	电源上电的内部复位时间	12	18	30	mS
TRI	外部复位输入的有效信号宽度	100			nS
TRD	外部复位输入后的复位延时	11	16	26	mS

7、应用



P5是外部电源输入接口，C1、C3用于电源去耦和滤波，L19是电源指示灯。

P7是USB-HOST端口，USB总线包括一对5V电源线和一对数据信号线，通常，5V电源线是红色，接地线是黑色，D+信号线是绿色，D-信号线是白色。USB总线提供的电源电流最大可以达到500mA，一般情况下，USB设备可以直接使用USB总线提供的5V电源。F1是额定电流100mA的保险丝，防止过流。

电容C6是容量为0.1μF的独石或高频瓷片电容，用于CH9343内部电源退耦，电容C2用于CH9343电源退耦。晶体X1用于时钟振荡电路，全速USB信号要求时钟频率比较准确，晶体X1的频率是24MHz。L20是USB设备配置完成指示灯，当设备连接且配置完成后点亮，设备断开熄灭。

在设计印刷线路板PCB时，需要注意：退耦电容尽量靠近电源引脚；使D+和D-信号线贴近平行布线，尽量在两侧提供地线或者覆铜，减少来自外界的信号干扰；尽量缩短XI和XO引脚相关信号线的长度，为了减少高频时钟对外界的干扰，可以在相关元器件周边环绕地线或者覆铜。

P1是PWM接口，L17、L18用于指示PWM信号。

P2是UART接口。

P3是GPIO接口，L1～L16用于指示GPIO端口状态。

P4是I2C主机接口。

P6是SPI主/从接口。

P9、J6用于芯片程序升级。

J1～J5、R5用于接口配置。