

产品简介

CD4069 是一款采用先进 CMOS 技术设计的低功耗宽范围工作电压的反相器。它内部集成六组相互独立的反相器电路，具有高抗干扰能力和驱动能力。

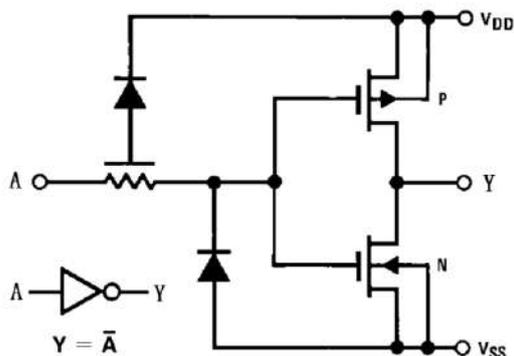
产品特点

- 低输入电流: $I_{IN} \leq 1\mu A$, @ $V_{IN}=V_{DD}=15V$, $T_a=25^\circ C$
- 低静态功耗: $I_{DD} \leq 4\mu A$, @ $V_{DD}=15V$, $T_a=25^\circ C$
- 宽工作电压范围: 3.0V to 15.0V
- 封装形式: DIP14 、SOP14

产品用途

- 数字逻辑驱动
- 无线门铃
- 工控应用
- 其它应用领域

原理逻辑图



真值表

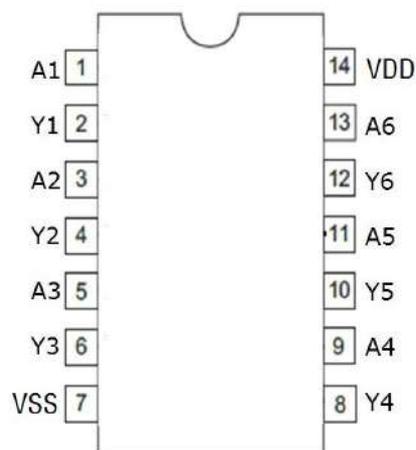
Input	Output
A	Y
L	H
H	L

H = High Logic Level

L = Low Logic Level

封装形式和管脚功能定义

管脚序号	管脚定义	管脚序号	管脚定义
DIP14/SOP14		DIP14/SOP14	
1	A1	14	VDD
2	Y1	13	A6
3	A2	12	Y6
4	Y2	11	A5
5	A3	10	Y5
6	Y3	9	A4
7	VSS	8	Y4



极限参数

参数	符号	极限值	单位
电源电压	V_{DD}	-0.5-18	V
输入电压	V_{IN}	-0.5+VSS- V_{DD} +0.5V	V
功耗	P_D	500	mW
工作温度	T_A	0-70	°C
存储温度	T_S	-65-150	°C
引脚焊接温度	T_W	260, 10s	°C

注：极限参数是指无论在任何条件下都不能超过的极限值。如果超过此极限值，将有可能造成产品劣化等物理性损伤；同时在接近极限参数下，不能保证芯片可以正常工作。

推荐工作条件

项目	符号	最小值	典型值	最大值	单位
工作电压	V_{DD}	2.5		15	V
输入输出电压	V_{IN} 、 V_{out}	0		VDD	V
工作温度	T_A	0		60	°C

芯片型号	封装形式
CD4069D	DIP14
CD4069	SOP14

电学特性

直流电学特性: $T_A=25^\circ\text{C}$

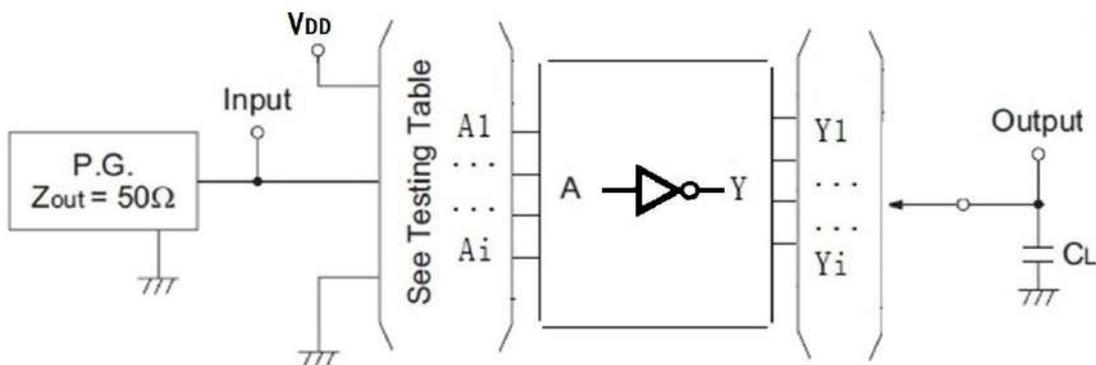
符号	项目	测试条件	VDD (V)	最小值	典型值	最大值	单位
V_{IH}	高电平有效 输入电压	$ I_O \leq 1\mu\text{A}$	$V_O = 0.5\text{V}$	5	4.0		V
			$V_O = 1\text{V}$	10	8.0		V
			$V_O = 1.5\text{V}$	15	12.0		V
V_{IL}	低电平有效 输入电压	$ I_O \leq 1\mu\text{A}$	$V_O = 4.5\text{V}$	5		1.0	V
			$V_O = 9\text{V}$	10		2.0	V
			$V_O = 13.5\text{V}$	15		3.0	V
V_{OH}	高电平输出电压	$ I_{OUT} < 1\mu\text{A}$	5	4.95			V
			10	9.95			V
			15	14.95			V
V_{OL}	低电平输出电压	$ I_{OUT} < 1\mu\text{A}$	5		0	0.05	V
			10		0	0.05	V
			15		0	0.05	V
I_{IN}	输入电流	$V_{IN} = \text{VDD or VSS}$	15		0	1.0	μA
I_{OH}	高电平输出电流	$V_O = 4.5\text{V}$	5		-1.4	-0.45	mA
		$V_O = 9\text{V}$	10		-3.0	-1.2	mA
		$V_O = 13.5\text{V}$	15		-10	-3	mA
I_{OL}	低电平输出电流	$V_O = 0.4\text{V}$	5	0.45	3.3		mA
		$V_O = 0.5\text{V}$	10	1.0	12		mA
		$V_O = 1.5\text{V}$	15	3.0	24		mA
I_{DD}	工作电流	$V_{IN} = \text{VDD or VSS}$	5			1.0	μA
			10			2.0	μA
			15			4.0	μA

交流电学特性: $T_A=25^\circ\text{C}$, 见测试方法。

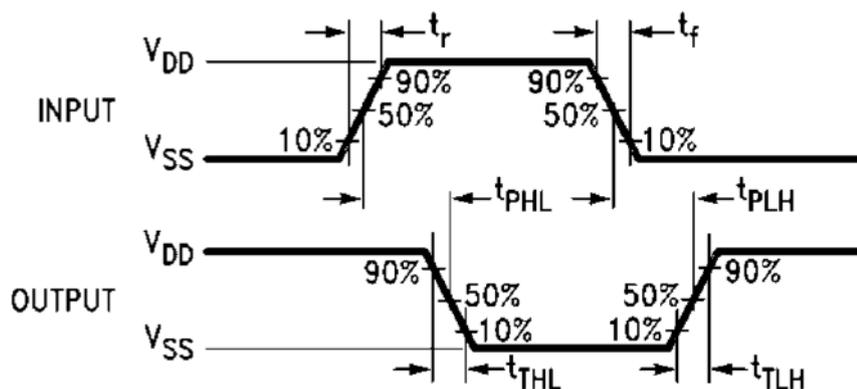
项目	符号	测试条件	最小值	典型值	最大值	单位
最大传输延迟时间 A to Y	t_{PHL}	VDD=5V $C_L=51\text{pF}$		32		ns
	t_{PLH}			42		ns
	t_{PHL}	VDD=10V $C_L=51\text{pF}$		23		ns
	t_{PLH}			32		ns
	t_{PHL}	VDD=15V $C_L=51\text{pF}$		25		ns
	t_{PLH}			27		ns

测试方法

1、测试接线图



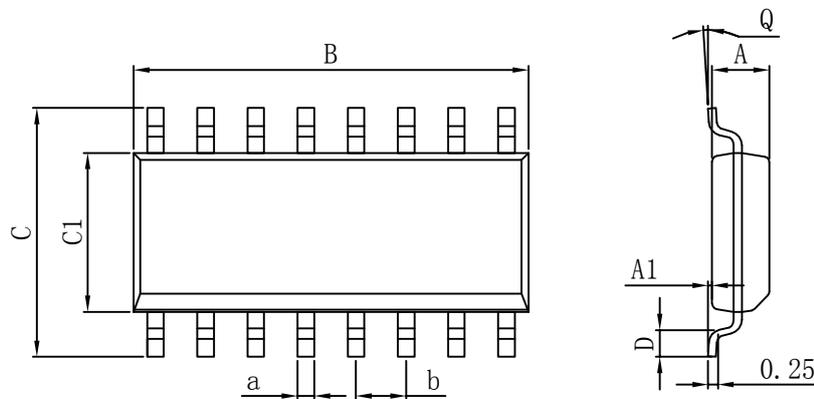
2、波形测量示意图



- 注：1、See Testing Table 指交流电学特性表中相应测试项目；
 2、CL 电容为外接贴片电容（0603），靠近输出管脚接入，电容地靠近芯片 VSS；
 3、Input：端口输入电平， $f=1\text{MHz}$ ， $D=50\%$ 方波， $t_r=t_f \leq 20\text{ns}$ ；
 4、Output：Y 端输出测试。

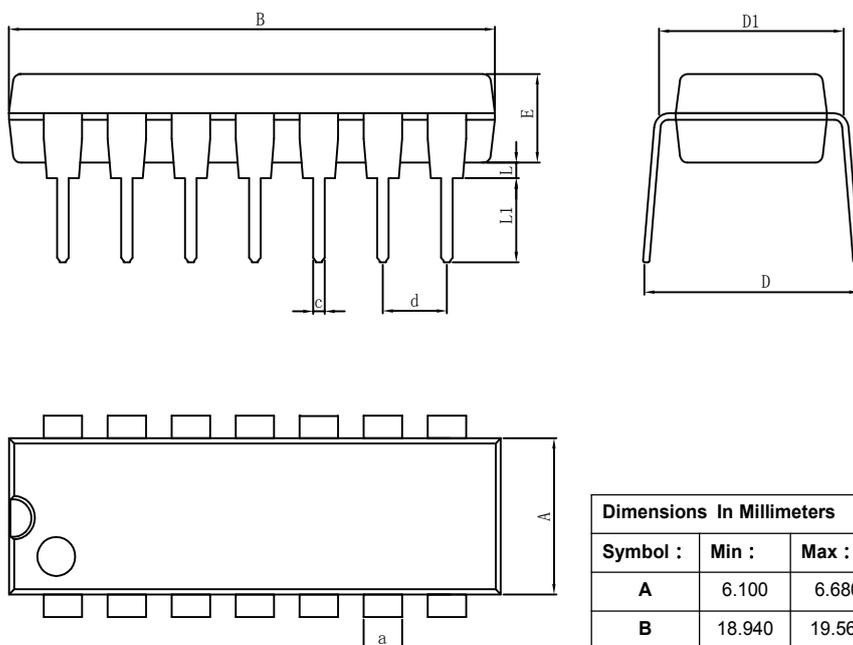
封装外形

SOP14



Dimensions In Millimeters					
Symbol :	Min :	Max :	Symbol :	Min :	Max :
A	4.520	4.620	D	0.400	0.950
A1	0.100	0.250	Q	0°	8°
B	8.500	9.000	a	0.420TYP	
C	5.800	6.250	b	1.270 TYP	
C1	3.800	4.000			

DIP14



Dimensions In Millimeters					
Symbol :	Min :	Max :	Symbol :	Min :	Max :
A	6.100	6.680	L	0.500	0.800
B	18.940	19.560	L1	3.000	3.600
D	8.200	9.200	a	1.524 TYP	
D1	7.42	7.820	c	0.457 TYP	
E	3.100	3.550	d	2.540 TYP	