

TCAN1042-Q1具有 CAN FD 和故障保护功能的汽车类 CAN 收发器

1 特性

- AEC Q100: 符合汽车类 应用标准
- 符合 ISO11898-2 (2016) 标准的要求
- “Turbo”CAN:
 - 所有器件均支持 2Mbps CAN FD (灵活数据速率), 包含“G”后缀的器件支持 5Mbps
 - 短暂且对称的传播延迟时间以及针对增强型时序裕量的快速循环时间
 - 在有负载 CAN 网络中实现更快的数据速率
- I/O 电压范围支持 3.3V 和 5V 微控制器 (MCU)
- 未上电时的理想无源特性
 - 总线和逻辑引脚处于高阻态 (无负载)
 - 上电和掉电时总线和 RXD 输出上无毛刺脉冲
- 保护 特性
 - 人体模型 (HBM) 静电放电 (ESD) 保护: $\pm 16\text{kV}$
 - IEC ESD 保护高达 $\pm 15\text{kV}$
 - 总线故障保护: $\pm 58\text{V}$ (非 H 型号) 和 $\pm 70\text{V}$ (H 型号) 两种可选
 - V_{CC} 和 V_{IO} (仅限 V 型号) 电源引脚上具有欠压保护
 - 驱动器显性超时 (TXD DTO) - 数据速率低至 10kbps
 - 热关断保护 (TSD)
- 接收器共模输入电压: $\pm 30\text{V}$
- 典型循环延迟: 110ns
- 结温范围: -55°C 至 150°C

2 应用

- 所有器件均支持高负载 CAN 网络
- 重型机械 ISO11783 应用范围
- 汽车和运输

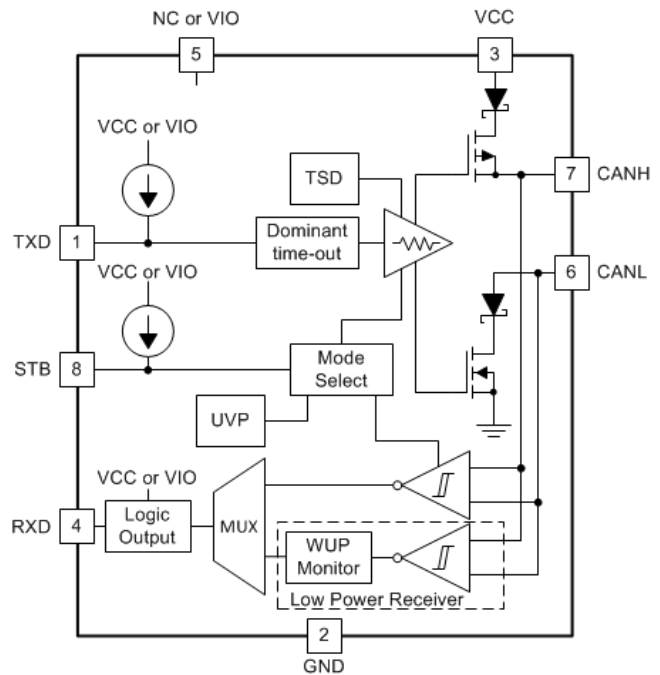
3 说明

这款 CAN 收发器系列符合 ISO1189-2 (2016) 高速 CAN (控制器局域网) 物理层标准。所有器件均设计用于数据速率高达 2Mbps (兆位每秒) 的 CAN FD 网络。部件号包含“G”后缀的器件设计用于数据速率高达 5Mbps 的 CAN FD 网络, 部件号包含“V”后缀的器件配有用于 I/O 电平转换的辅助电源输入 (用于设置输入引脚阈值和 RXD 输出电平)。该系列具备低功耗待机模式及远程唤醒请求特性。此外, 所有器件均包含许多保护 功能, 以提高器件和 CAN 的稳定性。

器件信息

订货编号	封装	封装尺寸
TCAN1042x-Q1	SOIC (8)	4.90mm x 3.91mm

功能框图



- 引脚 5 的功能取决于器件: 在不含 V 后缀的器件上为无连接 (NC) 引脚, 在包含 V 后缀的器件上为用于 I/O 电平转换的 V_{IO} 引脚
- RXD 逻辑输出在不含“V”后缀的器件上驱动为 V_{CC} , 而在包含“V”后缀的器件上驱动为 V_{IO} 。



目录

1	特性	1	9.1	概述	14
2	应用	1	9.2	功能框图	14
3	说明	1	9.3	特性 描述	15
4	修订历史记录	2	9.4	器件功能模式	18
5	器件比较表	3	10	应用 和 实施	22
6	引脚配置和功能	3	10.1	应用信息	22
7	技术规格	4	10.2	典型 应用	22
7.1	绝对最大额定值	4	11	电源要求	24
7.2	ESD 额定值	4	12	布局	25
7.3	建议的工作状态	5	12.1	布局布线指南	26
7.4	热性能信息	5	12.2	布局示例	26
7.5	电气特性	6	13	器件和文档支持	27
7.6	开关特性	9	13.1	相关链接	27
7.7	典型特征	10	13.2	商标	27
8	参数测量信息	11	13.3	静电放电警告	27
9	详细 说明	14	13.4	术语表	27
			14	机械、封装和可订购信息	28

4 修订历史记录

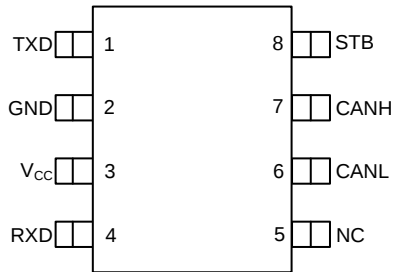
日期	修订版本	注释
2016 年 3 月	*	最初发布。

5 器件比较表

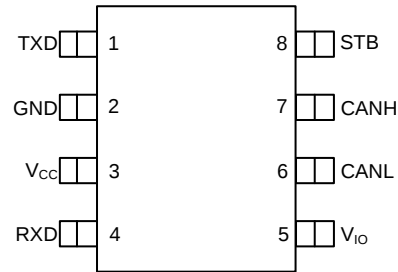
器件 编号	总线故障保护	5Mbps 灵活数据速率	集成 3V 电平转换器	引脚 8 模式选择
TCAN1042-Q1 (基础款)	±58V			具有远程唤醒功能的低功耗 待机模式
TCAN1042G-Q1	±58V	X		
TCAN1042GV-Q1	±58V	X	X	
TCAN1042V-Q1	±58V		X	
TCAN1042H-Q1	±70V			
TCAN1042HG-Q1	±70V	X		
TCAN1042HGV-Q1	±70V	X	X	
TCAN1042HV-Q1	±70V		X	

6 引脚配置和功能

基础款、(H)、(G) 和 (HG) 的 D 封装
8 引脚 (SOIC)
顶视图



(V)、(HV)、(GV) 和 (HGV) 的 D 封装
8 引脚 (SOIC)
顶视图



引脚功能

名称	引脚		类型	说明
	基础款、(H)、 (G)、(HG)	(V)、(HV)、 (GV)、(HGV)		
TXD	1	1	数字输入	CAN 发送数据输入 (显性总线状态下为低电平; 隐性总线状态下为高电平)
GND	2	2	GND	接地连接
VCC	3	3	电源	收发器 5V 电源电压
RXD	4	4	数字输出	CAN 接收数据输出 (显性总线状态下为低电平; 隐性总线状态下为高电平)
未连接 (NC)	5	—	—	无连接
V _{IO}	—	5	电源	收发器 I/O 电平转换电源电压 (仅限包含“V”后缀的器件)
CANL	6	6	总线 I/O	低电平 CAN 总线输入/输出线
CANH	7	7	总线 I/O	高电平 CAN 总线输入/输出线
STB	8	8	数字输入	待机模式控制输入 (高电平有效)

7 技术规格

7.1 绝对最大额定值⁽¹⁾⁽²⁾

			最小值	最大值	单位
V_{CC}	5V 总线电源电压范围		-0.3	+7	V
V_{IO}	I/O 电平转换电压范围	包含“V”后缀的器件	-0.3	+7	
$V_{总线}$	CAN 总线 I/O 电压范围 (CANH、CANL)	不含“H”后缀的器件	-58	+58	
V_{BUS}	CAN 总线 I/O 电压范围 (CANH、CANL)	包含“H”后缀的器件	-70	+70	
$V_{(Logic_Input)}$	逻辑输入引脚电压范围 (TXD、STB)		-0.3	+7 且 $V_I \leq V_{IO} + 0.3$	
$V_{(Logic_Output)}$	逻辑输出引脚电压范围 (RXD)		-0.3	+7 且 $V_I \leq V_{IO} + 0.3$	
$I_{O(RXD)}$	RXD (接收器) 输出电流		-8	+8	mA
T_J	运行等效结温温度范围 (请参见 热性能信息)		-55	150	°C

- (1) 超出“最大绝对额定值”下列出的值的应力可能会对器件造成永久损坏。这些仅为在应力额定值，对于额定值下的器件的功能性操作以及在超出“推荐的操作条件”下的任何其它情况，在此并未说明。长时间处于最大绝对额定值下可能会影响器件的可靠性。
- (2) 除差分 I/O 总线电压外的所有电压值都是相对于接地引脚的值。

7.2 ESD 额定值

	测试条件		数值	单位
人体模型 (HBM) ESD 应力电压	所有引脚 ⁽¹⁾		±6000	V
	CAN 总线引脚 (CANH、CANL) 到 GND ⁽²⁾		±10000	
带电器件模型 (CDM) ESD 应力电压	所有引脚 ⁽³⁾		±750	V
机器模型 (MM)	所有引脚 ⁽⁴⁾		±200	
系统级静电放电 (ESD)	CAN 总线引脚 (CANH、CANL) 到 GND	SAE J2962-2 和 ISO 10605 : 供电空气放电	±15000	V
		SAE J2962-2 和 ISO 10605 : 供电接触放电	±8000	
系统级静电放电 (ESD)	CAN 总线引脚 (CANH、CANL) 到 GND	IEC 61000-4-2 : 未供电接触放电	±15000	V
		IEC 61000-4-2 : 供电接触放电	±8000	
系统级电快速瞬变脉冲群 (EFT)	CAN 总线引脚 (CANH、CANL) 到 GND	IEC 61000-4-2 : 供电接触放电, 标准 A	±4000	V
ISO7637-2 瞬变脉冲群 (根据 GIFT - ICT CAN EMC 测试规范) ⁽⁵⁾	CAN 总线引脚 (CANH、CANL) 到 GND	脉冲 1	-100	V
		脉冲 2	+75	
		脉冲 3a	-150	
		脉冲 3b	+100	
ISO7637-3 瞬变脉冲群	CAN 总线引脚 (CANH、CANL) 到 GND	直接耦合电容, “慢速瞬变脉冲”, 100nF 耦合电容, 供电	±85	

- (1) 根据 JEDEC 标准 22 测试方法 A114 进行测试。
- (2) 测试方法基于 JEDEC 标准 22 测试方法 A114, 对 CAN 总线施加相对于 GND 的应力电压。
- (3) 根据 JEDEC 标准 22 测试方法 C101 进行测试。
- (4) 根据 JEDEC 标准 22 测试方法 A115 进行测试。
- (5) ISO7637 是系统级瞬变脉冲群测试。这里给出的结果是在 GIFT-ICT CAN EMC 测试规范条件下测得。不同的系统级配置可能产生不同的结果。

7.3 建议的工作状态

		最小值	最大值	单位
V_{CC}	5V 总线电源电压范围	4.5	5.5	V
V_{IO}	I/O 电平转换电压范围	3	5.5	
$I_{OH}(RXD)$	RXD 引脚高电平输出电流	-2		mA
$I_{OL}(RXD)$	RXD 引脚低电平输出电流		2	

7.4 热性能信息

热指标 ⁽¹⁾		测试条件	TCAN1042-Q1	单位
			D (SOIC)	
			8 引脚	
$R_{\theta JA}$	结至空气热阻	高 K 热阻 ⁽²⁾	105.8	°C/W
$R_{\theta JB}$	结至电路板热阻 ⁽³⁾		46.8	°C/W
$R_{\theta JC(Top)}$	结至外壳 (顶部) 热阻 ⁽⁴⁾		48.3	°C/W
Ψ_{JT}	管结至顶部的特征参数 ⁽⁵⁾		8.7	°C/W
Ψ_{JB}	管结至电路板的特征参数 ⁽⁶⁾		46.2	°C/W
P_D	平均功耗	$V_{CC} = 5V$, $V_{IO} = 5V$ (如果适用), $T_J = 27^\circ C$, $R_L = 60\Omega$, STB 为 0V, TXD 输入为 250kHz, $C_{L_RXD} = 15pF$ 。典型 CAN 工作条件 (500kbps, 25% 传输 (显性) 速率)。	52	mW
		$V_{CC} = 5.5V$, $V_{IO} = 5.5V$ (如果适用), $T_J = 150^\circ C$, $R_L = 50\Omega$, STB 为 0V, TXD 输入为 500kHz, $C_{L_RXD} = 15pF$ 。典型高负载 CAN 工作条件 (1Mbps, 50% 传输 (显性) 速率, 负载网络)。	124	
T_{TSD}	热关断温度		170	°C
T_{TSD_HYS}	热关断迟滞		5	°C

(1) 有关传统和新的热指标的更多信息, 请参见应用报告《IC 封装热指标》(文献编号: SPRA953)。

(2) 在 JESD51-2a 描述的环境中, 按照 JESD51-7 的规定, 在一个符合 JEDEC 标准的高 K 电路板上进行仿真, 从而获得自然对流条件下的结至环境热阻。

(3) 按照 JESD51-8 中的说明, 通过在配有用于控制 PCB 温度的环形冷板夹具的环境中进行仿真, 以获得结至电路板热阻。

(4) 通过在封装顶部进行冷板测试仿真来获得结至外壳 (顶部) 热阻。JEDEC 标准中没有相关测试的描述, 但可在 ANSI SEMI 标准 G30 - 88 中找到相应的说明。

(5) 结点至顶部特性参数 Ψ_{JT} 用来估算器件在实际系统中的结温, 该参数通过 JESD51-2a (第 6 节和第 7 节) 介绍的步骤从获得 θ_{JA} 的仿真数据中得到。

(6) 结点至电路板特性参数 Ψ_{JB} 用来估算器件在实际系统中的结温, 该参数通过 JESD51-2a (第 6 节和第 7 节) 介绍的步骤从获得 θ_{JA} 的仿真数据中得到。

7.5 电气特性

在推荐的工作条件下测试, $T_A = -55^{\circ}\text{C}$ 至 125°C (除非另外注明)。

参数		测试条件	最小值	典型值 ⁽¹⁾	最大值	单位	
电源特性							
I_{CC}	5V 电源电流	正常模式 (显性)	请参见图 5, $\text{TXD} = 0\text{V}$, $R_L = 60\Omega$, $C_L = \text{开路}$, $R_{CM} = \text{开路}$, $\text{STB} = 0\text{V}$, 典型总线负载		40	70	mA
			请参见图 5, $\text{TXD} = 0\text{V}$, $R_L = 60\Omega$, $C_L = \text{开路}$, $R_{CM} = \text{开路}$, $\text{STB} = 0\text{V}$, 典型总线负载		45	80	
		正常模式 (显性 - 存在总线故障)	请参见图 5, $\text{TXD} = 0\text{V}$, $\text{STB} = 0\text{V}$, $\text{CANH} = -12\text{V}$, $R_L = \text{开路}$, $C_L = \text{开路}$, $R_{CM} = \text{开路}$		180		
		正常模式 (隐性)	请参见图 5, $\text{TXD} = V_{CC}$ 或 V_{IO} , $R_L = 50\Omega$, $C_L = \text{开路}$, $R_{CM} = \text{开路}$, $\text{STB} = 0\text{V}$		1.5	2.5	μA
		待机模式	包含“V”后缀的器件 (I/O 电平转换), 待机模式下不需要 V_{CC} , 请参见图 5, $\text{TXD} = V_{IO}$, $R_L = 50\Omega$, $C_L = \text{开路}$, $R_{CM} = \text{开路}$, $\text{STB} = V_{IO}$		0.5	5	
			不含“V”后缀的器件 (仅 5V), 请参见图 5, $\text{TXD} = V_{CC}$, $R_L = 50\Omega$, $C_L = \text{开路}$, $R_{CM} = \text{开路}$, $\text{STB} = V_{CC}$		22		
I_{IO}	I/O 电源电流	正常模式	RXD 悬空, $\text{TXD} = \text{STB} = 0$ 或 5.5V		90	300	
		待机模式	RXD 悬空, $\text{TXD} = \text{STB} = V_{IO}$, $V_{CC} = 0$ 或 5.5V		12	17	
UV_{VCC}	V_{CC} 的欠压检测正向阈值 (受保护模式)				4.2	4.4	V
	V_{CC} 的欠压检测负向阈值 (受保护模式)		所有器件		3.8	4.0	4.25
$V_{HYS}(UV_{VCC})$	UV_{VCC} 上的迟滞电压				200		mV
UV_{VIO}	V_{IO} 的欠压检测 (受保护模式)				1.3	2.75	V
$V_{HYS}(UV_{VIO})$	UV_{VIO} 的迟滞电压 (受保护模式)		包含“V”后缀的器件 (I/O 电平转换)		80		mV
STB 引脚 (模式选择输入)							
V_{IH}	高电平输入电压	包含“V”后缀的器件 (I/O 电平转换)	$0.7 \times V_{IO}$			V	
		不含“V”后缀的器件 (仅 5V)	2				
V_{IL}	低电平输入电压	包含“V”后缀的器件 (I/O 电平转换)			$0.3 \times V_{IO}$		
		不含“V”后缀的器件 (仅 5V)			0.8		
I_{IH}	高电平输入泄漏电流	$\text{STB} = V_{CC} = V_{IO} = 5.5\text{V}$	-2	0	2	μA	
I_{IL}	低电平输入泄漏电流	$\text{STB} = 0\text{V}$, $V_{CC} = V_{IO} = 5.5\text{V}$	-20	0	-2		
$I_{IKG}(\text{OFF})$	未供电时的泄漏电流	$\text{STB} = 5.5\text{V}$, $V_{CC} = V_{IO} = 0\text{V}$	-1	0	1		
TXD 引脚 (CAN 发送数据输入)							
V_{IH}	高电平输入电压	包含“V”后缀的器件 (I/O 电平转换)	$0.7 \times V_{IO}$			V	
		不含“V”后缀的器件 (仅 5V)	2				
V_{IL}	低电平输入电压	包含“V”后缀的器件 (I/O 电平转换)			$0.3 \times V_{IO}$		
		不含“V”后缀的器件 (仅 5V)			0.8		
I_{IH}	高电平输入泄漏电流	$\text{TXD} = V_{CC} = V_{IO} = 5.5\text{V}$	-2.5	0	1	μA	
I_{IL}	低电平输入泄漏电流	$\text{TXD} = 0\text{V}$, $V_{CC} = V_{IO} = 5.5\text{V}$	-100	-25	-7		
$I_{IKG}(\text{OFF})$	未供电时的泄漏电流	$\text{TXD} = 5.5\text{V}$, $V_{CC} = V_{IO} = 0\text{V}$	-1	0	1		
C_1	输入电容	$V_{IN} = 0.4 \times \sin(2\pi \times 2 \times 10^6 \times t) + 2.5\text{V}$			5	pF	
RXD 引脚 (CAN 接收数据输出)							

(1) 所有典型值均在 25°C 、电源电压 $V_{CC} = 5\text{V}$ 、 $V_{IO} = 5\text{V}$ (如果适用)、 $R_L = 60\Omega$ 的条件下测得。

电气特性 (continued)

在推荐的工作条件下测试， $T_A = -55^{\circ}\text{C}$ 至 125°C (除非另外注明)。

参数		测试条件	最小值	典型值 ⁽¹⁾	最大值	单位
V_{OH}	高电平输出电压	包含“V”后缀的器件 (I/O 电平转换) ， 请参见图 6 ， $I_O = -2\text{mA}$ 。	$0.8 \times V_{IO}$		V	
		包含“V”后缀的器件 (仅 5V) ，请参见图 6 ， $I_O = -2\text{mA}$ 。	4	4.6		
V_{OL}	低电平输出电压	包含“V”后缀的器件 (I/O 电平转换) ， 请参见图 6 ， $I_O = +2\text{mA}$ 。	$0.2 \times V_{IO}$		V	
		包含“V”后缀的器件 (仅 5V) ，请参见图 6 ， $I_O = +2\text{mA}$ 。	0.2	0.4		
$I_{lkg(OFF)}$	未供电时的泄漏电流	$R_{XD} = 5.5\text{V}$ ， $V_{CC} = 0\text{V}$ ， $V_{IO} = 0\text{V}$	-1	0	1	μA
驱动器电气特性						
$V_{O(DOM)}$	总线输出电压 (显性)	CANH	请参见图 5 和图 14， $TXD = 0\text{V}$ ， $STB = 0\text{V}$ ， $50\Omega \leq R_L \leq 65\Omega$ ， $C_L = \text{开路}$ ， $R_{CM} = \text{开路}$		2.75	4.5
		CANL			0.5	2.25
$V_{O(REC)}$	总线输出电压 (隐性)	CANH 和 CANL	请参见图 5 和图 14， $TXD = V_{CC}$ 或 V_{IO} ， $V_{IO} = V_{CC}$ ， $STB = 0\text{V}$ ， $R_L = \text{开路}$ (无负载) ， $R_{CM} = \text{开路}$		2	$0.5 \times V_{CC}$ 3
$V_{O(STB)}$	总线输出电压 (待机模式)	CANH	请参见图 5 和图 14， $STB = V_{IO}$ ， $R_L = \text{开路}$ (无负载) ， $R_{CM} = \text{开路}$		-0.1	0 0.1
		CANL			-0.1	0 0.1
		CANH - CANL			-0.2	0 0.2
$V_{OD(DOM)}$	差分输出电压 (显性)	CANH - CANL	请参见图 5 和图 14， $TXD = 0\text{V}$ ， $STB = 0\text{V}$ ， $45\Omega \leq R_L < 50\Omega$ ， $C_L = \text{开路}$ ， $R_{CM} = \text{开路}$		1.4	3
			请参见图 5 和图 14， $TXD = 0\text{V}$ ， $STB = 0\text{V}$ ， $50\Omega \leq R_L \leq 65\Omega$ ， $C_L = \text{开路}$ ， $R_{CM} = \text{开路}$		1.5	3
			请参见图 5 和图 14， $TXD = 0\text{V}$ ， $STB = 0\text{V}$ ， $R_L = 2240\Omega$ ， $C_L = \text{开路}$ ， $R_{CM} = \text{开路}$		1.5	5
$V_{OD(REC)}$	差分输出电压 (隐性)	CANH - CANL	请参见图 5 和图 14， $TXD = V_{CC}$ ， $STB = 0\text{V}$ ， $R_L = 60\Omega$ ， $C_L = \text{开路}$ ， $R_{CM} = \text{开路}$		-120	12
			请参见图 5 和图 14， $TXD = V_{CC}$ ， $STB = 0\text{V}$ ， $R_L = 60\Omega$ ， $C_L = \text{开路}$ ， $R_{CM} = \text{开路}$		-50	50
V_{SYM}	输出对称 (显性或隐形) ($V_{CC} - V_{O(CANH)} - V_{O(CANL)}$)		请参见图 5 和图 14， STB 为 0V ， $R_L = 60\Omega$ ， $C_L = \text{开路}$ ， $R_{CM} = \text{开路}$		-0.4	0.4
$I_{OS(SS_DOM)}$	短路稳态输出电流，显性，正常模式		请参见图 14 和图 11， STB 为 0V ， $V_{CANH} = -5\text{V}$ ， $CANL = \text{开路}$ ， $TXD = 0\text{V}$		-100	mA
			请参见图 14 和图 11， STB 为 0V ， $V_{CANL} = 40\text{V}$ ， $CANH = \text{开路}$ ， $TXD = 0\text{V}$		100	
$I_{OS(SS_REC)}$	短路稳态输出电流，隐性，正常模式		请参见图 14 和图 11， STB 为 0V ， $-27\text{V} \leq V_{BUS} \leq 32\text{V}$ ，其中 $V_{BUS} = CANH = CANL$ ， $TXD = V_{CC}$		-5	5

电气特性 (continued)

在推荐的工作条件下测试， $T_A = -55^{\circ}\text{C}$ 至 125°C (除非另外注明)。

参数		测试条件	最小值	典型值 ⁽¹⁾	最大值	单位
接收器电气特性						
V_{CM}	共模范围，正常模式	请参见图 6 和表 1， $STB = 0V$	-30		+30	V
V_{IT+}	正向输入阈值电压，正常模式	请参见图 6、表 6 和表 1， $STB = 0V$ ， $-20V \leq V_{CM} \leq +20V$			900	mV
V_{IT-}	负向输入阈值电压，正常模式			500		
V_{IT+}	正向输入阈值电压，正常模式	请参见图 6、表 6 和表 1， $STB = 0V$ ， $-30V \leq V_{CM} \leq +30V$			1000	
V_{IT-}	负向输入阈值电压，正常模式			400		
V_{HYS}	迟滞电压 ($V_{IT+} - V_{IT-}$)，正常模式	请参见图 6、表 6 和表 1， $STB = 0V$		120		
V_{CM}	共模范围，待机模式	包含“V”后缀的器件 (I/O 电平转换)， 请参见图 6、表 6 和表 1， $STB = V_{IO}$ ， $4.5V \leq V_{IO} \leq 5.5V$	-12		12	V
		包含“V”后缀的器件 (I/O 电平转换)， 请参见图 6、表 6 和表 1， $STB = V_{IO}$ ， $3.0V \leq V_{IO} \leq 4.5V$	-2		+7	
		不含“V”后缀的器件 (仅 5V)，请参见 图 6、表 6 和表 1， $STB = V_{CC}$	-12		12	
$V_{IT(Standby)}$	输入阈值电压，待机模式	$STB = V_{CC}$ 或 V_{IO}	400		1150	mV
$I_{LKG(IOFF)}$	断电 (未供电) 时的总线输入泄漏电流	$CANH = CANL = 5V$ ， $V_{CC} = V_{IO} = 0V$			4.8	μA
C_i	对地输入电容 ($CANH$ 或 $CANL$)	$TXD = V_{CC}$ ， $V_{IO} = V_{CC}$ ， $V_i = 0.4 \sin(4E6 \pi t) + 2.5V$		24	30	pF
C_{iD}	差分输入电容 ($CANH$ 到 $CANL$)	$TXD = V_{CC}$ ， $V_{IO} = V_{CC}$ ， $V_i = 0.4 \sin(4E6 \pi t)$		12	15	
R_{iD}	差分输入电阻	$TXD = V_{CC} = V_{IO} = 5V$ ， $STB = 0V$	30		80	k Ω
R_{iN}	输入电阻 ($CANH$ 或 $CANL$)		15		40	
$R_{iN(M)}$	输入电阻匹配： $[1 - R_{iN(CANH)}/R_{iN(CANL)}] \times 100\%$	$V_{CANH} = V_{CANL}$	-2		+2	%

7.6 开关特性

在推荐的工作条件下测试， $T_A = -55^{\circ}\text{C}$ 至 125°C (除非另外注明)

(1) 所有典型值均在 25°C 、电源电压 $V_{\text{CC}} = 5\text{V}$ 、 $V_{\text{IO}} = 5\text{V}$ (如果适用)、 $R_L = 60\Omega$ 的条件下测得。

7.7 典型特征

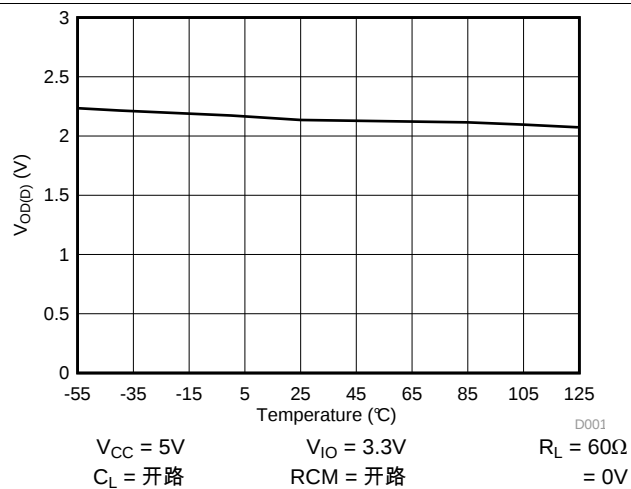


图 1. $V_{OD(D)}$ 与温度间的关系

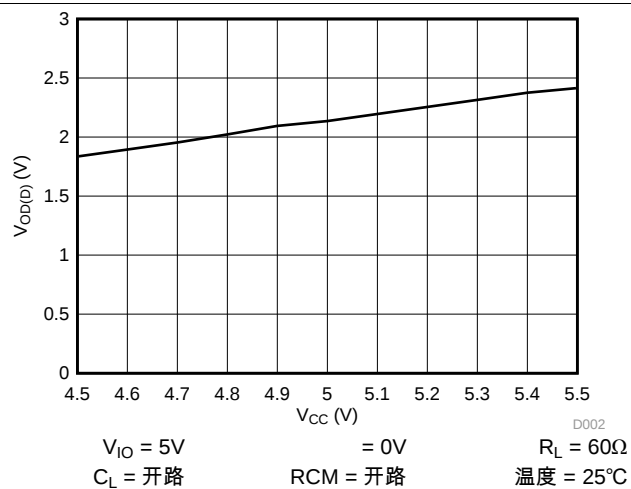


图 2. $V_{OD(D)}$ 与 V_{CC} 间的关系

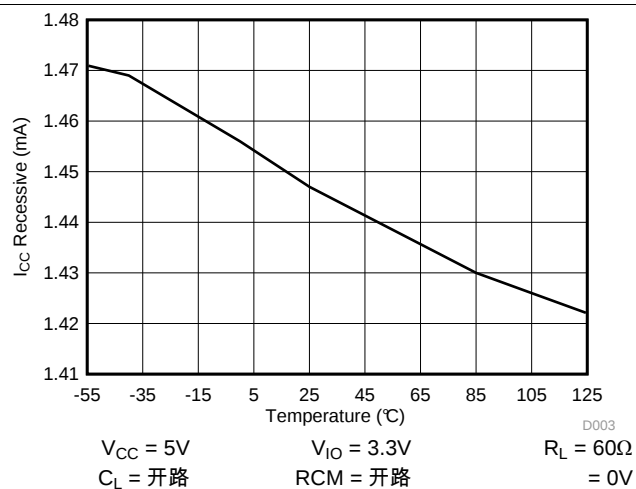


图 3. I_{CC} 隐性状态与温度间的关系

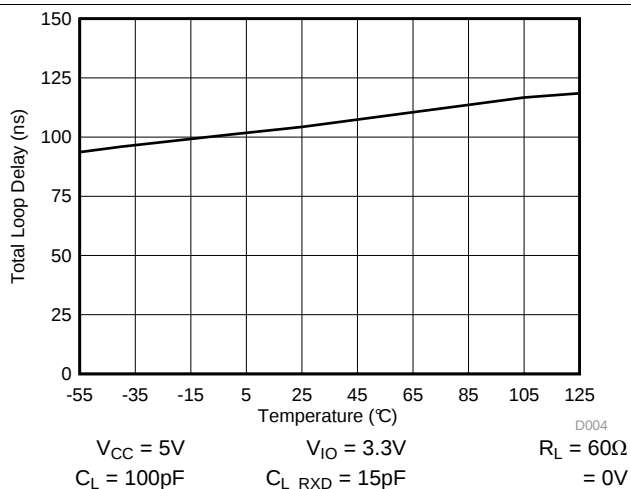


图 4. 总循环延迟与温度间的关系

8 参数测量信息

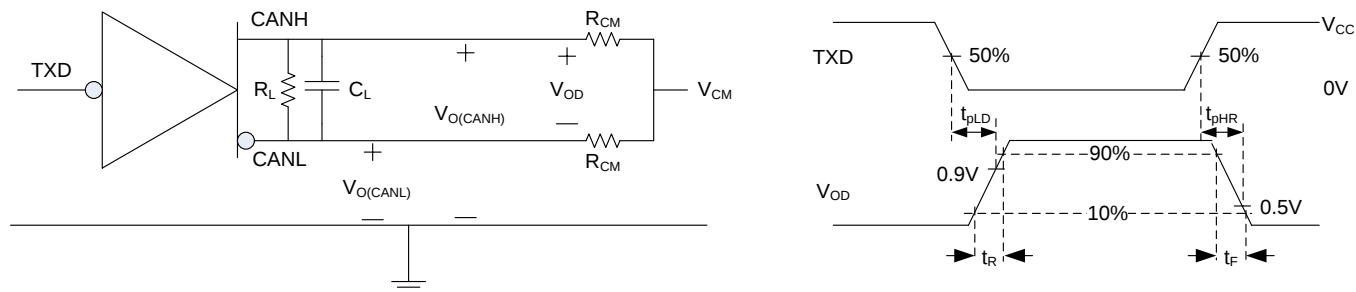


图 5. 驱动器测试电路与测量

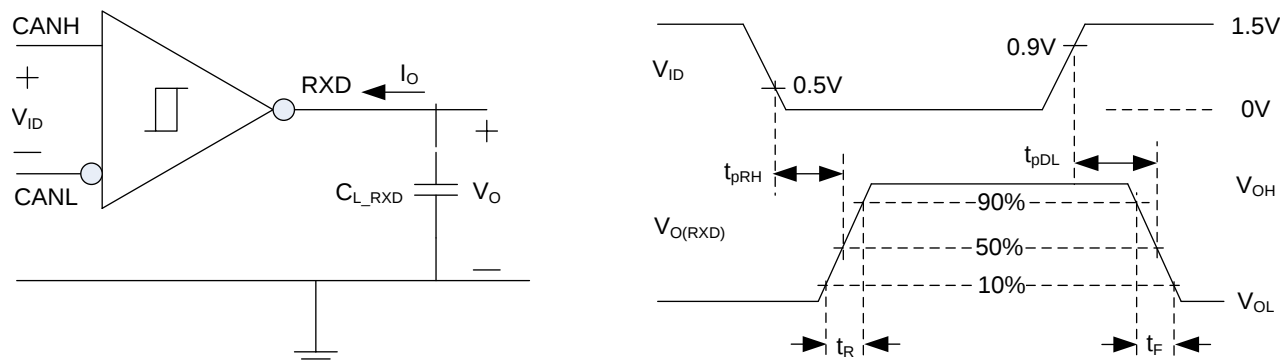


图 6. 接收器测试电路与测量

表 1. 接收器差分输入电压阈值测试 (请参见图 6)

输入			输出	
V_{CANH}	V_{CANL}	$ V_{ID} $	RXD	
-29.5V	-30.5V	1000mV	L	V_{OL}
30.5V	29.5V	1000mV	L	
-19.55V	-20.45V	900mV	L	
20.45V	19.55V	900mV	L	
-19.75V	-20.25V	500mV	H	V_{OH}
20.25V	19.75V	500mV	H	
-29.8V	-30.2V	400mV	H	
30.2V	29.8V	400mV	H	
开路	开路	X	H	

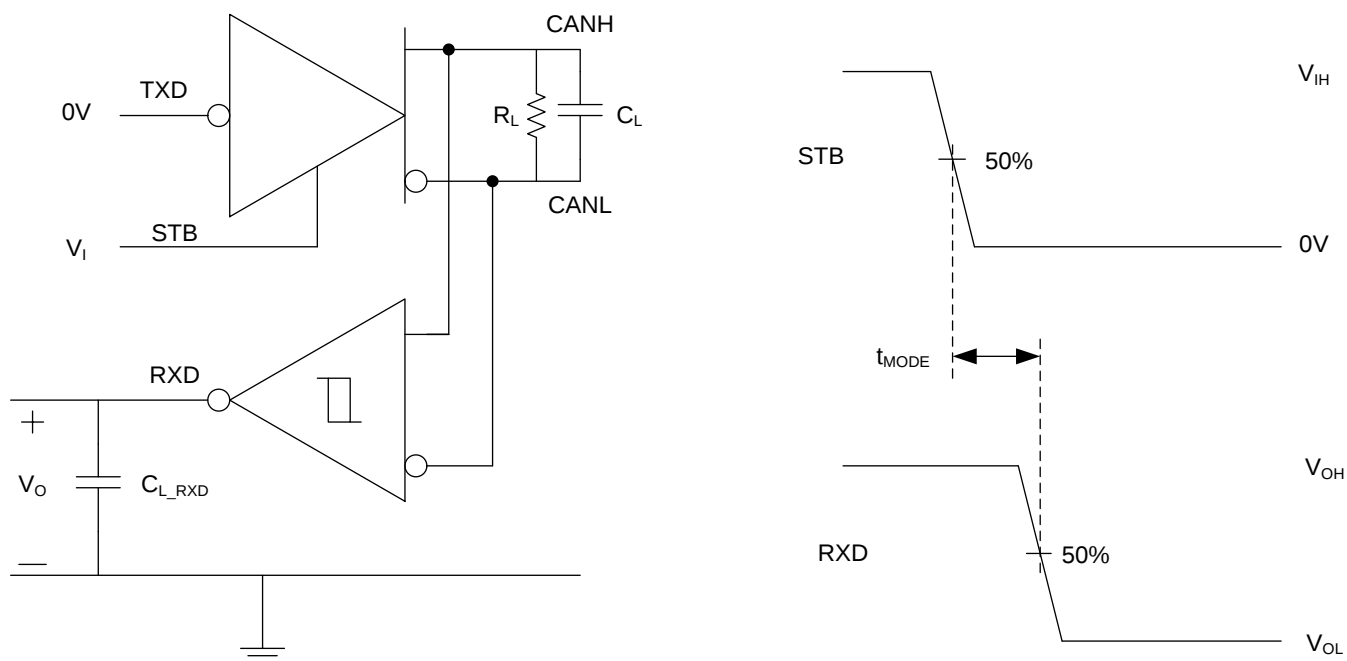


图 7. t_{MODE} 测试电路与测量

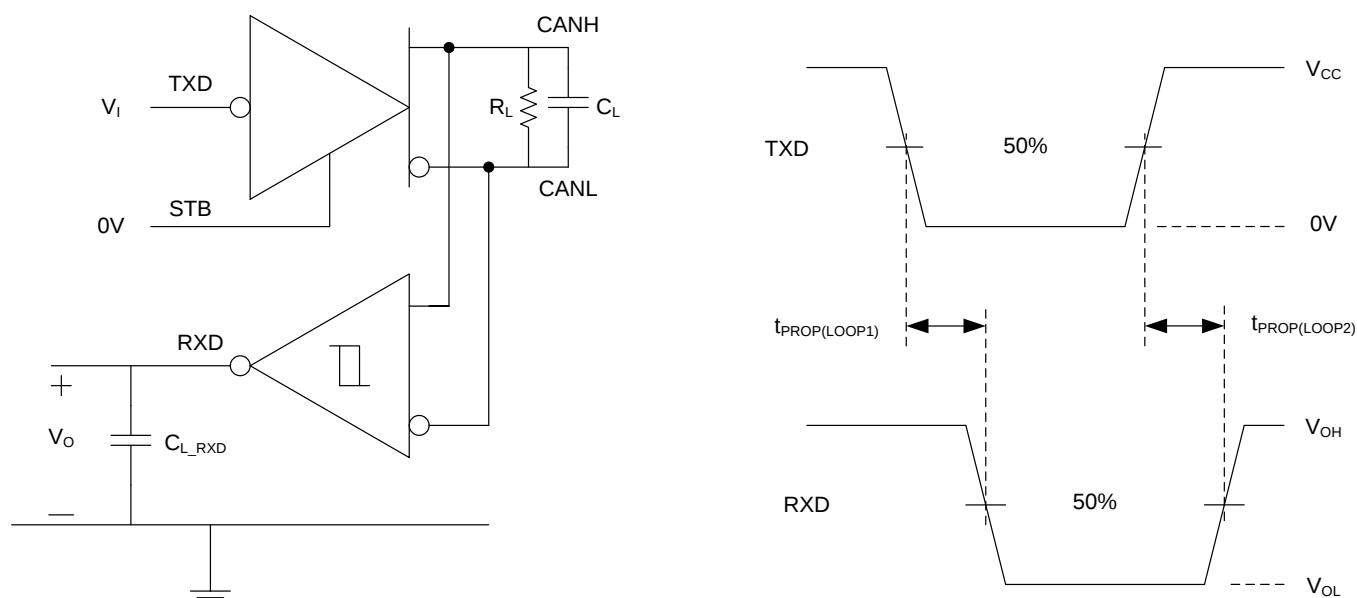


图 8. $T_{PROP(LOOP)}$ 测试电路与测量

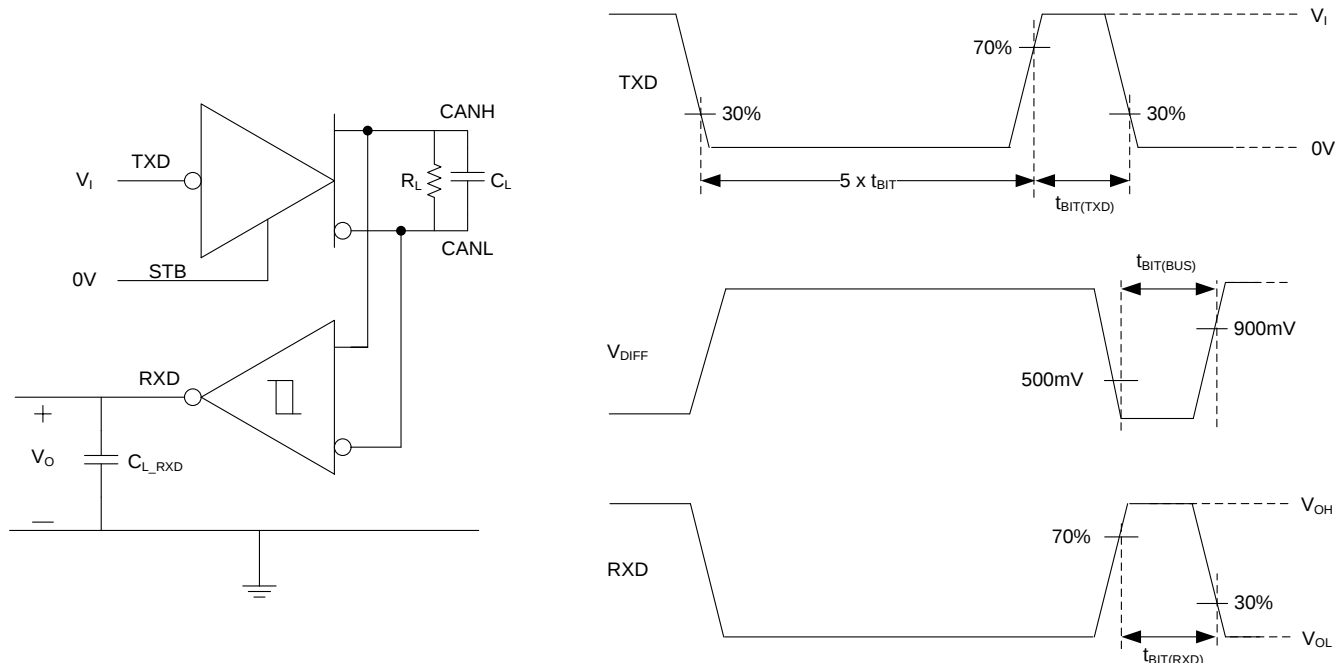


图 9. CAN FD 时序参数测量

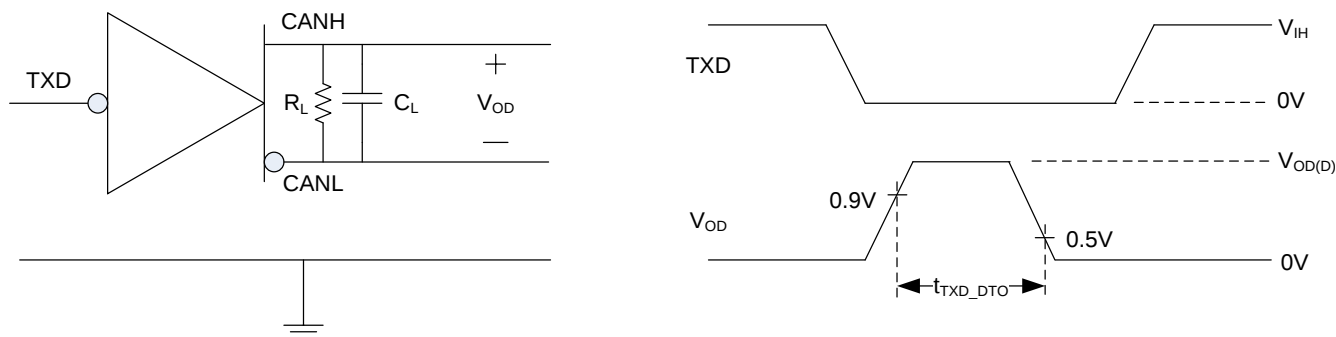


图 10. TXD 显性超时测试电路与测量

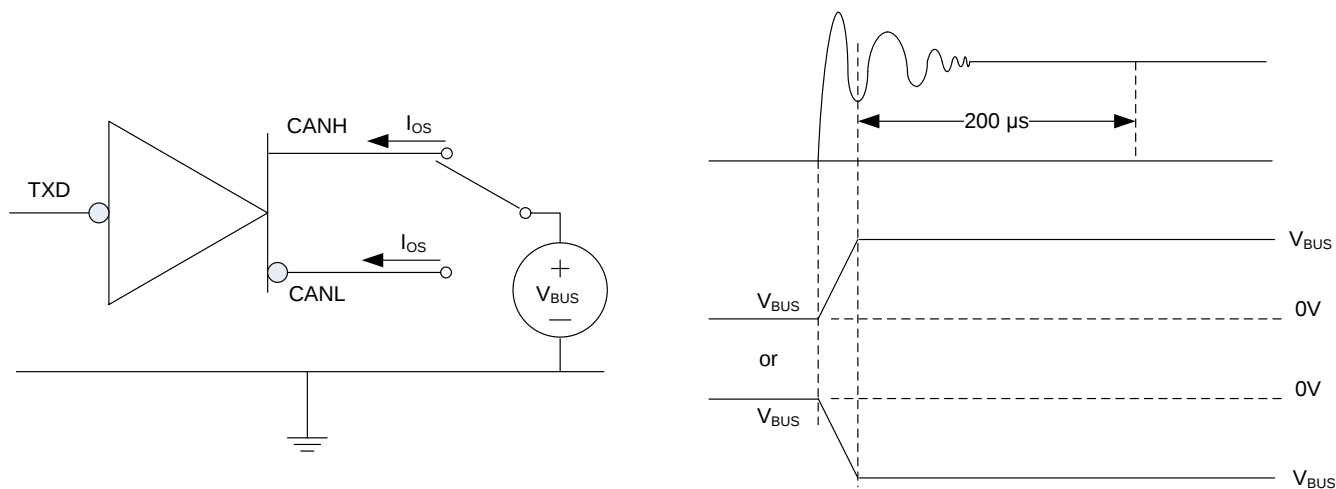


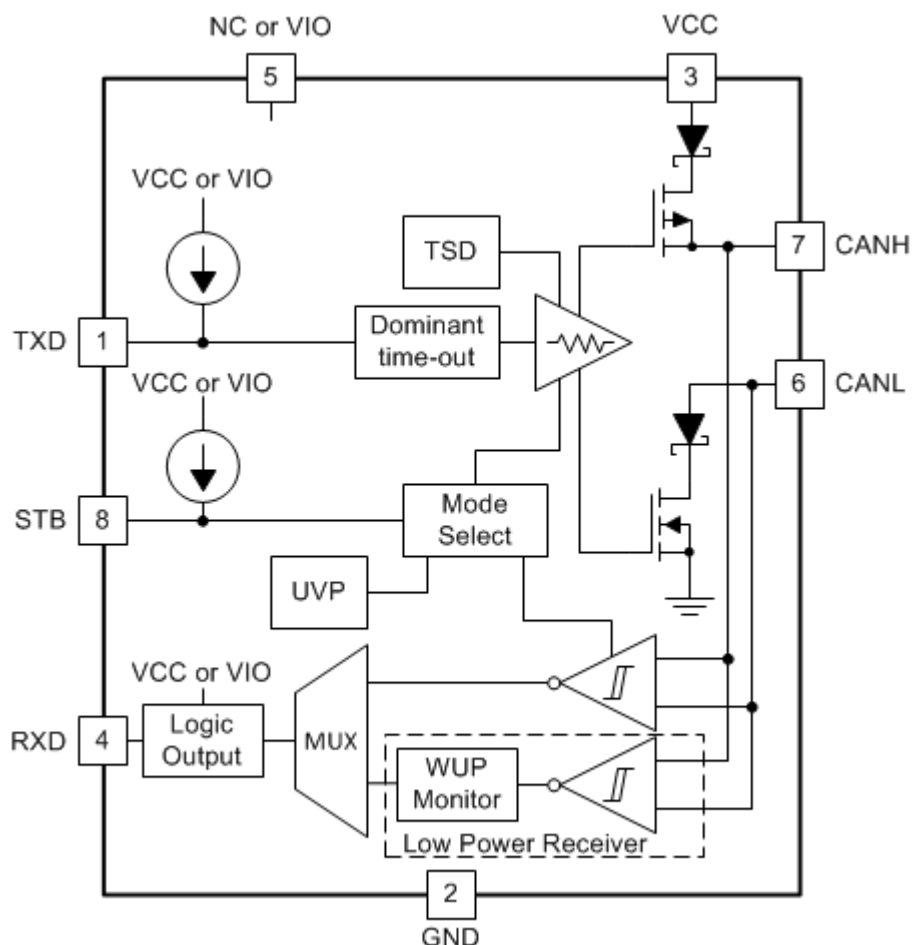
图 11. 驱动器短路电流测试与测量

9 详细 说明

9.1 概述

这些 CAN 收发器符合 ISO1189-2 (2016) 高速 CAN (控制器局域网) 物理层标准。它们是为数据传输速率高达 1Mbps 以上，并且在远距离高负载网络中具有更多时序余裕/更高数据传输速率的 CAN FD 设计的。这些器件提供多种保护 特性 以提高器件和 CAN 的稳定性。

9.2 功能框图



9.3 特性描述

9.3.1 TXD 显性超时 (DTO)

正常模式 (CAN 驱动器处于激活状态的唯一模式) 下, TXD DTO 电路可防止收发器在发生硬件或软件故障时妨碍网络通信 (故障期间, TXD 保持显性状态的时间超过了超时时间 t_{TXD_DTO})。DTO 电路定时器从 TXD 上的下降沿开始计时。如果在超时时间结束前未出现上升沿, DTO 电路会禁用 CAN 总线驱动器。这样可释放总线, 供网络上的其他节点进行通信。CAN 驱动器在 TXD 引脚上出现隐性信号时重新激活, 从而清除 TXD DTO 状态。接收器和 RXD 引脚仍反映 CAN 总线活动, 总线引脚会在 TXD 显性超时期间偏置为隐性电平。

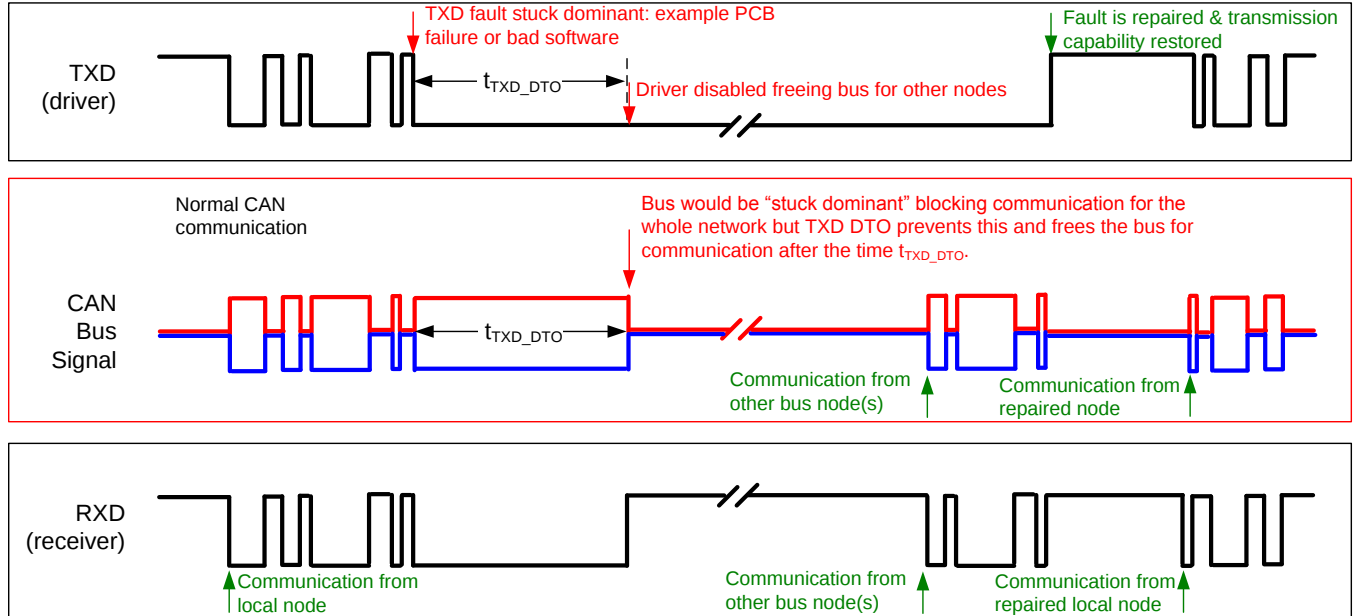


图 12. TXD DTO 的时序图示例

注

TXD DTO 电路所允许的最短显性 TXD 时间限制了器件的最低数据发送速率。CAN 协议允许 (TXD 上) 在最差情况下最多可有 11 个连续显性位, 其中 5 个连续显性位后面紧接一个错误帧。该条件与 t_{TXD_DTO} 最小值一同限制了最低数据速率。最低数据速率的计算公式为: 最低数据速率 = $11 / t_{TXD_DTO}$ 。

9.3.2 热关断 (TSD)

如果器件结温超出热关断阈值 (T_{TSD}), 器件将关断 CAN 驱动器电路, 从而阻断 TXD 到总线的传输路径。CAN 总线引脚在热关断期间偏置为隐性电平, 接收器与 RXD 之间的路径保持畅通。当结温在器件热关断温度 (T_{TSD}) 以下降低至少低于热关断迟滞温度 (T_{TSD_HYS}) 时, 将清除关断条件。

特性 描述 (接下页)

9.3.3 欠压锁定

电源引脚具备欠压检测功能，可将器件置于受保护模式。这样可在 V_{CC} 或 V_{IO} 电源引脚发生欠压事件时保护总线。

表 2. 欠压锁定，仅限 5V 器件（不含“V”后缀的器件）⁽¹⁾

V_{CC}	器件状态	总线输出	RXD
$> UV_{VCC}$	正常	按照 TXD	反映总线
$< UV_{VCC}$	受保护	高阻态	高阻态

(1) 请参见 V_{IT} 部分（[电气特性](#)）。

表 3. 欠压锁定，I/O 电平转换器件（包含“V”后缀的器件）

V_{CC}	V_{IO}	器件状态	总线输出	RXD
$> UV_{VCC}$	$> UV_{VIO}$	正常	按照 TXD	反映总线
$< UV_{VCC}$	$> UV_{VIO}$	受保护	高阻态	高电平（隐性）
$> UV_{VCC}$	$< UV_{VIO}$	受保护	隐性	高阻态
$< UV_{VCC}$	$< UV_{VIO}$	受保护	高阻态	高阻态

注

当清除欠压条件且电源恢复有效电平后，器件通常会在 50 μ s 内恢复正常工作。

9.3.4 未供电设备

根据设计，器件在未供电情况下对于 CAN 总线而言是“理想无源器件”或“无负载”。总线引脚（CANH、CANL）在器件未供电时的泄漏电流极低，这样可避免对总线施加负载。当网络的某些节点未供电时，这一特性对于保持网络中其余部分正常运行非常重要。逻辑引脚在器件未供电时的泄漏电流也很低，这样可避免对其他保持供电的电路施加负载。

9.3.5 悬空引脚

这些器件的关键引脚上带有内部上拉电阻，确保引脚悬空时使器件进入已知状态。当引脚悬空时，会将 TXD 引脚上拉至 V_{CC} 或 V_{IO} 以强制输入电平为隐性，同时会上拉 STB 引脚以强制器件进入低功耗待机模式。

9.3.6 CAN 总线短路限流

该器件具有两种保护功能，可在 CAN 总线短路时限制短路电流：驱动器限流（显性和隐性状态）和 TXD 显性状态超时，可防止系统故障期间显性状态的短路电流始终偏高。CAN 通信期间总线在显性与隐性状态间切换，因此可将短路电流视为这两种总线状态期间的瞬时电流或者视为这两种状态的平均电流。出于端接电阻和共模扼流器额定值中的系统电流（电源）和功率方面的考虑，应使用平均短路电流。根据 CAN 帧中的数据以及协议和 PHY 的以下因素（将隐性或显性强制为固定次数）确定显性与隐性的比值：

- 控制字段与设置位
- 位填充
- 帧间间隔
- TXD 显性超时（限故障情况）

这些限制确保了总线上最少具有一定的隐性状态持续时间，即使数据字段包含很高的显性位百分比时也是如此。总线的短路电流取决于隐性位与显性位的比率以及它们对应的短路电流。平均短路电流的计算公式如下：

$$I_{OS(AVG)} = \%Transmit \times [(\%REC_Bits \times I_{OS(SS)_REC}) + (\%DOM_Bits \times I_{OS(SS)_DOM})] + [\%Receive \times I_{OS(SS)_REC}] \quad (1)$$

其中：

- $I_{OS(AVG)}$ 是平均短路电流
- $\%Transmit$ 为发送 CAN 报文的节点的百分比
- $\%Receive$ 为接收 CAN 报文的节点的百分比
- $\%REC_Bits$ 为发送的 CAN 报文中的隐性位百分比
- $\%DOM_Bits$ 为发送的 CAN 报文中的显性位百分比
- $I_{OS(SS)_REC}$ 为隐性稳态短路电流

- $I_{OS(SS_DOM)}$ 为显性稳态短路电流

注

规划端接电阻和其他网络组件功耗额定值时，需考虑短路电流以及可能的网络故障。

9.3.7 数字输入与输出

9.3.7.1 仅限使用 5V V_{CC} 的器件 (不含“V”后缀的器件) :

仅使用 5V V_{CC} 的器件由 5V 单电源轨供电。数字输入具有 TTL 输入阈值，因此与 5V 和 3.3V 兼容。将这些器件的 RXD 输出驱动至 V_{CC} 轨以输出逻辑高电平。另外，TXD 和 STB 引脚从内部上拉至 V_{CC} 。如果引脚悬空，模式引脚的内部偏置只能将器件置于已知状态，可能不足以在瞬态或嘈杂环境下提供系统级偏置。

注

当这些器件与具有开漏 TXD 输出的 CAN 控制器搭配使用时，需要特别考虑 TXD 上拉强度和 CAN 位时序。必须使用足够强的外部上拉电阻，以确保微控制器的 CAN 控制器输出为 TXD 输入保持足够的位时序。

9.3.7.2 5V V_{CC} 与 V_{IO} I/O 电平转换 (包含“V”后缀的器件) :

这些器件使用 5V V_{CC} 电源为 CAN 驱动器和高速接收器模块供电。这些收发器配有用于 I/O 电平转换的另一个电源 (V_{IO})。此电源用于设置 TXD 和 引脚的 CMOS 输入阈值以及 RXD 高电平输出电压。另外，TXD 和 STB 的内部上拉电阻上拉至 V_{IO} 。

9.4 器件功能模式

此器件主要有两种工作模式：正常模式和待机模式。通过 STB 输入引脚选择工作模式。

表 4. 工作模式

STB 引脚	模式	驱动器	接收器	RXD 引脚
低电平	正常模式	使能 (开启)	使能 (开启)	反映总线状态 ⁽¹⁾
高电平	待机模式	禁用 (关闭)	禁用 (关闭) (总线监视器处于工作状态)	高电平 (除非已收到有效 WUP)

(1) 反映总线状态：当 CAN 总线为显性状态时，该引脚为低电平；当 CAN 总线为隐性状态时，该引脚为高电平。

9.4.1 CAN 总线状态

在器件上电运行期间，CAN 总线具有两种状态：显性状态和隐性状态。在显性总线状态下，总线采用差分驱动方式，TXD 和 RXD 引脚相应地置为逻辑低电平。在隐性总线状态下，总线被偏置为 $V_{CC} / 2$ (通过接收器的高阻抗内部输入电阻 R_{IN})，TXD 和 RXD 引脚相应地置为逻辑高电平。

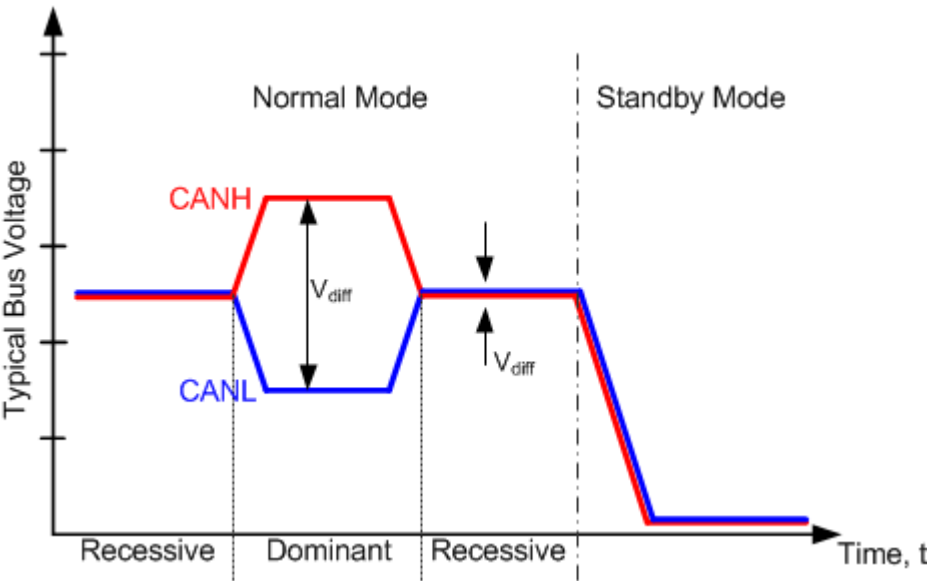


图 13. 总线状态 (物理位表示)

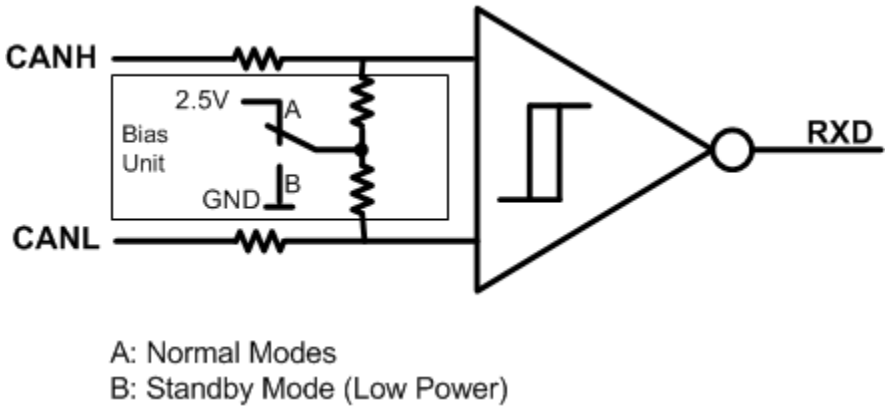


图 14. 偏置单元 (隐性共模偏置) 和接收器

9.4.2 正常模式

为器件选择 *正常模式* 的方法是将 STB 引脚设置为低电平。CAN 驱动器和接收器均能完全正常运行且 CAN 通信双向进行。驱动器将 TXD 上的数字输入转换为 CANH 和 CANL 上的差分输出。接收器将 CANH 和 CANL 上的差分信号转换为 RXD 上的数字输出。

9.4.3 待机模式

通过将 STB 引脚设置为高电平，可激活低功耗 *待机模式*。CAN 驱动器和高速接收器均关断，以节省系统功耗。低功耗接收器保持激活状态以监视总线上是否存在有效唤醒模式 (WUP) 的信号。RXD 输出将保持高电平，直至接收到有效 WUP 为止。

9.4.3.1 待机模式下基于唤醒模式 (WUP) 的远程唤醒请求

TCAN1042 系列具有远程唤醒请求功能，用于告知主机微控制器总线已激活，节点应恢复正常工作。

这些器件使用来自 ISO11898-2 (2016) 的多重已过滤显性唤醒模式 (WUP) 来判定总线上是否有活动。接收到有效 WUP 后，唤醒请求会以“下降沿加低电平”的形式发送给微控制器，其中低电平信号对应于 RXD 输出引脚上的“已过滤”显性信号。

WUP 由一段已过滤的显性脉冲，一段已过滤的隐性脉冲和另一段已过滤的显性脉冲组成。这些已过滤的显性、隐性、显性脉冲不需要连续出现。WUP 的已过滤位间不存在超时。检测到完整的 WUP 后，每次从总线接收到其他已过滤的显性信号时，器件都将持续驱动 RXD 输出为低电平。

对于被视为“已过滤”的显性或隐性信号，其所在总线必须持续保持该状态超过 t_{WK_FILTER} 时间。由于 t_{WK_FILTER} 存在变化性，可能分为以下三种情况：

1. 短于 $t_{WK_FILTER(MIN)}$ 的总线信号将不会被检测为有效 WUP 的一部分
2. 介于 $t_{WK_FILTER(MIN)}$ 和 $t_{WK_FILTER(MAX)}$ 之间的总线信号可能被检测为有效 WUP 的一部分
3. 超过 $t_{WK_FILTER(MAX)}$ 的总线信号将始终被检测为有效 WUP 的一部分

接收到第一个已过滤显性信号后，器件会等待一个已过滤隐性信号，其他总线通信将不会使总线监视器复位。接收到已过滤隐性信号后，监视器会等待另一个已过滤显性信号，同样，其他总线通信将不会使监视器复位。接收到完整的 WUP 后，器件将发生切换，此后总线上时长超过 t_{WK_FILTER} 的任一显性信号超时部分会将 RXD 输出引脚驱动为低电平。

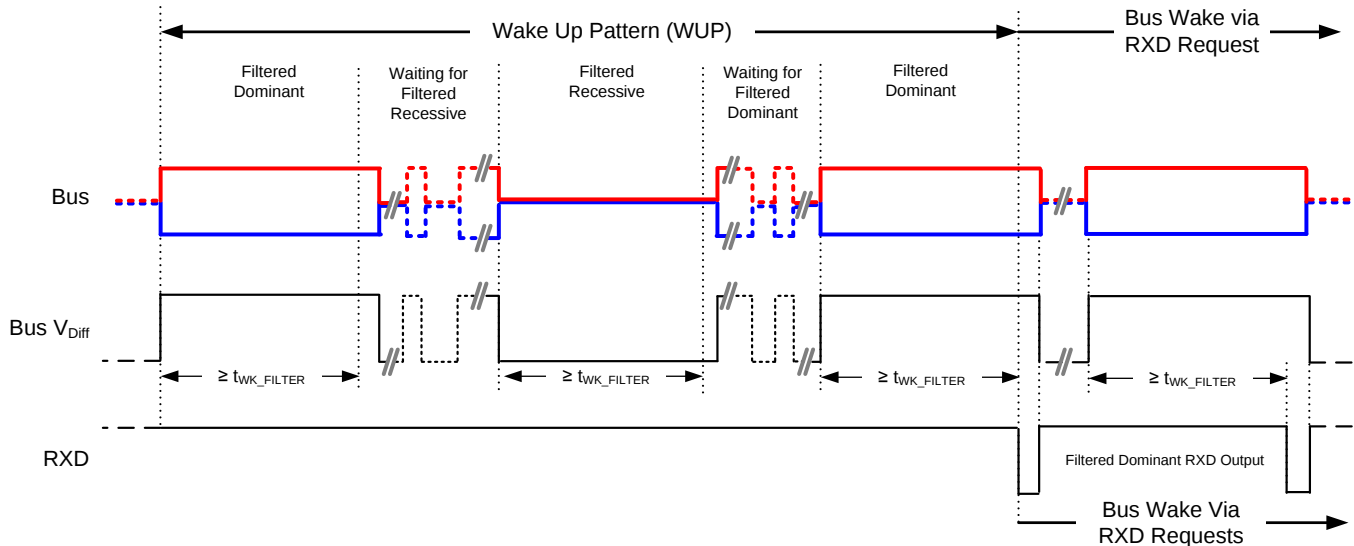


图 15. 唤醒模式 (WUP)

9.4.4 驱动器和接收器功能表

表 5. 驱动器功能表

器件	输入		输出		驱动总线状态
	STB ⁽¹⁾	TXD ^{(1) (2)}	CANH ⁽¹⁾	CANL ⁽¹⁾	
所有器件	L	L	H	L	显性
		H 或开路	Z	Z	隐性
	H 或开路	X	Z	Z	隐性

- (1) H = 高电平, L = 低电平, X = 不相关, Z = 共模 (隐性) 偏置到 $V_{CC} / 2$ 。有关总线状态和共模偏置的信息, 请参见 和 图 14。
- (2) 器件的 TXD 引脚上有内部上拉电阻上拉至 V_{CC} 或 V_{IO} 。如果 TXD 引脚开路, 则将上拉至高电平且发送器将保持隐性 (未驱动) 状态。

表 6. 接收器功能表

器件模式	CAN 差分输入 $V_{ID} = V_{CANH} - V_{CANL}$	总线状态	RXD 引脚 ⁽¹⁾
正常	$V_{ID} \geq V_{IT+(MAX)}$	显性	L ⁽²⁾
	$V_{IT-(MIN)} < V_{ID} < V_{IT+(MAX)}$	?	? ⁽²⁾
	$V_{ID} \leq V_{IT-(MIN)}$	隐性	H ⁽²⁾
	开路 ($V_{(ID)} \approx 0V$)	开路	H

- (1) I = 高电平, L = 低电平, ? = 不确定。
- (2) 有关输入阈值的信息, 请参见接收器电气特性部分。

10 应用和实施

注

以下 应用 部分的信息不属于 TI 组件规范，TI 不担保其准确性和完整性。客户应负责确定 TI 组件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

10.1 应用信息

这些 CAN 收发器通常用于 包含 CAN 协议的数据链路层部分的主机微处理器或 FPGA 应用。下图为 5V 和 3.3V 微处理器应用的典型应用 配置。图中显示了总线端接以方便说明。

10.2 典型 应用

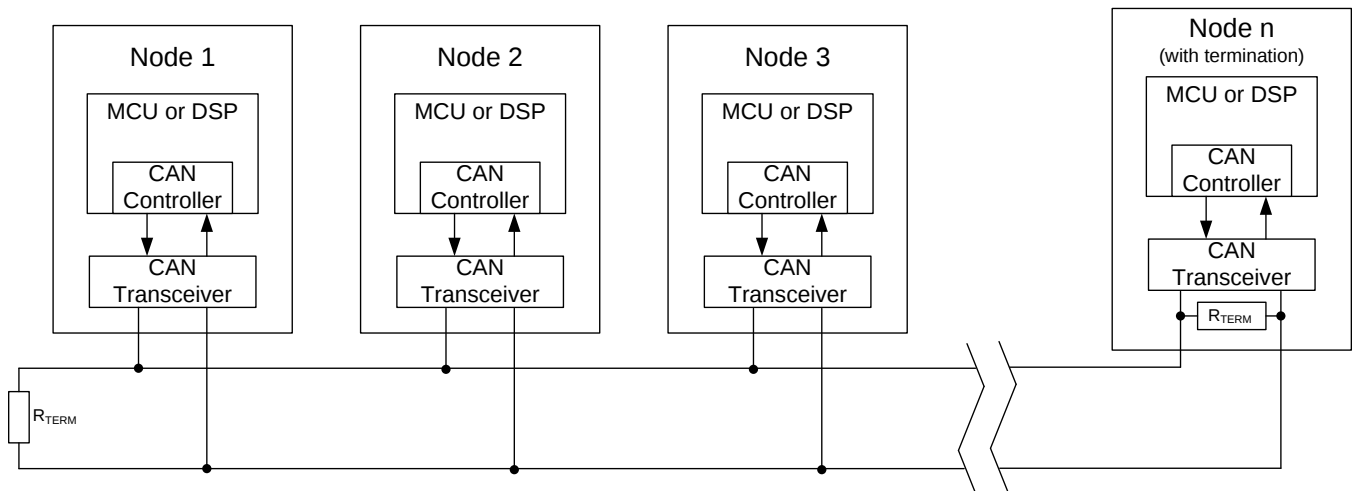


图 16. 典型 CAN 总线应用

10.2.1 设计要求

10.2.1.1 总线负载能力、长度和节点数

ISO 11898-2 标准规定：最大总线长度为 40m，最大桩线长度为 0.3m。但如果设计得当，电缆长度、桩线长度和总线节点数均可得到扩展。如果节点数量较多，则需要具有高输入阻抗的收发器，例如 TCAN1042 系列收发器。

许多 CAN 组织和标准已将 CAN 扩展至 原始 ISO 11898 标准 之外的应用。它们已经就总线的数据速率、电缆长度和寄生负载这几个方面进行了系统级权衡。这类规范的部分示例包括 ARINC825、CANopen、DeviceNet 和 NMEA2000。

TCAN1042 系列在 50Ω 负载条件下需满足 1.5V 要求，包括最坏情况（即，多个收发器并行工作）。TCAN1042 系列的差分输入阻抗至少为 30kΩ。如果有 100 个 TCAN1042 系列收发器在同一总线并行工作，最坏情况下则相当于差分电阻为 300Ω。300Ω 的收发器负载与 60Ω 并联后相当于 50Ω 负载。因此，TCAN1042 系列理论上在单个总线段上支持多达 100 个收发器。但在 CAN 网络设计中，考虑到系统和电缆中的信号损失、寄生负载、网络失衡、接地偏移和信号完整性等问题，必须留有一定的裕度，因此实际的最大节点数通常会减少很多。此外，通过对系统精心设计和数据速率加以权衡，可以使总线长度超过原始 ISO 11898 标准规定的 40 米。例如，CANopen 网络设计指南允许通过更改端接电阻和布线、减少节点数（少于 64 个）并显著降低数据速率等方法，将网络扩展至 1km。

这种 CAN 网络设计灵活性是基于原始 ISO 11898-2 CAN 标准的各种扩展和附加标准的关键优势之一。这种灵活性在完成良好网络设计和进行权衡的重要因素。

典型 应用 (接下页)

10.2.2 详细设计流程

10.2.2.1 CAN 端接

ISO 11898 标准指定采用具有 120Ω 特性阻抗 (Z_0) 的双绞线电缆 (屏蔽或非屏蔽) 进行互连。电缆两端应采用阻值等于线路特性阻抗的电阻进行端接以避免信号反射。连接节点与总线的无端接分支线 (桩线) 应尽可能短, 以便最大限度地减少信号反射。端接可在电缆上或节点中进行。如果节点可能被从总线上移除, 则必须特别注意端接的位置, 以确保网络中始终存在两处端接。

总线末端可以采用单个 120Ω 电阻进行端接, 放在电缆上或端接节点中。如果总线的共模电压需要进行滤波和稳压, 则可以采用分裂端接方式。(请参见图 17)。分裂端接可消除开始和结束消息传输时出现的总线共模电压波动, 从而改善网络的电磁辐射性能。

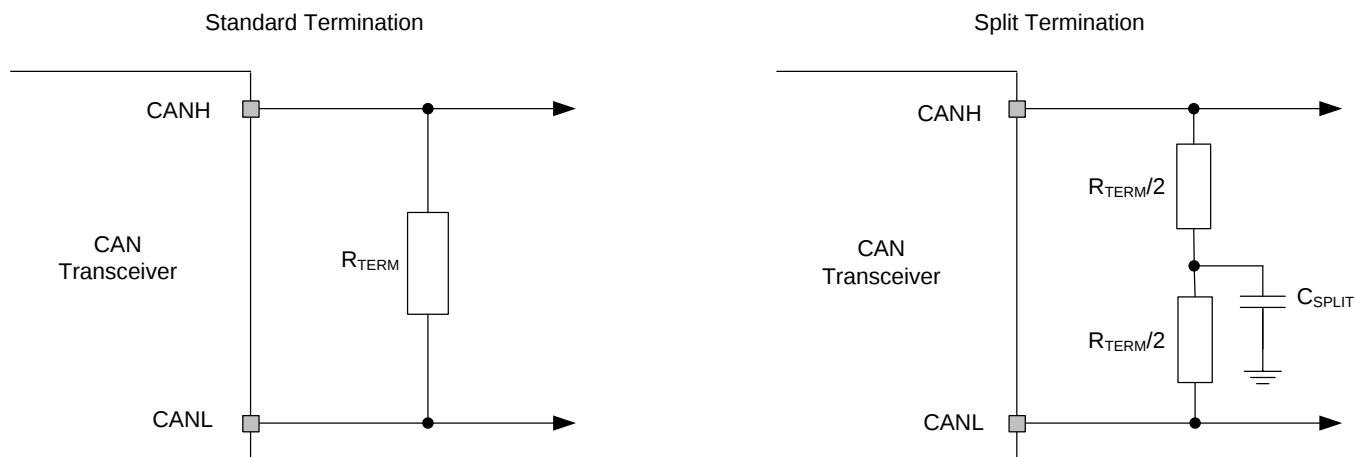


图 17. CAN 总线端接概念

系列收发器包含多种型号, 既适用于仅 5V 应用, 也适用于需要为 3.3V 微控制器进行电平转换的应用。

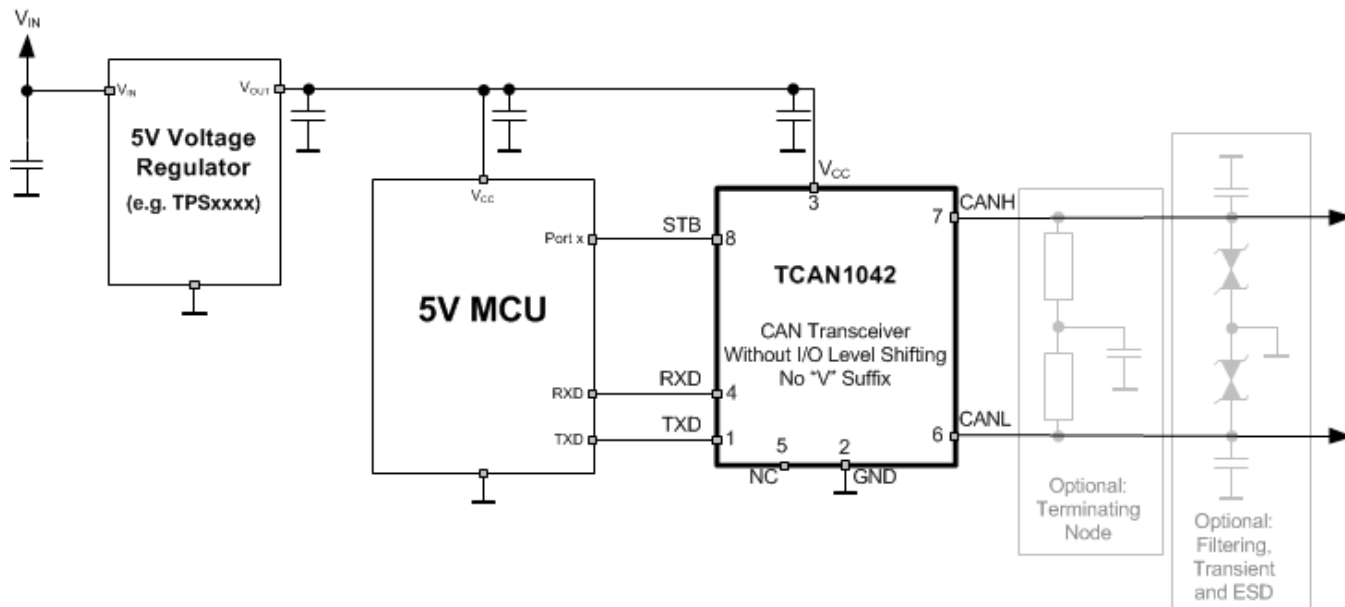


图 18. 使用 5V CAN 控制器的典型 CAN 总线应用

典型 应用 (接下页)

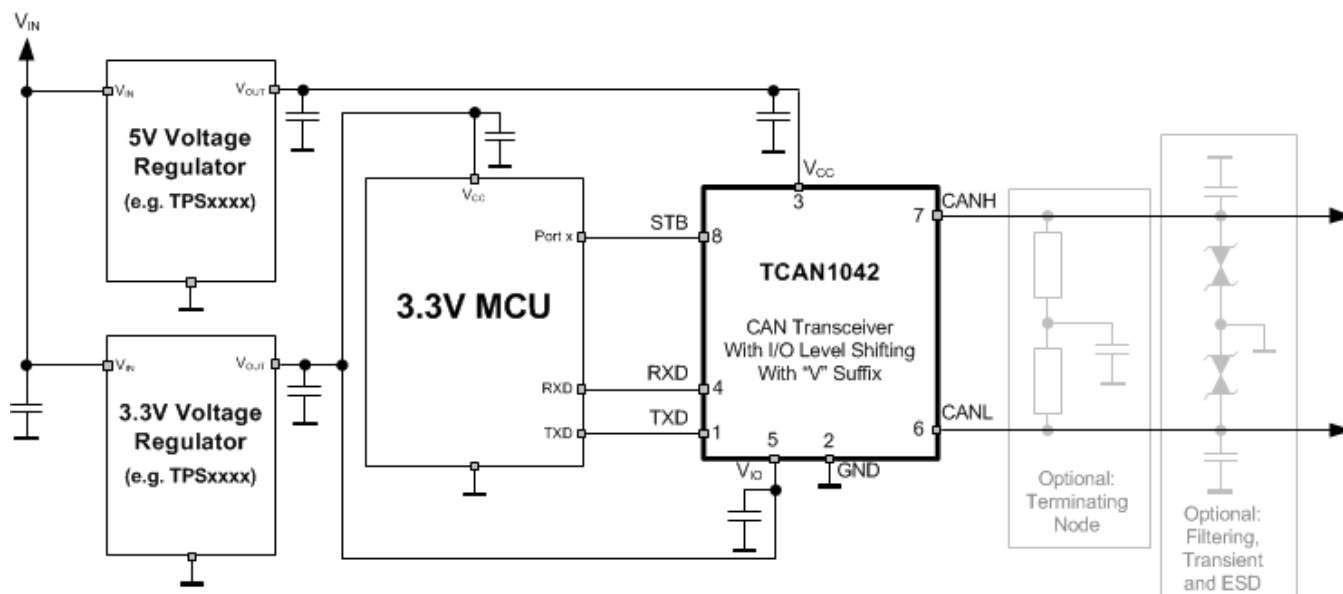
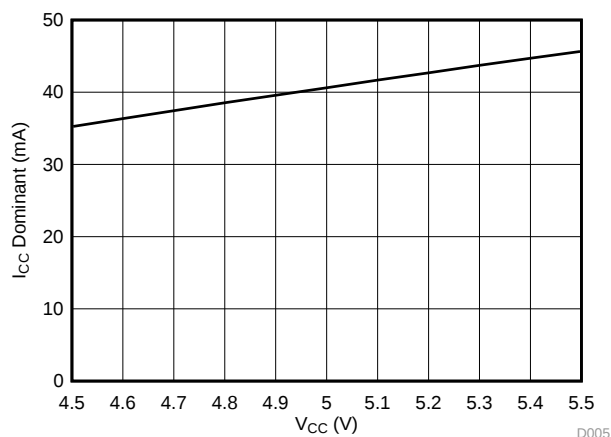


图 19. 使用 3.3V CAN 控制器的典型 CAN 总线应用

10.2.3 应用曲线



$V_{CC} = 4.5V$ 至 $5.5V$ $V_{IO} = 3.3V$ $R_L = 60\Omega$

$C_L =$ 开路 温度 = $25^\circ C$ $STB = 0V$

图 20. I_{CC} 显性电流与 V_{CC} 电源电压间的关系

11 电源要求

这些器件设计为在 4.5V 至 5.5V 的 V_{CC} 输入电源电压范围内工作。某些器件具有输出电平转换电源输入 V_{IO} ，电压范围为 3.0V 至 5.5V。这两个电源输入必须经过充分稳压。应在 CAN 收发器的主 V_{CC} 电源输出附近放置一个典型值为 $4.7\mu F$ 的大容量电容；此外还应在尽可能靠近器件 V_{CC} 和 V_{IO} 电源引脚的位置上放置一个典型值为 $0.1\mu F$ 的旁路电容。这样有助于减少开关模式电源输出中出现的电源电压波纹，并且有助于补偿 PCB 电源层和走线的电阻和电感。

12 布局

稳健而可靠的总线节点设计通常需要使用外部瞬态保护器件，以抑制工业环境中可能出现的 EFT 和浪涌瞬变。ESD 和瞬变脉冲群的频率带宽较宽（大约 3MHz 至 3GHz），因此在 PCB 设计过程中必须应用高频布局技术。系列具有高性能片上 IEC ESD 保护，如果需要更高级别的系统级保护，可以使用外部 TVS 二极管。TVS 二极管和总线滤波电容应置于尽可能靠近板载连接器的位置，以防瞬态事件噪声进一步传送至 PCB 和系统中。

12.1 布局布线指南

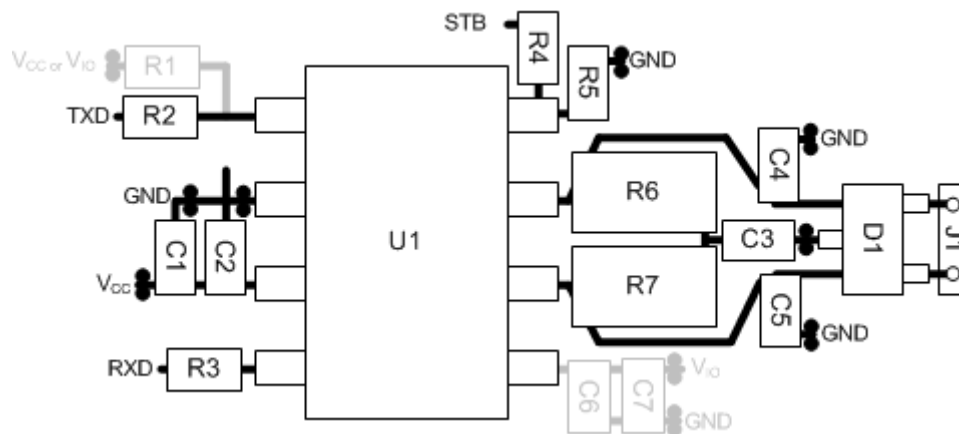
- 将保护和滤波电路放置于尽可能靠近总线连接器 J1 的位置，以防瞬变脉冲群、ESD 和噪声传送至电路板。本布局布线示例中使用了一个瞬态电压抑制 (TVS) 器件 D1 来提供额外保护。双向 TVS 二极管或额定值符合应用需求的压敏电阻可用作生产解决方案。本示例中也显示了可选的总线滤波电容 C4 或 C5。此外（并未显示），可在收发器 U1 和连接器 J1 之间的 CANH 和 CANL 线上放置串联共模扼流器 (CMC)。
- 朝信号路径的方向设计总线保护组件。不得将瞬态电流从信号路径强行转移至保护器件。
- 使用电源 (V_{CC}) 和接地层来提供低电感。

注

高频电流会选择阻抗最小的路径，而非电阻最小的路径。

- 当旁路电容和保护器件连接电源 (V_{CC}) 和接地时，应至少使用两个过孔以最大限度减少走线和降低过孔电感。
- 旁路电容和大容量电容应尽可能靠近收发器的电源引脚放置，例如 V_{CC} 电源的 C1 和 C2 以及 V_{IO} 电源的 C6 和 C7。
- 总线端接：本布局布线示例显示的是分裂端接。其中，端接分为 R6 和 R7 两个电阻，端接的中心或分接抽头通过电容 C3 接地。分裂端接为总线提供共模滤波。当在电路板上而非直接在总线上进行端接时，务必谨慎操作以确保端接节点不会从总线上被移除，导致端接也被移除。有关端接电阻所需额定功率的信息，请参见应用部分。
- 要限制数字线路的电流，可使用串联电阻。例如 R2、R3 和 R4。这些电阻并非必需。
- 引脚 1：图中所示的 R1 是器件 TXD 输入的选配元件。如果使用开漏主机处理器，则必须选择此引脚以确保满足器件输入信号的位时序。
- 引脚 5：对于系列的“V”型号，应在尽可能靠近此引脚的位置上放置旁路电容（例如，C6 和 C7）。对于不需要 V_{IO} I/O 电平转换的器件型号，器件内部不连接此引脚，可使其保持悬空状态或连接到任意现有线路（例如，分裂引脚连接）。
- 引脚 8：假设使用模式引脚 STB 时会用到该引脚。如果器件仅在正常模式下使用，则无需 R4，R5 可作为对地的下拉电阻。

12.2 布局示例



13 器件和文档支持

13.1 相关链接

以下表格列出了快速访问链接。范围包括技术文档、支持与社区资源、工具和软件，并且可以快速访问样片或购买链接。

表 7. 相关链接

器件	产品文件夹	样片与购买	技术文章	工具与软件	支持与社区
TCAN1042-Q1	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处
TCAN1042V-Q1	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处
TCAN1042H-Q1	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处
TCAN1042HV-Q1	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处
TCAN1042G-Q1	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处
TCAN1042GV-Q1	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处
TCAN1042HG-Q1	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处
TCAN1042HGV-Q1	请单击此处	请单击此处	请单击此处	请单击此处	请单击此处

13.2 商标

13.3 静电放电警告



这些装置包含有限的内置 ESD 保护。存储或装卸时，应将导线一起截短或将装置放置于导电泡棉中，以防止 MOS 门极遭受静电损伤。

13.4 术语表

[SLYZ022](#) — TI 术语表。

这份术语表列出并解释术语、缩写和定义。

14 机械、封装和可订购信息

以下页中包括机械、封装和可订购信息。这些信息是针对指定器件可提供的最新数据。这些数据会在无通知且不对本文档进行修订的情况下发生改变。欲获得该数据表的浏览器版本，请查阅左侧的导航栏。

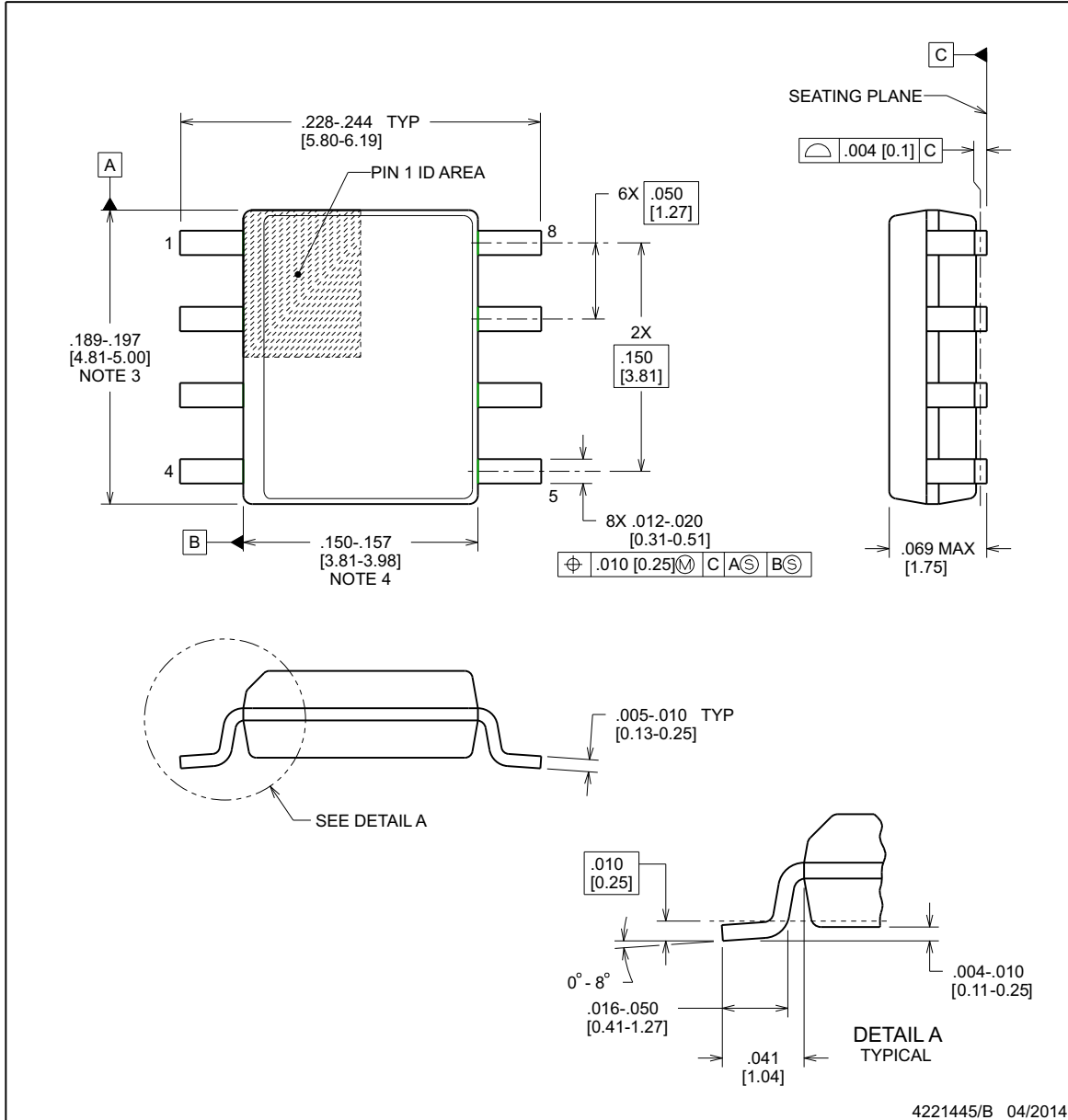


PACKAGE OUTLINE

D0008B

SOIC - 1.75 mm max height

SOIC



NOTES:

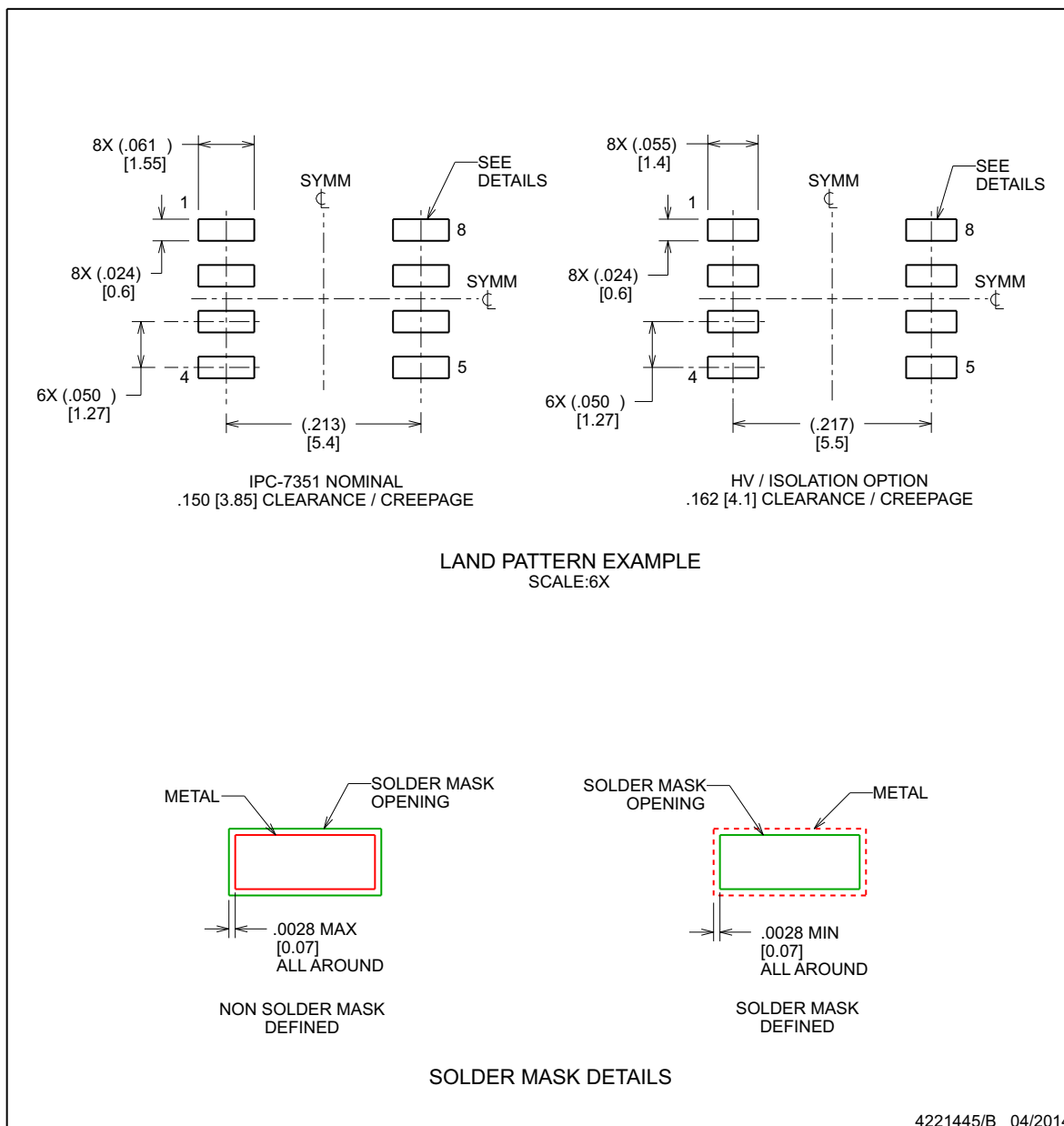
1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15], per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

D0008B

SOIC - 1.75 mm max height

SOIC



NOTES: (continued)

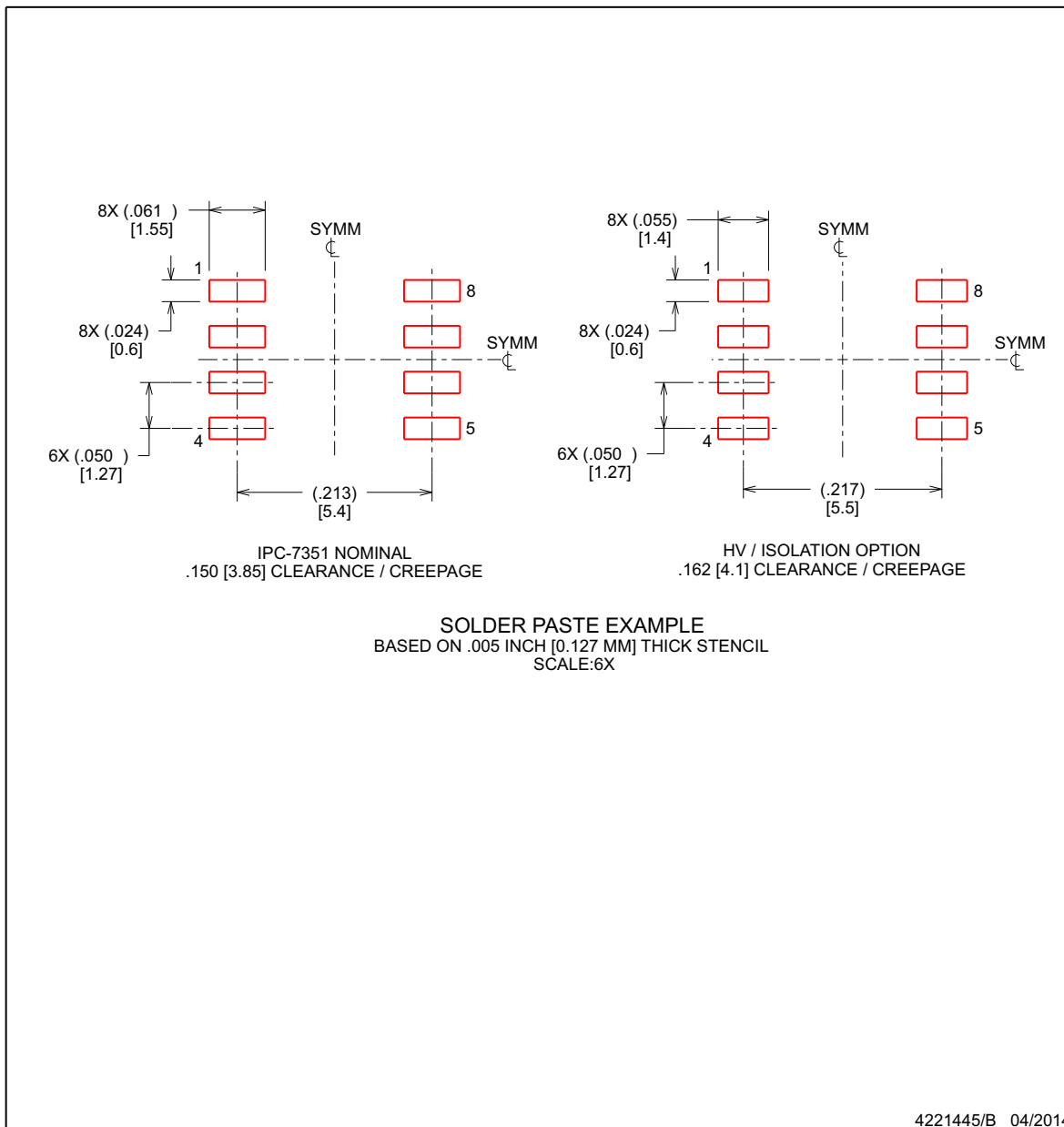
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008B

SOIC - 1.75 mm max height

SOIC



NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead/Ball Finish (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TCAN1042DQ1	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042	Samples
TCAN1042DRBRQ1	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042	Samples
TCAN1042DRBTQ1	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042	Samples
TCAN1042DRQ1	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042	Samples
TCAN1042GDQ1	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042	Samples
TCAN1042GDRBRQ1	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042	Samples
TCAN1042GDRBTQ1	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042	Samples
TCAN1042GDRQ1	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042	Samples
TCAN1042GVDQ1	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042V	Samples
TCAN1042GVDRBRQ1	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042V	Samples
TCAN1042GVDRBTQ1	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042V	Samples
TCAN1042GVDRQ1	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042V	Samples
TCAN1042HDQ1	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042	Samples
TCAN1042HDRBRQ1	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042	Samples
TCAN1042HDRBTQ1	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042	Samples
TCAN1042HDRQ1	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042	Samples
TCAN1042HGDQ1	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042	Samples

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead/Ball Finish (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TCAN1042HGDRBRQ1	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042	Samples
TCAN1042HGDRBTQ1	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042	Samples
TCAN1042HGDRQ1	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042	Samples
TCAN1042HGVDQ1	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042V	Samples
TCAN1042HGVDRBRQ1	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042V	Samples
TCAN1042HGVDRBTQ1	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042V	Samples
TCAN1042HGVDRQ1	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042V	Samples
TCAN1042HVDQ1	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042V	Samples
TCAN1042HVDRBRQ1	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042V	Samples
TCAN1042HVDRBTQ1	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042V	Samples
TCAN1042HVDRQ1	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042V	Samples
TCAN1042VDQ1	ACTIVE	SOIC	D	8	75	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042V	Samples
TCAN1042VDRBRQ1	ACTIVE	SON	DRB	8	3000	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042V	Samples
TCAN1042VDRBTQ1	ACTIVE	SON	DRB	8	250	Green (RoHS & no Sb/Br)	CU SN	Level-1-260C-UNLIM	-55 to 125	1042V	Samples
TCAN1042VDRQ1	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	1042V	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

⁽²⁾ **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of ≤ 1000 ppm threshold. Antimony trioxide based flame retardants must also meet the ≤ 1000 ppm threshold requirement.

⁽³⁾ **MSL, Peak Temp.** - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

⁽⁴⁾ There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

⁽⁵⁾ Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

⁽⁶⁾ **Lead/Ball Finish** - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead/Ball Finish values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

重要声明

德州仪器 (TI) 公司有权按照最新发布的 JESD46 对其半导体产品和服务进行纠正、增强、改进和其他修改，并不再按最新发布的 JESD48 提供任何产品和服务。买方在下订单前应获取最新的相关信息，并验证这些信息是否完整且是最新的。

TI 公布的半导体产品销售条款 (<http://www.ti.com/sc/docs/stdterms.htm>) 适用于 TI 已认证和批准上市的已封装集成电路产品的销售。另有其他条款可能适用于其他类型 TI 产品及服务的使用或销售。

复制 TI 数据表上 TI 信息的重要部分时，不得变更该等信息，且必须随附所有相关保证、条件、限制和通知，否则不得复制。TI 对该等复制文件不承担任何责任。第三方信息可能受到其它限制条件的制约。在转售 TI 产品或服务时，如果存在对产品或服务参数的虚假陈述，则会失去相关 TI 产品或服务的明示或暗示保证，且构成不公平的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

买方和在系统中整合 TI 产品的其他开发人员（总称“设计人员”）理解并同意，设计人员在设计应用时应自行实施独立的分析、评价和判断，且应全权负责并确保应用的安全性，及设计人员的应用（包括应用中使用的 TI 产品）应符合所有适用的法律法规及其他相关要求。设计人员就自己设计的应用声明，其具备制订和实施下列保障措施所需的一切必要专业知识，能够 (1) 预见故障的危险后果，(2) 监视故障及其后果，以及 (3) 降低可能导致危险的故障几率并采取适当措施。设计人员同意，在使用或分发包含 TI 产品的任何应用前，将彻底测试该等应用和该等应用中所用 TI 产品的功能。

TI 提供技术、应用或其他设计建议、质量特点、可靠性数据或其他服务或信息，包括但不限于与评估模块有关的参考设计和材料（总称“TI 资源”），旨在帮助设计人员开发整合了 TI 产品的应用，如果设计人员（个人，或如果是代表公司，则为设计人员的公司）以任何方式下载、访问或使用任何特定的 TI 资源，即表示其同意仅为该等目标，按照本通知的条款使用任何特定 TI 资源。

TI 所提供的 TI 资源，并未扩大或以其他方式修改 TI 对 TI 产品的公开适用的质保及质保免责声明；也未导致 TI 承担任何额外的义务或责任。TI 有权对其 TI 资源进行纠正、增强、改进和其他修改。除特定 TI 资源的公开文档中明确列出的测试外，TI 未进行任何其他测试。

设计人员只有在开发包含该等 TI 资源所列 TI 产品的应用时，才被授权使用、复制和修改任何相关 TI 资源。但并未依据禁止反言原则或其他法律授予您任何 TI 知识产权的任何其他明示或默示的许可，也未授予您 TI 或第三方的任何技术或知识产权的许可，该等许可包括但不限于任何专利权、版权、屏蔽作品权或与其他 TI 产品或服务的任何整合、机器制作、流程相关的其他知识产权。涉及或参考了第三方产品或服务的信息不构成使用此类产品或服务的许可或与其相关的保证或认可。使用 TI 资源可能需要您向第三方获得对该等第三方专利或其他知识产权的许可。

TI 资源系“按原样”提供。TI 兹免除对资源及其使用作出所有其他明确或默示的保证或陈述，包括但不限于对准确性或完整性、产权保证、无屡发故障保证，以及适销性、适合特定用途和不侵犯任何第三方知识产权的任何默认保证。TI 不负任何责任，包括但不限于因组合产品所致或与之有关的申索，也不为或对设计人员进行辩护或赔偿，即使该等产品组合已列于 TI 资源或其他地方。对因 TI 资源或其使用引起或与之有关的任何实际的、直接的、特殊的、附带的、间接的、惩罚性的、偶发的、从属或惩戒性损害赔偿，不管 TI 是否获悉可能会产生上述损害赔偿，TI 概不负责。

除 TI 已明确指出特定产品已达到特定行业标准（例如 ISO/TS 16949 和 ISO 26262）的要求外，TI 不对未达到任何该等行业标准要求而承担任何责任。

如果 TI 明确宣称产品有助于功能安全或符合行业功能安全标准，则该等产品旨在帮助客户设计和创作自己的符合相关功能安全标准和要求的的应用。在应用内使用产品的行为本身不会配有安全特性。设计人员必须确保遵守适用于其应用的相关安全要求和标准。设计人员不可将任何 TI 产品用于关乎性命的医疗设备，除非已由各方获得授权的管理人员签署专门的合同对此类应用专门作出规定。关乎性命的医疗设备是指出现故障会导致严重身体伤害或死亡的医疗设备（例如生命保障设备、心脏起搏器、心脏除颤器、人工心脏泵、神经刺激器以及植入设备）。此类设备包括但不限于，美国食品药品监督管理局认定为 III 类设备的设备，以及在美国以外的其他国家或地区认定为同等类别设备的所有医疗设备。

TI 可能明确指定某些产品具备某些特定资格（例如 Q100、军用级或增强型产品）。设计人员同意，其具备一切必要专业知识，可以为自己的应用选择适合的产品，并且正确选择产品的风险由设计人员承担。设计人员单方面负责遵守与该等选择有关的所有法律或监管要求。

设计人员同意向 TI 及其代表全额赔偿因其不遵守本通知条款和条件而引起的任何损害、费用、损失和/或责任。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2017 德州仪器半导体技术（上海）有限公司