50V，1.7A/2.3A 峰值电流，半桥驱动芯片

HM2103D

1 特性

- BOST 二极管击穿电压 50V
  - 可安全应用于 36V 供电系统中
- 高峰值电流输出能力
  - 峰值输出电流 1.7A
  - 带 1nF 负载上升时间 15ns
  - 峰值吸入电流 2.3A
  - 带 1nF 负载下降时间 10ns
- 内部集成 50V 耐压自举二极管
  - 无需外接自举二极管
- 输入引脚内置下拉电阻
  - 集成 110K 对地下拉电阻
  - 输入信号兼容 3.3V/5V CMOS 输入
- 多种防共态导通技术
  - 对输入信号进行逻辑运算，输入信号同为高时，HO/LO 输出 0 电平，关断 MOSFET
  - 内部设置 150ns 死区时间
  - 检测 HO、LO 口状态，反馈给逻辑电路，避免出现 HO、LO 同时输出高电平

2 应用范围

- 半桥、全桥以及直流无刷电机驱动
- UPS、逆变器以及 D 类型音频功放
- 无人机、电动自行车、电动工具
- 使用桥式结构的开关电源电路

3 说明

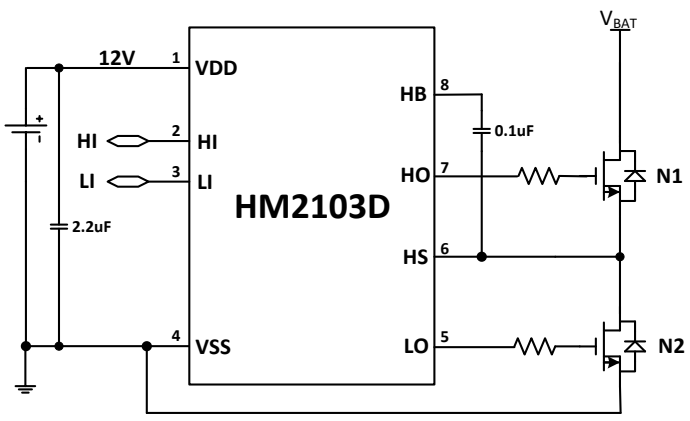
HM2103D是为使用双 N 沟道 VDMOS 功率管的桥式电路设计的功率管栅极驱动 IC，可应用于直流有刷、直流无刷电机以及类似感性负载的驱动电路中。

芯片的两个输入信号(HI、LI)分别控制高边驱动电路输出(HO)和低边驱动电路输出(LO)。芯片设计了驱动输出信号(HO、LO)状态检测电路，将输出信号的状态反馈到内部逻辑，可有效避免出现高边、低边功率管同时导通的情况。此外，内部还设计有约 150ns 时区时间，功率管开关速度小于 100ns 的应用中，单片机输出信号可以不考虑死区时间设置。

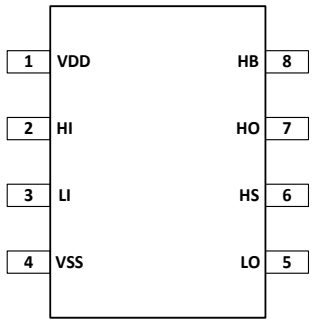
芯片内部没有设计欠压锁定电路，可自行通过单片机灵活设置电压保护点。

4 订购信息

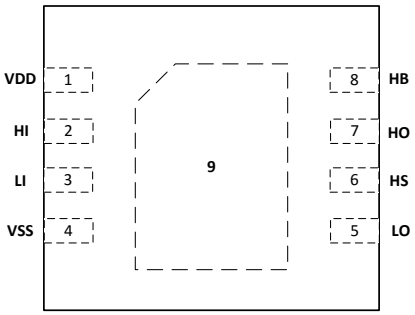
产品型号	封装	工作温度
HM2103D	SOP8	-20℃ ~85℃
HM2103D	DFN8	-20℃ ~85℃



引脚排列引脚定义



SOP8 封装



DFN8 封装

引脚编号	引脚名称	输入/输出	引脚功能描述
1	VDD	-	驱动电源
2	HI	I	高边输入端
3	LI	I	低边输入端
4	VSS	-	接地端
5	LO	O	低边输出端
6	HS	-	高边浮地端
7	HO	O	高边输出端
8	HB	-	高边自举电源端
9	-	-	PAD 接地

绝对最大额定值(T_A=25℃)

参数		符号	值	单位
最大电源电压		VDD(MAX)	14	V
最大功率管电源电压		V_{BAT} (MAX)	50	
最大高边偏置电压		V_{HB}-V_{HS} (MAX)	VDD	
最大输入电压		VIN(MAX)	5.5	
最大功耗	SOP8 封装	P_D	1	W
结到环境热阻	SOP8 封装	θ_{JAS}	123	℃/W
工作温度范围		T_{opr}	-20~+85	℃
结温		T_J	150	℃
储存温度		Tstg	-55~+150	℃
焊接温度		T_{LED}	260℃，10 秒	
ESD(注 3)			2000	V

注：(1)、人体模型，100pF 电容通过 1.5KΩ 电阻放电。

(2)、电路工作条件超过绝对最大额定值规定的范围时，极有可能导致电路立即损坏。

推荐工作条件(T_A=25℃)

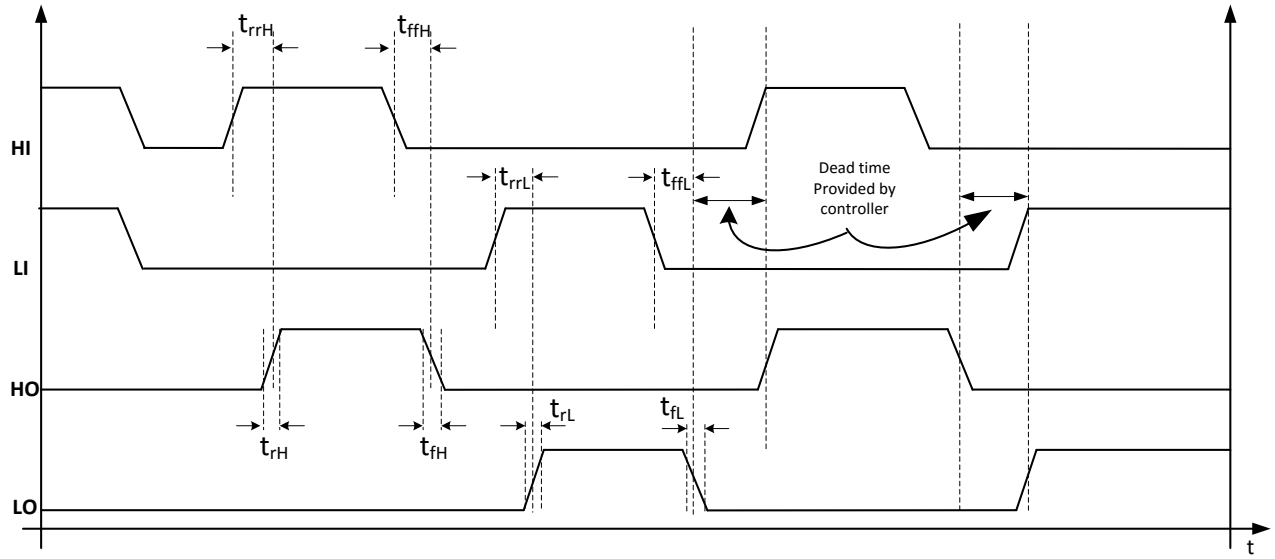
参数	符号	最小值	典型值	最大值	单位
功率管电源电压	V_{BAT}			40	V
电源电压	VDD	4	12	13.2	V
高边偏置电压	V_{HB}-V_{HS}	4	12	13.2	V
HS 端口电压范围		-5(瞬间)		40	V
HB 端口电压范围		VHS		53.2	V

电特性参数表

(T_A=25℃, VDD=12V 除非另有规定)

参数		符号	条件	最小值	典型值	最大值	单位
电源参数							
VDD 待机电流		I_{VDDST}	INA=INB= L;VDD=12V;输出悬空	--	440	--	uA
输入逻辑电平							
输入高电平		V_{INH}	VDD=12V	2.8		5	V
输入低电平		V_{INL}	VDD=12V	0		0.8	
输入高电平电流		I_{INH}	VDD=12V, VIN=5V		46		uA
输入下拉电阻		R_{IN}	VDD=12V, VIN=5V		110		KΩ
输出级导通内阻							
导通内阻	PMOS	R_{ON}	VDD=12V,VIN=5V,R=100Ω		17.3		Ω
	NMOS		VDD=12V,VIN=5V,R=100Ω		1.57		
时间参数							
HO	输出上升时间	t_r	VDD=12V,LI=0V,HI 为 10KHZ 脉冲信号，HO 接 1nF 电容到地		15		ns
	输出下降时间	t_f			11		
	输出延迟时间	t_{rr}			160		
	输出延迟时间	t_{ff}			60		
LO	输出上升时间	t_r	VDD=12V,HI=0V,LI 为 10KHZ 脉冲信号，LO 接 1nF 电容到地		14		ns
	输出下降时间	t_f			8		
	输出延迟时间	t_{rr}			160		
	输出延迟时间	t_{ff}			60		

时序图



推荐应用电路图

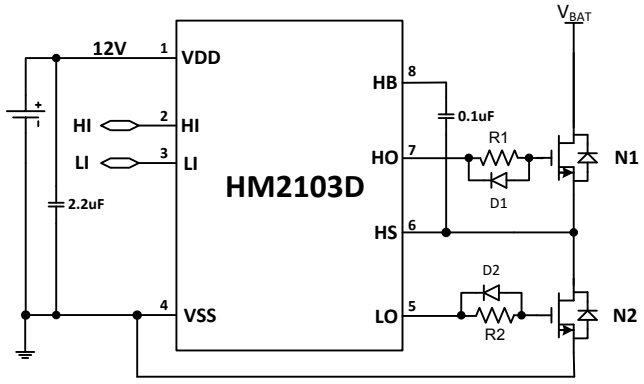


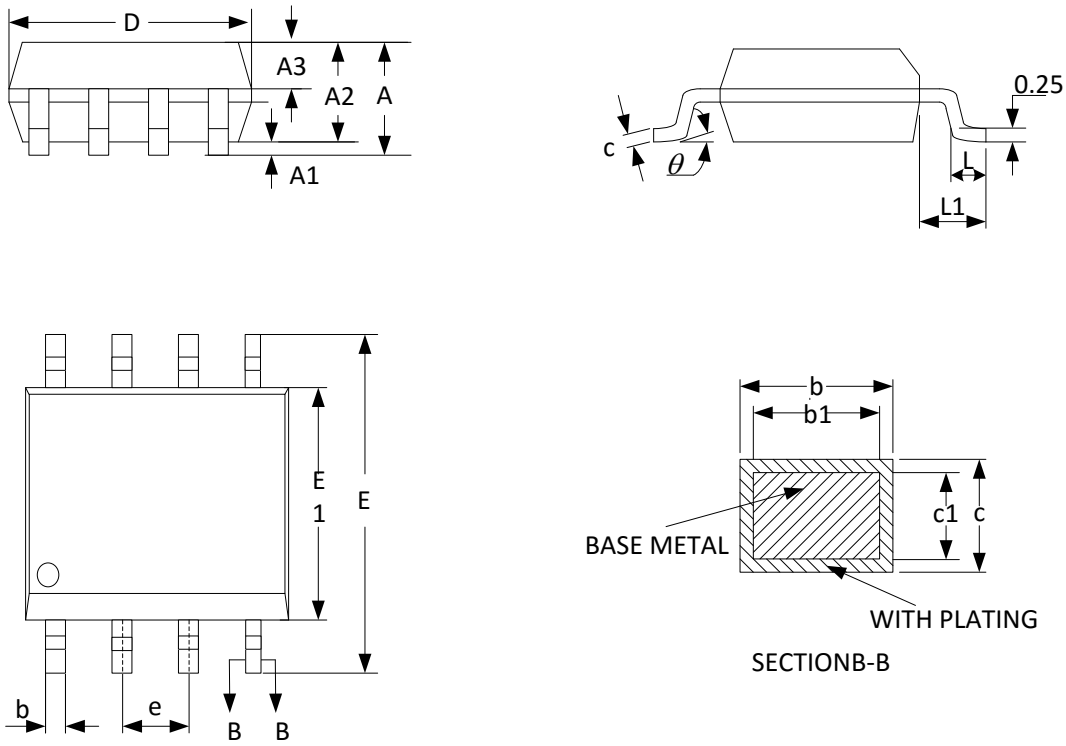
图 1 典型应用线路图

上图中 R1、R2 具体阻值根据功率管不同而有所不同。

上图中 D1、D2 二极管视应用情况添加或者去掉。

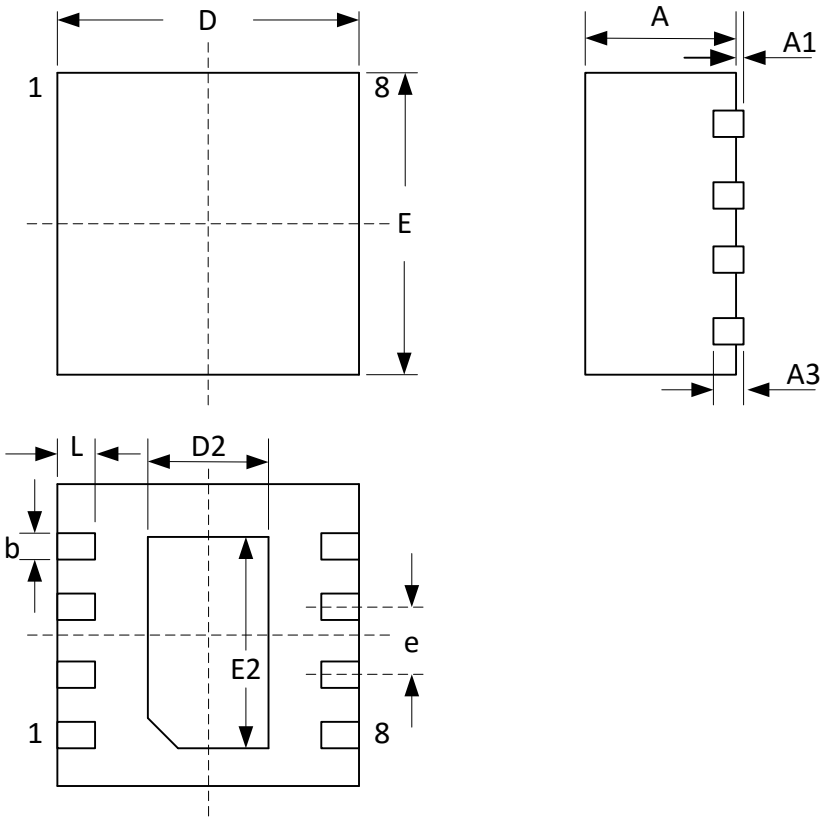
封装外形尺寸图

SOP8：



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	--	--	1.77
A1	0.08	0.18	0.28
A2	1.20	1.40	1.60
A3	0.55	0.65	0.75
b	0.39	--	0.48
b1	0.38	0.41	0.43
c	0.21	--	0.26
c1	0.19	0.20	0.21
D	4.70	4.90	5.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
L	0.50	0.65	0.80
L1	1.05BSC		
θ	0	--	8°

DFN8:



SYMBOL	MILLIMETER(mm)		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	--	--	0.05
A3	0.203REF		
b	0.23	0.28	0.33
D	2.90	3.00	3.10
E	2.90	3.00	3.10
D2	1.40	1.50	1.60
E2	2.20	2.30	2.40
e	0.65TYP		
L	0.25	0.30	0.35