

产品特性

超低噪声

0.9 nV/√Hz

2.4 pA/√Hz

1.2 nV/√Hz(10 Hz)

超低失真: -93 dBc(500 kHz)

宽电源电压范围: ±5 V至±16 V

高速

-3 dB带宽: 65 MHz (G = +1)

压摆率: 55 V/μs

单位增益稳定

低输入失调电压: 160 μV(最大值)

低输入失调电压漂移: 1

低输入偏置电流: -0.1 μA

低输入偏置电流漂移: 2 nA/°C

电源电流: 8 mA

单通道8引脚封装产品具有掉电保护特性

应用

仪器仪表

有源滤波器

DAC缓冲器

SAR ADC驱动器

光电系统

概述

ADA4898是一款超低噪声和失真、单位增益稳定、电压反馈型运算放大器，是16-bit和18-bit系统的理想之选，工作电压范围为±5 V至±16 V。它内置一个线性、低噪声输入级，并具有内部补偿功能，可实现高压摆率和低噪声。

ADA4898具有宽电源电压范围、低失调电压和宽带宽，因此及其灵活通用，内置的消除电路可降低输入偏置电流。

ADA4898采用8引脚SOIC封装，内置裸露金属焊盘，改善了功耗和负电源层的散热性能，显著优于传统的塑料封装。

ADA4898的额定工作温度范围为-40°C至+105°C 扩展工业温度范围。

连接图

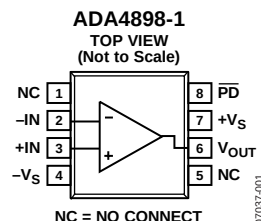


图1. 单通道8引脚ADA4898-1 SOIC_N_EP (RD-8-1)

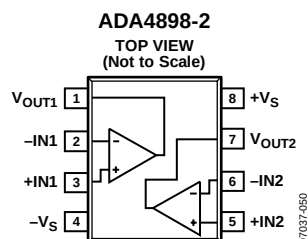


图2. 双通道8引脚ADA4898-2 SOIC_N_EP (RD-8-2)

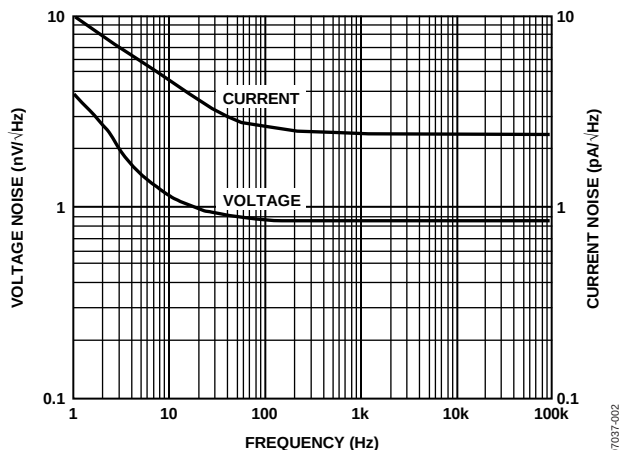


图3. 输入电压噪声和电流噪声与频率的关系

Rev. D

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2008-2012 Analog Devices, Inc. All rights reserved.

目录

产品特性	1	工作原理	14
应用	1	$\overline{\text{PD}}$ ADA4898-1的(掉电)引脚	14
典型连接图	1	0.1 Hz至10 Hz噪声	14
概述	1	应用信息	15
修订历史	2	大反馈电阻下的增益操作	15
技术规格	3	不同增益下的推荐值	15
$\pm 15\text{ V}$ 电源	3	噪声	16
$\pm 5\text{ V}$ 电源	4	电路考虑	16
绝对最大额定值	5	PCB布局	16
热阻	5	电源旁路	16
最大功耗	5	接地	16
ESD警告	5	外形尺寸	17
引脚配置和功能描述	6	订购指南	17
典型工作特性	7		
测试电路	13		

修订历史

2012年5月-修订版C至修订版D

更改图2的标题	1
更新“外形尺寸”	17
更改“订购指南”	17

2010年2月—修订版B至修订版C

增加ADA4898-2	通篇
修改“特性”部分	1
更改表1	3
更改表2	4
更改图38、图40和图41	14
更改图46	15
更改图47	16
更改PCB布局部分	17
更改“订购指南”	20

2009年6月—修订版A至修订版B

更改概述部分	1
更改技术规格部分	3
更改图29和图31	11

增加图32	12
增加图41	13
更改 $\overline{\text{PD}}$ (掉电)引脚部分	14
增加表6	14
更改图45	15

2008年8月—修订版0至修订版A

更改概述部分	1
更改表5	6
更改图17	9
更改图28	10
更改图29和图32	11
增加“0.1 Hz至10 Hz噪声”部分	14
增加图42和图43；重新按序编号	14
更改“接地”部分	16
更新“外形尺寸”	17

2008年5月—版本0:初始版

技术规格

±15 V电源

除非另有说明, $T_A = 25^\circ\text{C}$, $G = +1$, $R_F = 0\ \Omega$, R_G 开路, $R_L = 1\ \text{k}\Omega$ 至GND($G > 1$, $R_F = 100\ \Omega$)。

表1.

参数	条件	最小值	典型值	最大值	单位
动态性能					
-3 dB带宽	$V_{OUT} = 100\ \text{mV}$ 峰峰值		65		MHz
	$V_{OUT} = 2\ \text{V}$ 峰峰值		14		MHz
0.1 dB平坦度带宽	$G = +2$, $V_{OUT} = 2\ \text{V}$ 峰峰值		3.3		MHz
压摆率	$V_{OUT} = 5\ \text{V}$ 阶跃		55		V/ μs
0.1%建立时间	$V_{OUT} = 5\ \text{V}$ 阶跃		85		ns
噪声/失真性能					
谐波失真SFDR	$f = 100\ \text{kHz}$, $V_{OUT} = 2\ \text{V}$ 峰峰值		-116		dBc
	$f = 500\ \text{kHz}$, $V_{OUT} = 2\ \text{V}$ 峰峰值		-93		dBc
	$f = 1\ \text{MHz}$, $V_{OUT} = 2\ \text{V}$ 峰峰值		-79		dBc
输入电压噪声	$f = 1\ \text{kHz}$		0.9		nV/ $\sqrt{\text{Hz}}$
输入电流噪声	$f = 1\ \text{kHz}$		2.4		pA/ $\sqrt{\text{Hz}}$
直流性能					
输入失调电压	$R_F = 1\ \text{k}\Omega$, 参见图43		20	125	μV
输入失调电压漂移	$R_F = 1\ \text{k}\Omega$, 参见图43		1		$\mu\text{V}/^\circ\text{C}$
输入偏置电流	$R_F = 1\ \text{k}\Omega$, 参见图43		-0.1	-0.4	μA
输入偏置失调电流	$R_F = 1\ \text{k}\Omega$, 参见图43		0.03	0.3	μA
输入偏置电流漂移	$R_F = 1\ \text{k}\Omega$, 参见图43		2		nA/ $^\circ\text{C}$
开环增益	$V_{OUT} = \pm 5\ \text{V}$	99	103		dB
输入特性					
输入电阻	差模		5		k Ω
	共模		30		M Ω
输入电容	差模		3.2		pF
	共模		2.5		pF
输入共模电压范围	参见图43		± 11		V
共模抑制比	$V_{CM} = \pm 2\ \text{V}$	-103	-126		dB
PD (掉电) 引脚(ADA4898-1)					
$\overline{\text{PD}}$ 输入电压	芯片掉电		≤ -14		V
	芯片使能		≥ -13		V
$\overline{\text{PD}}$ 开启时间	$V_{OUT} = 100\ \text{mV}$ 峰峰值		100		ns
$\overline{\text{PD}}$ 关闭时间	$V_{OUT} = 100\ \text{mV}$ 峰峰值		20		μs
输入漏电流	$\overline{\text{PD}} = +V_S$		0.1		μA
	$\overline{\text{PD}} = -V_S$		-0.2		μA
输出特性					
输出电压摆幅	$R_L // (R_F + R_G) = 500\ \Omega$, 见图43	-11.0 至 +11.8	-11.7 至 +12.1		V
	$R_L // (R_F + R_G) = 1\ \text{k}\Omega$, 见图43	-12.5 至 +12.5	-12.8 至 +12.7		V
线性输出电流	$f = 100\ \text{kHz}$, SFDR = -70 dBc, $R_L = 150\ \Omega$		40		mA
短路电流	吸电流/源电流		150		mA
关断隔离	$f = 1\ \text{MHz}$, $\overline{\text{PD}} = -V_S$		80		dB
电源					
工作范围		± 4.5		± 16.5	V
每个放大器的静态电流	$\overline{\text{PD}} = +V_S$		7.9	8.7	mA
	$\overline{\text{PD}} = -V_S$		0.1	0.3	mA
正电源抑制比	$+V_S = 15\ \text{V}$ 至 $17\ \text{V}$, $-V_S = -15\ \text{V}$	-98	-107		dB
负电源抑制比	$+V_S = 15\ \text{V}$, $-V_S = -15\ \text{V}$ 至 $-17\ \text{V}$	-100	-114		dB

ADA4898-1/ADA4898-2

±5 V电源

除非另有说明， $T_A = 25^\circ\text{C}$ ， $G = +1$ ， $R_F = 0\ \Omega$ ， R_G 开路， $R_L = 1\ \text{k}\Omega$ 至GND($G > 1$ ， $R_F = 100\ \Omega$)。

表2.

参数	条件	最小值	典型值	最大值	单位
动态性能					
-3 dB带宽	$V_{OUT} = 100\ \text{mV}$ 峰峰值		57		MHz
	$V_{OUT} = 2\ \text{V}$ 峰峰值		12		MHz
0.1 dB平坦度带宽	$G = +2$ ， $V_{OUT} = 2\ \text{V}$ 峰峰值		3		MHz
压摆率	$V_{OUT} = 2\ \text{V}$ 阶跃		50		V/ μs
0.1%建立时间	$V_{OUT} = 2\ \text{V}$ 阶跃		90		ns
噪声/失真性能					
谐波失真SFDR	$f = 100\ \text{kHz}$ ， $V_{OUT} = 2\ \text{V}$ 峰峰值		-110		dBc
	$f = 500\ \text{kHz}$ ， $V_{OUT} = 2\ \text{V}$ 峰峰值		95		dBc
	$f = 1\ \text{MHz}$ ， $V_{OUT} = 2\ \text{V}$ 峰峰值		-78		dBc
输入电压噪声	$f = 1\ \text{kHz}$		0.9		nV/ $\sqrt{\text{Hz}}$
输入电流噪声	$f = 1\ \text{kHz}$		2.4		pA/ $\sqrt{\text{Hz}}$
直流性能					
输入失调电压	$R_F = 1\ \text{k}\Omega$ ，参见图43		30	160	μV
输入失调电压漂移	$R_F = 1\ \text{k}\Omega$ ，参见图43		1		$\mu\text{V}/^\circ\text{C}$
输入偏置电流	$R_F = 1\ \text{k}\Omega$ ，参见图43		-0.1	-0.5	μA
输入偏置失调电流	$R_F = 1\ \text{k}\Omega$ ，参见图43		0.05	0.3	μA
输入偏置电流漂移	$R_F = 1\ \text{k}\Omega$ ，参见图43		2		nA/ $^\circ\text{C}$
开环增益	$V_{OUT} = \pm 1\ \text{V}$	87	94		dB
输入特性					
输入电阻	差模		5		k Ω
	共模		30		M Ω
输入电容	差模		3.2		pF
	共模		2.5		pF
输入共模电压范围	参见图43		-3 至 +2.5		V
共模抑制比	$\Delta V_{CM} = 1\ \text{V}$ 峰峰值	-102	-120		dB
PD(掉电)引脚(ADA4898-1)					
$\overline{\text{PD}}$ 输入电压	芯片掉电		-4		V
	芯片使能		≥ -3		V
$\overline{\text{PD}}$ 开启时间	$V_{OUT} = 100\ \text{mV}$ 峰峰值		100		ns
$\overline{\text{PD}}$ 关闭时间	$V_{OUT} = 100\ \text{mV}$ 峰峰值		20		μs
输入漏电流	$\overline{\text{PD}} = +V_S$		0.1		μA
	$\overline{\text{PD}} = -V_S$		-2		μA
输出特性					
输出电压摆幅	$R_L // (R_F + R_G) = 500\ \Omega$ ，见图43	± 3.1	± 3.2		V
	$R_L // (R_F + R_G) = 1\ \text{k}\Omega$ ，见图43	± 3.3	± 3.4		V
线性输出电流	$f = 100\ \text{kHz}$ ，SFDR = -70 dBc， $R_L = 150\ \Omega$		8		mA
短路电流	吸电流/源电流		150		mA
关断隔离	$f = 1\ \text{MHz}$ ， $\overline{\text{PD}} = -V_S$		80		dB
电源					
工作范围		± 4.5		± 16.5	V
每个放大器的静态电流	$\overline{\text{PD}} = +V_S$		7.5	8.4	mA
	$\overline{\text{PD}} = -V_S$		0.1	0.2	mA
正电源抑制比	$+V_S = 5\ \text{V}$ 至 $7\ \text{V}$ ， $-V_S = -5\ \text{V}$	-95	-100		dB
负电源抑制比	$+V_S = 5\ \text{V}$ ， $-V_S = -5\ \text{V}$ 至 $-7\ \text{V}$	-97	-104		dB

绝对最大额定值

表3.

参数	额定值
电源电压	36 V
功耗	参见图4
差模输入电压	±1.5 V
共模输入电压	±11.4 V
存储温度范围	-65°C至+150°C
工作温度范围	-40°C至+105°C
引脚温度(焊接, 10秒)	300°C
结温	150°C

注意, 超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值, 并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下, 推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

热阻

θ_{JA} 针对最差条件, 即零气流时器件焊接在电路板上(即其焊盘焊接到PCB表面上的焊盘), 其中PCB接口与铜层热相连。

表4.

封装类型	θ_{JA}	θ_{JC}	单位
4层板上的单通道8引脚SOIC_N_EP	47	29	°C/W
4层板上的双通道8引脚SOIC_N_EP	42	29	°C/W

最大功耗

ADA4898封装内的最大安全功耗受限于相应的芯片结温(T_J)的升高情况。达到玻璃化转变温度150°C左右时, 塑料的特性会发生改变。即使只是暂时超过这一温度限值也会改变封装对芯片作用的应力, 从而永久性地转变ADA4898的参数性能。长时间超过150°C的结温会导致芯片器件出现变化, 因而可能造成故障。

封装的功耗(P_D)为静态功耗与封装中输出负载驱动所导致的功耗之和, 而静态功耗则为电源引脚之间的电压(V_S)乘以静态电流(I_S)。负载驱动所导致的功耗取决于具体应用, 对于各输出, 负载驱动所导致的功耗等于负载电流乘以器件内的相关压降。上述计算中必须使用RMS电压和电流。

气流可增强散热, 从而有效降低 θ_{JA} 。此外, 更多金属直接与金属走线的封装引脚、通孔、接地和电源层接触, 这同样可降低 θ_{JA} 。封装底部裸露的焊盘必须焊接到与铜层热相连的PCB接口上的焊盘, 从而实现指定的 θ_{JA} 。

图4显示JEDEC标准4层板上的单通道和双通道8引脚SOIC_N_EP封装的最大功耗与环境温度的关系, 其底部焊盘焊接到与PCB层热相连的焊盘。 θ_{JA} 值为近似值。

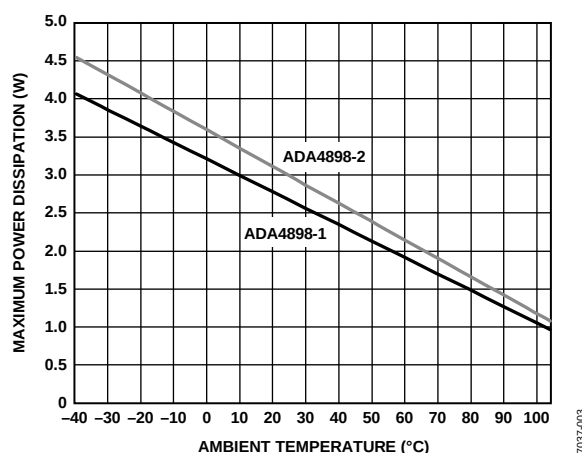


图4. 最大功耗与环境温度的关系

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路, 但在遇到高能量ESD时, 器件可能会损坏。因此, 应当采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。

ADA4898-1/ADA4898-2

引脚配置和功能描述

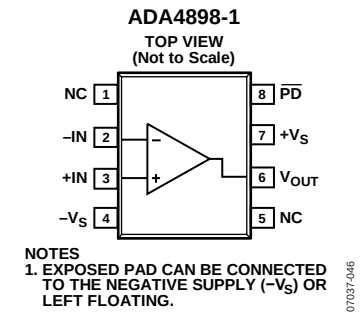


图5. 单通道8引脚SOIC_N_EP引脚配置

表5. 引脚功能描述

引脚编号	引脚名称	描述
1	NC	不连接。
2	-IN	反相输入。
3	+IN	同相输入。
4	$-V_S$	负电源。
5	NC	不连接。
6	V_{OUT}	输出。
7	$+V_S$	正电源。
8	$\overline{PD}$	掉电(-)。
	EP	裸露焊盘。可以连接到负电源($-V_S$)或悬空。

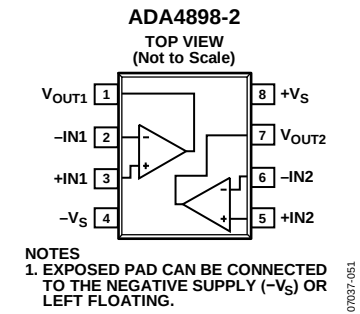


图6. 双通道8引脚SOIC_N_EP引脚配置

表6. 引脚功能描述

引脚编号	引脚名称	描述
1	V_{OUT1}	输出1。
2	-IN1	反相输入1。
3	+IN1	同相输入1。
4	$-V_S$	负电源。
5	+IN2	同相输入2。
6	-IN2	反相输入2。
7	V_{OUT2}	输出2。
8	$+V_S$	正电源。
	EP	裸露焊盘。可以连接到负电源($-V_S$)或悬空。

典型工作特性

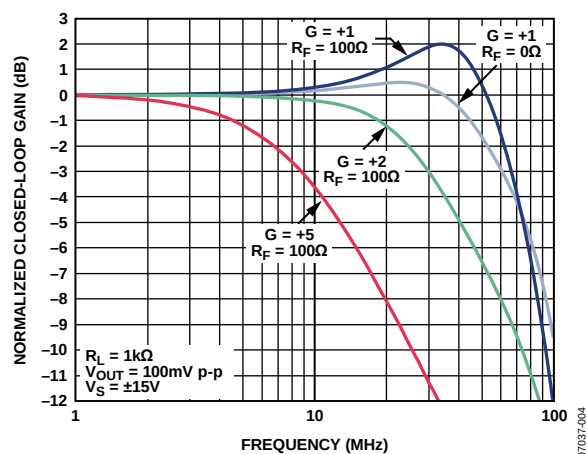


图7. 不同增益下的小信号频率响应

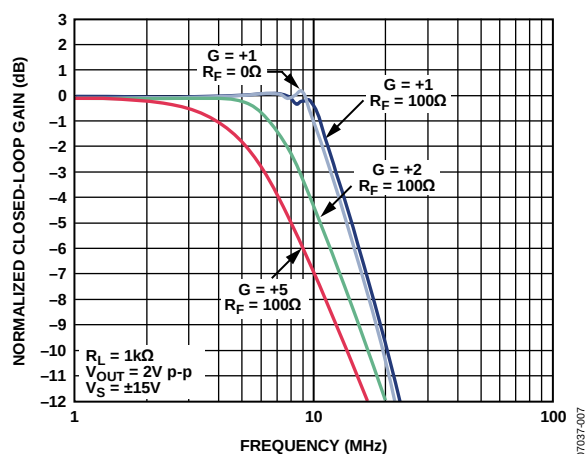


图10. 不同增益下的大信号频率响应

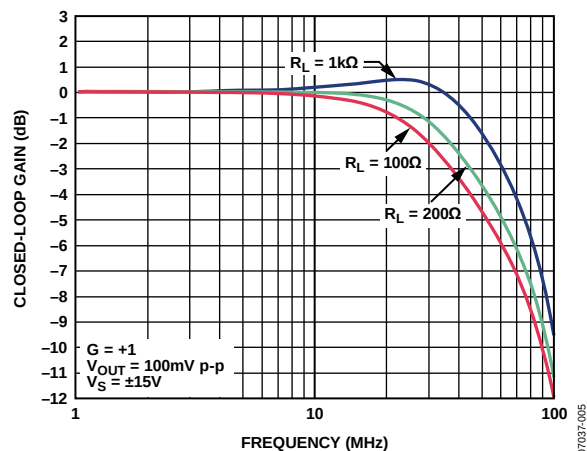


图8. 不同负载下的小信号频率响应

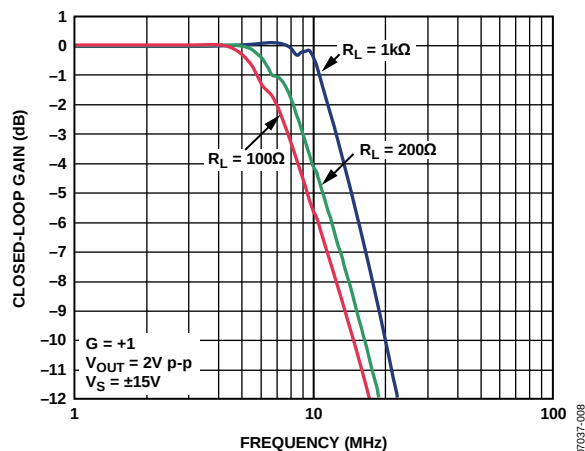


图11. 不同负载下的大信号频率响应

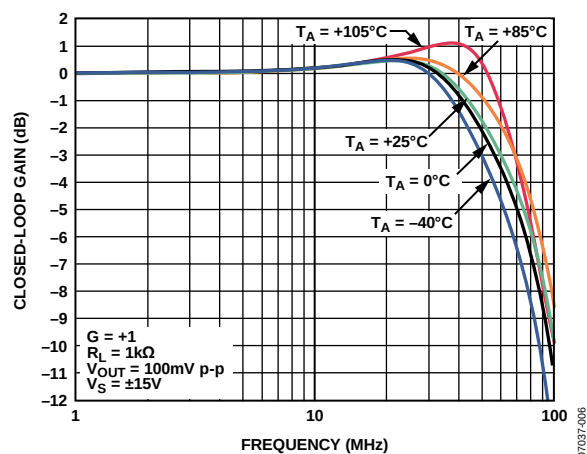


图9. 不同温度下的小信号频率响应

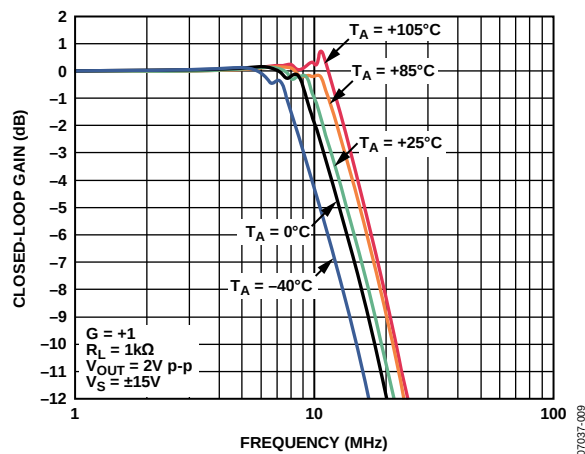


图12. 不同温度下的大信号频率响应

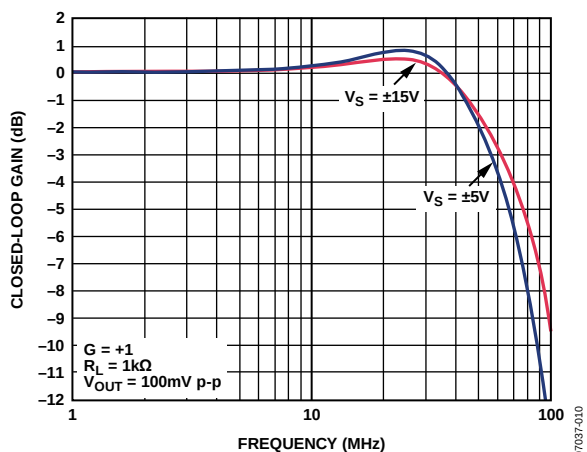


图13. 不同电源电压下的小信号频率响应

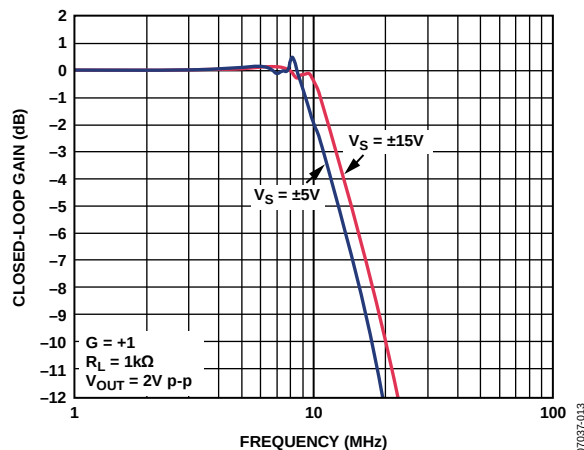


图16. 不同电源电压下的大信号频率响应

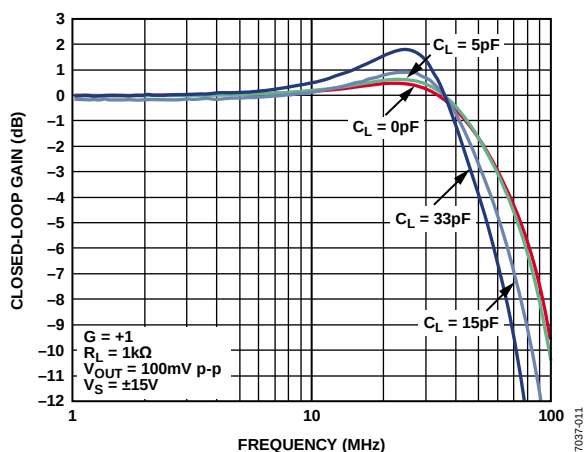


图14. 不同容性负载下的小信号频率响应

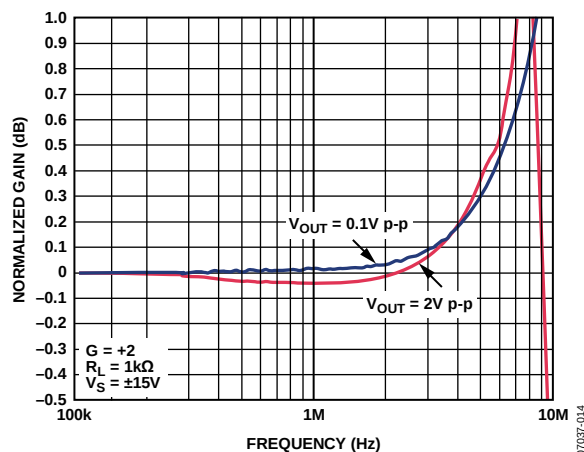


图17. 不同输出电压下的0.1 dB平坦度

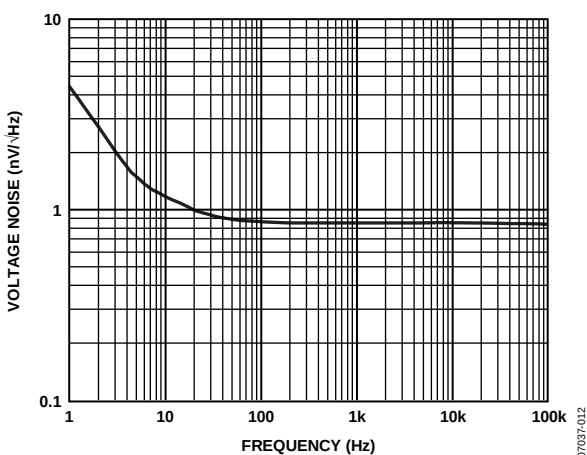


图15. 电压噪声与频率的关系

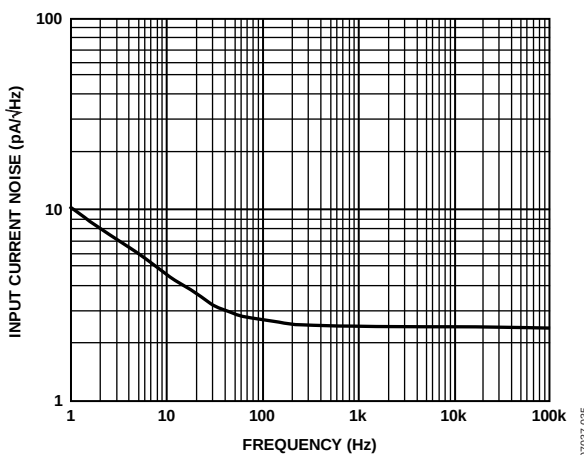


图18. 输入电流噪声与频率的关系

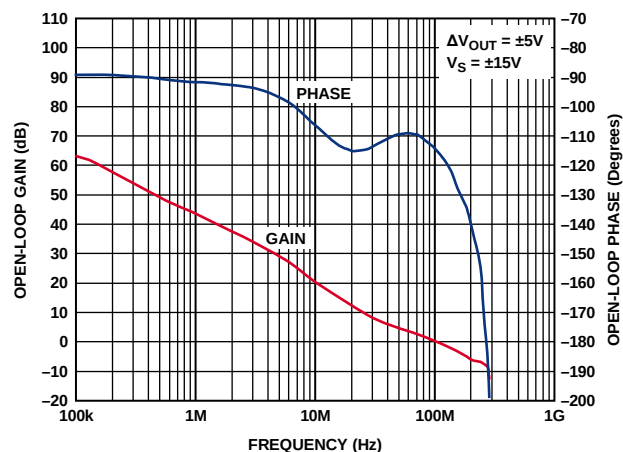


图19. 开环增益和相位与频率的关系

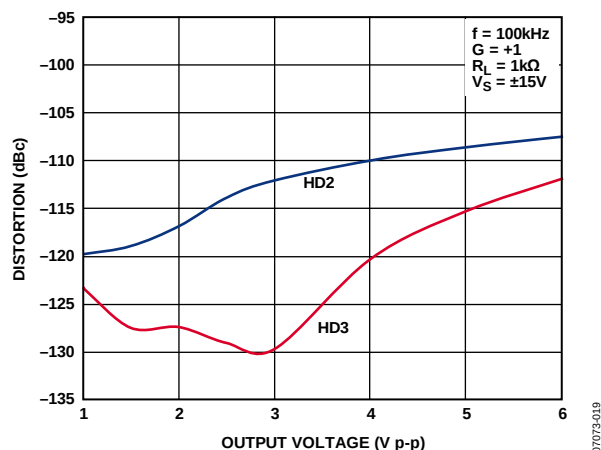


图22. 谐波失真与输出幅度的关系

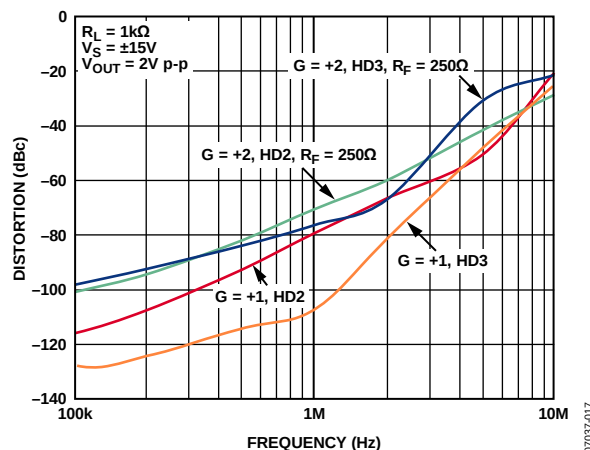


图20. 谐波失真与频率和增益的关系

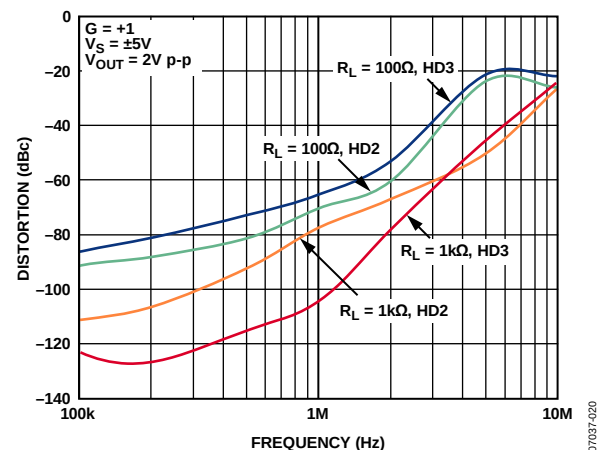


图23 谐波失真与频率和负载的关系

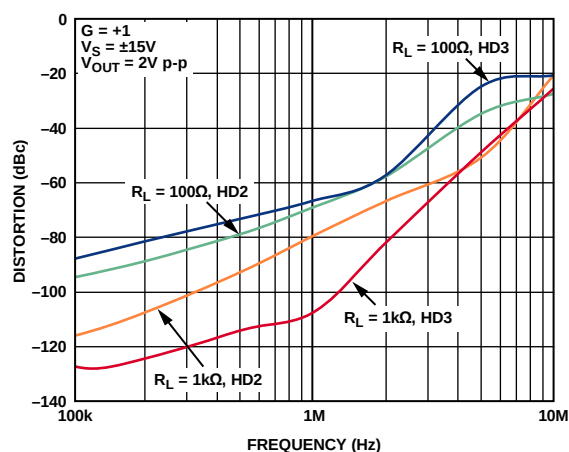


图21 谐波失真与频率和负载的关系

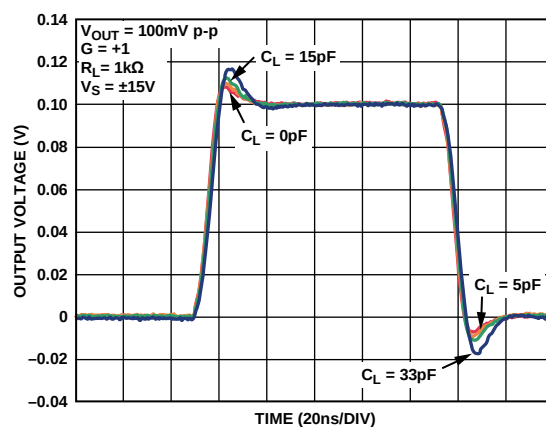


图24. 不同容性负载下的小信号瞬态响应

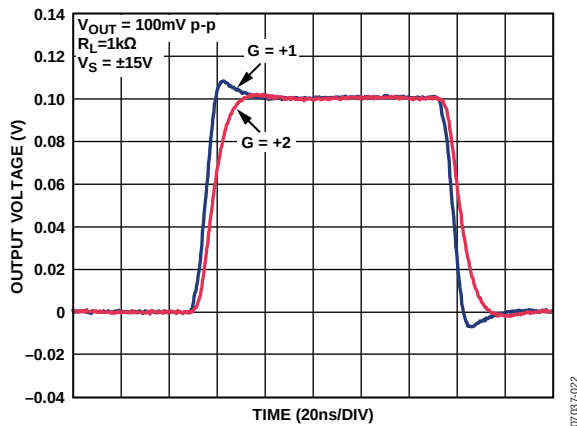


图25. 不同增益下的小信号瞬态响应

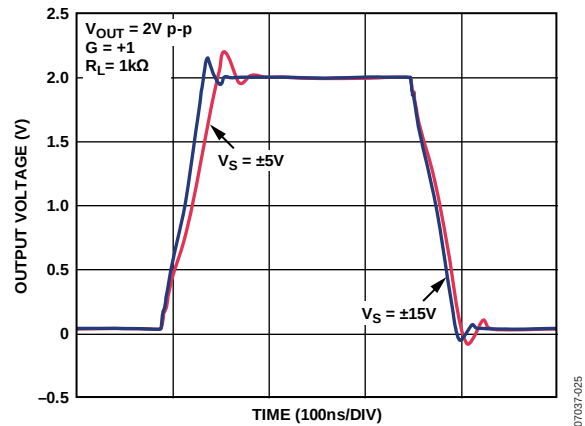


图28. 不同电源电压下的大信号瞬态响应, $R_L = 1\text{ k}\Omega$

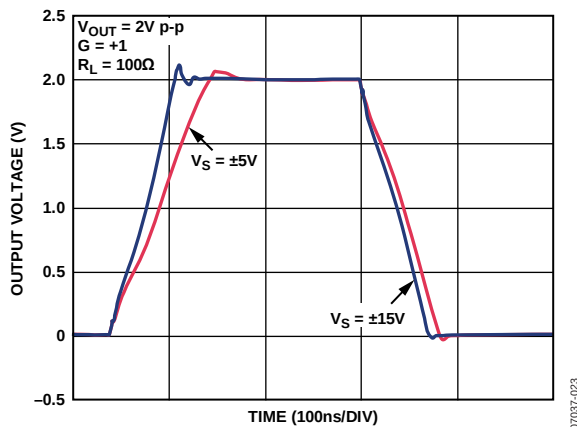


图26. 不同电源电压下的大信号瞬态响应, $R_L = 100\text{ }\Omega$

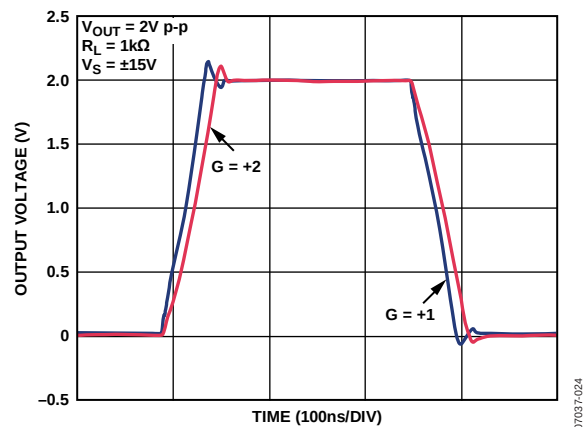


图29. 不同增益下的大信号瞬态响应

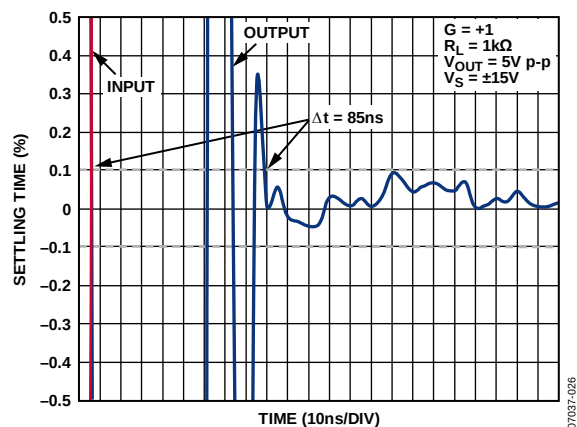


图27. 建立时间

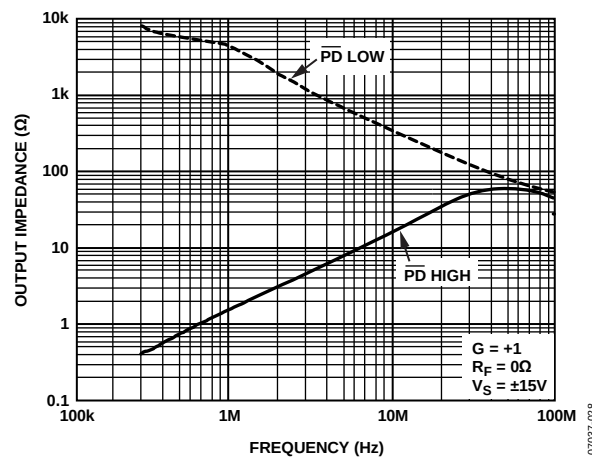


图30. 输出阻抗与频率的关系

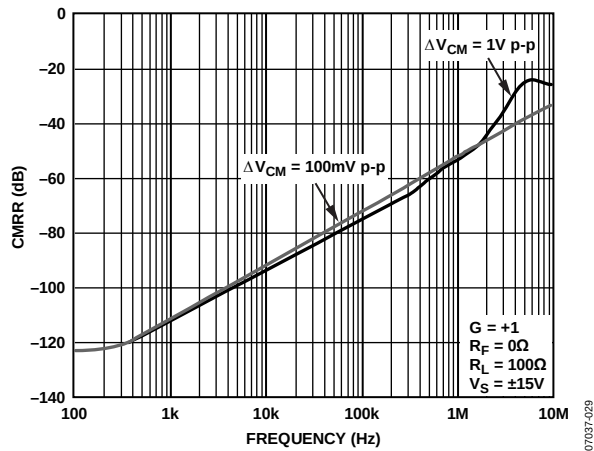


图31. 共模抑制比(CMRR)与频率的关系

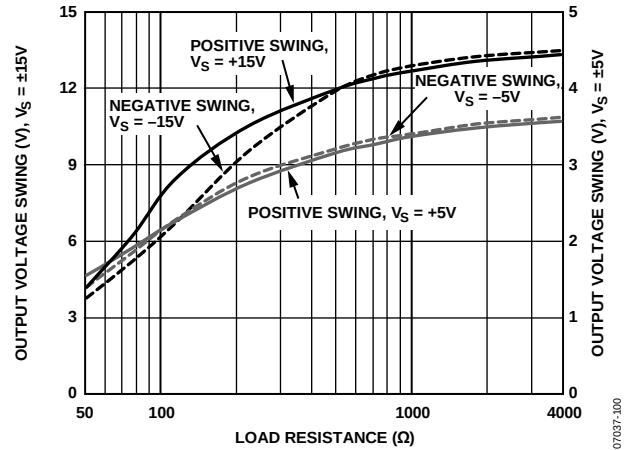


图34. 输出摆幅与负载的关系, $G = +2$,
负载 = $R_L // (R_F + R_G)$

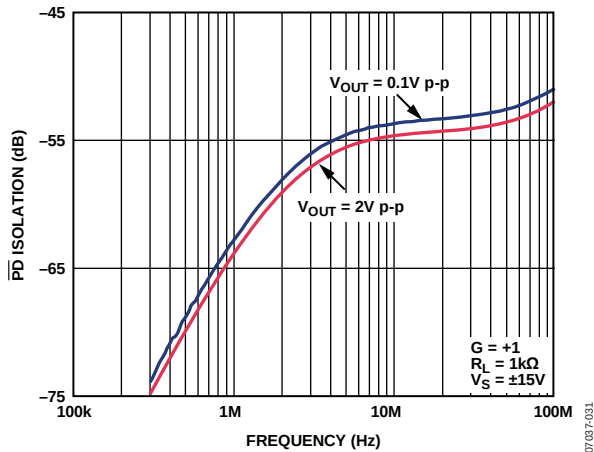


图32. $\overline{PD}$ 输入至输出隔离与频率的关系

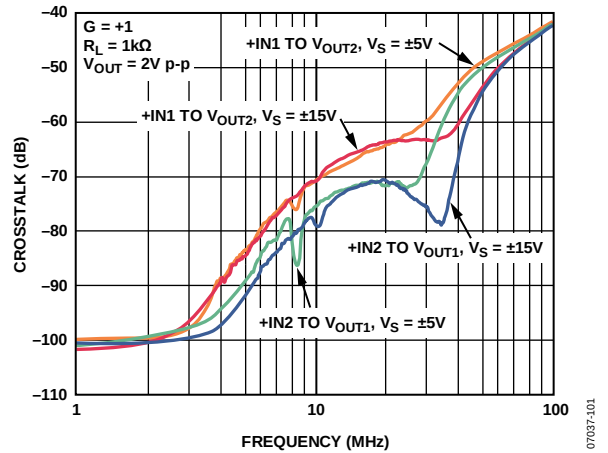


图35. 串扰与频率的关系

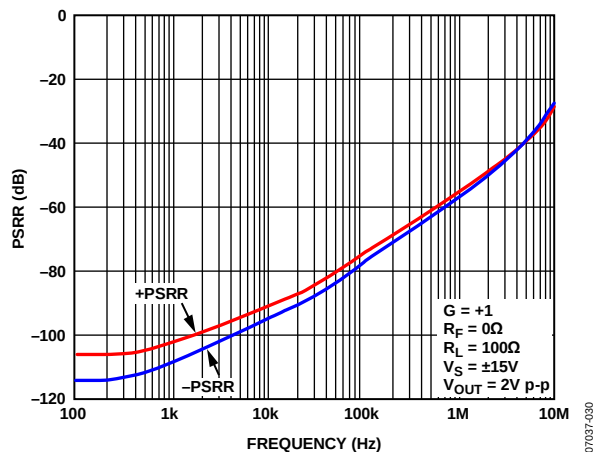


图33. 电源抑制比(PSRR)与频率的关系

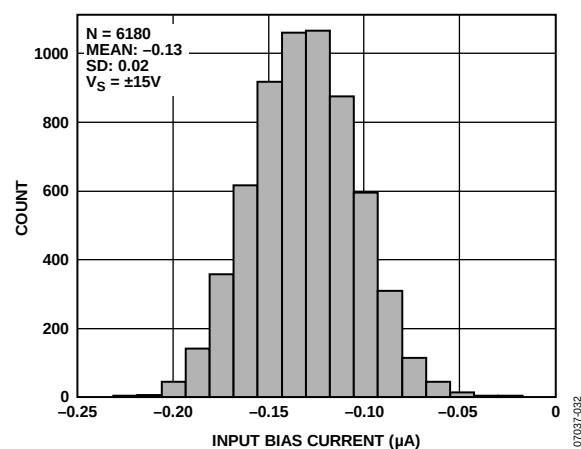


图36. 输入偏置电流分布图

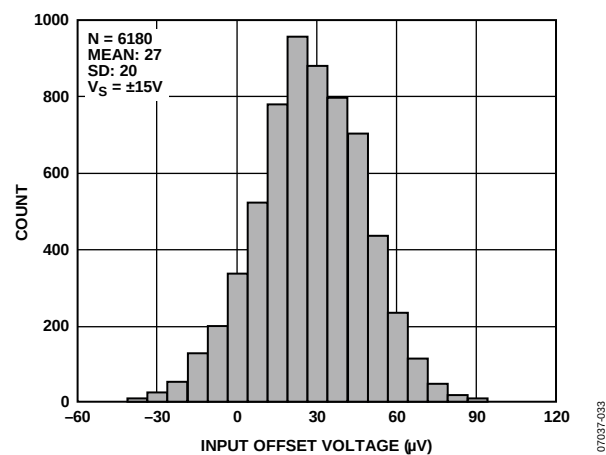


图37. 输入失调电压分布图($V_S = \pm 15 V$)

测试电路

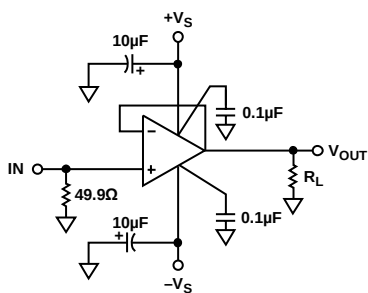


图38. 典型同相负载配置

07037-052

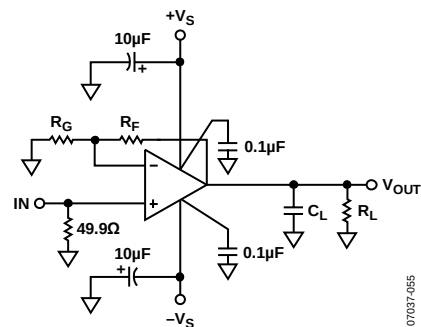


图41. 典型容性负载配置

07037-055

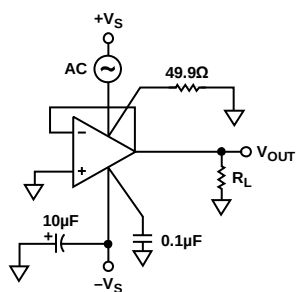


图39. 正电源抑制

07037-053

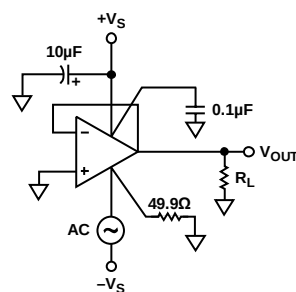


图42. 负电源抑制

07037-056

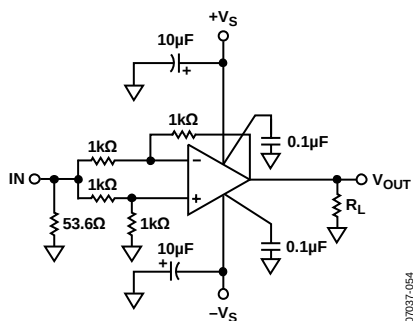


图40. 共模抑制

07037-054

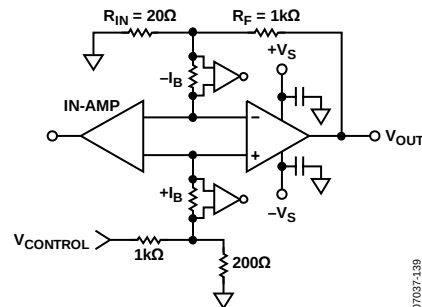


图43. 直流测试电路

07037-139

应用信息

大反馈电阻下的增益操作

图47所示的ADA4898同相增益配置原理图与教科书范例相差无几。唯一的例外是反馈电容与反馈电阻 R_F 并联，但这一电容仅在 R_F 值较大($>300\ \Omega$)时才推荐使用。图48显示了使用 $100\ \Omega$ 电阻与使用 $1\ \text{k}\Omega$ 反馈电阻的区别。使用较大的反馈电阻时，由于ADA4898中存在大输入电容，因此闭环增益会出现较高的峰化现象。使用较小的反馈电阻可以解决这一问题，但在 R_F 为 $100\ \Omega$ 的情况下，当工作电源电压较高($\pm 15\ \text{V}$)时，系统会将大量额外电流流入反馈网络。为避免这个问题，可以将一个较大的反馈电阻与一个反馈电容并联使用。图48显示了将一个反馈电容与较大 R_F 并联的效果。在此2倍增益配置中， $R_F = R_G = 1\ \text{k}\Omega$ ， $C_F = 2.7\ \text{pF}$ 。使用 C_F 后，峰化从6 dB降至2 dB以下。

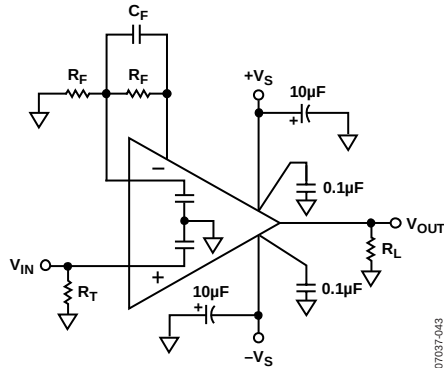


图47. 同相增益原理图

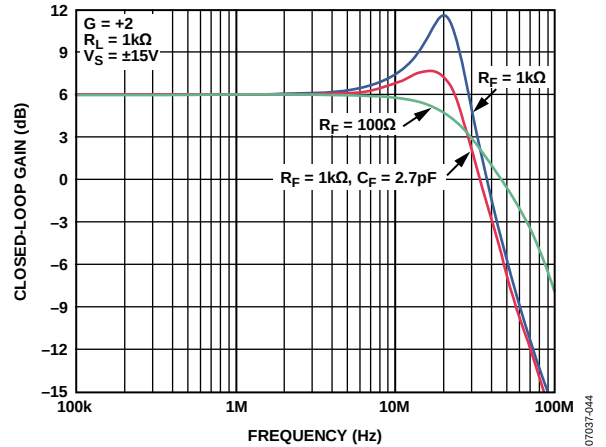


图48. 不同反馈阻抗下的小信号频率响应

不同增益下的推荐值

表8为确定不同增益和相关的性能提供了有用的参考。对于1倍以上的增益， R_F 设置为 $100\ \Omega$ 。较小的反馈电阻值(R_F)可以降低峰化以及对放大器整体噪声性能的影响。

表8. 增益和相关的推荐电阻值(条件: $V_S = \pm 5\ \text{V}$, $T_A = 25^\circ\text{C}$, $R_L = 1\ \text{k}\Omega$, $R_T = 49.9\ \Omega$)

Gain	$R_F\ (\Omega)$	$R_G\ (\Omega)$	-3 dB SS带宽(MHz), $V_{OUT} = 100\ \text{mV}$ 峰峰值	Slew Rate ($\text{V}/\mu\text{s}$), $V_{OUT} = 2\ \text{V}$ Step	ADA4898电压噪声 ($\text{nV}/\sqrt{\text{Hz}}$), RTO	总系统噪声($\text{nV}/\sqrt{\text{Hz}}$), RTO
+1	0	不适用	65	55	0.9	1.29
+2	100	100	30	50	1.8	3.16
+5	100	24.9	9	45	4.5	7.07

噪声

要分析放大器电路的噪声性能，须明确噪声源，然后确定各噪声源对放大器的整体噪声性能是否有重大影响。为了简化噪声计算，可以用噪声频谱密度来代替实际电压，从而将带宽排除在计算公式之外。噪声频谱密度一般用 $\text{nV}/\sqrt{\text{Hz}}$ 表示，相当于1 Hz带宽中的噪声。

图49所示的噪声模型具有6个独立的噪声源：三个电阻的约翰逊噪声、运放电压噪声和放大器各输入端的电流噪声。每个噪声源都会贡献一定的输出端噪声。噪声一般是折合到输入端(RTI)，但计算折合到输出端(RTO)噪声往往更容易，然后将其除以噪声增益便得到RTI噪声。

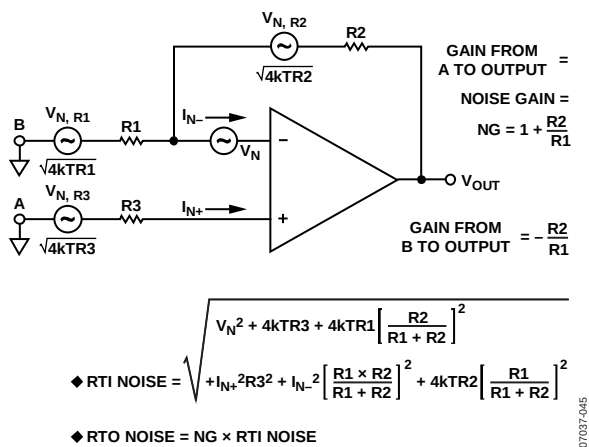


图49 运算放大器噪声分析模型

所有电阻都具有约翰逊噪声，可通过下式计算：

$$\sqrt{(4kBTR)}$$

其中：

k 表示玻尔兹曼常数($1.38 \times 10^{-23} \text{ J/K}$)。

B 表示带宽(单位Hz)。

T 表示绝对温度(单位K)。

R 表示电阻(单位 Ω)。

一个很容易记住的简单关系是：50 Ω 电阻在25°C时产生的约翰逊噪声为1 $\text{nV}/\sqrt{\text{Hz}}$ 。

在对噪声十分敏感的应用中，必须注意不要将其它较大噪声源引入放大器。每个电阻都是一个噪声源。关注设计、布局布线和器件选择这几个方面对于保持低噪声性能至关重要。该放大器和相关电阻的噪声性能如表8所示。

电路考虑

对ADA4898电路板进行布局布线时，务必小心谨慎，一丝不苟，力求实现最佳性能。电源旁路、寄生电容和器件选择都会影响放大器的整体性能。

PCB布局

ADA4898的小信号带宽达65 MHz，因此必须采用高频电路板布局布线技术。ADA4898引脚下面的所有接地和电源层应不含铜，防止接地输入引脚与接地输出引脚之间形成寄生电容。如果安装焊盘下面的接地层不干净，SOIC尺寸的单个安装焊盘就能增加多达0.2 pF的接地电容。

电源旁路

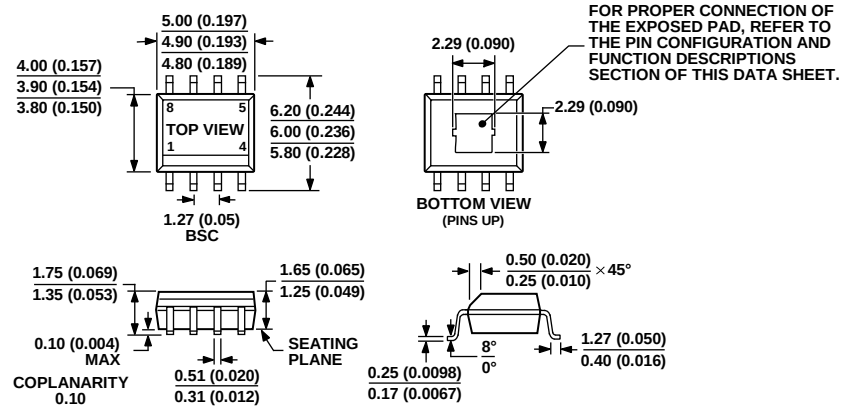
ADA4898的电源旁路已针对频率响应和失真性能进行优化。图47给出了旁路电容的推荐值和位置。电源旁路对于电路稳定、频率响应、失真和电源抑制(PSR)性能至关重要。图47所示的0.1 μF 电容应尽可能靠近ADA4898的电源引脚。10 μF 电解质电容应与0.1 μF 电容相邻，但不必靠近。两个电源之间的电容有助于提高电源抑制(PSR)和失真性能。某些情况下，增加并联电容可以改善频率和瞬态响应性能。

接地

可能的话，应使用接地层和电源层。它们可以降低电源层及接地回路的电阻和电感。输入和输出端接电阻、旁路电容及 R_G 的回路应尽可能靠近ADA4898。输出负载接地和旁路电容接地应返回至接地层上的同一点，以使走线寄生电感、响铃振荡和过冲最小，并且提高失真性能。

ADA4898封装具有裸露焊盘。为实现最佳电气和散热性能，应将此焊盘焊接到负电源层。

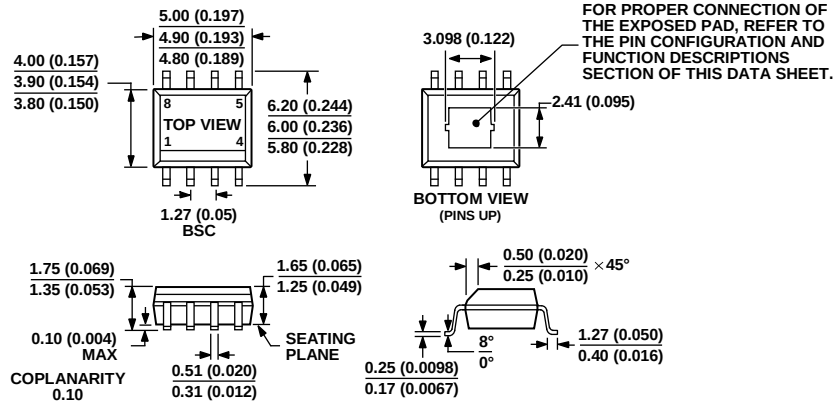
外形尺寸



COMPLIANT TO JEDEC STANDARDS MS-012-AA
CONTROLLING DIMENSIONS ARE IN MILLIMETER; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

图50. 8引脚标准小型封装，带裸露焊盘[SOIC_N_EP]
(RD-8-1)

尺寸单位：mm和(inch)



COMPLIANT TO JEDEC STANDARDS MS-012-AA
CONTROLLING DIMENSIONS ARE IN MILLIMETER; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

图51. 8引脚标准小型封装，带裸露焊盘[SOIC_N_EP]
(RD-8-2)

尺寸单位：mm和(inch)

订购指南

型号 ¹	温度范围	封装描述	封装选项	订购数量
ADA4898-1YRDZ	-40°C 至 +105°C	8引脚 SOIC_N_EP	RD-8-1	98
ADA4898-1YRDZ-R7	-40°C 至 +105°C	8引脚 SOIC_N_EP	RD-8-1	1,000
ADA4898-1YRDZ-RL	-40°C 至 +105°C	8引脚 SOIC_N_EP	RD-8-1	2,500
ADA4898-2YRDZ	-40°C 至 +105°C	8引脚 SOIC_N_EP	RD-8-2	98
ADA4898-2YRDZ-R7	-40°C 至 +105°C	8引脚 SOIC_N_EP	RD-8-2	1,000
ADA4898-2YRDZ-RL	-40°C 至 +105°C	8引脚 SOIC_N_EP	RD-8-2	2,500
ADA4898-1YRD-EBZ		评估板		
ADA4898-2YRD-EBZ		评估板		

¹ Z = 符合RoHS标准的器件。

注释

注释

注释