

特性

小型封装：10引脚MSOP

可编程增益：1、10、100、1000

增益设置：数字或引脚可编程

宽电源电压： $\pm 5V$ 至 $\pm 15V$

出色的直流性能

高共模抑制比(CMRR)：100dB(最小值，G = 100)

低增益漂移：10ppm/ $^{\circ}C$ (最大值)

低失调漂移：1.2 μ V/ $^{\circ}C$ (最大值，G = 1000)

出色的交流性能

0.001%快速建立时间：780ns(最大值)

高压摆率：20V/ μ s(最小值)

低失真：-110dBTHD(1 kHz、10 V摆幅)

相对于频率的高共模抑制比(CMRR)：

100dB(20kHz，最小值)

低噪声：10nV/ $\sqrt{Hz}$ (最大值、G = 1000)

低功耗：4mA

应用

数据采集

生物医学分析

测试与测量

概述

AD8253是一款数字可编程增益仪表放大器，具有G Ω 输入阻抗、低输出噪声、低失真特性，适合与传感器进行接口，并驱动高采样速率的模数转换器(ADC)。

AD8253具有10 MHz带宽、-110 dB低总谐波失真(THD)，以及780 ns至0.001%精度的快速建立时间(最大值)。当增益为1000时，失调电压与增益漂移分别为1.2 μ V/ $^{\circ}C$ 与10 ppm/ $^{\circ}C$ 。除了具有宽输入共模电压范围外，在直流至20 kHz，当增益为1000时，这款器件还具有100 dB的高共模抑制能力。精密直流性能与高速能力的结合，使得AD8253非常适合于数据采集应用。此外，这款单芯片解决方案还可简化设计与制造，并通过保持内部电阻与放大器的高度匹配来提高仪表性能。

AD8253用户接口由一个并行端口组成，用户可采用两种不同的方法来设置增益(参见图1所示的功能框图)。利用输入可对通过总线发送的2-bit字进行锁存。另一种方法则是利用透明增益模式，由增益端口的逻辑电平状态来决定增益。

功能框图

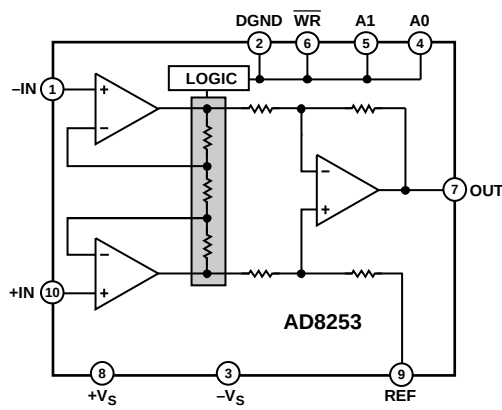


图1.

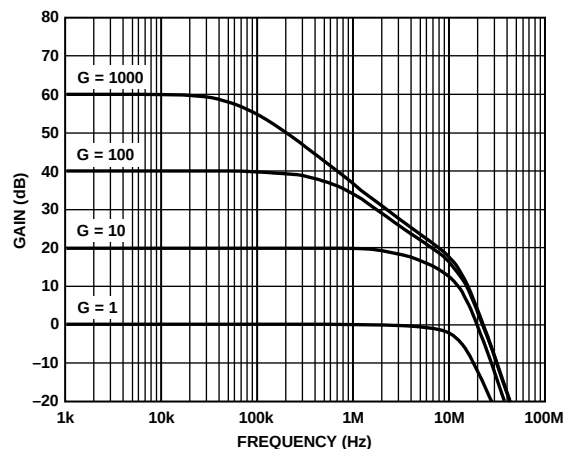


图2. 增益与频率的关系

表1. 仪表放大器分类

通用	零漂移	军用级	低功耗	高速PGA
AD8220 ¹	AD8231 ¹	AD620	AD627 ¹	AD8250
AD8221	AD8553 ¹	AD621	AD623 ¹	AD8251
AD8222	AD8555 ¹	AD524	AD8223 ¹	AD8253
AD8224 ¹	AD8556 ¹	AD526		
AD8228	AD8557 ¹	AD624		

¹ 轨到轨输出。

AD8253采用10引脚MSOP封装，额定温度范围为-40 $^{\circ}C$ 至+85 $^{\circ}C$ ，特别适合对尺寸和封装密度有严格要求的应用。

Rev. A

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2008 Analog Devices, Inc. All rights reserved.

目录

特性.....	1	电源调整与旁路.....	18
应用.....	1	输入偏置电流回路.....	18
概述.....	1	输入保护.....	18
功能框图.....	1	基准引脚.....	19
修订历史.....	2	共模输入电压范围.....	19
技术规格.....	3	布局.....	19
时序图.....	5	射频(RF)干扰.....	19
绝对最大额定值.....	6	驱动模数转换器.....	20
最大功耗.....	6	应用信息.....	21
ESD警告.....	6	差分输出.....	21
引脚配置和功能描述.....	7	使用微控制器设置增益.....	21
典型工作特性.....	8	数据采集.....	22
工作原理.....	16	外形尺寸.....	23
增益选择.....	16	订购指南.....	23

修订历史

2008年8月—修订版0至修订版A	
更改订购指南.....	23
2008年7月—修订版0：初始版	

技术规格

除非另有说明， $T_A = 25^{\circ}\text{C}$ ， $G = 1$ ， $R_L = 2\text{k}\Omega$ ， $+V_S = +15\text{V}$ ， $-V_S = -15\text{V}$ ， $V_{\text{REF}} = 0\text{V}$ 。

表2

参数	条件	最小值	典型值	最大值	单位
共模抑制比(CMRR)					
CMRR, 60 Hz, 1 kΩ非均衡信号源	+IN = -IN = -10 V至+10 V				
G = 1		80	100		dB
G = 10		96	120		dB
G = 100		100	120		dB
G = 1000		100	120		dB
CMRR, 20 kHz ¹	+IN = -IN = -10 V至+10 V				
G = 1		80			dB
G = 10		96			dB
G = 100		100			dB
G = 1000		100			dB
噪声					
电压噪声, 1kHz, RTI					
G = 1				45	nV/√Hz
G = 10				12	nV/√Hz
G = 100				11	nV/√Hz
G = 1000				10	nV/√Hz
0.1Hz至10Hz, RTI					
G = 1				2.5	μV峰峰值
G = 10				1	μV峰峰值
G = 100				0.5	μV峰峰值
G = 1000				0.5	μV峰峰值
电流噪声, 1kHz			5		pA/√Hz
电流噪声, 0.1Hz至10Hz			60		pA峰峰值
失调电压					
失调RTI V_{os}	G = 1, 10, 100, 1000			±150 + 900/G	μV
全温度范围	T = -40°C至+85°C			±210 + 900/G	μV
平均温度系数(TC)	T = -40°C至+85°C			±1.2 + 5/G	μV/°C
折合到输入端的失调与电源的关系(PSR)	$V_S = \pm 5\text{ V至}\pm 15\text{ V}$			±5 + 25/G	μV/V
输入电流					
输入偏置电流			5	50	nA
全温度范围 ²	T = -40°C至+85°C	40		60	nA
平均温度系数(TC)	T = -40°C至+85°C			400	pA/°C
输入失调电流			5	40	nA
全温度范围	T = -40°C至+85°C			40	nA
平均温度系数(TC)	T = -40°C至+85°C			160	pA/°C
动态响应					
小信号-3 dB带宽					
G = 1		10			MHz
G = 10		4			MHz
G = 100		550			kHz
G = 1000		60			kHz
0.01%建立时间	ΔOUT = 10 V阶跃				
G = 1				700	ns
G = 10				680	ns
G = 100				1.5	μs
G = 1000				14	μs

AD8253

参数	条件	最小值	典型值	最大值	单位
0.001%建立时间	$\Delta\text{OUT} = 10\text{ V}$ 阶跃				
G = 1				780	ns
G = 10				880	ns
G = 100				1.8	μs
G = 1000				1.8	μs
压摆率					
G = 1		20			V/ μs
G = 10		20			V/ μs
G = 100		12			V/ μs
G = 1000		2			V/ μs
总谐波失真+噪声	f = 1 kHz, $R_L = 10\text{ k}\Omega$, $\pm 10\text{ V}$, G = 1, 10 Hz至22 kHz带通滤波器		-110		dB
增益					
增益范围	G = 1, 10, 100, 1000	1		1000	V/V
增益误差	OUT = $\pm 10\text{ V}$				
G = 1				0.03	%
G = 10, 100, 1000				0.04	%
增益非线性度	OUT = -10 V至+10 V				
G = 1	$R_L = 10\text{ k}\Omega, 2\text{ k}\Omega, 600\ \Omega$			5	ppm
G = 10	$R_L = 10\text{ k}\Omega, 2\text{ k}\Omega, 600\ \Omega$			3	ppm
G = 100	$R_L = 10\text{ k}\Omega, 2\text{ k}\Omega, 600\ \Omega$			18	ppm
G = 1000	$R_L = 10\text{ k}\Omega, 2\text{ k}\Omega, 600\ \Omega$			110	ppm
增益与温度的关系	所有增益		3	10	ppm/ $^{\circ}\text{C}$
输入					
输入阻抗					
差分			4 1.25		$\text{G}\Omega \text{pF}$
共模			1 5		$\text{G}\Omega \text{pF}$
输入工作电压范围	$V_S = \pm 5\text{ V}$ 至 $\pm 15\text{ V}$	$-V_S + 1$		$+V_S - 1.5$	V
全温度范围 ³	T = -40 $^{\circ}\text{C}$ 至+85 $^{\circ}\text{C}$	$-V_S + 1.2$		$+V_S - 1.7$	V
输出					
输出摆幅	T = -40 $^{\circ}\text{C}$ 至+85 $^{\circ}\text{C}$	-13.7		+13.6	V
全温度范围 ⁴		-13.7		+13.6	V
短路电流			37		mA
基准电压输入					
R_{IN}	+IN, -IN, REF = 0		20		k Ω
I_{IN}				1	μA
电压范围		$-V_S$		$+V_S$	V
输出增益			1 ± 0.0001		V/V
数字逻辑					
数字地电压, DGND	以GND为基准	$-V_S + 4.25$	0	$+V_S - 2.7$	V
数字输入低电平电压	以GND为基准	DGND		1.2	V
数字输入高电平电压	以GND为基准	1.5		$+V_S$	V
数字输入电流			1		μA
增益切换时间 ⁵				325	ns
t_{SU}	见图3时序图	15			ns
t_{HD}		30			ns
t_{WR-LOW}		20			ns
$t_{WR-HIGH}$		15			ns

参数	条件	最小值	典型值	最大值	单位
电源					
工作范围		±5		±15	V
静态电流, $+I_S$			4.6	5.3	mA
静态电流, $-I_S$			4.5	5.3	mA
全温度范围	$T = -40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$			6	mA
温度范围					
额定性能		-40		+85	$^{\circ}\text{C}$

¹ 有关CMRR与频率的典型性能，详情请参见图20。

² 全温度范围内的输入偏置电流：温度最高时最小，温度最低时最大。

³ 参见图30输入电压限值与电源电压和温度的关系。

⁴ 参见图32、图33和图34不同负载下的输出电压摆幅与电源电压和温度的关系。

⁵ 增加输出压摆和建立时间，计算总增益变化时间。

时序图

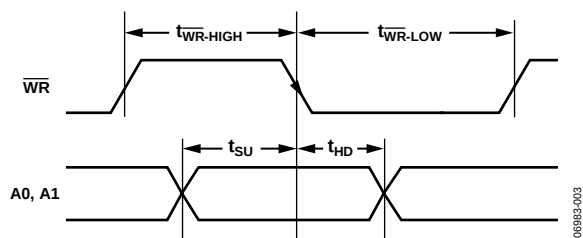


图3. 锁存增益模式时序图(参见“锁存增益模式时序”部分)

绝对最大额定值

表3

参数	额定值
电源电压	±17 V
功耗	见图4
输出短路电流	时限未定 ¹
共模输入电压	±V _S
差分输入电压	±V _S
数字逻辑输入	±V _S
存储温度范围	-65°C至+125°C
工作温度范围 ²	-40°C至+85°C
引脚温度(焊接10秒)	300°C
结温	140°C
θ _{JA} (4层JEDEC标准板)	112°C/W
封装玻璃化转变温度	140°C

¹ 假设负载以中间电源电压为基准。

² 额定温度范围为-40°C至+85°C。有关+125°C性能,请参见“典型工作特性”部分。

注意, 超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值, 不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下, 器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

最大功耗

AD8253封装内的最大安全功耗受限于相应的芯片结温(T_J)的升高情况。芯片的塑封局部达到结温。达到玻璃化转变温度140°C左右时, 塑料的特性会发生改变。即使只是暂时超过这一温度限值也会改变封装对芯片作用的应力, 从而永久性地转变AD8253的参数性能。长时间超过140°C的结温会导致芯片器件出现变化, 因而可能造成故障。

可以利用封装和PCB的静止空气热属性(θ_{JA})、环境温度(T_A)和封装的总功耗(P_D)来确定芯片的结温。结温通过下式计算:

$$T_J = T_A + (P_D \times \theta_{JA})$$

封装的功耗(P_D)为静态功耗与封装中所有输出的负载驱动所导致的功耗之和, 而静态功耗则为电源引脚之间的电压(V_S)

乘以静态电流(I_S)。假设负载(R_L)以中间电源电压为基准, 则总驱动功耗为V_S/2 × I_{OUT}, 其中一部分消耗在封装中, 一部分消耗在负载中(V_{OUT} × I_{OUT})。

总驱动功耗和负载功耗的区别在于驱动功耗是在封装中消耗的。

$$P_D = \text{静态功耗} + (\text{总驱动功耗} - \text{负载功耗})$$

$$P_D = (V_S \times I_S) + \left(\frac{V_S}{2} \times \frac{V_{OUT}}{R_L} \right) - \frac{V_{OUT}^2}{R_L}$$

单电源供电且R_L以-V_S为基准时, 最差情况为V_{OUT}=V_S/2。

气流可增强散热, 从而有效降低θ_{JA}。此外, 更多金属直接与金属走线的封装引脚、通孔、地和电源层接触, 这同样可降低θ_{JA}。

图4显示4层JEDEC标准板上封装最大安全功耗与环境温度之间的关系。

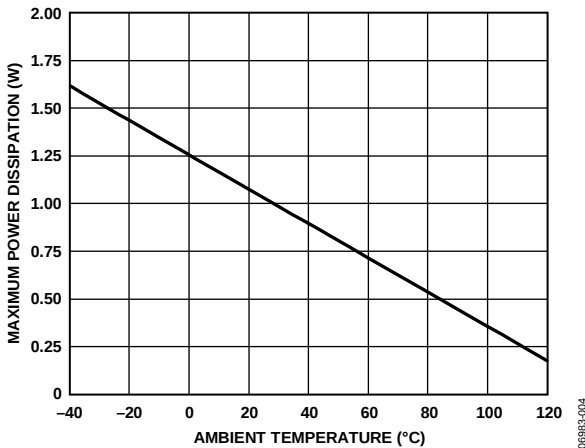


图4. 最大功耗与环境温度的关系

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路, 但在遇到高能量ESD时, 器件可能会损坏。因此, 应当采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。

引脚配置和功能描述

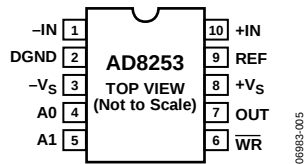


图5. 10引脚MSOP(RM-10)引脚配置

表4. 引脚功能描述

引脚编号	引脚名称	描述
1	-IN	反相输入引脚。真差分输入。
2	DGND	数字地。
3	-Vs	负电源引脚。
4	A0	增益设置引脚(LSB)。
5	A1	增益设置引脚(MSB)。
6	WR	写入使能。
7	OUT	输出引脚。
8	+Vs	正电源引脚。
9	REF	基准电压引脚。
10	+IN	同相输入引脚。真差分输入。

典型工作特性

除非另有说明, $T_A = 25^\circ\text{C}$, $+V_S = +15\text{ V}$, $-V_S = -15\text{ V}$, $R_L = 10\text{ k}\Omega$ 。

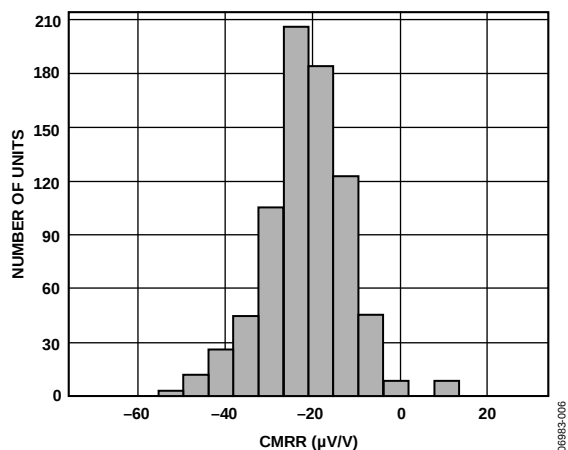


图6. CMRR的典型分布图, $G = 1$

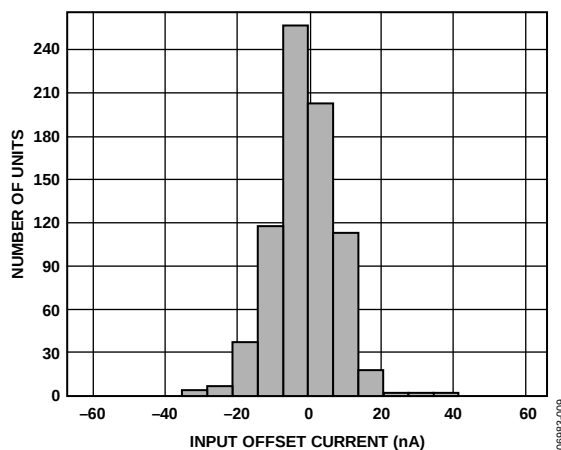


图9. 输入失调电流的典型分布图

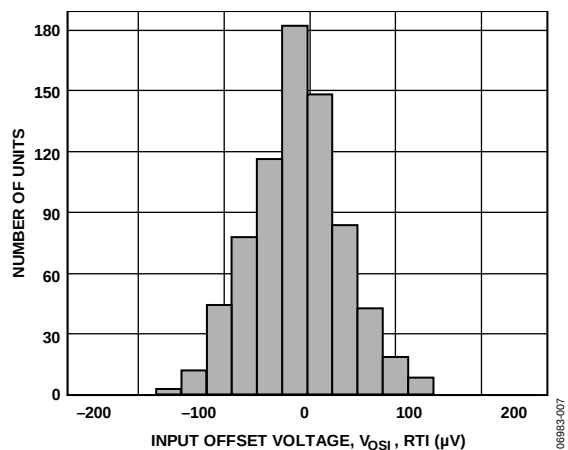


图7. 失调电压的典型分布图, V_{OSI}

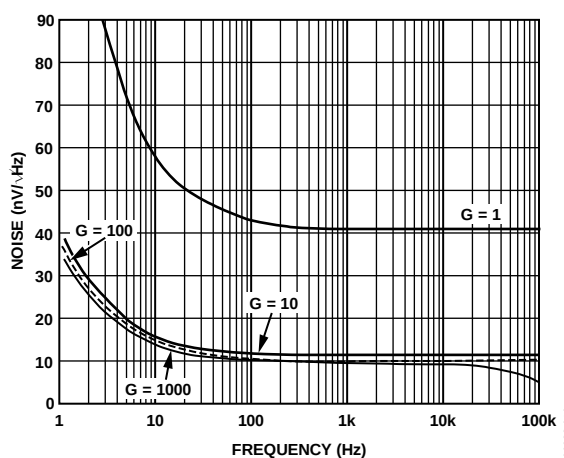


图10. 电压噪声谱密度与频率的关系

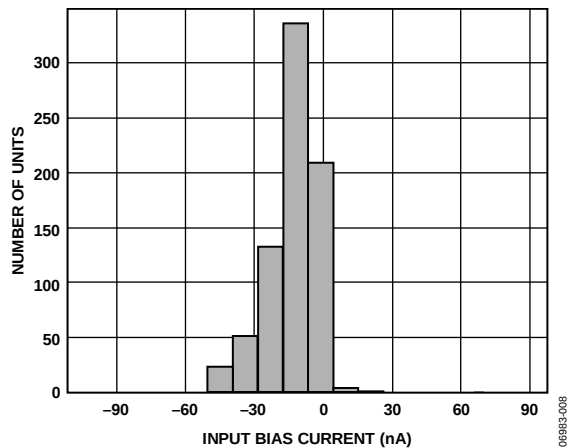


图8. 输入偏置电流的典型分布图

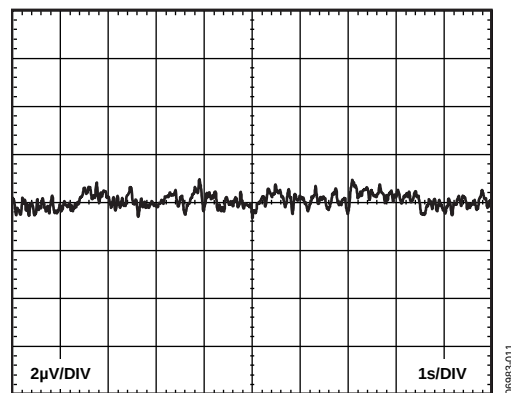


图11. 0.1 Hz至10 Hz电压噪声, RTI, $G = 1$

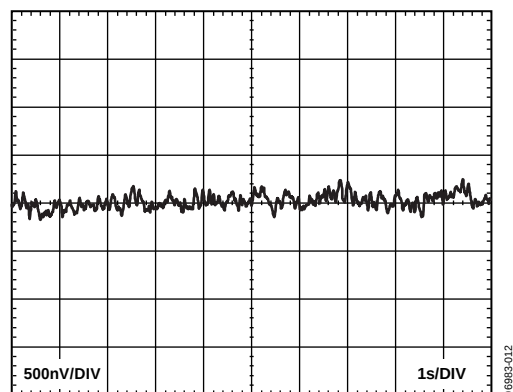
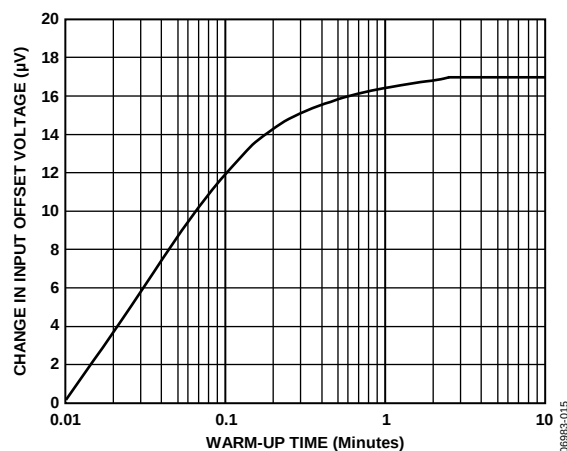
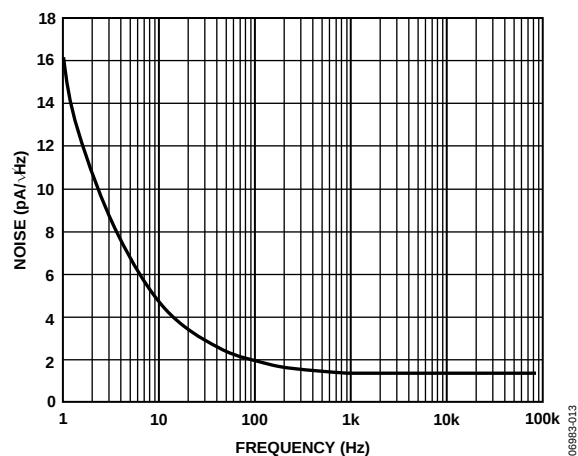
图12. 0.1 Hz至10 Hz电压噪声, RTI, $G = 1000$ 图15. 输入失调电压变化与预备时间的关系, $G = 1000$ 

图13. 电流噪声谱密度与频率的关系

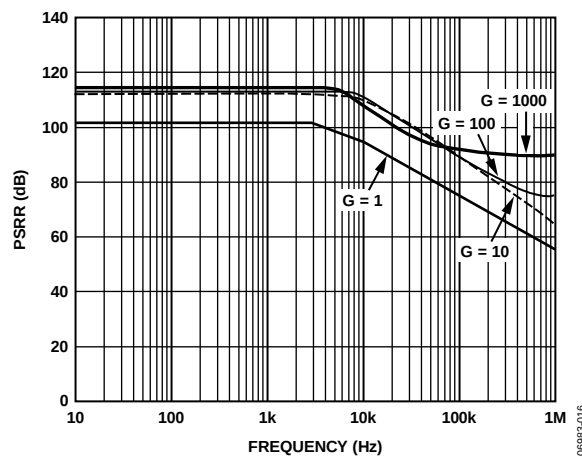


图16. 正PSRR与频率的关系, RTI

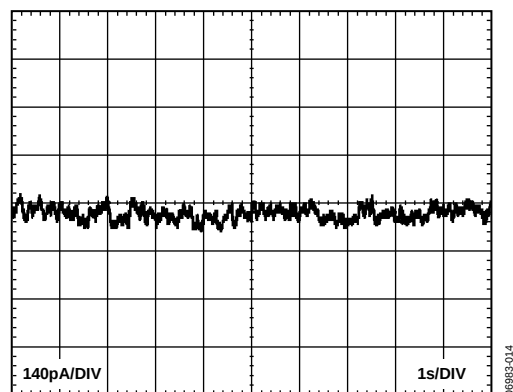


图14. 0.1 Hz至10 Hz电流噪声

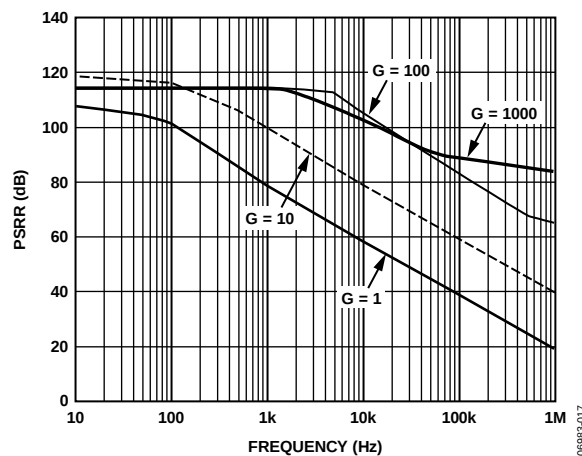


图17. 负PSRR与频率的关系, RTI

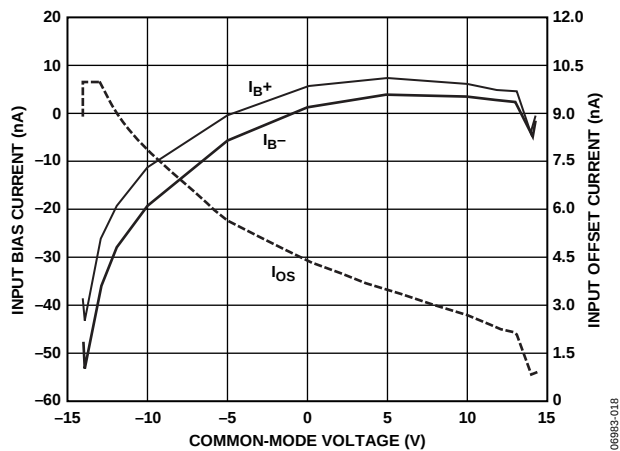


图18. 输入偏置电流和失调电流与共模电压的关系

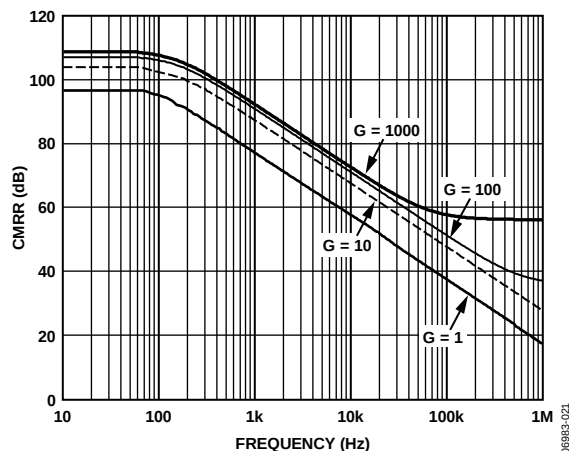


图21. CMRR与频率的关系, 1 kΩ非均衡信号源

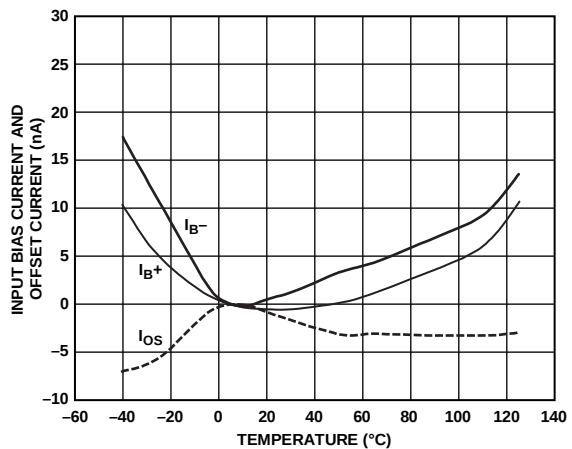


图19. 输入偏置电流和失调电流与温度的关系

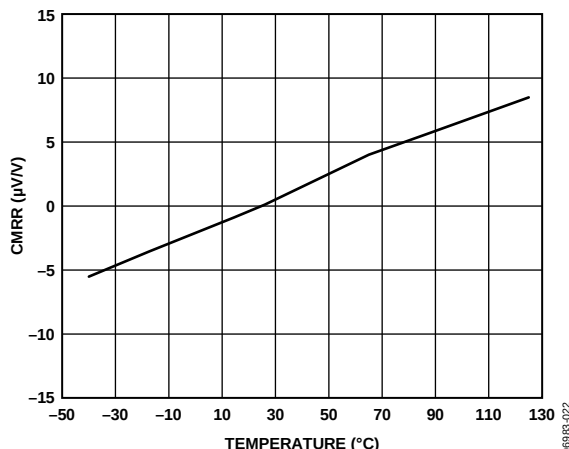


图22. CMRR与温度的关系, $G = 1$

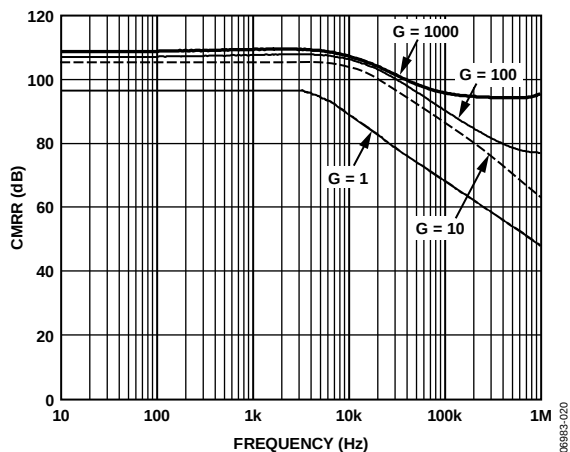


图20. CMRR与频率的关系

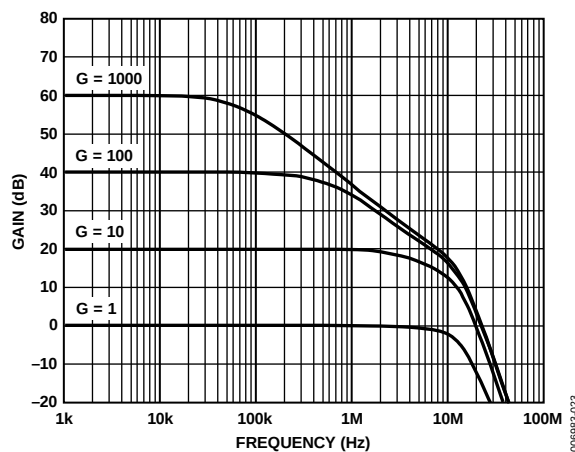
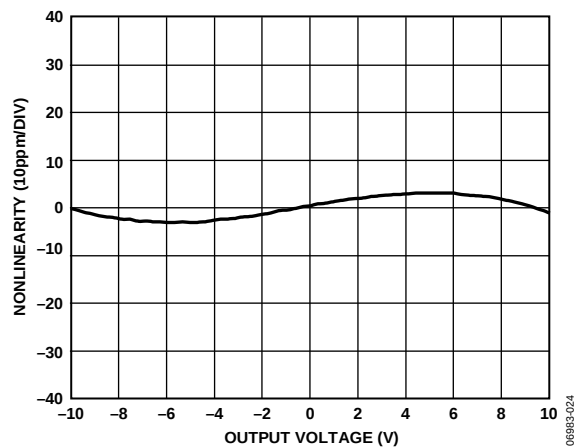
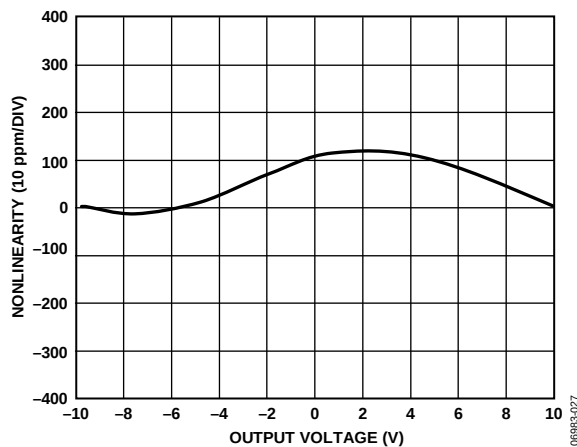
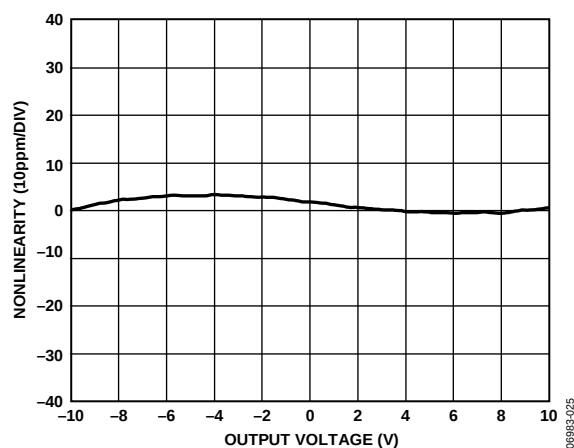
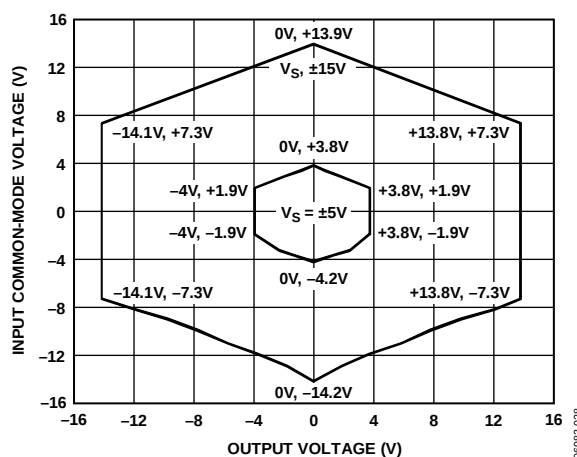
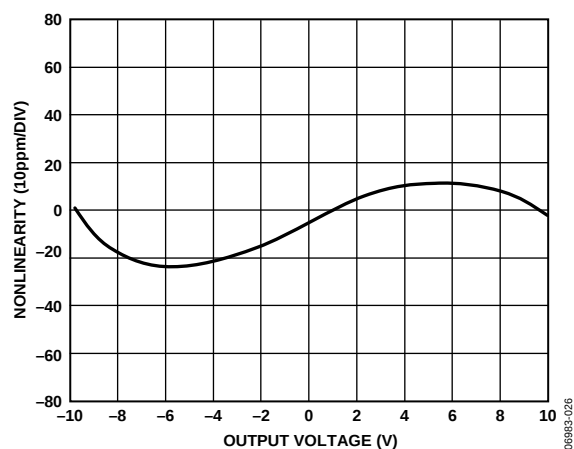
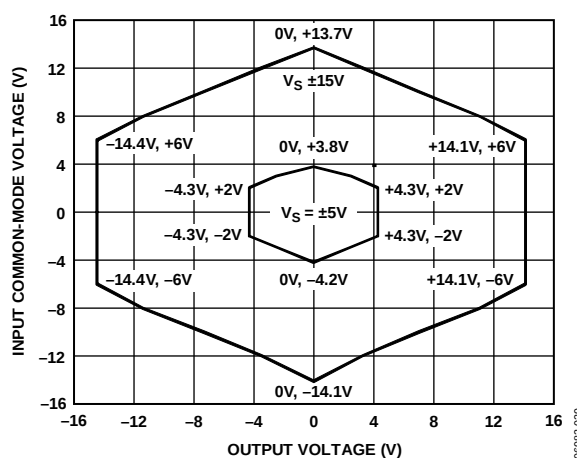


图23. 增益与频率的关系

图24. 增益非线性度, $G = 1$, $R_L = 10\text{ k}\Omega$, $2\text{ k}\Omega$, $600\text{ }\Omega$ 图27. 增益非线性度, $G = 1000$, $R_L = 10\text{ k}\Omega$, $2\text{ k}\Omega$, $600\text{ }\Omega$ 图25. 增益非线性度, $G = 10$, $R_L = 10\text{ k}\Omega$, $2\text{ k}\Omega$, $600\text{ }\Omega$ 图28. 输入共模电压范围与输出电压的关系, $G = 1$ 图26. 增益非线性度, $G = 100$, $R_L = 10\text{ k}\Omega$, $2\text{ k}\Omega$, $600\text{ }\Omega$ 图29. 输入共模电压范围与输出电压的关系, $G = 1000$

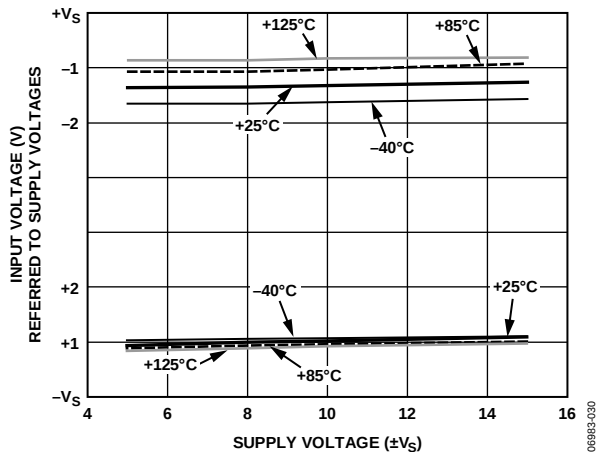


图30. 输入电压限值与电源电压的关系, $G=1$, $V_{REF}=0V$, $R_L=10k\Omega$

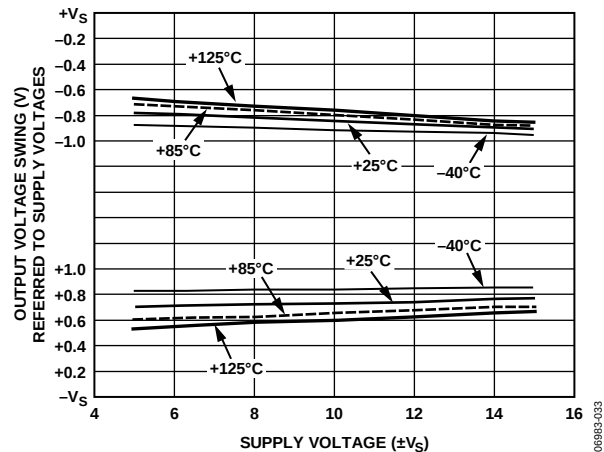


图33. 输出电压摆幅与电源电压的关系, $G=1000$, $R_L=10k\Omega$

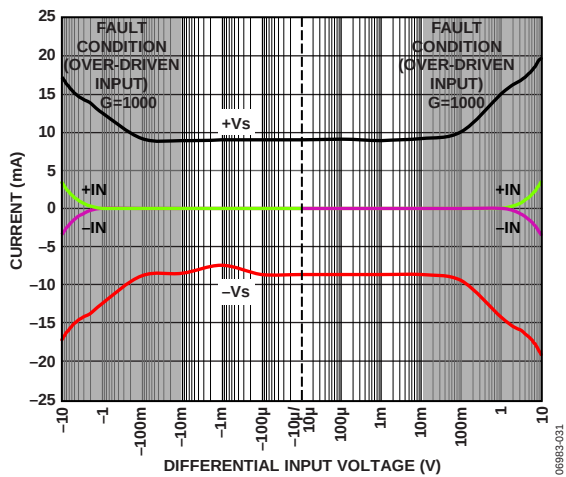


图31. 故障吸电流与输入电压的关系, $G=1000$, $R_L=10k\Omega$

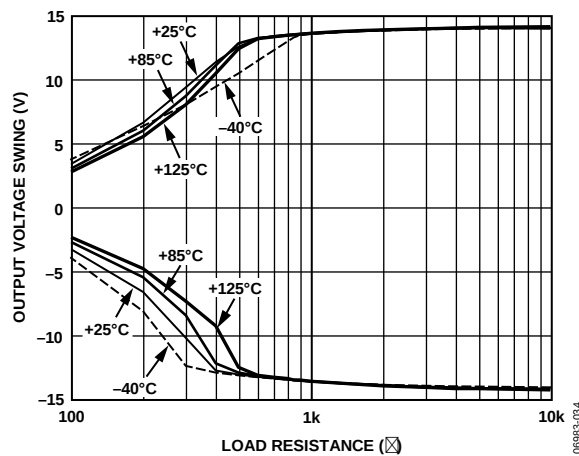


图34. 输出电压摆幅与负载阻抗的关系

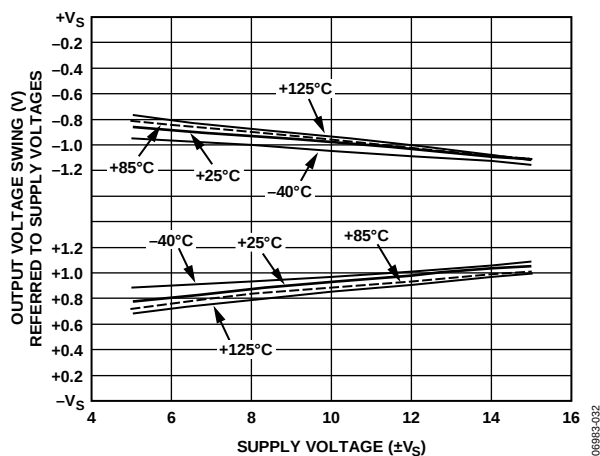


图32. 输出电压摆幅与电源电压的关系, $G=1000$, $R_L=2k\Omega$

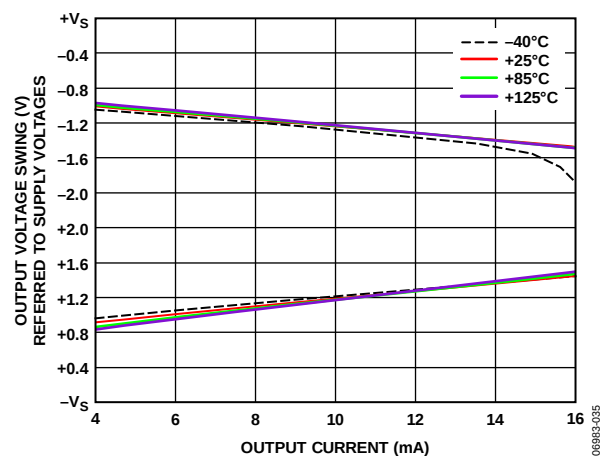
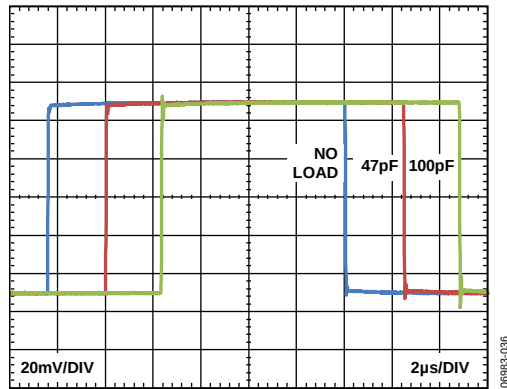
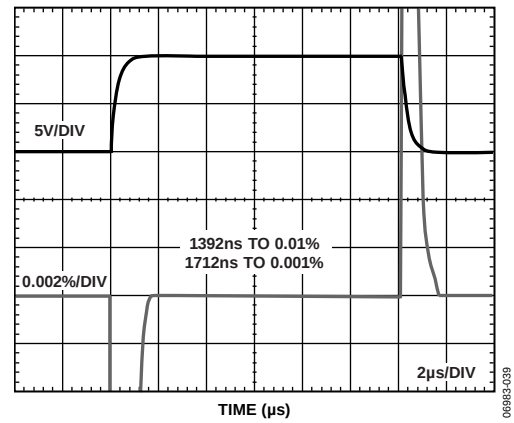
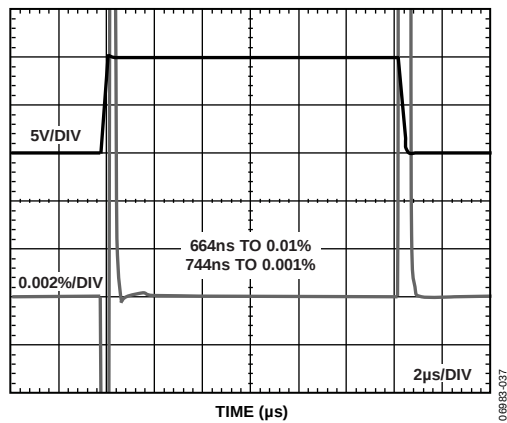
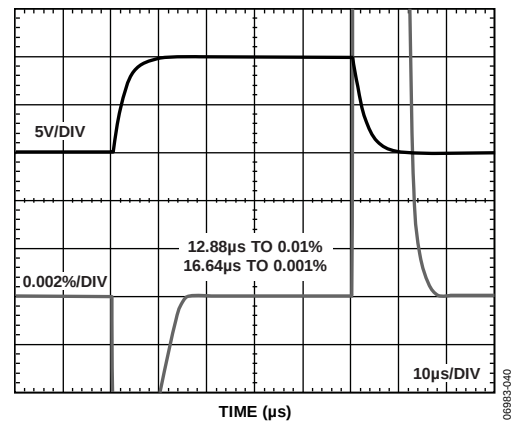
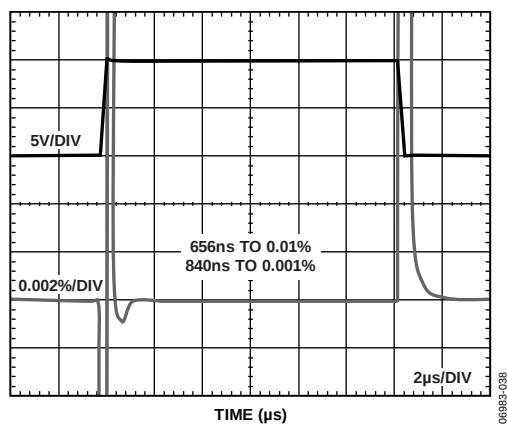
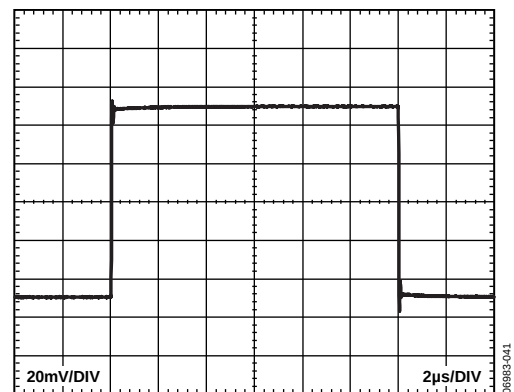


图35. 输出电压摆幅与输出电流的关系

图36. 不同容性负载下的小信号脉冲响应, $G = 1$ 图39. 大信号脉冲响应和建立时间, $G = 100$, $R_L = 10 \text{ k}\Omega$ 图37. 大信号脉冲响应和建立时间, $G = 1$, $R_L = 10 \text{ k}\Omega$ 图40. 大信号脉冲响应和建立时间, $G = 1000$, $R_L = 10 \text{ k}\Omega$ 图38. 大信号脉冲响应和建立时间, $G = 10$, $R_L = 10 \text{ k}\Omega$ 图41. 小信号响应, $G = 1$, $R_L = 2 \text{ k}\Omega$, $C_L = 100 \text{ pF}$

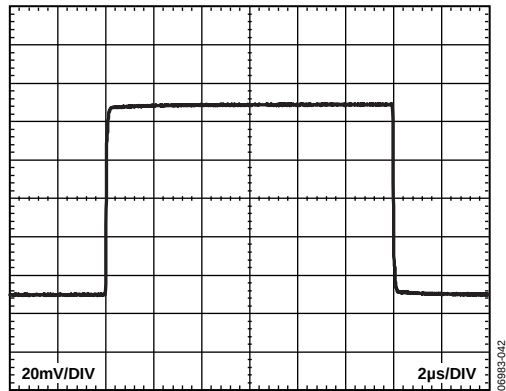


图42. 小信号响应, $G = 10$, $R_L = 2\text{ k}\Omega$, $C_L = 100\text{ pF}$

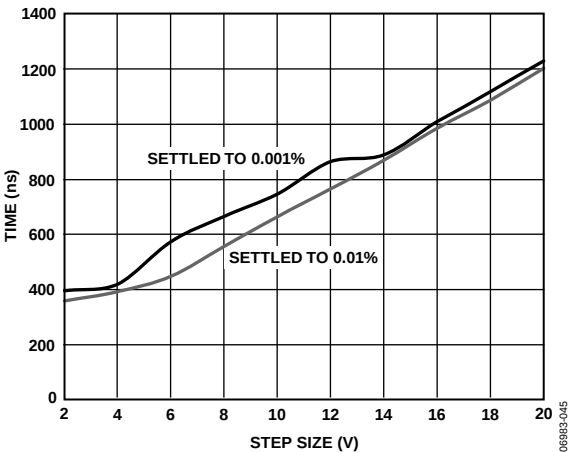


图45. 建立时间与阶跃信号幅度的关系, $G = 1$, $R_L = 10\text{ k}\Omega$

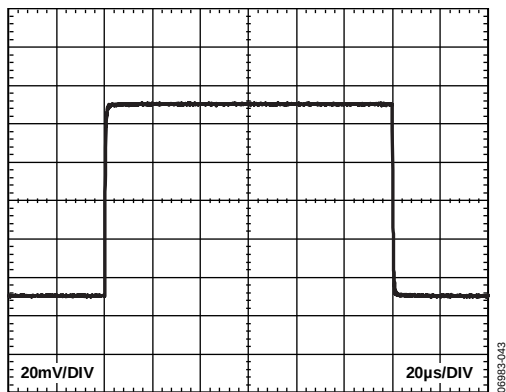


图43. 小信号响应, $G = 100$, $R_L = 2\text{ k}\Omega$, $C_L = 100\text{ pF}$

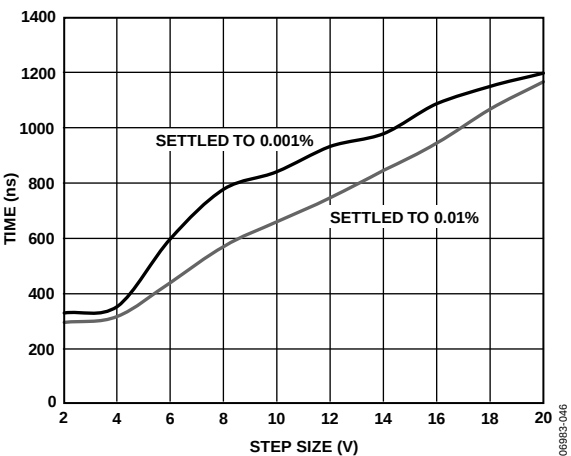


图46. 建立时间与阶跃信号幅度的关系, $G = 10$, $R_L = 10\text{ k}\Omega$

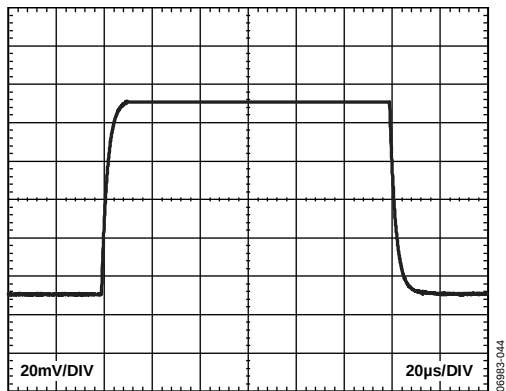


图44. 小信号响应, $G = 1000$, $R_L = 2\text{ k}\Omega$, $C_L = 100\text{ pF}$

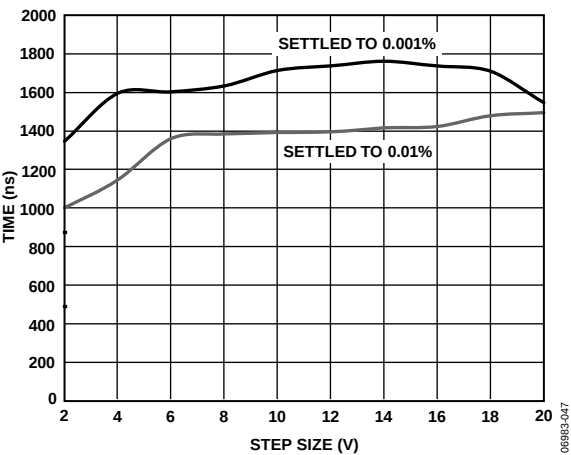


图47. 建立时间与阶跃信号幅度的关系, $G = 100$, $R_L = 10\text{ k}\Omega$

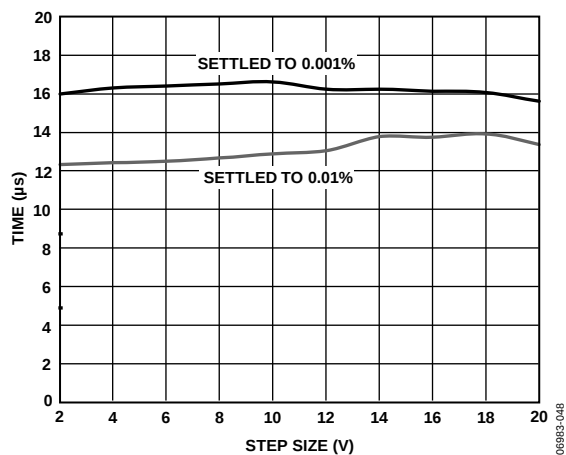


图48. 建立时间与阶跃信号幅度的关系, $G = 1000$, $R_L = 10\text{ k}\Omega$

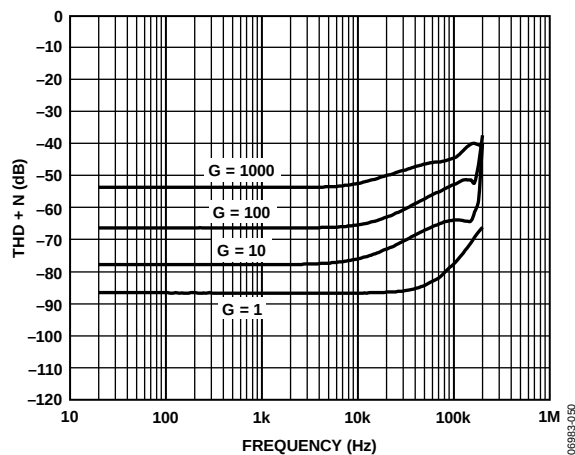


图50. 总谐波失真与频率的关系, 10 Hz至500 kHz带通滤波器, $2\text{ k}\Omega$ 负载

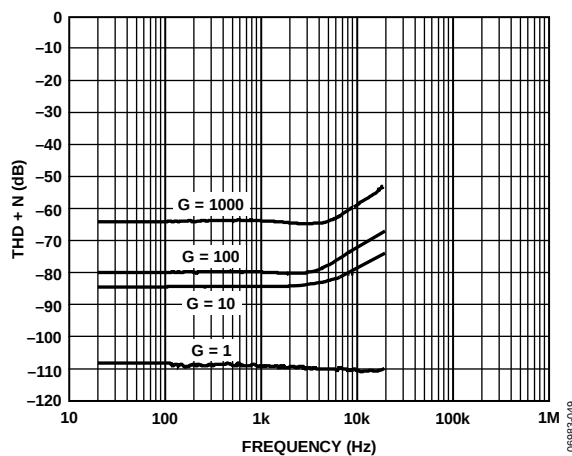


图49. 总谐波失真与频率的关系, 10 Hz至22 kHz带通滤波器, $2\text{ k}\Omega$ 负载

工作原理

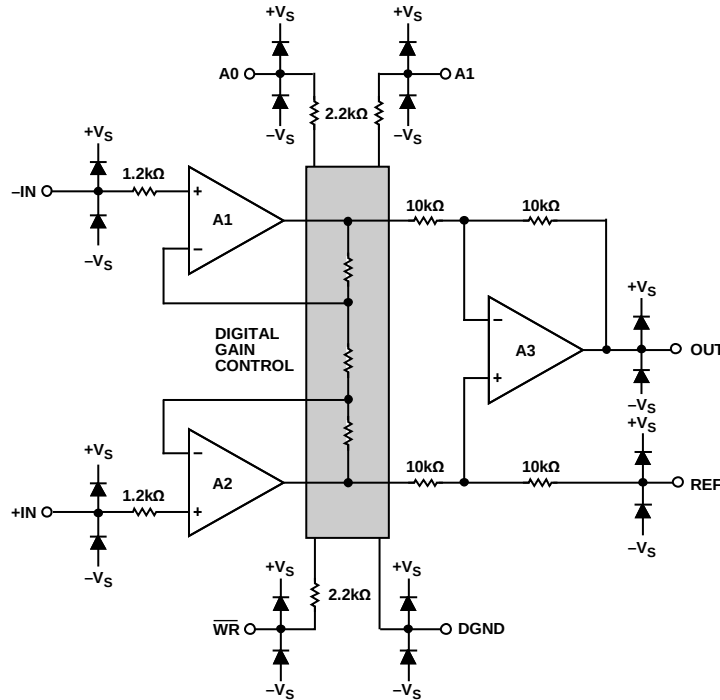


图51. 简化原理图

AD8253是一款单芯片仪表放大器，采用经典的三运放拓扑结构设计，如图51所示。它采用ADI公司专有的iCMOS®工艺制造，具有精密线性性能和稳定的数字接口。并行接口允许用户对1、10、100和1000的增益进行数字化编程。增益控制通过切换内部精密电阻阵列中的电阻实现(如图51所示)。

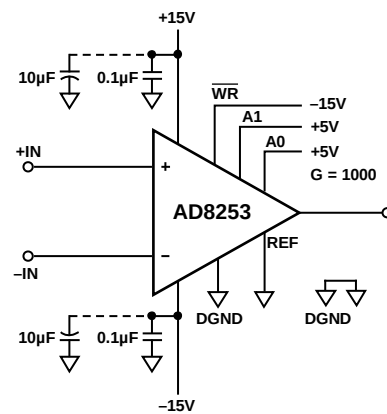
所有内部放大器均采用失真消除电路，实现了高线性度和超低THD。激光调整电阻使这款器件具有低于0.03%的最大增益误差($G=1$)和100 dB的最小CMRR($G=1000$)。为在整个频率范围内实现高CMRR，引脚排列经过优化，使AD8253能够在频率为20kHz($G=1$)时提供最低80dB的CMRR。平衡的输入引脚排列可减少原先对CMRR性能造成不利影响的寄生效应。

增益选择

本节介绍如何配置AD8253以实现基本操作。逻辑低和逻辑高电压限值在“技术规格”部分列出。通常情况下，逻辑低电平为0 V，逻辑高电平为5 V；两个电压均相对于DGND进行测量。有关DGND的允许电压范围，请参考技术规格表(表2)。AD8253的增益可用两种方法设置：透明增益模式和锁存增益模式。无论采取哪种模式，都应使用上拉或下拉电阻在A0和A1引脚端提供确定的电压。

透明增益模式

设置增益的最简单方式是直接对A0和A1施加逻辑高或逻辑低电平来进行编程。图52显示此增益设置方法的示例，本数据手册通篇将这种方法称作透明增益模式。将 $\overline{WR}$ 与负电源相连可启动透明增益模式。在此模式下，不论是从逻辑低电平到逻辑高电平，还是相反，施加至A0和A1的电压的任何变化都会立即导致增益变化。表5是透明增益模式的真值表，图52所示为采用透明增益模式配置的AD8253。



NOTE:
1. IN TRANSPARENT GAIN MODE, $\overline{WR}$ IS TIED TO $-V_S$. THE VOLTAGE LEVELS ON A0 AND A1 DETERMINE THE GAIN. IN THIS EXAMPLE, BOTH A0 AND A1 ARE SET TO LOGIC HIGH, RESULTING IN A GAIN OF 1000.

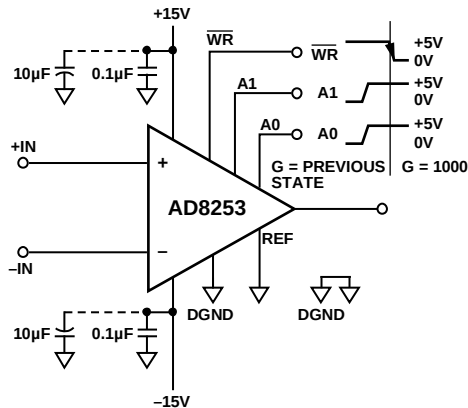
图52. 透明增益模式，A0和A1 = 高， $G = 1000$

表5. 透明增益模式的真值表

WR	A1	A0	增益
$-V_S$	低	低	1
$-V_S$	低	高	10
$-V_S$	高	低	100
$-V_S$	高	高	1000

锁存增益模式

一些应用包含多个可编程器件，比如同一PCB上的多路复用器或其他可编程增益仪表放大器。这种情况下，器件可以共用一个数据总线。可以使用 $\overline{\text{WR}}$ 作为一个锁存器来设置AD8253的增益，从而允许其他器件共用A0和A1。图53所示为使用此方法的原理图，这种方法称为锁存增益模式。 $\overline{\text{WR}}$ 保持在逻辑高或逻辑低电平(一般分别为5V和0V)时，AD8253即处于此模式。当 $\overline{\text{WR}}$ 信号从逻辑高电平转换到逻辑低电平时，在它的下降沿上读取A0和A1上的电压。这会锁存A0和A1上的逻辑电平，导致增益变化。有关此类增益变化的更多信息，请参见表6所列的真值表。



NOTE:
1. ON THE DOWNWARD EDGE OF $\overline{\text{WR}}$, AS IT TRANSITIONS FROM LOGIC HIGH TO LOGIC LOW, THE VOLTAGES ON A0 AND A1 ARE READ AND LATCHED IN, RESULTING IN A GAIN CHANGE. IN THIS EXAMPLE, THE GAIN SWITCHES TO $G = 1000$.

图53. 锁存增益模式， $G = 1000$

表6. 锁存增益模式的真值表逻辑电平

$\overline{\text{WR}}$	A1	A0	Gain
高至低	低	低	变化为1
高至低	低	高	变化为10
高至低	高	低	变化为100
高至低	高	高	变化为1000
低至低	X ¹	X ¹	不变
低至高	X ¹	X ¹	不变
高至高	X ¹	X ¹	不变

¹ X = 无关。

上电时，AD8253在锁存增益模式下默认增益为1。相反，如果AD8253采用透明增益模式配置，它在上电时以A0和A1上的电平所指示的增益启动。

锁存增益模式的时序

在锁存增益模式下，在 $\overline{\text{WR}}$ 的下降沿锁存增益之前，A0和A1上的逻辑电平必须在最短建立时间 t_{SU} 内保持不变。同样，在 $\overline{\text{WR}}$ 的下降沿之后，A0和A1上的逻辑电平也必须在最短保持时间 t_{HD} 内保持不变，以确保正确锁存增益。在 t_{HD} 之后，A0和A1的逻辑电平能变化，但增益在 $\overline{\text{WR}}$ 的下一个下降沿之前保持不变。 $\overline{\text{WR}}$ 保持高电平的最短持续时间为 $t_{\text{WR-HIGH}}$ ，保持低电平的最短持续时间为 $t_{\text{WR-LOW}}$ 。数字时序规格见表2所列。增益改变所需的时间取决于放大器的建立时间。时序图见图54。

与其他器件共用数据总线时，施加至这些器件的逻辑电平可能会馈通至AD8253的输出。可通过降低逻辑信号的边缘速率将馈通降至最低。此外，精心设计PCB布局也能降低板的数字部分和模拟部分之间的耦合。

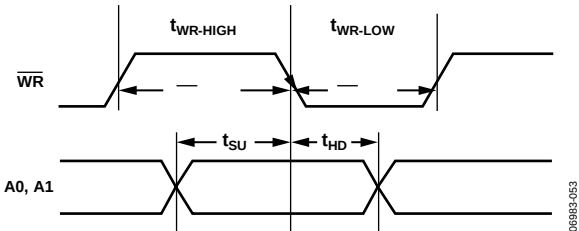


图54. 锁存增益模式的时序图

电源调整与旁路

AD8253具有高电源抑制比(PSRR)。但为了优化性能，这款仪表放大器应当采用稳定的直流电压供电。电源引脚上的噪声会对器件性能产生不利影响。与所有线性电路一样，必须使用旁路电容来去耦放大器。

在各电源引脚附近放置一个0.1 μF电容。可以远离器件放置一个10 μF钽电容(见图55)，在多数情况下，其他精集成电路可以共用该钽电容。

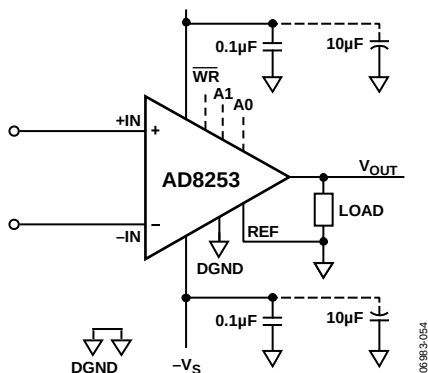


图55. 电源去耦、REF及输出以地为基准

输入偏置电流回路

AD8253输入偏置电流必须具有返回其局部模拟地的路径。当热电偶等信号源无法提供电流回路时，必须创建一条返回路径(见图56)。

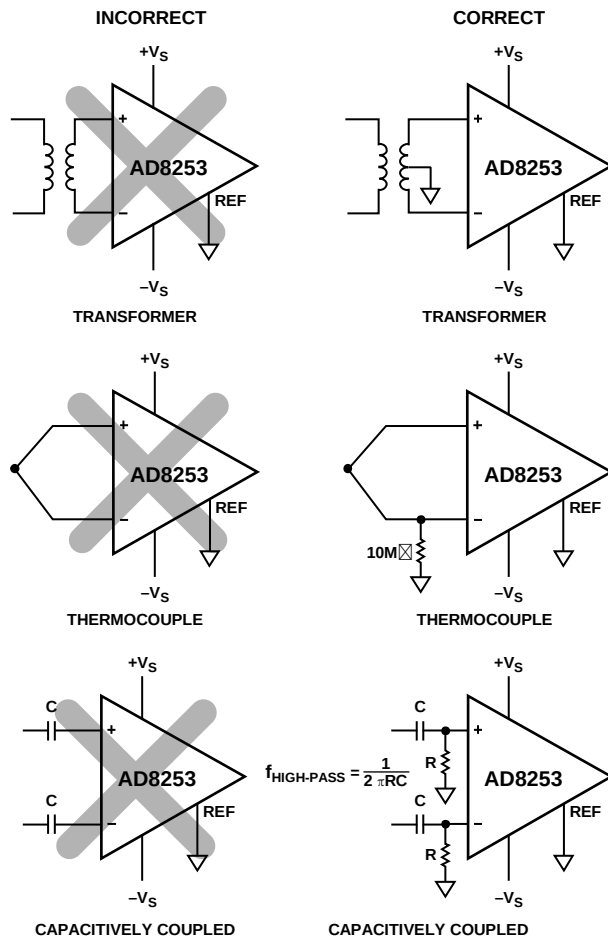


图56. 创建一条 I_{BIAS} 返回路径

输入保护

AD8253的所有引脚均提供ESD保护。对于超过各供电轨0.5V以上的电压，应当用一个与各输入串联的外部电阻来限制电流。这样，AD8253就可以在室温下安全处理6mA连续电流。对于AD8253会遇到极端过载电压的应用，应当使用外部串联电阻和低泄漏二极管钳位(如BAV199L、FJH1100或SP720)。

基准引脚

基准引脚REF处于一个10 kΩ电阻的一端(见图51)。仪表放大器的输出以REF引脚上的电压为基准,这在输出信号需要偏移到其局部模拟地以外的电压时会很有用。例如,可以将一个电压源与REF引脚相连,对输出进行电平转换,使AD8253可以与单电源ADC接口。容许的基准电压范围取决于增益、共模输入和电源电压。REF引脚不应高出 $+V_S$ 或 $-V_S$ 0.5 V以上。

为了获得最佳性能,尤其是在输出信号测量不以REF引脚为参考的情况下,REF引脚应保持较低的源阻抗,因为寄生电阻会对CMRR和增益精度产生不利影响。

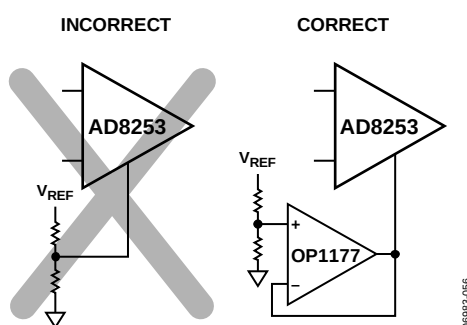


图57. 驱动基准引脚

共模输入电压范围

AD8253的三运放拓扑结构是先施加增益,然后消除共模电压。因此,AD8253的内部节点会遇到增益信号和共模信号的合并信号。这一合并后的信号会受电源电压限制,即使在单独输入和输出信号没有被限制的时候也是如此。图28和图29显示了在多种输出电压、电源电压和增益条件下所允许的共模输入电压范围。

布局

接地

在混合信号电路中,低电平模拟信号需要与高噪声数字环境隔离。AD8253的设计也不例外。其电源电压以一个模拟地为基准,数字电路以一个数字地为基准。虽然将这两种地连至同一地层会很方便,但是流经地线和PC板的电流会造成误差。因此,要使用独立的模拟和数字地层。模拟和数字地只能在星型接地点这一个点上汇合。

AD8253的输出电压是相对于基准引脚上的电位而言的。注意,要将REF与适当的局部模拟地相连,或将其连接至以局部模拟地为基准的电压。

噪声耦合

为了防止噪声耦合到AD8253上,请遵循以下原则:

- 请勿在器件下方布设数字线路。
- 在AD8253下方布设模拟地层。
- 使用数字地来屏蔽快速切换信号,以避免噪声辐射至电路板的其他部分,绝不能在模拟信号路径附近布设这些线路。
- 避免数字信号与模拟信号交叠。
- 只能在一个点上连接数字地和模拟地(一般在ADC下方)。
- 电源线路应使用宽走线,以确保低阻抗路径。必须进行去耦,请遵循“电源调整与旁路”部分中所列的原则。

共模抑制

AD8253在整个频率范围内具有高CMRR,而典型仪表放大器在大约200 Hz处CMRR就开始下降,因此AD8253对线路噪声及其相关谐波等的抗干扰性能比典型仪表放大器更强,后者往往需要在输入端配置共模滤波器来弥补这一不足。AD8253能够在更大频率范围内抑制共模信号,因而减少了对输入共模滤波的需求。

精心规划的电路板布局可以让系统实现最高性能。为了在整个频率范围内保持较高的CMRR,输入走线需采取对称布局。务必使走线保持阻性和容性平衡;这对于输入引脚和走线下方的其他PCB金属层同样适用。信号源电阻和电容应在允许的范围内尽可能靠近输入引脚。如果一条走线越过输入(从另一层),这条走线应与输入走线垂直路由。

射频(RF)干扰

在有强RF信号的应用中使用放大器时,一般都存在RF整流问题。这种干扰可能会表现为较小的直流失调电压。高频信号可以通过仪表放大器输入端的低通RC网络滤除,如图58所示。滤波器根据以下关系式对输入信号带宽加以限制:

$$FilterFreq_{DIEF} = \frac{1}{2\pi R(2C_D + C_C)}$$

$$FilterFreq_{CM} = \frac{1}{2\pi RC_C}$$

其中 $CD \geq 10 CC$ 。

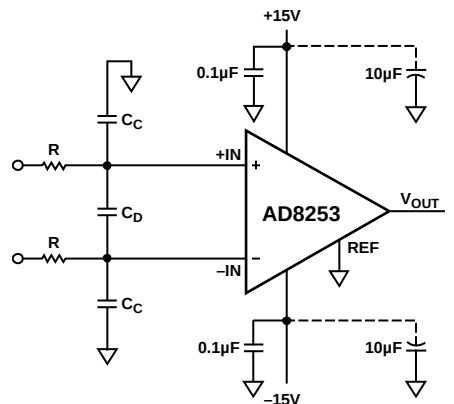


图58. 射频干扰(RFI)抑制

应适当选择 R 和 C_c 的值,使射频干扰降至最小。正输入端 $R \times C_c$ 与负输入端 $R \times C_c$ 的不匹配会降低AD8253的CMRR性能。使 C_d 的值为 C_c 值的10倍,可以降低不匹配的影响,从而改善性能。

驱动模数转换器

仪表放大器通常用在模数转换器前面,提供CMRR。一般而言,仪表放大器需要缓冲器跟随来驱动ADC。但AD8253的低输出噪声、低失真和短建立时间等特性使其成为ADC驱动器的绝佳选择。

本示例中,采用一个1 nF电容和一个49.9 Ω 电阻为AD7612构建抗混叠滤波器。该1 nF电容还用于将必需的电荷存储并传送到ADC的开关电容输入。该49.9 Ω 串联电阻减轻了放大器1 nF负载的负担,并将其与AD7612的开关电容输入所注入的反冲电流隔离开。选择过小的电阻可以改善AD8253输出端电压与AD7612输入端电压的相关关系,但可能使AD8253变得不稳定。是选择足够小的电阻以保持精度,还是选择足够大的电阻以保持稳定性,必须在这两者之间进行权衡。

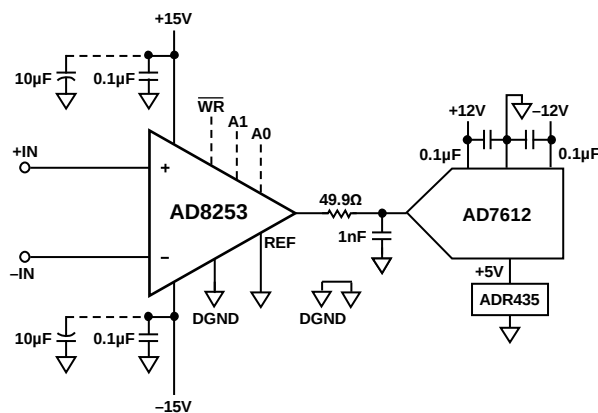


图59. 驱动ADC

应用信息

差分输出

在某些应用中，有必要创建一个差分信号。高分辨率模数转换器往往需要一个差分输入。在其他情况下，长距离传输也可能需要差分信号，以实现更好的抗干扰性。

图61显示如何配置AD8253来输出差分信号。在反相拓扑结构中使用运算放大器AD8675来创建一个差分电压。 V_{REF} 根据图示等式设置输出中点。运算放大器产生的误差是两个输出的共同误差，因此属于共模误差。同样，使用不匹配电阻所产生的误差会引起共模直流失调误差。这类误差在差分信号处理中由差分输入ADC或仪表放大器进行抑制。

使用此电路驱动一个差分ADC时，可以使用电阻分压器根据ADC基准电压设置 V_{REF} ，以使输出与ADC成比例。

使用微控制器设置增益

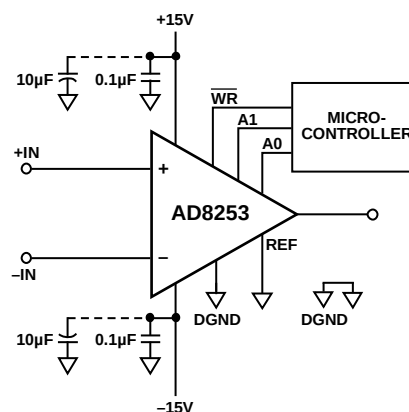


图60. 使用微控制器对增益进行编程

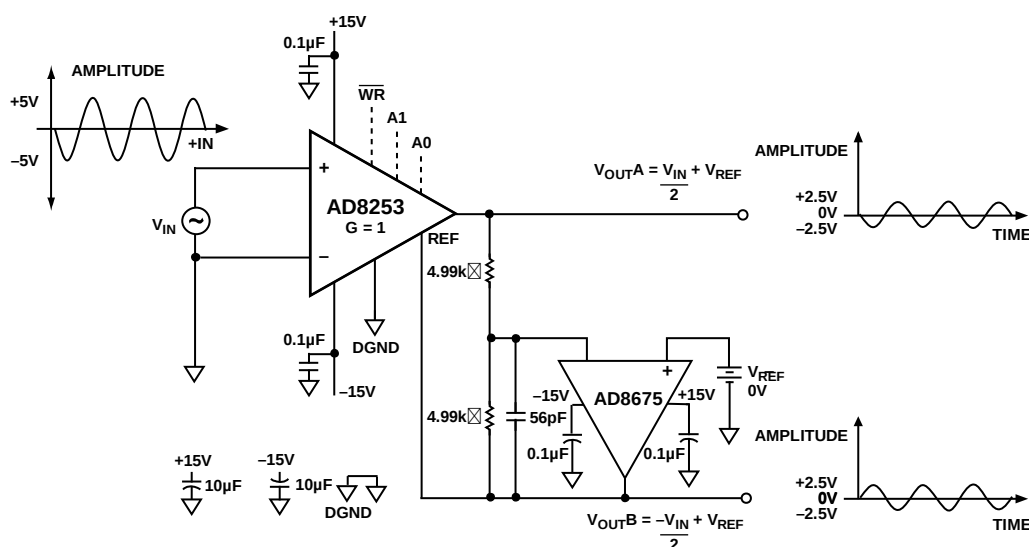


图61. 具有电平转换的差分输出

AD8253

数据采集

AD8253是一款出色的仪表放大器，非常适合用于数据采集系统。它的宽带宽、低失真、短建立时间和低噪声特性使其能够在各种16位ADC的前端调理信号。

图63所示的AD825x是一个完整数据采集系统的组成部分。AD8253的快速压摆率允许其调理来自多路复用输入的快速变化信号。FPGA控制AD7612、AD8253和ADG1209。此外，机械开关和跳线允许用户在透明增益模式中对增益进行引脚绑定。

根据测试，此系统在1kHz输入信号下的总谐波失真为-116 dB，信噪比为91 dB，如图62所示。

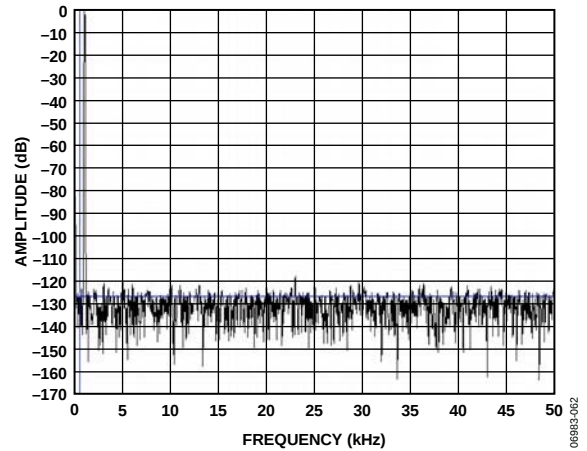


图62. 使用AD8253 1 kHz信号时，AD825x在完整数据采集系统中的FFT

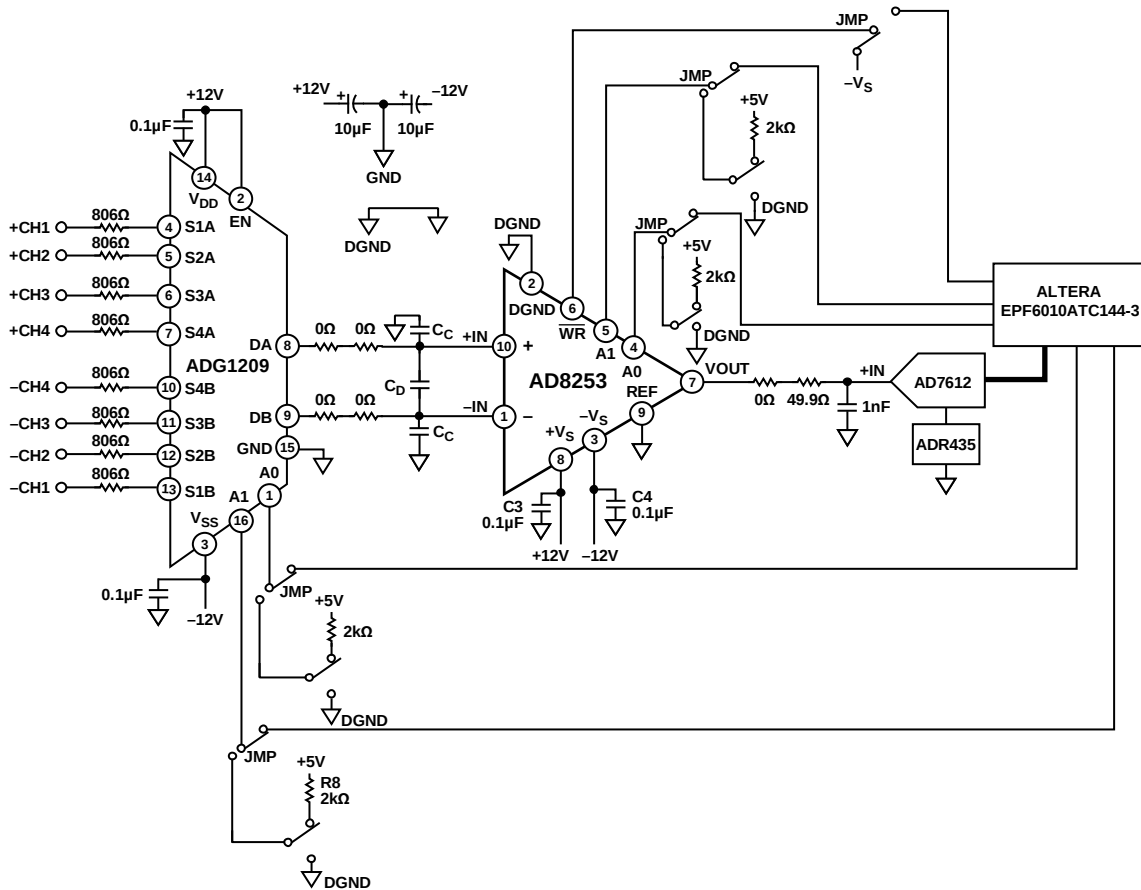
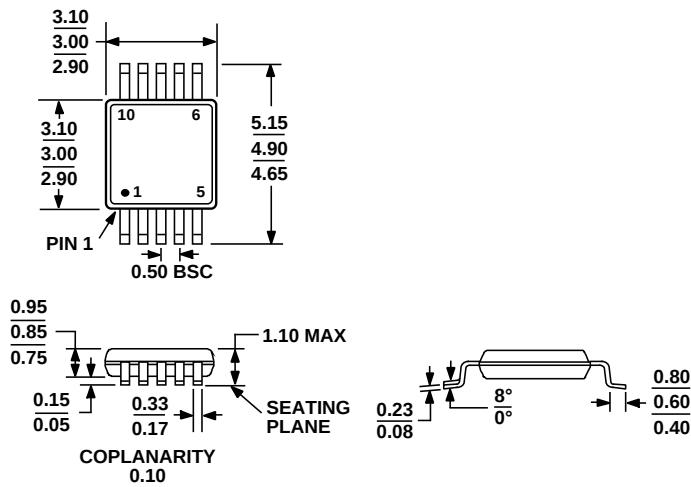


图63. ADG1209、AD8253和AD7612在完整数据采集系统中与AD825x配套使用的原理图

外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-187-BA

图64. 10引脚超小型封装[MSOP]
(RM-10)
图示尺寸单位: mm

ORDERING GUIDE

型号	温度范围	封装描述	封装选项	标识
AD8253ARMZ ¹	-40°C至+85°C	10引脚MSOP	RM-10	Y0K
AD8253ARMZ-RL ¹	-40°C至+85°C	10引脚MSOP	RM-10	Y0K
AD8253ARMZ-R7 ¹	-40°C至+85°C	10引脚MSOP	RM-10	Y0K
AD8253-EVALZ ¹		评估板		

¹Z = 符合RoHS标准的兼容器件。

AD8253

注释